

論文2000-37SD-12-1

# 새로운 ERM-방법에 의한 미세구조 N-채널 MOSFET의 유효 캐리어 이동도와 소스 및 드레인 기생저항의 정확한 분리 추출

## (A Novel External Resistance Method for Extraction of Accurate Effective Channel Carrier Mobility and Separated Parasitic Source/Drain Resistances in Submicron n-channel LDD MOSFET's)

金炫昌\*, 曹洙東\*, 宋尙駿\*, 金大井\*, 金東明\*

(Hyun Chang Kim, Su Dong Cho, Sang Jun Song, Dea Jeong Kim, and Dong Myong Kim)

### 요 약

미세구조 N-채널 MOSFET의 게이트-소스 전압에 의존하는 유효 채널 캐리어 이동도와 소스 및 드레인 기생저항의 정확한 분리 추출을 위해서 새로운 ERM-방법을 제안하였다. ERM-방법은 선형영역에서 동작하는 게이트 길이가 다른 두개의 소자( $W_m/L_m=30\ \mu\text{m}/0.6\ \mu\text{m}$ ,  $30\ \mu\text{m}/1\ \mu\text{m}$ )에 적용되었고 유효 채널 캐리어 이동도를 모델링하고 추출하는 과정에서 게이트-소스 전압에 의존하는 소스 및 드레인 기생저항의 영향을 고려하였다. ERM-방법으로 추출된 특성변수들을 사용한 해석적 모델식과 소자의 측정데이터를 비교해본 결과 오차가 거의 없이 일치하는 것을 확인하였다. 따라서, ERM-방법을 사용하면 대칭구조 및 비대칭구조 소자의 유효 채널 캐리어 이동도, 소스 및 드레인 기생저항과 다른 특성변수들을 정확하고 효율적으로 추출할 수 있을 것으로 기대된다.

### Abstract

A new method, the external resistance method (ERM method), is proposed for accurate extraction of the gate bias-dependent effective channel carrier mobility ( $\mu_{\text{eff}}$ ) and separated parasitic source/drain resistances ( $R_S$  and  $R_D$ ) of n-channel MOSFET's. The proposed ERM method is applied to n-channel LDD MOSFETs with two different gate lengths ( $W_m/L_m=30\ \mu\text{m}/0.6\ \mu\text{m}$ ,  $30\ \mu\text{m}/1\ \mu\text{m}$ ) in the linear mode of current-voltage characteristics ( $I_D$ - $V_{GS}$ ,  $V_{DS}$ ). We also considered gate voltage dependence of separated  $R_S$  and  $R_D$  in the accurate modeling and extraction of effective channel carrier mobility. Good agreement of experimental data is observed in submicron n-channel LDD MOSFETs. Combining with capacitance-voltage characteristics, the ERM method is expected to be very useful for accurate and efficient extraction of  $\mu_{\text{eff}}$ ,  $R_D$ ,  $R_S$ , and other characteristic parameters in both symmetric and asymmetric structure MOSFET's in which parasitic resistances are critical to the improvement of high speed performance and reliability.

I. 서론 : 분리 추출된 소스 및 드레인 저항을 고려한 정확한 채널 캐리어 이동도의 필요성

\* 正會員, 國民大學校 電子工學部

(School of Electrical Engineering Kookmin University)

接受日字: 2000年 1月24日, 수정완료일: 2000年 11月16日

지난 20년 동안 현저히 개선된 성능(빠른 속도, 낮

은 전력 소비)과 높은 집적도 구현을 위해 MOSFET의 채널길이는 점점 짧아지고 있다. 채널길이가 짧아짐에 따라 채널길이가 긴 MOSFET에서 무시되었던 드레인(drain)과 소스(source)영역의 기생저항( $R_D$ ,  $R_S$ )이 무시할 수 없는 성분으로 작용하여 소자 및 그 집적회로의 성능과 속도를 제한하는 중요한 요소가 되었으며, 그로 인하여 유효 채널 캐리어 이동도(effective channel carrier mobility,  $\mu_{eff}$ )를 포함한 I-V(전류-전압)특성 모델링의 정확도 개선이 절실히 요구되고 있다<sup>[1]</sup>. 특히, 드레인과 소스 기생저항에 의한 전기적 특성변화를 고려한 MOSFET의 성능을 정확히 예측하고 그 결과를 활용하기 위해서는 MOSFET의 특성변수( $\mu_{eff}$ ,  $R_D$ ,  $R_S$  등)의 정확한 추출과 모델링작업이 필수적이다.

지금까지 MOSFET의 특성변수, 즉,  $\mu_{eff}$ ,  $R_D$ 와  $R_S$ 를 추출하기 위한 다양한 방법이 발표되어 왔다. 이들 대부분의 방법들은 드레인과 소스영역의  $R_D$ 와  $R_S$ 가 게이트-소스전압  $V_{GS}$ 에 무관하게 일정하고 크기가 같다( $R_D=R_S$ )는 가정하에서 이들 및 관련된 특성변수들을 추출하였다. 그러나, 최근에 들어와 게이트-산화막(gate-oxide)과 채널길이가 계속적으로 짧아짐에 따라 드레인 영역부근에서 게이트-산화막과 채널 내의 높은 수직 및 수평 전계로 인해 핫-캐리어(hot-carrier)가 생성되어 소자의 전기적 특성변수의 신뢰도를 저하시키는 현상이 중요한 연구대상이 되고 있다. 특히, 최근에는 핫-캐리어에 의한 소자 특성변수의 성능변화/저하를 개선하기 위해서 대부분 드레인 영역에 낮게 도핑을 한 LDD(lightly doped drain)구조의 MOSFET을 사용하고 있다. 그러나, LDD 구조를 사용함으로써 디바이스의 신뢰도는 증가하였지만 낮게 도핑한 부분의 드레인 기생저항  $R_D$ 와 소스 기생저항  $R_S$ 의 크기가 증가하게 되고 두 저항이 게이트 인가전압  $V_{GS}$ 에 따라 크기에 많은 변화가 수반된다. 특히, 게이트 바로 밑에 낮게 도핑된 영역의 캐리어 농도변화가  $V_{GS}$ 에 민감하여  $R_D$ 와  $R_S$ 가 서로 다른 크기를 갖게 되어 이들 변화를 추출하거나 모델링하기가 더욱 어렵게 되었으며 이들 두 저항의 영향을 받는  $\mu_{eff}$ 의 추출과 I-V특성 모델링작업도 한층 어렵게 되었다. 따라서,  $\mu_{eff}$ ,  $R_D$ 와  $R_S$ 의 정확한 추출과 모델링은 LDD를 사용한 MOSFET의 특성을 분석하는데 중요한 과제로 인식되고 있다.

본 연구에서는 n-channel LDD MOSFET의 특성변수 추출을 위해 크기를 정확히 알고 있는 외부저항( $R_{ext}$ )을 그림 3과 같은 측정방법으로 드레인과 소스에 결합시키고 여기에서 얻어진 측정데이터와  $V_{GS}$ 에 의존하는 특성변수들( $\mu_{eff}$ ,  $R_D$ 와  $R_S$ )을 고려한 모델식을 가지고 특성변수들을 추출하는 새로운 방법(external resistance method; ERM method)을 제시하였으며  $V_{GS}$ 에 의존하는  $R_D$ ,  $R_S$ 와  $\mu_{eff}$ 를 기존에 발표된 방법보다 더욱 간단하고 정확하며 효과적으로 추출하는 방법을 제시하고자 한다. 또한, 추출된 MOSFET의 특성변수들을 이용한 해석적 모델식과 소자의  $I_D-V_{GS}$  측정데이터와의 비교를 통해서 이 방법의 정확성을 검증하였다.

## II. 실험에 사용한 n-channel LDD MOSFET의 구조와 전류-전압특성

### 1. 실험에 사용한 n-channel LDD MOSFET의 구조

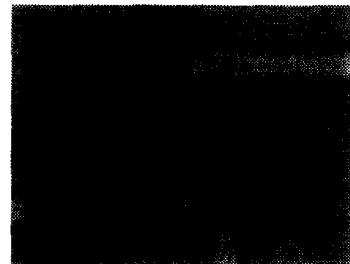
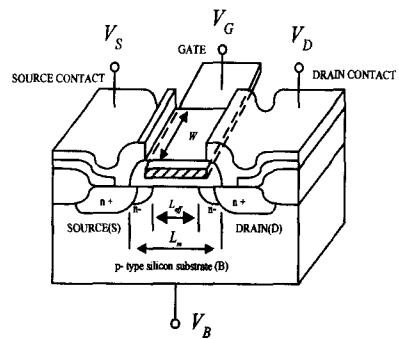
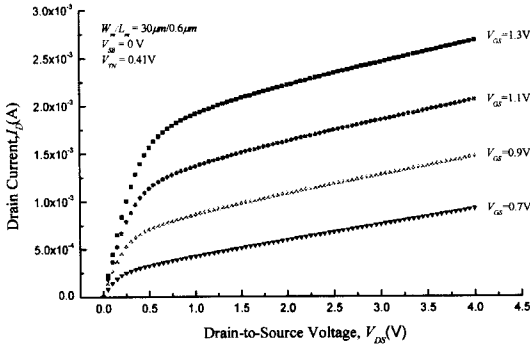


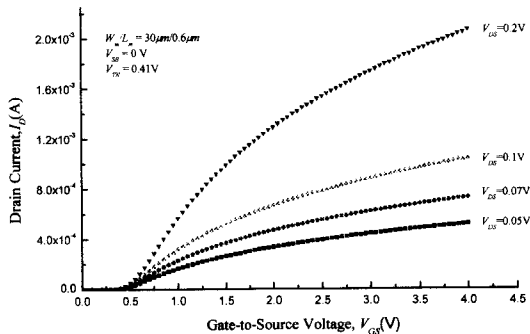
그림 1. 실험에 사용된 n-channel LDD MOSFET  
Fig. 1. Geometrical structure of an n-channel LDD MOSFET.

본 연구에 사용된 n-channel MOSFET은 그림 1과 같은 구조를 가지고 그림 2에서와 같은 전류-전압 특성( $I_D-V_{GS}$ ,  $V_{DS}$ )을 가진 n-channel LDD

MOSFET ( $W_m/L_m = 30 \mu\text{m}/0.6 \mu\text{m}$ ,  $30 \mu\text{m}/1 \mu\text{m}$ )을 사용하였으며, 정확한 유효 채널 캐리어 이동도 (effective channel carrier mobility), 소스 기생저항 및 드레인 기생저항의 분리추출을 위해서는 외부에  $993 \Omega$ 의 저항 ( $R_{(ext)}$ )을 사용하였다.



(a)  $I_D - V_{GS}$  특성



(b)  $I_D - V_{GS}$  특성

그림 2.  $W_m/L_m = 30 \mu\text{m}/0.6 \mu\text{m}$  n-channel LDD MOSFET의 전류-전압 ( $I_D - V_{DS}$ ,  $V_{GS}$ ) 특성  
 Fig. 2. Current-voltage ( $I_D - V_{DS}$ ,  $V_{GS}$ ) characteristics of an n-channel LDD MOSFET ( $30 \mu\text{m}/0.6 \mu\text{m}$ ).

2. 실험에 사용한 n-channel LDD MOSFET의 전류-전압 특성

본 연구에서는 HP 4145B(Semiconductor Parameter Analyzer)와 HP 4284A(LCR Meter)를 사용하여 전류-전압 특성 및 Capacitance-Voltage 특성을 측정하여 소자의 구조변수 및 전송특성변수를 측정하였으며, 모델링작업과 추출방법에 사용된 측정데이터 ( $I_D - V_{GS}$ ,  $V_{DS}$ )는 정확한 소자 특성변수 추출을 위하여  $V_{DS}$ (드레인-소스전압)에 의한 영향이 거의 없는 선형영역(linear region;  $V_{DS} = 0.05\text{V}$ ,  $V_{GS} = 0\text{V} \sim 4\text{V}$ )

에서 측정하였다.

N-channel LDD MOSFET의 드레인 및 소스 기생저항을 각각 분리하여 추출하고 기생저항의 영향을 고려한 정확한 유효 채널 캐리어 이동도를 얻기 위하여 사용되는 측정데이터는 그림 3과 같이 a) n-channel LDD MOSFET의 드레인과 소스 양단에  $R_{(ext)}$ 을 붙인 경우, b) 드레인 단자에만  $R_{(ext)}$ 을 붙인 경우, c) 소스 단자에만  $R_{(ext)}$ 을 붙인 경우와 d)  $R_{(ext)}$ 을 붙이지 않은 경우 4가지 경우에서 얻어진다.

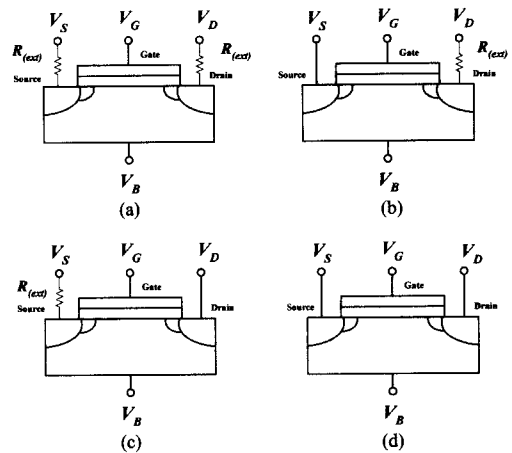


그림 3. 유효 채널 캐리어 이동도와 소스 및 드레인 기생저항의 정확한 분리추출을 위한 n-channel LDD MOSFET의 측정방법

Fig. 3. Schematic diagram for extraction of accurate effective channel carrier mobility and separated parasitic source/drain resistances in n-channel LDD MOSFET.

III. N-channel LDD MOSFET의 전류-전압 특성 모델링 및 특성변수 추출방법

1. N-channel LDD MOSFET의 전류-전압 특성 모델링

본 연구에 사용한 n-channel LDD MOSFET의 단면도와 전류-전압 특성 모델링 및 특성변수들을 추출하는데 사용되는 등가회로를 그림 4에 도시하였다.

N-channel LDD MOSFET의 전류-전압 특성 모델링과정에서는 작은  $V_{DS}$ (0.05V)를 인가하여  $V_{DS}$ 에 의해 형성된 수평 전계에 의한 소자내의 모델 파라미터와 전송특성변수의 변화는 무시할 수 있도록 하였다.

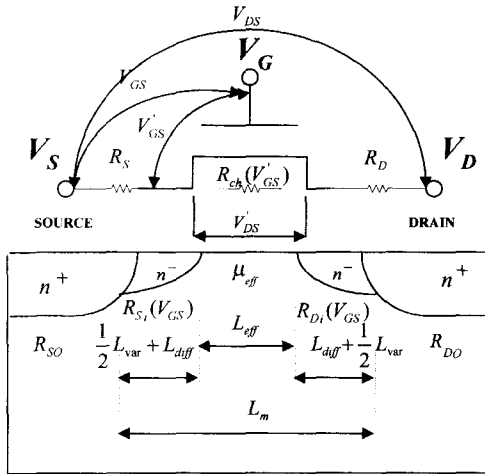


그림 4. N-channel LDD MOSFET의 단면도와 등가 회로(  $\Delta L = 2L_{diff} + L_{var}$  )

Fig. 4. Cross section and equivalent circuit of n-channel LDD MOSFET(  $\Delta L = 2L_{diff} + L_{var}$  ).

선형영역에서 (  $V_{GS} > V_{TN}$ ,  $V_{GS} - V_{TN} > V_{DS}$  ) 동작하는 n-channel LDD MOSFET의 전류-전압 특성은

$$I_D = \mu_{eff} C_{OX} \left( \frac{W_m}{L_{eff}} \right) (V'_{DS}) \left[ (V'_{GS} - V_{TN}) - 0.5(V'_{DS}) \right] \quad (\text{Linear region}) \quad (1)$$

로 나타낼 수 있다. 그림 4에서  $\mu_{eff}$ ,  $R_D$ 와  $R_S$ 은  $V_{GS}$ 에 따라 크기가 변하는 성분이고,  $L_{eff}$ 는  $V_{GS}$ 에 관계없이 일정하다고 가정한다. 따라서 위 식 (1)에서 소스 및 드레인 기생저항을 고려한  $V_{DS}'$ ,  $V_{GS}'$ ,  $\mu_{eff}$  와  $L_{eff}$ 는

$$V'_{DS} = V_{DS} - I_D(R_D + R_S) \quad (2)$$

$$V'_{GS} = V_{GS} - I_D R_S \quad (3)$$

$$\mu_{eff} = \frac{\mu_0}{1 + \theta(V'_{GS} - V_{TN})} = \frac{\mu_0}{1 + \theta(V_{GS} - I_D R_S - V_{TN})} \quad (4)$$

$$L_{eff} = L_m - \Delta L \quad (5)$$

로 나타낼 수 있다<sup>[2][3]</sup>.

또한, n-channel LDD MOSFET에서  $R_D$ 와  $R_S$ 의  $V_{GS}$ 에 따른 변화를 고려하면 게이트 전압에 무관한 성분( $R_{DO}$ ,  $R_{SO}$ )과  $V_{GS}$ 에 의존하는 성분( $R_{Di}$  ( $V_{GS}$ ),  $R_{Si}$  ( $V_{GS}$ ))으로 구분하여

$$R_D = R_{DO} + R_{Di}(V_{GS}) = R_{DO} + \frac{1}{\alpha(V_{GS} - V_{TN})^m} \quad (6)$$

$$R_S = R_{SO} + R_{Si}(V_{GS}) = R_{SO} + \frac{1}{\beta(V_{GS} - V_{TN})^n} \quad (7)$$

로 모델링할 수 있으며, 위 식 (2)~(7)를 식 (1)에 대입하고 전개함으로써 특성변수들을 추출하는데 사용되는 특성방정식으로 식 (8)과 같은 전류-전압 관계식

$$I_D = \frac{K}{1 + \theta(V_{GS} - I_D R_S - V_{TN})} (V_{GS} - V_{TN} - 0.5V_{DS} + 0.5I_D(R_D - R_S))(V_{DS} - I_D(R_D + R_S)) \quad (8)$$

$$K = \mu_0 C_{OX} \left( \frac{W_m}{L_m - \Delta L} \right) \quad (9)$$

을 얻을 수 있다

그리고, 식 (8)을 이용하여 전체저항( $R_T$ )을 얻기 위해 사용할 수 있는  $R_T$ -모델식

$$R_T \left( \frac{V_{DS}}{I_D} \right) = R_D + R_S + R_{CH}(V_{GS}) = R_D + R_S + \left[ \frac{1 + \theta(V_{GS} - I_D R_S - V_{TN})}{K(V_{GS} - V_{TN} - 0.5V_{DS} - I_D(R_D - R_S))} \right] \\ = \left( R_{DO} + \frac{1}{\alpha(V_{GS} - V_{TN})^m} \right) + \left( R_{SO} + \frac{1}{\beta(V_{GS} - V_{TN})^n} \right) \\ + \left[ \frac{1 + \theta \left( V_{GS} - I_D \left( R_{SO} + \frac{1}{\beta(V_{GS} - V_{TN})^n} \right) - V_{TN} \right)}{K \left( V_{GS} - V_{TN} - 0.5V_{DS} + I_D \left( R_{DO} + \frac{1}{\alpha(V_{GS} - V_{TN})^m} \right) - \left( R_{SO} + \frac{1}{\beta(V_{GS} - V_{TN})^n} \right) \right)} \right] \quad (10)$$

을 유도할 수 있다. 또한, 식 (8)을  $I_D$ 에 관하여 이항 정리하고, 특성변수들을 추출하기 위하여  $\mu_{eff}$ ,  $R_D$ 와  $R_S$ 에 관하여 각각 정리하면 식 (11)~(14)와 같이 유도된다. 즉,

$$I_D = \frac{-B - \sqrt{B^2 - 4AC}}{2A} \\ A = \theta R_S - 0.5K(R_D + R_S)(R_D - R_S) \\ B = -(1 + \theta(V_{GS} - V_{TN})) + K(R_D + R_S)(V_{GS} - V_{TN} - 0.5V_{DS}) - 0.5K(R_D - R_S)V_{DS} \\ C = K(V_{GS} - V_{TN} - 0.5V_{DS})V_{DS} \quad (11)$$

으로 기생 소스저항, 드레인 저항, 그리고 이들의 게이트전압에 의한 변화를 포함하는 전류-전압 관계식을 얻을 수 있다. 또한 기생저항에 의한 영향을 고려한 유효 채널 캐리어 이동도  $\mu_{eff}$ 는

$$\mu_{eff} = \frac{\mu_0}{1 + \theta(V_{GS} - I_D R_S - V_{TN})} \\ = \frac{\mu_0}{C_{OX} \left( \frac{W_m}{L_m - \Delta L} \right) (V_{GS} - V_{TN} - 0.5V_{DS} + 0.5I_D(R_D - R_S))(V_{DS} - I_D(R_D + R_S))} \quad (12)$$

로 나타낼 수 있다. 게이트 바이어스에 의존하는 기생 드레인 저항  $R_D$ 는

$$R_D = \frac{-E + \sqrt{E^2 - 4DF}}{2D}$$

$$D = K \cdot 0.5 I_D^2$$

$$E = K I_D ((V_{GS} - V_{TN} - 0.5V_{DS} - 0.5I_D R_S) - 0.5(V_{DS} - I_D R_S))$$

$$F = I_D(1 + \theta(V_{GS} - I_D R_S - V_{TN})) - K(V_{GS} - V_{TN} - 0.5V_{DS} - 0.5I_D R_S)(V_{DS} - I_D R_S)$$

(13)

게이트 바이어스에 의존하는 기생 소스 저항  $R_S$ 는

$$R_S = \frac{-H - \sqrt{H^2 - 4GI}}{2G}$$

$$G = K \cdot 0.5 I_D^2$$

$$H = \theta I_D^2 - K I_D ((V_{GS} - V_{TN} - 0.5V_{DS} + 0.5I_D R_D) + 0.5(V_{DS} - I_D R_S))$$

$$I = K(V_{GS} - V_{TN} - 0.5V_{DS} + 0.5I_D R_S)(V_{DS} - I_D R_S) - I_D(1 + \theta(V_{GS} - V_{TN}))$$

(14)

로 나타낼 수 있다.

### 2. N-channel LDD MOSFET의 전류-전압 특성과 특성변수 추출방법

앞에서 유도한 전류-전압 관계식과 각 특성특변수들로 정리한 모델식 및 n-channel LDD MOSFET로부터 측정된 데이터를 가지고 그림 5의 추출방법을 이용하면 MOSFET의 특성변수들을 추출할 수 있다.

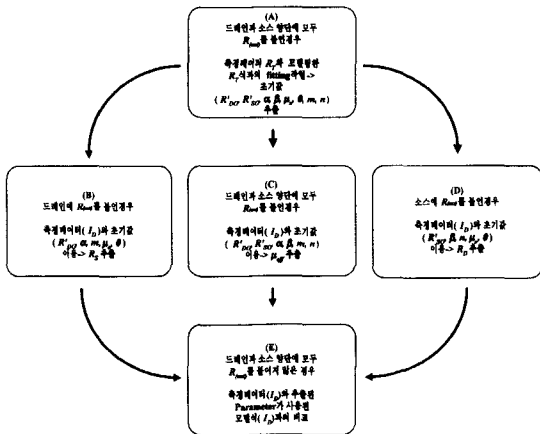


그림 5. ERM method를 이용한 MOSFET의 특성변수 추출방법  
Fig. 5. ERM method for parameter extraction in MOSFET's.

### 3. N-channel LDD MOSFET의 특성변수 추출: $V_{TN}$ , $C_{OX}$ , $\Delta L$

그림 5에 제시한 추출방법을 이용하여 n-channel

LDD MOSFET의 특성변수들을 추출하기 위해서는 먼저  $V_{TN}$ ,  $C_{OX}$ ,  $\Delta L$ 의 값을 추출해야 한다. threshold voltage  $V_{TN}$ 를 구하는 방법은 지금까지 여러 가지 효율적인 방법(constant-current method (CCM), transconductance change method (TCM), linear-extrapolation method(LEM))이 발표되어 왔다. 본 연구에서는 그림 6과 같이  $I_D - V_{GS}$  특성곡선의 transconductance  $g_m (= I_D / V_{GS})$ 이 최대가 되는 점에서  $V_{GS}$ 축으로 extrapolation해서  $V_{TN}$ 를 구하는 LEM (linear-extrapolation method)을 사용하였다<sup>[4]</sup>.

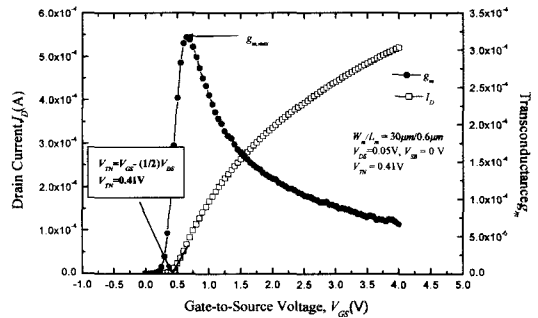


그림 6. 0.6  $\mu m$  n-channel MOSFET의  $I_D - V_{GS}$ 에서 LEM에 의한  $V_{TN}$  추출  
Fig. 6. Extraction of  $V_{TN}$  in n-channel MOSFET using LEM.

단위면적당의 게이트-산화막 캐패시턴스(gate oxide capacitance per unit area;  $\mu_{ox}/t_{ox}$ )  $C_{OX}$ 는 그림 7과 같이 Capacitance-Voltage(C-V)curve에서  $C_G$  (gate capacitance)가 최대가 되는 점에서 구할 수 있다.

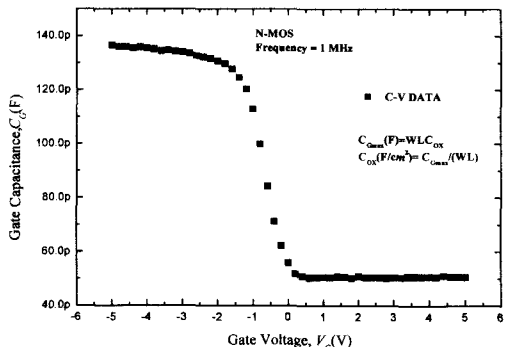


그림 7. n-MOS구조에서 1MHz Capacitance-Voltage curve에 의한  $C_{OX}$  추출  
Fig. 7. Extraction of  $C_{OX}$  via capacitance-voltage (1MHz) characteristics of an n-MOS.

또한 channel length reduction  $\Delta L$ 은 그림 8에 도시한 바와 같이 채널길이가 다른 MOSFET들을 사용하여 CRM (channel-resistance method)으로 구할 수 있다<sup>[1]</sup>.

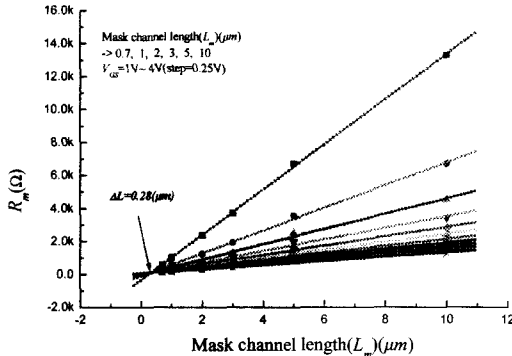


그림 8. 채널길이가 다른 MOSFET들을 사용하여 CRM으로 추출된  $\Delta L$   
 Fig. 8. Extraction of channel length reduction  $\Delta L$  in a MOSFET using CRM.

위의 방법으로 추출된 n-channel LDD MOSFET의 기본 특성변수들을 Table 1에 요약하였으며, 이 특성변수들은 n-channel LDD MOSFET의  $\mu_{eff}$ ,  $R_D$ 와  $R_S$ 의 추출작업에 사용된다.

표 1. 추출된 n-channel LDD MOSFET의 특성변수 ( $W_m=30(\mu m)$ )

Table 1. Extracted parameters of n-channel LDD MOSFETs ( $W_m=30(\mu m)$ ).

특성변수 \ Mask channel length( $L_m$ )	0.6 ( $\mu m$ )	1 ( $\mu m$ )
$V_{TN}(V)$	0.41	0.69
$C_{ox}(F/cm^2)$	0.1510 <sup>-9</sup>	0.1510 <sup>-9</sup>
$\Delta L(\mu m)$	0.28	0.28
$t_{ox}(Å)$	230	230

IV. 유효이동도 ( $\mu_{eff}$ ), 분리된 드레인 저항 ( $R_D$ )과 소스 저항 ( $R_S$ )의 추출과 검증

높은 전계에 의해 발생하는 핫-캐리어를 줄이기 위한 방법으로 드레인과 소스영역에 낮게 도핑을 한 LDD를 사용하였다. 그러나, LDD 구조를 사용함으로써 인해서 게이트 바로 밑에 낮게 도핑된 영역의 캐리어 농도변화가  $V_{GS}$ 에 민감하여 드레인 및 소스 기생저항

$R_D$ 와  $R_S$ 가  $V_{GS}$ 에 따라 크기가 변하고 두 저항의 크기가 같지 않게 되어 전류-전압관계식이 복잡해지고 이와 관련된 특성변수들을 추출하기가 상당히 어렵게 되었다. 따라서, 기존에 발표된 방법보다 정확하고 간단하게 특성변수들을 추출하기 위해서는 우선 모델식을 정확하게 모델링하고, 간략화 하는 작업이 필요하다. 본 연구에서는 먼저  $V_{GS}$ 에 의존하는 특성변수들을 각각 모델링하여 정확한 전류-전압 관계식을 유도하고 ERM method를 사용하여 n-channel LDD MOSFET의 복잡한 모델식을 간략화하여 보다 정확하고 간단하게 특성변수들을 추출하는 방법을 제안하였다.

즉 n-channel LDD MOSFET를 그림 3(d)와 같이 외부저항  $R_{(ext)}$ 을 결합시키지 않고 측정한 전체저항  $R_T$ -데이터와 이것에 대응되는 식 (10)의  $R_T$ -모델식을 서로 NLSF(nonlinear least squares fitting) 작업을 하게 되면 단순히 모델식을 사용하게 되어 식 (10)과 같은 복잡한  $R_T$ -모델식에 의해서 fitting작업이 어렵게 되고 실험적 오차나 fitting 오차 때문에 특성변수들을 추출하는데 사용되는 초기값들(fitting parameter들)에 큰 오차를 발생할 수 있다. 따라서, 그림 3(a)와 같이 크기를 정확히 알고 있는 큰  $R_{(ext)}$ 을 양단에 결합시키게 되면 식 (10)의  $R_T$  모델식을

$$R_T = \left( R_{(ext)} + R_{DO} + \frac{1}{\alpha(V_{GS} - V_{TN})^m} \right) + \left( R_{(ext)} + R_{SO} + \frac{1}{\beta(V_{GS} - V_{TN})^n} \right) + \left[ \left( 1 + \theta \left( V_{GS} - I_D \left( R_{(ext)} + R_{SO} + \frac{1}{\beta(V_{GS} - V_{TN})^n} \right) - V_{TN} \right) \right) / K(V_{GS} - V_{TN} - 0.5V_{DS}) \right] \quad (15)$$

로 간략화할 수 있어  $R_T$ -데이터와  $R_T$ -모델식의 NLSF작업에서 보다 간편하면서도 정확한 초기값들을 구할 수 있다. 이것은, 외부에 큰 저항을 연결하였으므로 식 (16)과 같이 가정할 수 있기 때문이다.

$$I_D \left( \left( R_{(ext)} + R_{DO} \right) + \frac{1}{\alpha(V_{GS} - V_{TN})^m} \right) - \left( R_{(ext)} + R_{SO} + \frac{1}{\beta(V_{GS} - V_{TN})^n} \right) = 0 \quad (16)$$

또한, 드레인과 소스 양단에 외부적으로 큰 저항 ( $R_{(ext)}$ )을 결합시킴으로써 인해서  $R_D$ 와  $R_S$ 를

$$R_D = R_{(ext)} + R_{DO} + \frac{1}{\alpha(V_{GS} - V_{TN})^m} = R'_{DO} + \frac{1}{\alpha(V_{GS} - V_{TN})^m} \quad (17)$$

$$R_S = R_{(ext)} + R_{SO} + \frac{1}{\beta(V_{GS} - V_{TN})^n} = R'_{SO} + \frac{1}{\beta(V_{GS} - V_{TN})^n}$$

$$(R_{(ext)} + R_{DO} = R'_{DO}, \quad R_{(ext)} + R_{SO} = R'_{SO}) \quad (18)$$

으로 정의할 수 있다. 따라서 식 (17)과 식 (18)을 식 (15)에 적용하게 되면 fitting작업에 사용되는  $R_T$ -모델식을 식 (19)와 같이 유도해낼 수 있다.

$$R_T = \left( R'_{DO} + \frac{1}{\alpha(V_{GS} - V_{TN})^m} \right) + \left( R'_{SO} + \frac{1}{\beta(V_{GS} - V_{TN})^n} \right)$$

$$+ \left[ \left( 1 + \theta \left( V_{GS} - I_D \left( R'_{SO} + \frac{1}{\beta(V_{GS} - V_{TN})^n} \right) - V_{TN} \right) \right) / K(V_{GS} - V_{TN} - 0.5V_{DS}) \right] \quad (19)$$

그림 9는 그림 3(a)와 같이  $0.6 \mu\text{m}$  n-channel LDD MOSFET의 드레인과 소스 양단에 정확한 값을 아는 외부저항  $R_{(ext)}$ 을 결합시키고 측정된  $R_T$ -데이터이다.

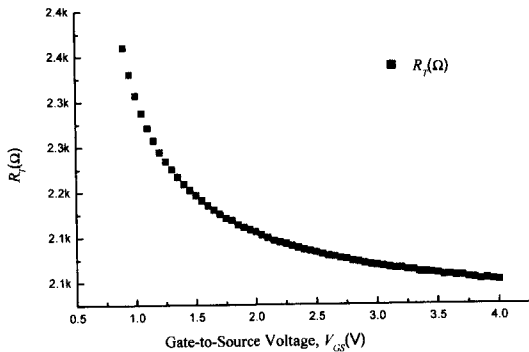


그림 9.  $0.6 \mu\text{m}$  n-channel LDD MOSFET에 드레인과 소스 양단에 외부적으로  $R_{(ext)}$ 을 결합시키고 측정된  $R_T$ -데이터 ( $R_{(ext)}=993$ )  
 Fig. 9. Measured  $R_T$ -data of  $0.6 \mu\text{m}$  n-channel LDD MOSFET with external resistances  $R_{(ext)}$  connected to both drain and source terminal.

그림 9의 드레인과 소스 양단에  $R_{(ext)}$ 을 결합시키고 측정된  $R_T$ -데이터와 식 (19)의  $R_T$ -모델식(앞에서 추출된 특성 변수값들( $V_{TN}$ ,  $C_{OX}$ ,  $\Delta L$ )을 사용)을 NLSF작업을 함으로써 초기값들( $R_{DO}'$ ,  $R_{SO}'$ ,  $\alpha$ ,  $\beta$ ,  $m$ ,  $n$ ,  $\theta$ ,  $\mu_0$ )을 얻을 수 있다. 이 초기값들과 앞에서 각 특성변수들로 유도한 모델식 (12)~(14)을 이용하여  $\mu_{eff}$ ,  $R_D$ 와  $R_S$ 을 차례로 추출할 수 있다.

먼저, 유효 채널 캐리어 이동도  $\mu_{eff}$ 는 그림 3(a)과 같이 드레인과 소스 양단에 큰  $R_{(ext)}$ 을 결합시킴으로써 추출할 수 있다. 즉, 드레인과 소스 양단에 큰  $R_{(ext)}$ 을 결합시키면  $\mu_{eff}$ 에 관하여 유도된 식 (12)이 식 (16)의 가정에 의해서 식 (20)으로 간략화 되고 이 경우에 측정된  $I_D - V_{GS}$ 데이터와 위의 NLSF작업에서 얻어지는 초기값들( $R_{DO}'$ ,  $R_{SO}'$ ,  $\alpha$ ,  $\beta$ ,  $m$ ,  $n$ )을 포함한 식 (17)과 식 (18)의  $R_D$ 와  $R_S$ 값을 식 (20)에 대입함으로써 그림 10과 같이  $V_{GS}$ 에 따라 크기가 변하는  $\mu_{eff}$ 를 추출해 낼 수 있다.

$$\mu_{eff} = \frac{I_D}{\left( C_{OX} \frac{W_m}{(L - \Delta L)} (V_{GS} - V_{TN} - 0.5V_{DS}) (V_{DS} - I_D(R_D + R_S)) \right)}$$

$$\mu_{eff} = \frac{\mu_0}{1 + \theta(V_{GS} - V_{TN})} = \frac{\mu_0}{1 + \theta(V_{GS} - I_D R_S - V_{TN})} \quad (20)$$

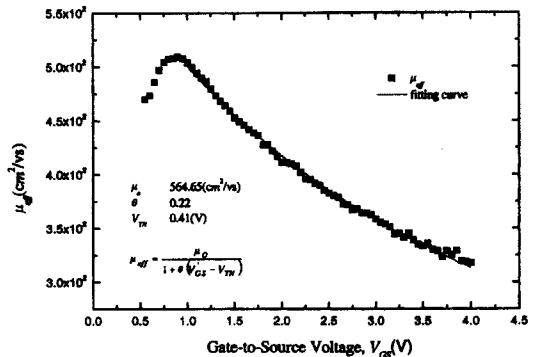


그림 10. ERM method에 의해서 추출된  $0.6 \mu\text{m}$  n-channel LDD MOSFET의  $\mu_{eff}$   
 Fig. 10. Effective mobility  $\mu_{eff}$  in  $0.6 \mu\text{m}$  n-channel LDD MOSFET extracted by the ERM method.

다음으로  $R_D$ 는 그림 3(c)와 같이 소스 단지에만  $R_{(ext)}$ 을 결합시킴으로써 추출할 수 있다. 즉,  $R_{(ext)}$ 을 결합시키고 측정된  $I_D - V_{GS}$ 데이터와, 위의 NLSF작업으로 얻어진  $R_{SO}'$ ,  $\beta$ ,  $n$ 의 값을 포함한 식 (18)의  $R_S$ 와  $\theta$ ,  $\mu_0$  값을 식 (13)에 대입함으로써  $R_D$ 를 추출할 수 있다. 그리고  $R_S$ 는  $R_D$ 를 추출하는 방법과 동일한 방법으로 그림 3(b)와 같이 드레인 단지에만  $R_{(ext)}$ 을 결합시키고 측정된  $I_D - V_{GS}$ 데이터와, 위의 NLSF작업으로 얻어진  $R_{DO}'$ ,  $\alpha$ ,  $m$ 의 값을 포함한 식 (17)의  $R_D$ 와  $\theta$ ,  $\mu_0$  값을 식 (14)에 대입함으로써  $R_S$

를 추출할 수 있다. 그림 11은  $V_{GS}$ 에 따라 크기가 변하는  $R_D$ 와  $R_S$ 을 각각 분리해서 추출한 결과를 나타낸 것이다.

지금까지 그림 5의 ERM method를 사용한 특성변수 추출방법에 따라  $\mu_{eff}$ ,  $R_D$ 와  $R_S$ 를 보다 간단하고 효과적으로 추출할 수 있었다. 마지막으로 추출된 특성변수들( $V_{TN}$ ,  $C_{OX}$ ,  $\Delta L$ ,  $\mu_{eff}$ ,  $R_D$ ,  $R_S$ )을 사용한  $I_D$ -모델식 (11)과  $0.6 \mu m$  n-channel LDD MOSFET의 측정데이터( $I_D$ )를 서로 비교해보면 그림

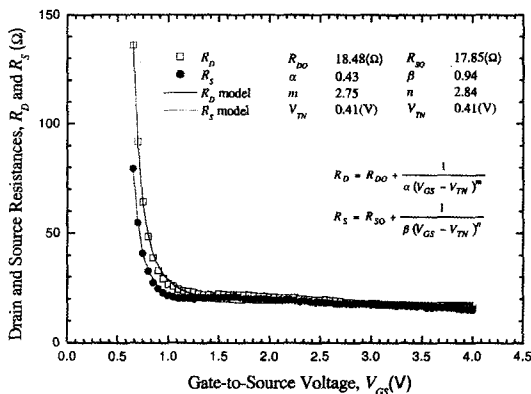


그림 11. ERM method에 의해서 추출된  $0.6 \mu m$  n-channel LDD MOSFET의  $R_D$ 와  $R_S$   
 Fig. 11.  $R_D$  and  $R_S$  in  $0.6 \mu m$  n-channel LDD MOSFET extracted by the ERM method.

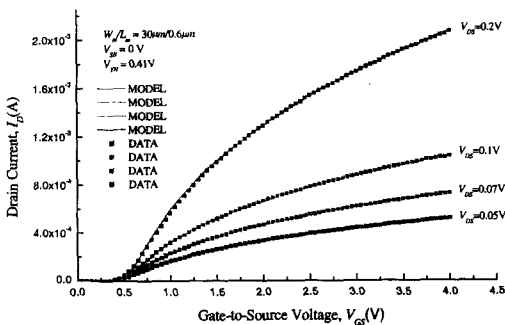


그림 12. ERM method에 의하여 추출된 특성변수들을 사용한 모델식( $I_D$ )과  $0.6 \mu m$  n-channel LDD MOSFET 측정데이터( $I_D$ )와의 비교  
 Fig. 12. Verification of  $I_D$ - $V_{GS}$  characteristics in measured and modeled data using parameters extracted by the ERM method for a  $0.6 \mu m$  n-channel LDD MOSFET.

12와 같이 오차가 거의 없는 것을 알 수 있으며, ERM method에 의한 추출방법의 간편성과 정확성을 확인할 수 있다.

위에서 사용한  $0.6 \mu m$  n-channel LDD MOSFET 특성변수 추출방법을  $1.0 \mu m$  n-channel LDD MOSFET에 적용하여 그림 13과 그림 14에  $\mu_{eff}$ 와  $R_D$ ,  $R_S$ 을 나타내었고 그림 15에서는 추출된 특성변수( $V_{TN}$ ,  $C_{OX}$ ,  $\Delta L$ ,  $\mu_{eff}$ ,  $R_D$ ,  $R_S$ )들을 사용한  $I_D$ -모델식 (11)과 측정데이터( $I_D$ )를 서로 비교한 것을 나타내었다.

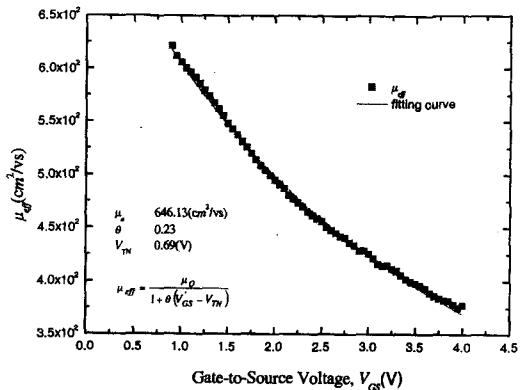


그림 13. ERM method에 의해서 추출된  $1.0 \mu m$  n-channel LDD MOSFET의  $\mu_{eff}$   
 Fig. 13.  $\mu_{eff}$  in a  $1.0 \mu m$  n-channel LDD MOSFET extracted by the ERM method.

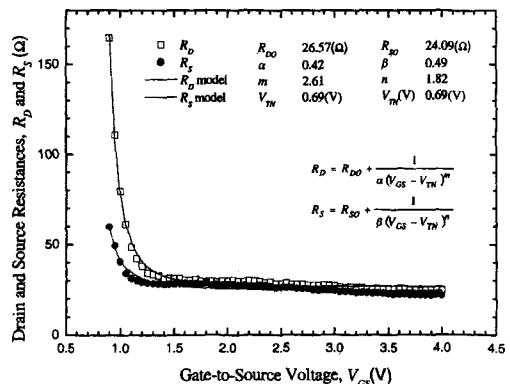


그림 14. ERM method에 의해서 추출된  $1.0 \mu m$  n-channel LDD MOSFET의  $R_D$ 와  $R_S$   
 Fig. 14.  $R_D$  and  $R_S$  of a  $1.0 \mu m$  n-channel LDD MOSFET extracted by the ERM method.

추출된 특성변수들( $V_{TN}$ ,  $C_{OX}$ ,  $\Delta L$ ,  $\mu_{eff}$ ,  $R_D$ ,  $R_S$ )을 사용한 모델식과  $1 \mu m$  n-channel LDD MOSFET



측정데이터를 서로 비교해보면 0.6  $\mu\text{m}$  n-channel LDD MOSFET에서와 마찬가지로 오차가 거의 없는 것을 알 수 있다. 따라서 ERM method를 사용해서 특성변수들을 추출하는 방법은 다양한 채널길이를 가진 n-channel LDD MOSFET에도 효과적으로 적용할 수 있다는 것을 확인할 수 있다.

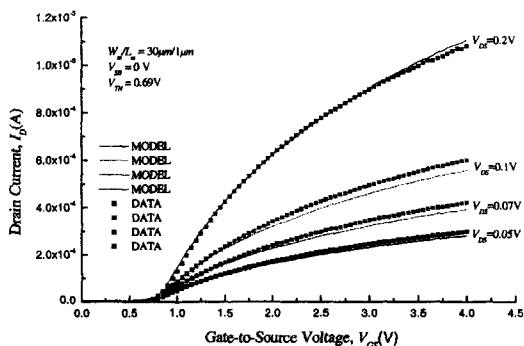


그림 15. ERM method에 의하여 추출된 특성변수들을 사용한 모델식( $I_D$ )과 1.0  $\mu\text{m}$  n-channel LDD MOSFET 측정데이터( $I_D$ )와의 비교

Fig. 15. Comparison of  $I_D$ - $V_{GS}$  characteristics between measured and modeled data using parameters extracted by the ERM method for a 1.0  $\mu\text{m}$  n-channel LDD MOSFET.

### V. 요약 및 결론

짧은 채널길이를 가진 대부분의 MOSFET에서 LDD 구조를 사용함으로써 디바이스의 신뢰도는 증가하였지만 낮게 도핑된 부분의 드레인 기생저항  $R_D$ 와 소스 기생저항  $R_S$ 의 크기가 증가하게 되고 두 저항이 게이트 인가전압  $V_{GS}$ 에 따라 크기에 많은 변화가 수반된다. 특히, 게이트 바로 밑에 낮게 도핑된 영역의 캐리어 농도변화가  $V_{GS}$ 에 민감하여  $R_D$ 와  $R_S$ 가 서로 다른 크기를 갖게 되어 이들 변화를 추출하거나 모델링하기가 더욱 어렵게 되었으며 추출된 값의 정확도에 이들 두 저항영향을 받는  $\mu_{eff}$ 의 추출과 I-V 특성 모델링작업도 한층 어렵게 되었다. 따라서,  $\mu_{eff}$ ,  $R_D$ 와  $R_S$ 의 정확한 추출과 모델링은 대칭 및 비대칭 LDD를 사용한 MOSFET의 특성을 분석하는데 중요한 과제로 인식되고 있다.

본 연구에서는 큰 외부저항( $R_{ext}$ )을 드레인과 소스

단자에 결합시켜 특성변수들을 추출하는 ERM method를 제안하고, 실험결과와 비교하였다. 즉, 먼저  $V_{GS}$ 에 의존하는 특성변수들을 각각 모델링하여 정확한 전류-전압 관계식을 유도하고 큰  $R_{(ext)}$ (=993)을 드레인과 소스 양단에 결합시켜  $R_T$ -모델식을 간략화시켰고, 이 경우에 측정한  $R_T$ -데이터와 간략화된  $R_T$ -모델식을 서로 NLSF로 근사화하여 오차가 작은 초기값들( $R_{DO}$ ,  $R_{SO}$ ,  $a$ ,  $\beta$ ,  $m$ ,  $n$ ,  $\mu_o$ )을 얻을 수 있었다. 그리고, NLSF작업으로 얻어진 초기값들과 각 특성변수들로 정리한 모델식, 측정데이터( $I_D$ - $V_{GS}$ ,  $V_{DS}$ )를 이용하여  $V_{GS}$ 에 따라 크기가 변하는  $R_D$ ,  $R_S$ 와  $\mu_{eff}$ 를 정확하면서도 간단하게 추출할 수 있었다. 본문에서 ERM method를 이용하여 추출한 n-channel LDD MOSFET의 특성변수들을 Table 2에 요약하였다.

표 2. ERM method을 이용하여 추출한 MOSFET의 특성변수들( $W_m=30(\mu\text{m})$ )

Table 2. Parameters in n-channel LDD MOSFETs extracted by the ERM method ( $W_m=30(\mu\text{m})$ ).

Mask channel length ( $L_m$ )	0.6 $\mu\text{m}$	1.0 ( $\mu\text{m}$ )
특성합수		
$V_{TN}$ (V)	0.41	0.69
$C_{OX}$ (F/cm <sup>2</sup> )	$0.15 \times 10^{-6}$	$0.15 \times 10^{-6}$
$\Delta L$ ( $\mu\text{m}$ )	0.28	0.28
$t_{OX}$ (Å)	230	230
$\mu_o$ (cm <sup>2</sup> /Vs)	546.65	646.13
$\theta$	0.22	0.23
$R_{DO}$ ( $\Omega$ )	18.48	26.57
$R_{SO}$ ( $\Omega$ )	17.85	24.09
$a$	0.43	0.42
$\beta$	0.94	0.49
$m$	2.75	2.61
$n$	2.84	1.82

$$\left( \begin{array}{l} \mu_{eff} = \frac{\mu_o}{1 + \theta(V_{GS} - V_{TN})} = \frac{\mu_o}{1 + \theta(V_{GS} - I_D R_D - V_{TN})} \\ R_D = R_{SO} + R_D(V_{GS}) = R_{SO} + \frac{1}{\alpha(V_{GS} - V_{TN})^\gamma}, \quad R_S = R_{SO} + R_S(V_{GS}) = R_{SO} + \frac{1}{\beta(V_{GS} - V_{TN})^\gamma} \end{array} \right)$$

결론적으로 n-channel LDD MOSFET의 I-V 특성 모델링작업에 필요한 특성변수 추출을 위하여 외부 저항을 드레인과 소스 양 단자에 적절히 결합시킴으로

써  $V_{GS}$ 에 의존하는  $\mu_{eff}$ ,  $R_D$ 와  $R_S$ 를 추출하는 방법 (ERM method)은 기존에 발표된 방법보다 더 간단하면서도 효과적으로 MOSFET의 전기적 특성변수들을 추출할 수 있었다. 또한, 이 방법은 다양한 채널길이를 가진 n-channel LDD MOSFET에 적용할 수 있다는 것을 확인할 수 있었으며, 대칭구조의 LDD MOSFET이나 비대칭구조의 LDD MOSFET, 그리고, n-channel MOSFET 뿐 아니라 p-channel MOSFET에도 효율적으로 적용 가능하다.

참 고 문 헌

[1] N. Arora, MOSFET Models for VLSI Circuit Simulation Theory and Practice, Springer-Verlag, New York, pp. 102-108, pp.458-460, 1993.  
 [2] J. -C. Guo, S. S. -S. Chung, and C. C. -H. Hsu, "A new approach to determine the

현재 국민대학교 전자공학부 교수  
 effective channel length and drain-and-source series resistance of miniaturized MOSFET's," IEEE Trans. Electron Devices, vol. 41, pp. 1811-1818, Oct. 1987.  
 [3] C. L. Lon, W. K. Chim, D. D. S. Chan, and Y. Pan, "A novel single-device DC method for extraction of the effective mobility and source-drain resistance of fresh and hot-carrier degraded drain-engineered MOSFET's," IEEE Trans. Electron Devices, vol. 45, pp. 1317-1323, June. 1998.  
 [4] H. G. Lee, S. Y. Oh, and G. Fuller, "A simple and accurate method to measure the threshold voltage of enhancement-mode MOSFET," IEEE Trans. Electron Devices, vol. 29, pp. 346-348, Feb. 1982.

저 자 소개



金炫昌(學生會員)  
 1972년 5월 19일생. 1999년 국민대학교 전자공학과 학사. 1999년~현재 국민대학교 대학원 전자공학과 석사과정 재학중. 주관심분야는 MOSFET의 특성변수 추출 및 신뢰성향상에 관한 연구등

입



曹洙東(學生會員)  
 1970년 9월 14일생. 2000년 국민대학교 전자공학과 학사. 2000년~현재 국민대학교 대학원 전자공학과 석사과정 재학중. 주관심분야는 반도체 소자의 모델 및 신뢰성향상에 관한 연구등

성향상에 관한 연구등



宋尙駿(學生會員)  
 1974년 4월 25일생. 2000년 국민대학교 전자공학과 학사. 2000년~현재 국민대학교 대학원 전자공학과 석사과정 재학중. 주관심분야는 반도체 소자 모델링 및 특성변수 추출에 관한 연구등

金大井(正會員)  
 大韓電子工學會 論文誌 第37卷 SC編 第3號  
 現 재 국민대학교 전자공학부 교수

金東明(正會員)  
 大韓電子工學會 論文誌 第34卷 D編 第4號