

모터 보호, 고장진단 및 제어를 위한 디지털 보호계전기 활용 전력감시제어 시스템 설계

論 文

49A-10-7

A Design of Power Management and Control System using Digital Protective Relay for Motor Protection, Fault Diagnosis and Control

李 聖 煥* · 安 寅 錫**

(Sung-Hwan Lee · Ihn-Seok Ahn)

Abstract - In this paper, intelligent methods using digital protective relay in power supervisory control system is developed in order to protect power systems by means of timely fault detection and diagnosis during operation for induction motor which has various load environments and capacities in power systems. The spectrum pattern of input currents was used to monitor to state of induction motors, and by clustering the spectrum pattern of input currents, the newly occurrence of spectrums pattern caused by faults were detected. For diagnosis of the fault detected, the fuzzy fault tree was derived, and the fuzzy relation equation representing the relation between an induction motor fault and each fault type, was solved. The solution of the fuzzy relation equation shows the possibility of each fault's occurring. The results obtained are summarized as follows:

- 1) The test result on the basis of KEMC1120 and IEC60255, show that the operation time error of the digital motor protective relay is improved within $\pm 5\%$.
- 2) Using clustering algorithm by unsupervised learning, an on-line fault detection method, not affected by the characteristics of loads and rates, was implemented, and the degree of dependency by experts during fault detection was reduced.
- 3) With the fuzzy fault tree, fault diagnosis process became systematic and expandable to the whole system, and the diagnosis for sub-systems can be made as an object-oriented module.

Key Words : Digital protective relay, Power management and control system, Induction motor, Fault detection and diagnosis, Clustering of unsupervised learning, Fuzzy fault tree, Real-time kernel

1. 서 론

수용가 전력계통이 복잡화, 대형화되면서 부하계통이 점차 복잡해지고 그에 따른 전력 설비 운용의 신뢰성이 점차 중요해짐에 따라 3상 전동기를 보다 신속하고 신뢰성있게 운전하며, 이들을 보호하는 자동화된 디지털 타입의 모터보호 계전기 및 이를 이용한 전력감시제어 시스템이 절실히 요구된다 [1-2]. 또한, 중앙감시실에서 현장 조작반의 디지털 모터 보호계전기들을 통합관리 감시하는 새로운 HOST SYSTEM을 구축함으로써 모터사고 검출의 다양화 및 신속화, 증대된 감시 제어 항목의 처리, 보수 점검의 합리화, 모터설비의 고신뢰도 운전 등이 가능케 될 것이다. 전문가의 지식에 의존을 하지 않는 지능형 전력감시제어 시스템을 설계함으로써 모터 사고와 나아가서는 계통전체의 안정화된 운전에서 그 타당성을 보이고자 한다.

본 연구에서는 기존의 방법과는 달리 중소규모 플랜트 및 대규모 플랜트에까지 적용가능한 전력감시제어 시스템과 전

력감시제어 시스템 구현의 핵심 부품이라 할 수 있는 모터보호용 디지털 계전기를 설계한다. 디지털 계전기를 설계함에 있어 보다 빠르고 정확한 계전기능과 계측기능을 수행할 수 있도록 TMS320C31이라는 DSP CPU를 탑재하였다. 디지털 계전기의 성능을 인증하기 위하여 전기협동조합에서 제시한 시험규격에 따라 실제로 시행한 시험결과를 제시하였다. 또한, 계전기를 통해 수집된 입력 전류를 통해 모터 부하의 상태를 모니터링하고 모니터링된 입력파형을 인공지능 기법 [3-5]을 이용하여 분석함으로써 모터의 고장 검출과 진단에

2. 디지털 보호계전기 설계

디지털 계전기를 설계함에 있어 보다 빠르고 정확한 계전기능과 계측기능을 수행할 수 있도록 TMS320C31이라는 DSP CPU를 탑재하였다(그림 1). 그리고 계측의 정교도를 보장하기 위해 16bit A/D Converter를 이용하였다. 각 상 전류 및 전압 입력신호는 1주기당 12번 샘플링하여 Ring Buffer에 저장한 후 RMS 값을 구하도록 하였다.

2.1 디지털 보호계전기의 S/W 운영체계

디지털 모터 보호계전기의 S/W는 3가지의 인터럽트와 3가지의 태스크로 구성되어 있다.

* 正 會 員 : 現代重工業(株) 機電研究所 前任研究員 · 工博

** 正 會 員 : 워터대 컴퓨터 制御工學科 專任講師 · 工博

接受日字 : 2000年 4月 15日

最終完了 : 2000年 10月 14日

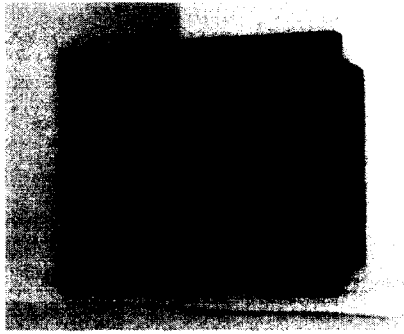


그림 1 디지털보호계전기
Fig. 1 Digital protective relay

2.1.1 인터럽트 루틴

3가지의 인터럽트는 각각 AD 인터럽트, OS Timetick 인터럽트, 통신 인터럽트이다.

1) 통신 인터럽트

통신 인터럽트는 수신과 발신 시에 발생하며 수신시에 통신테스크를 활성화시키기 위한 통신 Semaphore를 발생시킨다.

2) A/D 인터럽트

A/D 인터럽트는 174μsec마다 한번씩 발생하며, 8 채널의 A/D 샘플링과 RMS 계산을 수행하여 링버퍼에 그 결과 값을 저장한다. 또한 릴레이 테스크의 동기를 확보하기 위하여 8 채널 A/D가 끝날 때마다 RealTime Semaphore를 발생시킨다.

3) OS Timetick 인터럽트

Real Time OS의 Timetick 인터럽트이다. 매 인터럽트마다 OS Timetick을 증가시키며 필요시 테스크 스케줄링을 행한다.

2.1.2 테스크 루틴

테스크는 디스플레이 테스크, 릴레이 테스크, 통신 테스크가 각각 독립적으로 동작한다.

1) 디스플레이 테스크

모든 계측값 및 정정치 정보 등을 디스플레이하며 키 서비스, 릴레이 및 시스템 셋팅 등 모든 사용자 인터페이스를 담당하는 테스크이다.

2) 통신 테스크

통신 서비스를 담당하는 테스크이며, 통신 인터럽트 서비스 루틴에서 통신 Semaphore를 발생시킬 때만 활성화되어 상위로 계측 및 모든 정보를 요구에 맞게 서비스하는 기능을 수행한다.

3) 릴레이 테스크

각 계전기 기능을 수행하고 디스플레이를 위한 계측값 계

산과 실시간으로 메모리 진단을 수행한다. 위에서 설명한 각 인터럽트와 테스크에 의한 소프트웨어의 동작원리를 그림 2에 나타내었다. DSP CPU에서는 2가지의 타이머를 사용한다. 한가지는 1.38ms마다 인터럽트가 발생하도록 하는데 사용된다. 1.38ms안에 CT/PT를 통해 입력된 아날로그값을 A/D 변환을 하여 RMS값을 구해야 한다. 이 과정을 모두 수행하고 남은 시간 동안 계전 테스크, 통신 테스크 그리고 디스플레이 테스크를 실시간 운영체제를 통해 수행할 수 있도록 10ms마다 다른 타이머에서 클럭을 제공한다. 실시간 운영체제는 각 하드웨어 자원과 소프트웨어 자원을 Semaphore를 이용해 우선순위에 따라 동기화시킨다. 이러한 시분할 작업을 통해 각 테스크들이 서로 충돌하지 않고 CPU를 운영할 수 있었다.

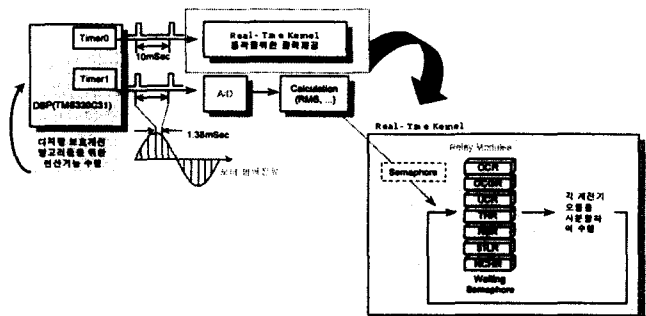


그림 2 디지털 보호계전기 S/W 동작
Fig. 2 The S/W operation of the digital protective relay

2.2 디지털 보호계전기 알고리즘

모터를 보호하기 위한 디지털 보호계전기의 계전 알고리즘으로 Thermal Overload Relay(49), Locked Roter & Too Long Start Relay(51LR), Negative Sequence Relay(46), Under Current relay(37), Overcurrent Ground Relay(50N, 51N), Instaneous Overcurrent Relay(50), Noching Relay(66) 등을 내장하고 있다. 각 계전기의 전류-시간 특성곡선을 그림 3에 나타내었다.

Thermal Overload Relay(49)의 동작특성은 모터가 정상운전상태일 때 적용되며 식 1.에 의해 동작한다.

$$t = \tau \cdot \ln \left[\frac{I^2 - I_p^2}{I^2 - (k \cdot I_B)} \right] \tag{1}$$

여기서, t : 동작시간 τ : 모터 열시정수
I_B : 모터 정격전류 I : 모터의 부하전류
I_p : 고장전의 부하전류 k : 보증계수

Locked Roter & Too Long Start(51LR) 계전기는 모터의 대표적인 과부하 상태인 회전자 구속상태를 보호하는 회전자 구속 보호요소와 기동시의 과전류(기동전류)를 검출하여 모터를 보호하는 시동전류 보호요소로 구성되었다. 회전자 구속보호는 열적동작 특성을 가지므로 충분한 시간 간격 후에 작동하게 된다. 전류와 시간은 기계적인 부하의 변화와 단락 회로로 인한 오동작을 피하기 위해 충분히 크게 설정되어야

한다. 시동전류 보호요소의 동작 특성은 초반한시 특성을 따르며 초반한시 동작시간은 식 2.에 의해 동작한다.

$$t = M \frac{K}{\left(\frac{G}{G_s}\right)^\alpha - 1} \quad (2)$$

여기서, t : 동작시간 계산치 M : 시간설정변수
 K : 계전기 특성상수 α : 특성곡선 지수
 G : 입력치 G_s : 정정치

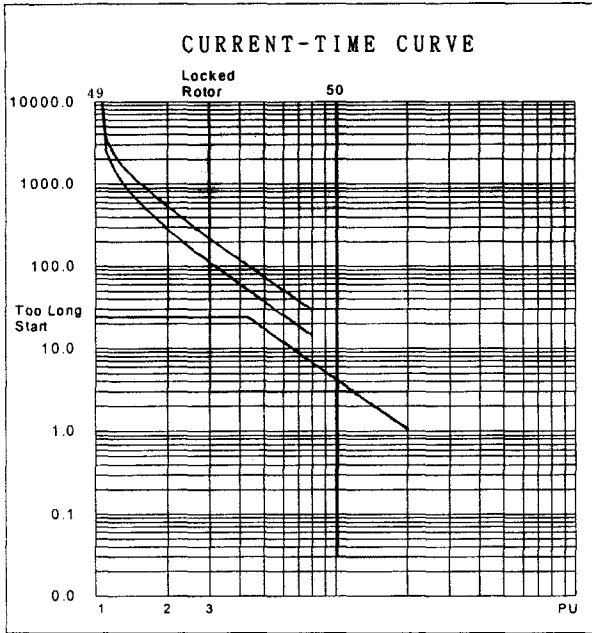


그림 3 계전기 전류-시간 특성곡선
 Fig. 3 The current-time characteristic curve of relays

3. 전력감시제어 시스템 설계

전력설비/각종기기의 상황 및 제어, DATA을 위한 현장용 중앙감시 시스템으로서 디지털 단말 유니트들과 통신으로 연결됨으로써 종합적인 보호/제어/감시가 가능하며 다양한 메뉴화면의 운용 및 데이터 관리를 통해 현장에서 최적의 전력설비 운전을 지원하는 시스템이다. 디지털 계전기, 전자식 배전반 등과 같이 디지털화 및 지능화되어 있는 유니트들로 구성되어 있고, 전력설비의 보호기능을 수행한다.

3.1 전력감시제어 시스템 구성

전력감시제어 시스템의 전체적인 구성은 그림 4와 같다. 크게 단말 유니트인 디지털 계전기, 상위 HOST 시스템인 중앙 감시부, 그리고 하위 단말 유니트와 상위 HOST 시스템을 연결해주는 통신제어장치로 구성되어 있다. 단말 유니트의 전력요소별 처리장치인 T/D (Transducer), 전기 기계식 계전기 등이 디지털 계전기, 전자식 배전반등과 같이 디지털화, 지능화 되어 있고, 이들 단말 유니트들은 표준 통신방식(RS485)을 이용하여 전력감시제어 시스템에서 자체적으로 데

이터 관리가 이루어지도록 하였고, HMI(HUMAN MACHINE INTERFACE) 기능을 가지고 있으므로 각종 데이터의 입/출력 상황과 사고 상태를 확인할 수 있다. 또한 실시간으로 데이터의 저장이 이루어지고 수집된 데이터는 범용의 통신방식(IEEE802.3/Ethernet)을 통해 통신제어장치와 HOST 시스템 간에 실시간 전송 처리가 이루어지고 있다.

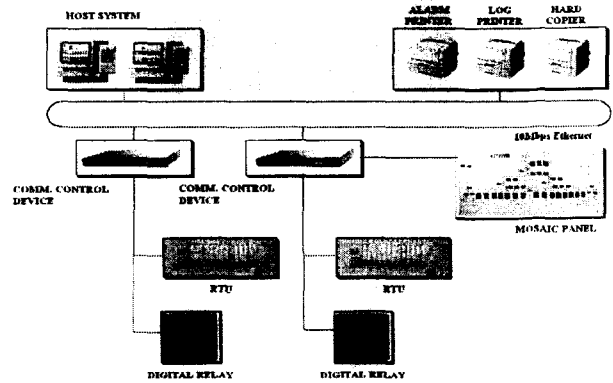


그림 4 전력감시제어 시스템의 전체 구성도
 Fig. 4 The schematic diagram of power management and control system

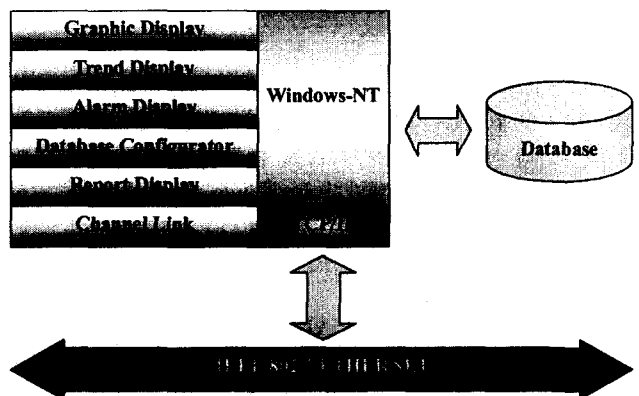


그림 5 Host 시스템 기능 구성도
 Fig. 5 The schematic diagram of the functions of host system

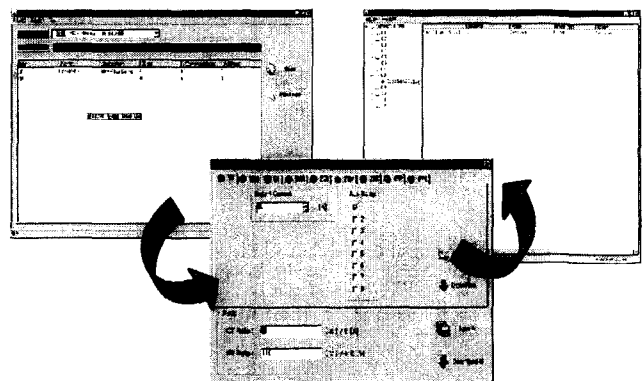
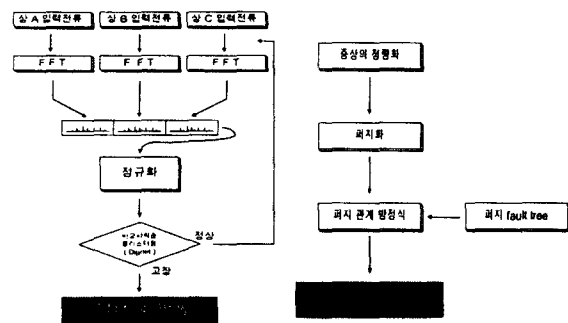


그림 6 Remote Setting 화면
 Fig. 6 The screen of Remote Setting

HOST 시스템의 구성(그림 5)을 보면 Windows NT OS를 탑재한 상용화 되어있는 산업용 HOST 시스템으로 Graphic, Database, Event, Alarm, Trend, Report등 데이터 관리 및 HMI 기능을 가지고 있고 단말 유니트로 부터 발생된 데이터를 프린트 장치 및 그래픽 관널에 표시되도록 구성되어 있다. 전체 디지털 계전기를 감사·제어할 수 있도록 GRAPHIC화 된 풍부한 화면이 준비되어 있으며, 특히 Remote Setting 기능(그림 6)을 통해 디지털계전기 설정치의 확인 및 정정을 Host 시스템에서 수행할 수 있다.

3.2 전력감시제어 시스템에 의한 유도전동기 고장검출

계통에는 모터와 같은 부하가 설치되어 있고 이들의 고장여부가 계통전체에 미치는 영향도 적지 않다. 그러므로 모터의 열적인 고장은 디지털 계전기로 보호하고, 기계적인 고장은 디지털 계전기를 통해 전송된 입력전류 데이터를 상위 시스템에서 감시하여 클러스터링 기법을 통해 고장의 유무를 퍼지 고장트리틀 통해 그 고장의 원인을 진단하여 계통 전체를 보호 해줄 수 있는 전력감시 제어 시스템을 설계하였다. 일반적으로 유도전동기에 발생할 수 있는 고장유형으로는 공극 이상과 회전자 권선 손상, 베어링 고장, 상 불평형 등을 들 수 있다. 유도전동기 고장검출과 고장원인을 진단하기 위한 과정을 전체적으로 살펴보면 그림 7과 같다.



(a) 고장검출 (b) 고장진단
(a) Fault detection (b) Fault diagnosis

그림 7 유도전동기 고장 검출 및 진단 과정
Fig. 7 Process for detecting and diagnosing induction motor fault

3.2.1 유도전동기 고장검출

전동기가 정상적으로 동작하는 경우 일정한 동작을 주기적으로 반복하는 경우가 일반적이므로, 부하의 특성은 알 수 없으나, 부하 특성에 의해 나타나는 전동기 입력 전류의 파형은 한정된 유형이 주기적으로 나타나는 것으로 생각할 수 있다. 따라서, 정상 운전 상태에선 입력 전류의 주파수 해석 결과를 클러스터링하면, 입력전류에 어느 정도의 외란이 포함된다하더라도 비슷한 유형들로 이루어진 클러스터들이 한정된 갯수로 생겨날 것이다[3]. 그러나, 몇개의 클러스터가 생겨날 것인지는 유도전동기가 수행하게 될 작업 내용에 대한 정확한 정보가 없다는 것을 가정하였으므로 알 수 없다. 따라서, 주파수 해석결과를 자율적으로 클러스터링 해 줄 수 있는 알고리즘이 필요하다. 이러한 방법의 하나로 비교사학습 클러스터링을 사용할 수 있다. 입력전류의 주파수 스펙트럼의 클러스

터링을 위하여 Thomopoulos등이 제안한 Dignet을 이용하였다. Dignet은 자기 구성 능력과 빠른 학습시간, 그리고 파라미터 설정이 용이한 특징을 갖고 있다. Dignet의 동작원리는 다음과 같다[3].

이미 여러개의 클러스터들이 생성되었다고 가정할 때, 새로운 입력데이터에 대하여 Dignet은 다음과 같은 기능을 통해 클러스터간 경쟁과 갱신을 수행한다.

X_n 을 n 이라는 시점에서 Dignet에 입력된 데이터라고 하고 e_{n-1} 을 그때 존재하는 클러스터의 중심이라 하면, 그 중심은 다음과 같이 변화한다.

$$e_n = \frac{c_n}{d_n} X_n + \frac{d_{n-1}}{d_n} e_{n-1} \quad , \quad e_0 = 0 \quad (3)$$

여기서 d_{n-1} 은 시점 $(n-1)$ 에서의 깊이로서 다음과 같은 방법으로 갱신된다.

$$d_n = d_{n-1} + c_n \quad , \quad d_0 = 0 \quad (4)$$

그리고 c_n 은 아래와 같은 값을 갖는 변수이다.

- $c_n = 1$: 클러스터가 입력 데이터를 획득하는 경우
- 0 : 입력 데이터가 클러스터의 너비밖에 있는 경우
- 1 : 입력 데이터가 클러스터의 너비 안에 있으나 획득하지 못하는 경우

입력 데이터를 해당 클러스터의 중심(s)에 첨가성 노이즈(n)가 첨가된 것으로 생각한다면 $s+n = s+\Delta s$ 로서 클러스터 중심으로부터의 변위가 더해진 것으로 생각할 수 있다. 따라서, 클러스터 중심과 데이터간의 각도차를 유발하는 노이즈는 최악의 경우 클러스터중심과 직교하는 것으로 가정할 수 있다. 이러한 경우 피타고라스 정리에 의해,

$$\langle n, n \rangle + 1 = \lambda^2 = \langle s+n, s+n \rangle \text{이다. 따라서}$$

$$\cos(\theta) = \frac{1}{\lambda} = \frac{1}{\sqrt{1 + \langle n, n \rangle}} \quad (6)$$

$$\langle n, n \rangle = \sigma^2 \text{이라고 하면,}$$

$$\sigma^2 = 10^{-SNR/10} \quad (7)$$

따라서, 클러스터의 너비에 관한 식은 다음과 같다.

$$\text{width} = \sqrt{\frac{1}{1 + 10^{-10SNR/10}}} \quad (8)$$

일단 입력 데이터가 Dignet에 입력되면, 클러스터들의 중심으로부터의 거리가 계산된다. 만약, 가장 가까운 클러스터와의 거리가 클러스터 너비를 초과하면, 새로운 클러스터가 생성되고, 초과하지 않는다면 가장 가까운 클러스터의 깊이는 더 깊어진다. 만약, 입력 데이터가 두 개이상의 클러스터의 너비안에 속하게되면 가장 가까운 클러스터의 깊이는 깊어지고 새 데이터쪽으로 이동하며 나머지 클러스터의 깊이는 얕

아지고 새 데이터로 부터 멀어진다.

3.2.2 유도전동기 고장진단

퍼지 고장 진단을 위한 방법으로서 Gmytrasiewicz등이 제안한 퍼지 Fault Tree[4]를 이용하였다. 즉, Fault Tree는 시스템에서 발생하게되는 사고의 모델을 나타내며, 시스템 각 요소들의 고장과 관찰되는 증상간의 관계를 체계적으로 해석하기위한 방법으로서 시스템의 각 부분간의 고장에 의한 연관성을 규정한다. 그러나, 기존에 사용되어 왔던 Fault Tree의 전형적인 방법은 기본적 고장들에 대한 고장확률로부터 시스템 전체의 고장확률을 얻게 되어있다. 그러나, 과거 고장의 빈도로 부터 기본적 사고에 대한 확률을 구하는 것은 어려울 뿐만 아니라, 시스템의 환경이 동적으로 변화하므로 과거의 운전 기록으로 정확한 확률을 구할 수 없다. 따라서, 고장에 대한 부정확한 확률에 의해 발생하는 시스템 신뢰도 분석의 어려움을 덜기 위해 사고에 대한 상대적 빈도인 확률을 퍼지 수로 표현되는 가능성(possibility)으로 간주할 수 있다.

$X = \{x\}$ 를 기본적 고장들의 집합, $A = \{a\}$ 를 발생할 수 있는 모든 고장 유형들의 집합, 그리고 $B = \{b\}$ 를 관찰할 수 있는 증상들의 집합이라고 할 때, 인과 행렬 R을 이용하여 인과 방정식(causality equation)은 다음과 같이 정의될 수 있다.

$$b = a \cdot R \tag{9}$$

식(9)의 해를 구함으로써, 관찰된 증상으로부터 각 고장 유형들의 고장가능성을 얻을 수 있다.

위의 식(9)의 해로부터 얻은 각 고장 유형들의 발생가능성으로부터 집합 A와 X의 관계를 나타내는 행렬 S를 이용하여 각 요소들의 고장 가능성을 구할 수 있다. 이를 위해 각 고장 유형들과 각 기본적 고장들간의 관계를 규정하는 것이 전개 방정식으로서 식(10)이다.

$$a = \wedge(S^T a x) \tag{10}$$

식(10)의 x가 곧 각 기본적 고장들의 발생 가능성이 된다. 식(9),(10)은 퍼지집합 a, b와 그들간의 관계를 규정하는 퍼지 관계 R에 의해 구성되는 퍼지 관계식과 같은 형태로서 이는 해는 Sugeno와 Pappis의 해법에 따른다[5].

Fault Tree와 퍼지화된 증상을 이용한 퍼지 인과 방정식과 전개 방정식의 해는 Fault Tree의 기본적 고장들의 집합에 대한 상한과 하한값으로 표현된다. 일반적으로, 상한값과 하한값 사이의 범위를 갖는 해들의 수는 고장 진단과정에서 Fault Tree로부터의 정보가 얼마나 정확한가를 말해준다. 이러한 해의 유용성은 Fault Tree를 이루는 게이트들의 구조와 증상의 측정과정에서의 정확도와 특성에 좌우된다.

3.2.3 유도전동기 고장진단의 수행

고장 유형들과 전동기 운전 상태의 관계를 나타내는 Fault Tree를 구성하면 그림 8과 같다.

각 단계에서의 정량화가 가능한 증상들과 그들의 정량화는 다음과 같다.

(1) 공극 이상 발생과 각 상 고장 발생의 구별
 임의 상에 고장이 발생하는 경우, 삼상간의 평형이 깨져, 입력 전류의 크기가 가장 큰 상과 입력 전류의 크기가 가장 작은 상간의 전원 주파수대에서의 성분 크기가 커지게된다. 그러나, 공극 이상 발생의 경우, 전원 주파수이외의 주파수대에서 고장 증상이 각 상에 동일하게 나타나므로 전원 주파수 성분이 거의 평형을 이룬다. 즉,

$$g2 = (p_{max} - p_{min}) \tag{11}$$

$$p_{max} = \max(p_{Af=60Hz}, p_{Bf=60Hz}, p_{Cf=60Hz})$$

$$p_{min} = \min(p_{Af=60Hz}, p_{Bf=60Hz}, p_{Cf=60Hz})$$

의 값이 공극 이상 발생의 경우 매우 작고, 상 고장이 발생한 경우 이 값이 매우 크다.

(2) 각 상 고장 발생시 고장 발생 상의 구별

상 전류의 크기 변화가 클 수록 고장의 가능성이 크므로 식(12)와 같이 정량화할 수 있다.

$$\frac{|p_{if=60Hz}(t) - p_{if=60Hz}(t-t_0)|}{\sum_{i=A,B,C} |p_{if=60Hz}(t) - p_{if=60Hz}(t-t_0)|} \tag{12}$$

여기서 $p_{if=60Hz}(t-t_0)$: 고장 검출 t_0 전 상 전류

(3) 공극 이상 발생시 회전자 권선 손상과 베어링 고장의 구별

고장 시뮬레이션 결과에 의하면 전원 주파수 이외의 주파수대에서 발생하는 성분들의 합을 살펴보면 베어링 고장의 경우가 더 작게 나오는 것을 알 수 있다. 이로부터 베어링 고장시 증상을 정량화하면 다음과 같다.

$$\frac{\sum_{f=0}^{nyquist_freq} p_f(\text{전원 주파수 성분 제외})}{\sum_{f=0}^{nyquist_freq} p_f} \tag{13}$$

$$p_f = p_f \text{ if } p_f \geq TH, \quad 0 \text{ if } p_f < TH$$

여기서,

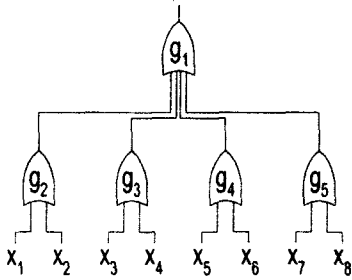
p_f = 주파수 f에서의 파워

TH = 유효한 스펙트럼 성분을 거르기 위한 문턱값, 전원 주파수를 제외한 스펙트럼 성분들의 평균

(4) 상고장 발생시 상 불평형과 결상의 구별

결상의 경우, 전원 공급의 차단이 일어나므로 전류량의 크기가 매우 작을 수밖에 없다.

$$\frac{p_{if=60Hz}}{\sum_{i=A,B,C} p_{if=60Hz}} \tag{14}$$



- g1 : 시스템으로서의 전동기
- x1 : 회전자 권선 손상 가능성
- x2 : 베어링 고장 가능성
- g2 : 공극 이상 발생 가능성
- x3 : 상 A 불평형 가능성
- g3 : 상 A의 고장 가능성
- x4 : 상 A 결상 가능성
- g4 : 상 B의 고장 가능성
- x5 : 상 B 불평형 가능성
- x6 : 상 B 결상 가능성
- g5 : 상 C의 고장 가능성
- x7 : 상 C 불평형 가능성
- x8 : 상 C 결상 가능성

그림 8 유도전동기 고장 진단을 위한 Fault Tree
Fig. 8 Fault Tree for diagnosing induction motor faults

3.3 전력감시제어 시스템에 의한 모터동제어

상위 Host 시스템에서 그래픽 구성기(Programmable Sequence Editor)(그림 9)를 이용하여 기동회로의 전기도면을 작성한 후 Compile 하게 되면 도면의 정보가 HEX 코드화된다. 이 파일을 Target인 디지털계전기에게 정해진 Protocol에 의해 Data를 DownLoad하면 디지털계전기는 이 전기 도면의 Sequence대로 기동제어할 수 있다. 그리고, DownLoad된 Data는 디지털계전기 내부의 Flash Memory에 저장된다. 또한, RS-485 통신을 통해 디지털계전기를 32대까지 Multi-Drop으로 묶어, 이미 작성되어진 전기 도면을 DownLoad할 수 있으며, 디지털계전기부터 Data를 Upload하여 어떠한 전기 도면인지 확인할 수 있는 기능을 가지고 있다.

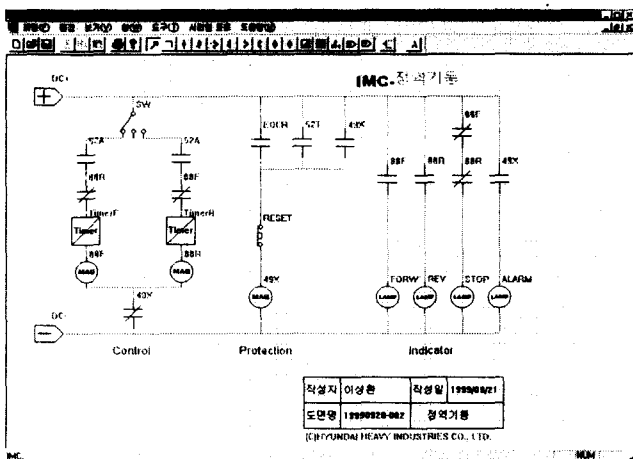


그림 9 Programmable Sequence Editor 화면
Fig. 9 The screen of Programmable Sequence Editor

이와 같이 결선회로를 program화 함으로써 기존에 복잡하게 구성되던 기동방식별 결선의 표준화가 이루어져 제작공수

의 절감 및 납기를 단축하고 결선의 수정작업시의 번거러움을 피할 수 있다. 도면자체도 Function Block단위의 도면이 아닌 기존 설계자에 익숙한 도면의 형태로 설계할 수 있도록 구성하였다.

4. 전력감시제어 시스템 기능시험

4장에서는 디지털 계전기의 실증시험과 고장진단 시뮬레이션을 통해 그 전력감시제어 시스템을 이용한 유도 전동기 고장진단 및 보호에 대한 검증은 실행하였다.

4.1 모터 보호용 디지털 보호계전기 기능 시험

4.1.1 기능 시험 환경

제작되어진 모터 보호용 디지털 계전기의 알고리즘 및 하드웨어의 성능을 검증하기 위하여 실제 시험에서는 3상 전류·전압값이 필요하므로 그림 10과 같이 릴레이 시험장비(FREJA RTS21D)를 사용하였다.

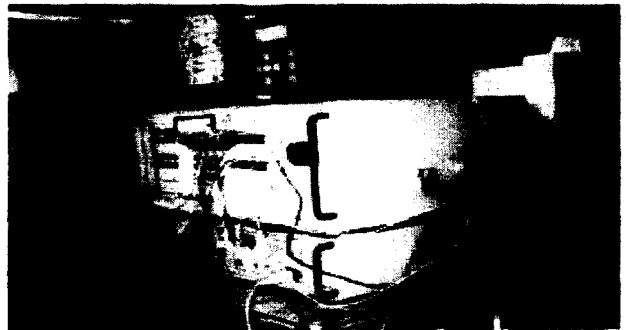


그림 10 성능 시험을 위한 시험장치의 사진
Fig. 10 The photograph of test apparatus for performance

4.1.2 Fault Recording 기능을 이용한 보호기능 시험 결과

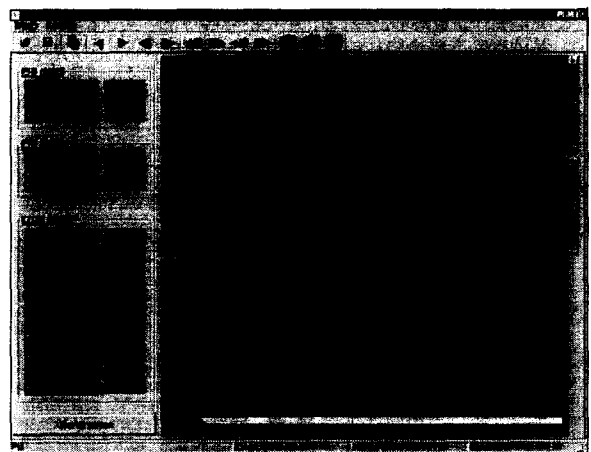


그림 11 Fault Recording 화면
Fig. 11 The screen of Fault Recording

디지털 보호계전기의 알고리즘 및 하드웨어를 검증하기 위해서 한국전기공업협동조합규격인 KEMC 1120 및 IEC60255에서 정하는 실험조건과 기준에 따라 실험하여 한국전기연구소 인증을 받았다. 그림 11은 디지털 보호계전기의 Fault Recording기능을 이용하여 50계전기의 동작상태를 입력전류, 전압 신호와 함께 msec 분해능으로 확인한 그래프이다. 그래프에서 보는바와 같이 과전류가 입력된 후 1주기정도의 시간(16.67msec)이 흐른 뒤에 50 계전기가 동작하여 디지털 출력을 발생시킴을 확인할 수 있다.

디지털 Fault Recording 기능을 이용하여 Feeder에 고장이 발생하여 디지털 보호계전기가 동작을 하게 되면 계전기내부의 A/D Buffer에 저장된 고장전 후 40주기 입력 data와 계전기 동작상태 data가 통신에 의해 Host System에 전송되어 monitoring할 수 있다.

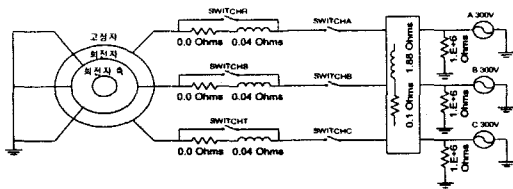
4.2 지능형 기법에 의한 유도전동기 고장진단

본 절에서는 말단 유니트인 디지털 계전기를 통해 전송된 입력 전류 데이터를 이용해 유도전동기에서 발생할 수 있는 고장을 검출하고 진단하기 위한 알고리즘을 상위 시스템을 통해 온라인으로 시뮬레이션 하였다.

4.2.1 시뮬레이션 모델

표 1 시뮬레이션을 위한 유도전동기 유형
Table 1 Type of induction motor for simulation

정 격	유도전동기 유형
최대 부하 전력	253.88 KVA
최대 부하 전압	420 V
최대 부하 슬립	0.015
최대 부하 역률	0.85
최대 부하 효율	90%
회 전 자 관 성	5 Kg · m ²
기 계 적 뱀 평	0.5 Nt · m/rad/sec
동 작 슬 립	1 %



(a) 전기적 부분 모델
(a) Model of electrical part



(b) 기계적 부분 모델
(b) Model of mechanical part

그림 12 유도전동기 운전 모델
Fig. 12 Models for induction motor operation

유도전동기 고장 검출과 진단에 있어 회전자 권선 손상, 베어링 고장, 상 불평형을 고장 유형으로서 고려하였다. 유도전동기 고장 발생시 증상을 얻기위해 유도전동기 모델을 EMTP(Electro Magnetic Transients Program)에 의하여 시뮬레이션 하였다. 시뮬레이션을 위한 운전 모델의 구성과 유도전동기는 그림 12와 표 1.과 같다.

4.2.2 시뮬레이션 결과

표 2 각 고장별 진단 결과
Table 2 Diagnosis results for each fault
(a) 정량화된 각 고장 증상의 퍼지화 결과
(a) Fuzzification result of each normalized fault symptoms

	행렬 B								
	g1	g2	g3	g4	g5	x2	x4	x6	x8
회전자 권선 손상	0.99	0.96	0.62	0.70	0.68	0.00	0.67	0.67	0.66
베어링 고장	0.99	0.72	0.66	0.64	0.69	0.67	0.67	0.66	0.67
상A 불평형	0.99	0.00	0.98	0.01	0.01	0.00	0.00	0.98	0.98
상A 결상	0.99	0.00	0.98	0.02	0.03	0.00	0.98	0.00	0.00
상A,B 불평형	0.99	0.00	0.98	0.94	0.01	0.00	0.00	0.00	0.98
상A,B 결상	0.99	0.00	0.95	0.99	0.05	0.00	0.98	0.98	0.00

(b) 발생 가능한 고장 유형들에 대한 발생 가능성
(b) Origination possibility of each possible fault type

	행렬 A									
	x1	x2	x3	x4	x5	x6	x7	x8	x3 ^ x5	x4 ^ x6
회전자 권선 손상	0.97	0.00	0.63	0.63	0.70	0.67	0.68	0.66	0.63	0.37
베어링 고장	0.73	0.67	0.67	0.67	0.64	0.64	0.69	0.67	0.64	0.64
상A 불평형	0.00	0.00	0.98	0.00	0.01	0.01	0.01	0.01	0.01	0.00
상A 결상	0.00	0.00	0.98	0.00	0.02	0.00	0.03	0.00	0.02	0.00
상A,B 불평형	0.00	0.00	0.98	0.98	0.94	0.00	0.01	0.01	0.94	0.00
상A,B 결상	0.00	0.00	0.96	0.96	0.99	0.98	0.05	0.0	0.96	0.05

(c) 각 고장별 발생 가능성
(c) Origination possibility of each fault

	X							
	x1	x2	x3	x4	x5	x6	x7	x8
회전자 권선 손상	0.97	0.0	0.63	0.67	0.70	0.67	0.68	0.66
베어링 고장	0.67	0.73	0.67	0.67	0.64	0.64	0.69	0.67
상 A 불평형	0.00	0.00	0.98	0.00	0.01	0.01	0.01	0.01
상 A 결상	0.00	0.00	0.00	0.98	0.02	0.00	0.03	0.00
상 A,B 불평형	0.00	0.00	0.98	0.00	0.94	0.00	0.01	0.01
상 A,B 결상	0.00	0.00	0.14	0.96	0.56	0.98	0.05	0.05

위의 표 2.에서 보는 바와 같이 단일 고장이 발생한 경우

그에 해당하는 기본적 고장 원소의 고장 가능성이 다른 기본적 고장 원소들의 고장 가능성에 비하여 큰 값을 가지는 것을 볼 수 있다. 두가지의 고장이 복합적으로 발생한 경우 해당되는 두 고장 원소들의 고장 가능성이 비슷하게 높게 나오는 것을 알 수 있다. 즉, 고장이 발생한 경우, 해당 종류의 고장 항목에서 고장 가능성이 상대적으로 높은 값으로 나타난다는 것을 알 수 있다.

5. 결 론

본 논문에서는 전력계통에서 다양한 부하 환경과 용량을 가지는 유도전동기의 운전 도중 발생하는 고장을 적시에 발견하고, 고장의 원인을 진단하여 계통을 보호하기 위하여 디지털 보호계전기를 이용한 전력감시제어 시스템을 설계하였다. 디지털 보호 계전기는 기존의 아날로그 계전기에서 구현하지 못했던 통신기능이 추가됨으로써 별도의 RTU없이 전력감시제어 시스템에 연결할 수 있게 되었다. 그리고 DSP CPU를 탑재함으로써 실시간 계산을 가능하게 함으로써 신속하고 정확한 계전기능을 구현할 수 있었다. 이러한 디지털 계전기를 전력감시제어 시스템의 말단 유니트로 적용하고 전력계통에 이용되는 유도전동기의 입력전류값을 디지털 계전기에서 수집, 저장한 후 통신을 통해 상위 중앙감시부에 전송함으로써 온라인으로 상위 시스템에서 모터의 상태를 모니터링 할 수 있게 하였다. 유도전동기 상태 모니터링을 위한 수단으로 입력 전류의 주파수 스펙트럼을 사용하였다. 입력 전류 스펙트럼의 클러스터링을 통해 고장 발생시 새로운 형태로 나타나는 스펙트럼 패턴을 감지함으로써 고장을 검출하였다. 검출된 고장의 원인을 진단하기 위해 고장트리 구성하여 유도전동기 고장과 각 고장 유형들간의 관계를 퍼지 관계식으로 표현한 후, 그 해를 구함으로써 고장 원인을 진단하였다. 이때 고장진단 후 그 고장에 대한 실시간 처리는 고장진단 시간이 많이 소요되므로 이를 보완하기 위해 모터의 심각한 고장 즉 열적인 고장은 디지털계전기에서 실시간으로 전원을 차단시켜줌으로써 모터를 보호해주고 기계적인 고장의 경우도 Dignet을 통한 비교사 학습 알고리즘을 이용함으로써 고장검출에 대해서는 실시간 검출이 가능하도록 하였다. 퍼지 고장트리를 이용하여 발생한 고장에 대하여 고장 종류를 진단함으로써, 고장 진단을 위한 체계적 방법을 제시하였으며, 전체 계통에 대하여 퍼지 고장트리에 의한 고장 진단을 수행하는 경우를 생각할 때, 계통내 각 부분들에 대한 고장 진단을 객체화함으로써 구성 요소의 첨가, 교체, 감소 등에 의해 자주 변동되는 계통의 고장 진단이 용이해지며, 그 중 선동기 고장진단 단계를 수행하는 하나의 모듈화된 객체를 고안한 것으로 볼 수 있다.

참 고 문 헌

[1] Sam F. Farag, M.K. Jhaveri, "Intelligent Micro-processor-Based Devices Provide Advanced Motor Protection, Flexible Control, and Communication in Paper Mills", IEEE Trans. Industry Applications, Vol. 33, No 3, pp. 840-847, May/June, 1997.
 [2] Drew Baigent and Ed Lebenhaft, "Microprocessor-

Based Protection Relays: Design And Application Examples", IEEE Trans. Industry Applications, Vol. 29, No 1, pp. 66-71, January/February, 1993.

[3] Stelios C. A. Thomopoulos, Dimitrios K. Bougoulas, and Chin - Der Wann, "Dignet: An Unsupervised - Learning Clustering Algorithm for Clustering and Data Fusion", IEEE Trans. on Aerospace and Electronic Systems, Vol. 31, No. 1, pp.21 - 38, January, 1995.
 [4] Piotr Gmytrasiewicz, Jere A. Hassberger, and John C. Lee, "Fault Tree Based Diagnostics Using Fuzzy Logic", IEEE Trans. on Pattern Analysis and Machine Intelligence, Vol. 12, No. 11, pp.1115 - 1119, November, 1990.
 [5] C. P. Pappis, and M. Sugeno, "Fuzzy Relational Equations and The Inverse Problem", Fuzzy Sets and Systems, Vol 15, pp.79 - 90, 1985.

저 자 소 개



이 성 환 (李 聖 煥)

1966년 8월 10일생. 1990년 연세대 공대 전기공학과 졸업. 1992년 동 대학원 전기공학과 졸업(석사). 1998년 동 대학원 전기공학과 졸업(공학박). 1995년~현재 현대중공업(주) 기전연구소 선임연구원

Tel : 031-289-5125, Fax : 031-289-5115

E-mail : hwaney@hhi.co.kr



안 인 석 (安 寅 錫)

1964년 6월 7일생. 1987년 연세대 공대 전기공학과 졸업. 1989년 동 대학원 전기공학과 졸업(석사). 1997년 동 대학원 전기공학과 졸업(공학박). 1989~1999년 삼성전자(주) 생산기술센터 선임연구원. 1999년 3월~현재 위덕대학교 컴퓨터제어공학과 전임강사.

Tel : 054-760-1623, Fax : 054-760-1629

E-mail : isahn@mail.uiduk.ac.kr