

HVDC Stability Analysis According to Controller Types

金 燦 起* · 沈 應 輔** · 鄭 吉 朝** · 權 東 震* · 尹 用 範**
 (Chan-Ki Kim · E. B. Shim · G. J. Jeong · D. J. Kwon · Y. B. Yoon)

Abstract - This paper deals with the HVDC system stability according to controller types. In this paper, in order to evaluate the stability, some important properties of the HVDC, such as $d\gamma/d\alpha$, $dV/d\alpha$ and dP/dI stability in different control modes, are analysed. Furthermore, Maximum available power according to controller types are calculated. This paper shows a generalized formulation of control sensitivity index for control modes, aids in the design of the controller and the operating mode determination. Finally, a simulation is performed by Math/CAD, and a simulation results are verified.

Key Words : HVDC, Control Sensitivity Index, Math/CAD.

1. 서 론

HVDC 시스템은 장거리 교류송전선보다 저렴한 비용으로 장거리 대용량 전력전송을 할 수 있다. 또한, 대용량 HVDC 송전은 매우 긴 케이블을 통하여 연계시킬 수 있으며, 두 개의 교류계통이 동기화 되어 있지 않거나 동일주파수로 운전되는 국가 간의 전력 연계에 사용될 수 있다. 또한, 두 교류계통을 연계하는 교류 송전선과 병렬로 HVDC 선로를 추가하여 송전능력을 향상시키기 위한 계통이 개발되었다. HVDC 변환기(정류기와 인버터)는 HVDC DC 전력의 60%에 해당하는 지상 무효전류를 교류계통으로부터 흡수한다. DC 전력의 변화는 컨버터의 지상 무효전류를 변화시키므로 교류전압의 변화를 유발한다. 강한 교류계통에서 이러한 교류전압의 변동은 계통 내에서 흡수할 수 있으나 약한 계통에서는 교류전압의 변동이 크며 컨버터의 안정도에 영향을 미칠 수 있다.

영국의 Ainsworth는 HVDC 시스템의 안정도 문제를 검토하기 위해서 HVDC 최대 송전전력(MAP: Maximum Available Power) 판별 법을 제안하였고 이 방법은 현재까지 많이 이용되고 있다[1]. 그리고 제어기에 비중을 두지 않고 전압 관점에서 HVDC 시스템의 안정도를 해석한 방법들도 많이 발표되었다[2],[3].

그러나 HVDC 시스템의 성능과 최대 송전능력을 판정하는데는 MAP 방법만 가지고는 제어기의 형태와 제어기의 계인에 따라 달라지는 미세한 영향은 판별이 불가능하다. 따라서 80년대에 일본의 高崎·竹中은 제어 파라미터에 대한 HVDC의 영향을 분석하는 방법을 제시하였으나[4] 이 방법은 Ainsworth가

제안한 MAP방법에 2차로 표현되는 HVDC 제어기를 하나의 변수로 고려한 것에 지나지 않았다.

그리고 1996년에는 캐나다의 Gole는 Ainsworth가 제안한 MAP 방법의 한계를 극복하고 HVDC 제어기의 형태에 따른 HVDC 시스템의 최대 송전 능력을 평가하는 방법을 제안하였다[5].

각각의 내용을 요약적으로 정리하면 다음과 같다.

1. MAP에 의한 HVDC 시스템의 최대 송전능력
 - HVDC 시스템의 최대 송전 능력은 단락비(SCR : Short Circuit Ratio)의 함수가 된다.
 - HVDC 시스템의 최대 송전 능력은 인버터 단이 γ 제어기로 구성되어 있으면 γ 의 함수가 된다.
2. 제어 파라미터에 대한 HVDC의 영향.
 - HVDC 송전 단 측의 AC 임피던스 값이 높으면 안정도가 향상된다. 즉, 수전 단 측 AC계통의 강도보다는 송전 단 측, AC계통의 강도가 작으면 HVDC 시스템의 안정도가 향상된다.
 - HVDC 수전 단 측에 부하가 많이 인가되면(특히, 저항부하) HVDC 시스템의 안정도가 향상된다.
 - HVDC 시스템의 DC 라인의 저항이 크면 HVDC 시스템의 안정도가 향상된다.
 - 송전 단 측의 HVDC 제어기의 계인과 시정수가 작아지면 HVDC 시스템의 안정도가 증가한다.
 - 수전 단 측의 HVDC 제어기의 계인이 작아지고 시정수가 커지면 HVDC 시스템의 안정도가 증가한다.

2. 제어기 형태에 따른 HVDC의 안정도 영향
 - α_{min} 제어기나 γ_{min} 제어기는 HVDC의 시스템 효율을 향

* 正 會 員 : 電力研究院 先任 研究員 · 工博

** 正 會 員 : 電力研究院 責任 研究員

接受日字 : 2000年 4月 10日

最終完了 : 2000年 10月 4日

상시킨다.

- 인버터 측에 존재할 수 있는 제어기 중에서 전압 제어기가 안정도 측면에서 HVDC 시스템에 가장 유리하다.
- 인버터 단에 전압 제어기를 채용할 경우에는 HVDC 시스템의 용량이 커지는 단점이 있다.

본 논문은 위에서 보여주는 여러 가지 HVDC 안정도 판별법을 수식과 제어기 특성을 이용하여 심도 있게 분석하고 CIGRE 모델을 이용하여 타당성을 확인하였다.

2. HVDC와 AC계통의 이론적 배경

2.1. HVDC 시스템의 수식 검토

그림 1은 HVDC 시스템의 기본 회로를 보여 주고 있으며 그림 1모델에 근거한 HVDC 정상상태 모델링은 식 (1) ~ 식(6)과 같다.

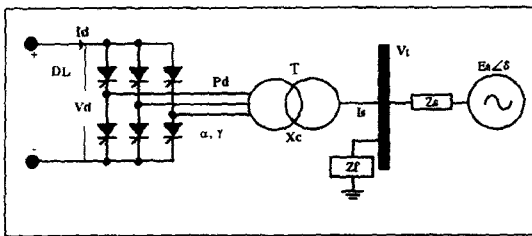


그림 1. HVDC 인버터 시스템의 기본 회로

Fig. 1. AC system with HVDC

$$V_t - \frac{\sqrt{2}X_c I_d}{T(\cos \alpha + \cos \gamma)} = 0 \quad (1)$$

$$\cos \phi - \left(\frac{\cos \alpha - \cos \gamma}{2} \right) = 0 \quad (2)$$

$$V_d - \frac{3\sqrt{2}}{\pi} T V_t \cos \gamma + \frac{3}{\pi} X_c I_d = 0 \quad (3)$$

$$V_t - \frac{R_s V_d I_d}{V_t} + R_s V_t G_f + \frac{X_s V_d I_d \tan \phi}{V_t} - X_s V_t B_f - E_s \cos \sigma = 0 \quad (4)$$

$$- \frac{X_s V_d I_d}{V_t} + X_s V_t G_f - \frac{R_s V_d I_d \tan \phi}{V_t} + R_s V_t B_f - E_s \sin \sigma = 0 \quad (5)$$

$$P_d - V_d I_d = 0 \quad (6)$$

여기서,

- V_t = AC 부스바의 선간 전압,
- X_c = AC/DC용 변압기의 누설 인덕턴스,
- T = 변압기 턴 변환비,
- I_d = DC 전류,
- V_d = DC 전압,
- E_s = AC 전원의 스칼라 전압,
- δ = AC 전원의 상차각,
- α = 인버터 점화각,

γ = 인버터 소호각,

R_s = AC 계통의 데브난 저항,

X_s = AC 계통의 데브난 인덕턴스,

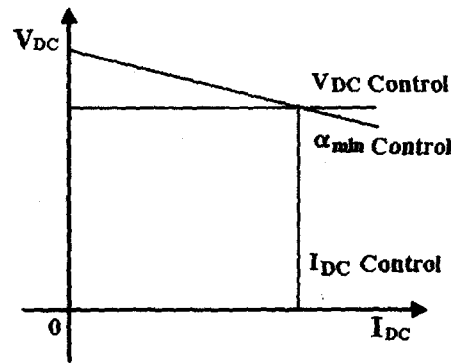
Z_f = AC 필터 임피던스 $(G_f + jB_f)^{-1}$,

ϕ = 인버터 AC 전류의 역률각.

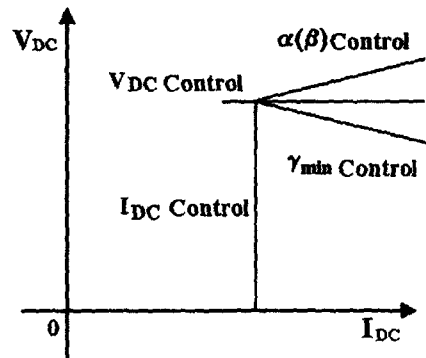
P_d = DC 전송 전력

2.2. HVDC 시스템의 제어기

HVDC 시스템에서 송전 단 측 제어기로 구성될 수 있는 제어기는 그림 2에 보는 바와 같이 전류제어기, 전압제어기 그리고 α_{min} 제어기로 구성되어질 수 있다. 또한 수전 단 측에 부착할 수 있는 제어기로는 전압 제어기, 전류 제어기, γ_{min} 제어기 그리고 β 제어기를 들 수 있다. 여기서, 주의 할 점은 HVDC 시스템의 수전 단 측과 송전 단 측은 서로 상반된 제어기를 가져야 하며, 송전 단 측과 수전 단 측을 동시에 전압 제어를 행하거나, 송전 단 측과 수전 단 측을 동시에 전류 제어를 행하면 양단 사이에 동작 교점이 생기지 않아 제어가 불가능해질 수 있다. 따라서 HVDC 시스템을 제어하려는 경우에는 그림 2에서 보여주는 컨버터 제어곡선과 인버터 제어곡선을 중첩하여 교점이 만들어지게 제어하는 것이 HVDC 제어의 기본이다.



a) HVDC 송전 단 측 컨버터 제어곡선



b) HVDC 수전 단 측 컨버터 제어곡선

그림 2. HVDC 시스템의 제어 곡선

Fig. 2. Control curve of HVDC system.

그림 2에서 보여주는 α_{min} 제어기와 γ_{min} 는 제어기의 구성이 쉽고 약한 계통에서 문제가 되는 무효전력의 영향을 최소화할 수 있다는 장점 때문에 많이 채용되고 있다. 그림 2 a)에서 보여주는 α_{min} 제어기는 별도의 제어기로 구성되는 것이 아니라 그림 3 a)에서 보는 바와 같이 제어기의 출력 값을 제한하는 제한기의 α_{min} 값을 설정함으로써 구현된다.

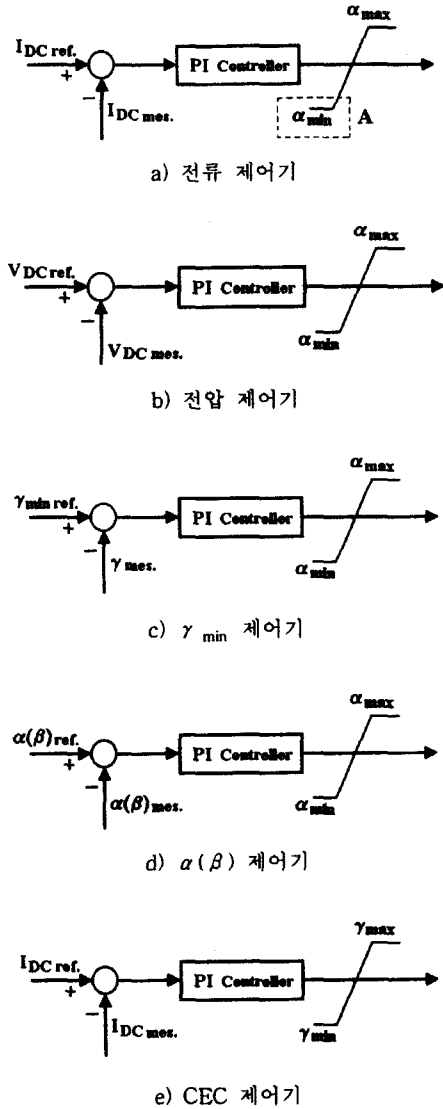


그림 3. HVDC 시스템의 제어기 구성
Fig. 3. HVDC system control composition.

그림 3은 그림 2에서 보여주는 여러 가지 제어모드를 만들어 주는 제어기의 구성을 보여 주고 있는 것으로, 그림 3 d)는 인버터 측 HVDC 시스템의 수전 단 측에 설치할 수 있는 제어기로서 $\beta(=\alpha)$ 제어기를 나타내고 있는 것으로써 β 제어기는 인버터 측에서 제어기 자체가 불안정성을 유발하기 때문에 많이 사용하지 않고 VDCL(Voltage Dependent Current Limit)이나 그림 3 e)에서 보여주는 CEC 제어기의 부분적인 대응으로 사용하는 것이 일반적이다. 또한 그림 3 e)의 CEC제어기는 Current

Error Controller의 약자로서 시스템의 모드 변화가 생길 때 전류의 오차에 해당하는 값만큼 수전 단 측의 γ_{min} 의 지령 값을 증가 시켜주는 제어기로서 γ_{min} 제어기의 보조제어기로 사용한다. 이 제어기는 제어 모드 변경 시 γ_{min} 제어기의 지령 값이 증가하여 정류실패가 줄어든다는 장점과 제어모드 변경 시 Jitter(제어 모드에 변화 시에 전류나 전압의 동요 현상)의 발생을 줄인다.

그림 4는 그림 2와 그림 3에서 설명한 여러 가지의 HVDC 제어기를 중첩하여 제어 모드 특성을 보여 주는 것으로 주 제어기로서 전류 제어기가 컨버터와 인버터 측의 어디에 있느냐에 HVDC 시스템의 동작 모드와 주제어기와 보조 제어기가 결정된다.

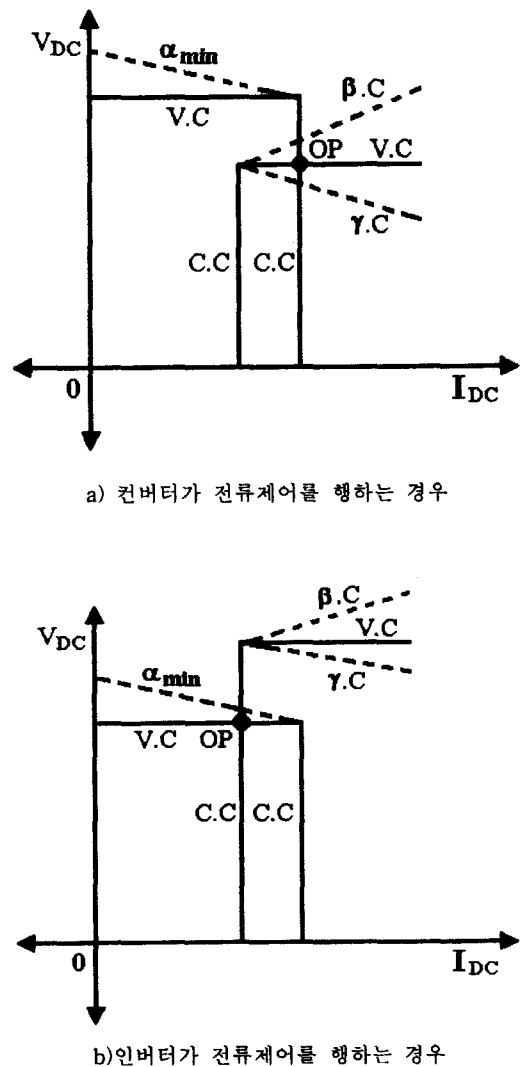


그림 4. HVDC 시스템의 제어 특성
($\beta.C$: β control, V.C : voltage control, $\gamma.C$: γ control, C.C : current control)

Fig. 4. Control characteristics of HVDC system.

그림 4 a)는 컨버터가 전류제어를 행하는 경우로써 보조제어기로 전압 제어기(V.C)나 α_{min} 제어기를 가질 수 있으며 인버터 측은 β 제어기나 γ 제어기 또는 전압 제어기를 주제어기로 하면서 전류 제어기는 보조제어기로 사용되는 경우이다. 한편 그림 4 b)는 인버터가 전류제어를 행하는 경우로써 보조제어기로는 전압 제어기나 β 제어기 또는 γ_{min} 제어기를 가질 수 있으며 컨버터는 전압 제어기나 α_{min} 제어기가 주제어기로 선택되어 질 수 있고 전류 제어기가 보조 제어기로 사용된 경우이다. 여기서, 우리가 고려해야 할 점은 그림 4 a)의 γ 제어기는 밸브 사이의 최소 γ 를 제어하는 γ_{min} 제어기를 사용하고, 그림 4 b)의 γ 제어기는 밸브 사이의 평균 γ 를 제어하는 $\gamma_{average}$ 제어기를 사용한다는 점이다.

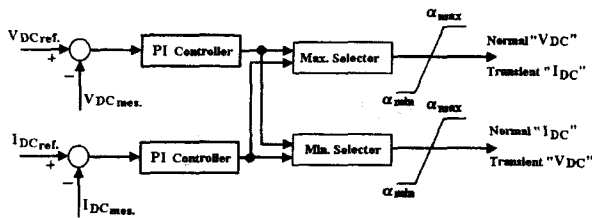


그림 5. HVDC 시스템 제어선택기

Fig. 5. HVDC System control selector

그림 5는 그림 4에서 보여주는 HVDC 제어모드를 결정해 주는 HVDC 시스템의 전압/전류 제어기의 제어 블록 도를 보여 주고 있는 것으로서 전압/전류 제어기의 출력 값을 최대 값으로 선택할 것인가 아니면 최소 값으로 선택할 것인가에 따라 그림 4의 제어특성이 나타난다.

표 1. 제어기 형태에 따른 최대/최소 선택기

Table 1. Max./Min. selector according to controllers.

	주 제어기	부 제어기	선택기
Rectifier(1)	전압	전류	Max.
Inverter(1)	전류	전압	Min.
Rectifier(2)	전류	전압	Min.
Inverter(2)	전압	전류	Min.
Rectifier(3)	전압	전류	Max.
Inverter(3)	전류	γ_{min}	Min.
Rectifier(4)	전류	α_{min}	없음
Inverter(4)	γ_{min}	전류	Min.

예를 들어 전압/전류 출력 값의 최대 선택기를 선택하면 정상상태에서 전압이 선택되어지고 AC 계통의 전압이 낮아지는 등에 따른 외부 요인에 따라 제어 모드가 변화하면 전류 제어가 선택되어 진다. 이러한 제어기의 정상상태 출력 값은 실제적으로 제어기의 PI제어기의 영향 때문에 최대 값으로 포화되어진다. 그림 3에서 보여 주는 제어기의 종류에 따라 여러 종류의 제어 모드가 생길 수 있는데 표 1은 대표적인 제어기 형태

에 따른 최대/최소 선택기의 구성을 보여 주고 있다. 실제적으로 HVDC 시스템의 주 제어기는 전류 제어이고 전압 제어기나 α_{min} 제어기 그리고 γ_{min} 제어기는 전류를 전송하기 위한 하나의 제어수단일 뿐이다. Back-To-Back과 같은 HVDC 시스템이 대용량 전력 전송용으로 이용될 경우에는 제어기의 선택이 큰 문제가 되지 않으나, HVDC 시스템이 고립된 지역이나 섬과 같이 약한 계통에 연결된 경우에는 전류 제어기의 선택은 매우 중요하다. 예를 들어 이탈리아의 사르디안 섬과 본토에 연결된 HVDC 시스템은 사르디안 섬에 대규모 발전 시설을 설치하여 본토로 전력을 전송하는 경우이며 우리 나라의 제주도과 육지를 연결한 HVDC 시스템은 본토의 전력을 제주도에 전송하는 경우이다. 각각의 경우를 살펴보면 사르디안 섬과 제주도는 매우 약한 계통이기 때문에 주제어기로 전류 제어기를 선택해야 하고 부 제어기로 사르디안 섬은 송전 단 측이기 때문에 α_{min} 제어기를 가져야 하고 제주는 수신 단 측이기 때문에 γ_{min} 제어기를 부 제어기로 가져야 한다. 그리고 상대적으로 강한 계통인 상대편의 AC 계통 측 HVDC 제어기는 약한 계통의 HVDC 제어기가 주제어기로 전류 제어기를 갖기 때문에 부 제어기로 전류제어기를 가져야 하고 주 제어기는 안정도가 좋은 전압 제어기가 일반적이나 계통의 특성에 따라 β 제어기나 γ_{min} 제어기가 될 수 있다.

2.3 제어기 형태에 따른 HVDC 안정도 판별

제어기 형태에 따른 HVDC 시스템의 안정도를 판별하기에 앞서 안정도 판별의 지표를 고려할 필요가 있다. 그림 4 a)의 경우는 컨버터는 전류 일정제어를 행하고 인버터는 β 제어나 γ 제어 또는 전압제어를 가질 수 있기 때문에 인버터 측에서 제어기의 형태에 따른 HVDC 시스템의 안정도 지표는 $\frac{d\gamma}{d\alpha}$ 나

$\frac{dV_d}{d\alpha}$, 또는 $\frac{dP}{dI}$ 가 될 수 있다. 반면에 그림 4 b)의 경우는 인버터 측이 정 전류 제어기를 가지고 있기 때문에 컨버터 측에서 선택될 수 있는 제어기는 전압 제어기나 α_{min} 제어기이고 컨버터 측의 전압강하로 인해 HVDC 시스템의 제어모드가 그림 4 b)와 같은 인버터 전류 제어형태에서 그림 4 a)와 같은 컨버터 전류 제어 형태로 바뀌면, 이때의 HVDC 안정도 판별 지표는 그림 4 a)와 같아지기 때문에 그림 4 b)와 같은 시스템의 제어기에 따른 안정도를 판별하는 것은 무의미하다. 또한 컨버터 측에서는 HVDC 시스템 불안정의 가장 큰 요소가 되는 $\frac{d\gamma}{d\alpha}$ 를 거의 고려될 필요가 없기 때문에 본 논문에서 다루는 제어기 형태에 따른 HVDC 시스템의 안정도 판별은 그림 4 a) 형태만을 다루도록 하겠다.

식(1) ~ 식 (6)으로부터 시스템 변수는 식 (7)과 같이 표현된다. 이 중에서 우리가 알고 있는 파라미터를 제외하고 조류계산에 의해 결정되어지는 변수를 새로 고려하면 식 (8)과 같이 표현된다.

$$X^T = [V_t, I_d, \alpha, \gamma, \phi, T, V_d, E_s, \delta, P_d, B_r] \quad (7)$$

$$X_r^T = [\alpha, \phi, V_d, E_s, \delta, P_d] \quad (8)$$

식 (7) ~ 식 (8)에서 보여주는 방정식은 정상상태에서 0인 값을 가지고 있기 때문에 식 (9) ~ 식 (13)과 같은 식이 성립한다. 여기서, $F(X_0)$ 는 정상상태 해를 표현하고 $F(X)$ 는 새로이 업데이트되어지는 값을 표현하고 있다.

$$F(X_0) = [0] \tag{9}$$

$$F(X_0) = F(X) + \Delta F(X) \tag{10}$$

$$F(X) = -\Delta F(X) \tag{11}$$

$$\Delta F(X) = \left[\frac{\partial F(X)}{\partial X} \right] \Delta X \tag{12}$$

$$F(X) = -J \Delta X \tag{13}$$

여기서, $\left[\frac{\partial F(X)}{\partial X} \right]$ 은 행렬 F의 Jacobian을 표현하고 있으며, $\Delta X = X_0 - X$ 이다.

식 (7)에 나타나 있는 11개의 변수 중에서 식 (8)에 나타나 있는 6개의 변수를 제외한 5개의 변수는 고정되어 있는 변수이기 때문에 변화량이 0[零]이다. 따라서 남아 있는 6개의 변수를 이용하여 새로운 Jacobian 행렬을 구하면 다음과 같다.

$$F(X) = -J_r \Delta X_r \tag{14}$$

$$\Delta X_r = -J_r^{-1} F(X) \tag{15}$$

$$X_r = X_{r0} + \Delta X_r \tag{16}$$

위 식으로부터, 조류 계산을 할 경우에 식 (14)가 0이 될 때까지 식 (15)와 식 (16)을 반복적으로 계산하면 X_r 의 정상상태 해가 구해질 수 있다.

이상에서 논한 HVDC 시스템의 방정식을 이용하여 제어기에 따른 HVDC의 감도를 평가하기 위해서는 제어변수와 간접 제어 변수개념 정립이 선행되어야 한다. 제어변수라 함은 식 (8)에서 보여주는 변수 중에서 직접적으로 제어되는 변수를 말하며, 간접제어 변수는 제어변수에 의해 간접적으로 제어되는 변수로 정의 할 수 있다. 이러한 제어변수와 간접 제어변수의 구분의 필요성은 제어기에 따른 HVDC 시스템의 안정도 지표가 되는 $\frac{d\gamma}{d\alpha}$, $\frac{dV_d}{d\alpha}$ 그리고 $\frac{dP_d}{dI_d}$ 을 구하기 위해서이다.

식 (13)의 제로 항을 기준으로 우변 항을 풀어쓰면 식 (17)과 같이 된다.

$$J \Delta X = J_v \Delta X_v + J_y dy \tag{17}$$

여기서, X_v 는 제어 파라미터를 제외한 모든 동작 변수를 나타내고 있다. J_y 는 제어 파라미터에 수반하는 한 개의 열을 나타내고 있다. J_v 는 X_v 에 연관된 열들의 집합을 나타내고 있다.

정상상태에서 식 (13)은 0이기 때문에 식 (17)은 다시 식 (18)과 같이 표현될 수 있다.

$$\frac{1}{dy} \Delta X_v = -J_v^{-1} J_y \tag{18}$$

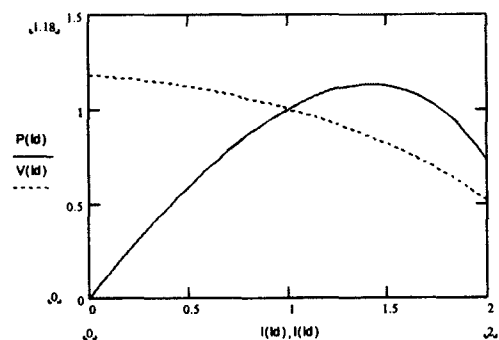
식(18)에서 우리가 평가하고자 하는 제어기의 제어감도변수는 dx/dy 로 표현되어진다. 예를 들어 인버터 단이 γ 제어기인 경우에는 $d\gamma/d\alpha$ 이고, 전압 제어기인 경우에는 $dV_d/d\alpha$ 이고, 정 전력 제어기를 가진 전류 제어기일 경우에는 dP/dI 가 된다. 따라서, 전압 제어기인 경우와 γ 제어기인 경우 그리고 전류 제어기인 경우에는 각각의 X_v 와 y 가 선택되어야 한다. 부록 1은 인버터 단에 γ_{min} 제어기를 선택한 경우의 Jacobian 행렬을 보여 주고 있다.

3. HVDC 시스템의 안정도 판별 적용

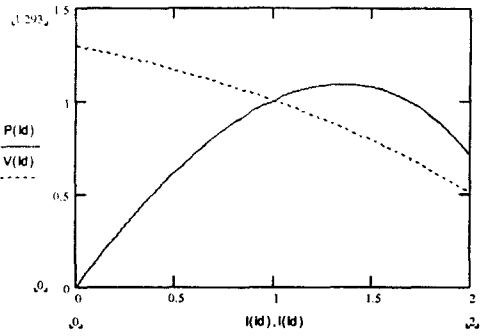
본 장에서는 이상에서 논한 제어기형태에 따른 HVDC 시스템의 안정도를 판별하기 위해서 HVDC연구에 범용 적으로 사용되어지고 있는 CIGRE 모델을 이용하였다. CIGRE 모델에 대한 AC/DC 파라미터는 부록 2에 제시하였으며 이장에서는 MAP방법을 이용한 HVDC 시스템의 안정도와 2.3장에서 논한 제어기 형태에 따른 HVDC 안정도 판별방법을 실제 시뮬레이션을 통하여 확인하였다. 그리고 MAP방법을 이용한 HVDC 시스템의 안정도와 제어기 형태에 따른 HVDC 시스템의 안정도는 MATH/CAD 프로그램으로 수행하였으며 프로그램은 부록 3과 부록 4에 첨부하였다.

3.1 MAP에 의한 HVDC 안정도 판별

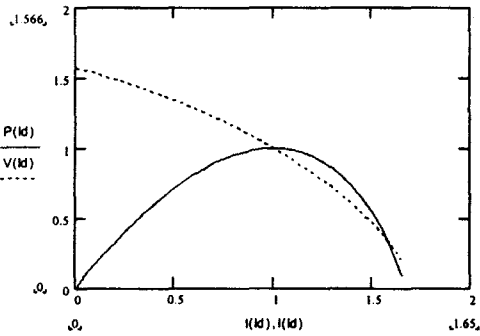
그림 6 a)는 정상적인 CIGRE 모델의 파라미터를 MAP 방법으로 시뮬레이션 한 것이며 그림 6 b)는 AC 테브난 임피던스의 각도를 75도에서 90도로 변화 시킨 경우를 보여 주고 있다. AC 테브난 임피던스의 각도를 90도로 변화 시킨 경우는 AC 계통의 임피던스 성분이 리액티브 성분만 존재한다는 것을 의미하며 최대 송전전력은 큰 차이를 보이지 않으나 DC 전력의 갑작스런 전송 중단 시에 AC 계통의 전압은 1.18p.u에서 1.293p.u로 증가하는 것을 보여준다. 그림 6 c)는 정상적인 CIGRE 모델의 AC 계통 테브난 임피던스를 2.5에서 1.5로 줄인 경우를 보여주고 있는 것으로 DC 최대 전송전력이 1.2로 줄어드는 것을 보여주며 그림 6 d)는 AC 계통 테브난 임피던스를 5로 증가시킨 경우를 보여주는 것으로 DC 전력 전송의 중단 시에도 AC 계통의 전압 변동이 작은 것을 보여주고 있다.



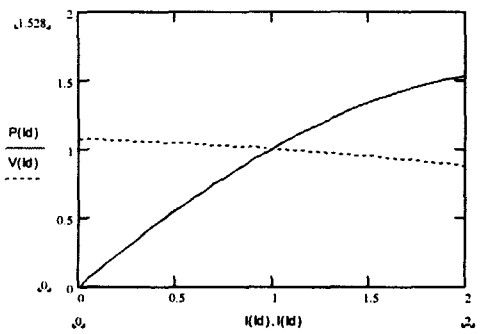
a) (SCR = 2.5, Angle = 75)



b) (SCR = 2.5, Angle = 90)



c) (SCR = 1.5, Angle = 75)



d) (SCR = 5, Angle = 75)

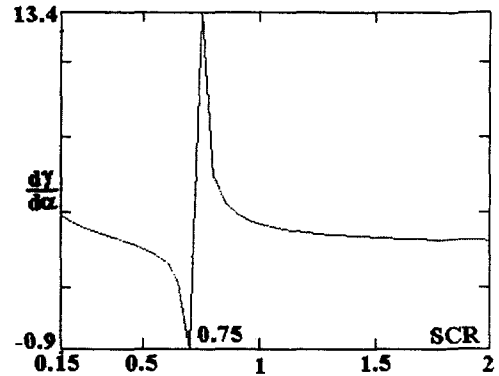
그림 6. MAP 방법을 이용한 HVDC 최대 전력 곡선

Fig. 6. Maximum available power curve using MAP method.

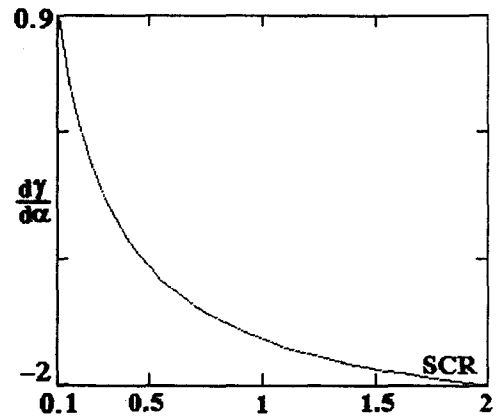
3.2 제어기 형태에 따른 HVDC 안정도 판별

본 장에서는 2.3장에서 논한 제어기형태에 따른 HVDC 시스템의 안정도 분석을 CIGRE 모델을 이용하여 분석한 시뮬레이션 결과를 이용하여 분석 해보기로 하겠다. 그림 7 a)는 인버터 측이 γ_{min} 제어를 가진 경우에 SCR에 대한 $\frac{d\gamma}{d\alpha}$ 비율을 분석한 결과로써 SCR이 0.75인 경우에 HVDC 시스템이 가장 불안한 상태를 보여주고 있으며 SCR이 0.9를 지나면서 HVDC 시스템이 안정도를 회복하는 것을 보여주고 있다. 또한 그림 7 b)는 임피던스 각을 90도로 변환시킨 상태에서 SCR에 대한 $\frac{d\gamma}{d\alpha}$ 비율을 분석한 결과로써 그림 7 a)와 비교해서 안정도가 향상됨을 알 수 있다. 이러한 결과는 일반적으로 AC 시스템에 저항

성분이 많으면 HVDC 시스템의 안정도가 증가하는 사실과 대치되는 것으로서 극단적으로 작은 SCR에서는 임피던스 각도가 증가함에 따라 안정도가 증가한다. 그림 7에서 보는 바와 같이 안정도 지표를 이용한 HVDC 시스템의 안정도 평가는 그림 6에서 MAP 방법을 이용한 HVDC 시스템의 안정도 판별 방법보다 더 정밀하고 정확하게 HVDC 시스템의 안정도를 평가할 수 있음을 알 수 있다.



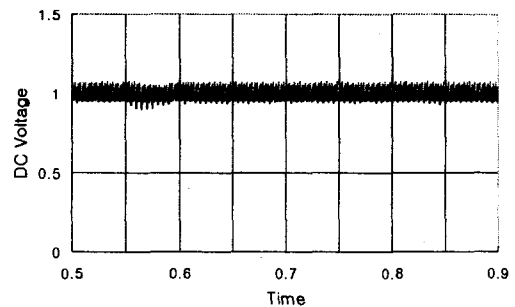
a) 임피던스 각 = 75도



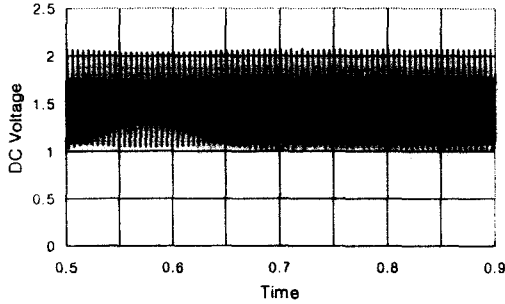
b) 임피던스 각 = 90도

그림 7. SCR의 변화에 따른 $\frac{d\gamma}{d\alpha}$ 의 비율

Fig. 7. Rate of $\frac{d\gamma}{d\alpha}$ according to SCR variation.



a) 정상 상태에서 DC 전압 파형 (SCR = 2.5 < -75도인 경우)



b) 정상 상태에서 DC 전압 파형
(SCR = 0.7 ∠ -75도인 경우)

그림 8 SCR의 변화에 따른 HVDC DC 전압

Fig. 8 HVDC DC Voltage according to SCR variations.

그림 8은 그림 7의 조건을 EMTDC 프로그램을 이용하여 시간 영역에서 시뮬레이션한 결과를 보여 주고 있다. 그림 8 b)를 보면 그림 8 a)와 비교하여 정상상태 DC 전압이 많이 흔들리는 것을 볼 수 있는데 이러한 결과는 그림 7 a)에서 보는 바와 같이 $\frac{d\gamma}{d\alpha}$ 비율이 음(Negative)가 되기 때문에 생기는 결과이다.

그림 9는 인버터 단을 정전력 제어를 행할 경우에 HVDC 시스템의 안정도를 보여주는 그림이다. 정 전력 제어를 행하는 인버터는 정상상태에서 전류가 증가함에 따라 전력이 증가해야 하기 때문에 dP/dI 가 양(Positive)이 되는 점부터 안정도가 보장되는 것이다. 본 그림에서는 SCR이 2가 되는 점에서부터 dP/dI 가 양(positive)이 되는 것을 알 수 있다.

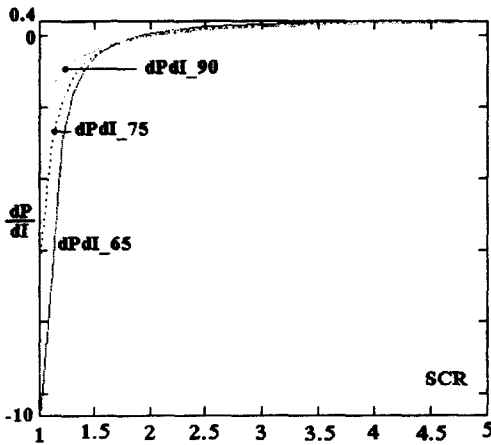


그림 9. SCR의 변화에 따른 dP/dI의 비율

Fig. 9. Rate of dP/dI according to SCR variation.

일반적으로 정 전력 제어는 전송 전력 지령 값을 임의로 지령하는 수동 운전을 하지 않고 보호개념을 도입한 자동운전을 하는 이유가 바로 다른 제어 모드와 비교하여 불안정한 운전범위가 넓기 때문이다. 그림 8에서 dPdI_90은 AC 등가 임피던스

각이 90도인 것을 말하고, dPdI_75는 AC 등가 임피던스 각이 90도 그리고 dPdI_65는 AC 등가 임피던스 각이 65도인 경우를 표시한다.

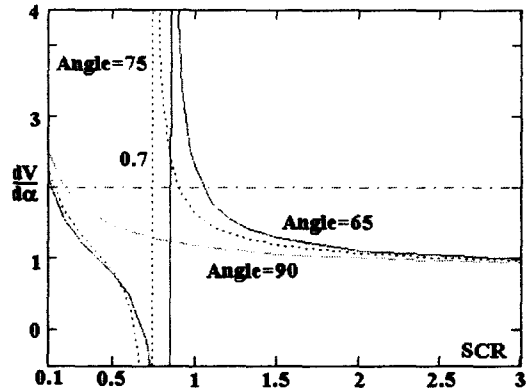


그림 10. SCR의 변화에 따른 dV/dα의 비율

Fig. 10. Rate of dV/dα according to SCR variation.

그림 10은 인버터 단이 전압 제어기로 동작할 경우의 HVDC 안정도를 판별한 그림을 나타내고 있다. 이 경우는 정 전력 제어기나 γ_{min} 제어기와 비교해서 안정도가 상당히 우수함을 알 수 있다. 본 제어기의 불안정영역에 들어가는 SCR 값은 0.75이며 SCR이 0.7인 경우에 최악상태에 도달함을 알 수 있다. 그림 9에서 보는 바와 같이 전압제어기는 안정도 관점에서 우수한 성능을 가지고 있기 때문에 Back-to-Back에서는 기본적인 제어기로 많이 채용되고 있으나 동작 범위가 넓기 때문에 시스템의 절연내력이나 용량이 다른 제어기에 비하여 커진다는 단점을 가지고 있다.

V. 결 론

HVDC 시스템은 전력전자의 발달과 함께 기존의 AC 계통을 대체할 수 있는 하나의 계통 망으로 자리잡고 있다. 이러한 HVDC 시스템에 관한 연구가 우리 나라에서는 불모지나 다름없는 것이 현실이며 우리 나라의 계통 구성과 지리적인 여건을 고려해 볼 때 HVDC의 추가적인 건설과 안정적인 운전은 필수적이라 하겠다.

본 논문은 HVDC 시스템이 가질 수 있는 여러 가지 모드에 따른 HVDC 시스템의 안정도를 분석하였다. 분석된 내용은 제어모드에 따라 안정도에 영향을 미치는 제어감도 지표를 찾아내어 제어감도 지표의 변화에 따른 HVDC 시스템의 안정도 한계를 분석한 것으로써 제어기 설계나 시스템 운전 시 최적 조건으로 설계/운전되는데 이바지 할 것이다.

참고 문헌

[1] J. D. Ainsworth, et al., "Static and Synchronous Compensator for HVDC Transmission Converters Connected to Weak AC System", CIGRE Conference, Paris, 1980, Paper

-High Pass Filter : 7.5[Ω]
 -Fixed Capacitor : 13.05[Ω]

부 록 3. 최대 송전용량 판별 프로그램

<Unit>

$$\text{deg} := \frac{\pi}{180} \quad \text{rad} := \frac{180}{\pi} \quad \text{MVA} := 1 \text{ KA} := 1 \text{ KA} := 1 \text{ MW} := 1 \quad \Omega := 1$$

<System Base Quantities>

$$\text{MVbase} := 1000 \cdot \text{MW} \quad \text{KVbase} := 230 \cdot \text{KV} \quad \text{Zbase} := 52.9$$

$$\text{Zbase} = \frac{\text{KVbase}^2}{\text{MVAbase}}$$

<Given System Parameter>

$$\text{Zf} = \frac{1}{\left[\frac{1}{0.096 - (j \cdot 175.924)} + \frac{1}{(-j \cdot 203.179)} \right]}$$

$$\text{Zs(scr)} = \frac{\text{Zbase}}{\text{SCR(scr)}} \quad \text{Vd} := 495 \cdot \text{KV} \quad \text{Pd} := 990 \cdot \text{MW}$$

$$\text{Xcpu} := 0.18 \quad \gamma = 15 \cdot \text{deg} \quad \text{Nbr} := 2 \quad \text{Vac} := 230 \cdot \text{KV}$$

<Load Flow Calculation>

$$\text{Id} := \frac{\text{Pd}}{\text{Vd}} \quad \text{Id} = 2 \cdot \text{KA}$$

$$\text{E11} = \frac{\text{Vd}}{(1.35 \cdot \text{Nbr})} \cdot \frac{1}{\left(\cos(\gamma) - \frac{\text{Xcpu}}{2} \right)}$$

$$\cos(\alpha) = \frac{\sqrt{2} \cdot \text{Id} \cdot \text{Xc}}{\text{E11}} - \cos(\gamma)$$

$$\cos \phi := -\cos(\gamma) + \text{Xc} \cdot \frac{\text{Id}}{\sqrt{2} \cdot \text{E11}}$$

$$\text{Iac} := \frac{\sqrt{6} \cdot \text{Id} \cdot \text{Nbr} \cdot \text{TR}}{\pi} \cdot e^{j \cdot \phi}$$

$$\text{Isr} := \frac{\text{Vac}}{\sqrt{3} \cdot \text{Zf}} + \text{Iac}$$

$$\text{Esys} := \text{Vac} + \sqrt{3} \cdot \text{Zs} \cdot \text{Isr}$$

<Evaluation of MAP>

$$\text{Idr} := \text{Id} \quad \text{Vacr} := \text{Vac} \quad \text{Pdr} := \text{Pd} \quad \text{Vac} = 230 \quad \text{Pd} = 990$$

$$\text{Is(Id)} = \frac{\sqrt{6} \cdot \text{Id} \cdot \text{Nbr} \cdot \text{TR}}{\pi} \cdot e^{j \cdot \phi} + \frac{\text{Vac}}{\sqrt{3} \cdot \text{Zf}}$$

Given

$$\begin{aligned} & (\text{Nbr} \cdot \text{TR} \cdot \text{Vac}) \cdot \cos(\phi) + (\text{Nbr} \cdot \text{TR} \cdot \text{Vac}) \cdot \cos(\gamma) \\ & - \frac{\text{Xc} \cdot \text{Id}}{\sqrt{2}} = 0 \end{aligned}$$

$$\text{Es} \cdot \cos(\delta) - \text{Vac} - \text{Re}(\sqrt{3} \cdot \text{Is}(\text{Id}) \cdot \text{Zs}) = 0$$

Soln(Id):=Find(Vac, phi, δ)

Vt(Id):=Soln(Id)

$$\text{Vdc(Id)} := 1.35 \cdot \text{Vt}(\text{Id}) \cdot \text{Nbr} \cdot \text{TR} \cdot \cos(\gamma) - \frac{3}{\pi} \cdot \text{Xc} \cdot \text{Id}$$

$$\text{Pdc(Id)} := \text{Vdc}(\text{Id}) \cdot \text{Id}$$

$$\text{Id} := 0.0, 0.1, 4.0$$

제어기 형태에 따른 HVDC 안정도 분석

$$\text{P(Id)} := \frac{\text{Pdc}(\text{Id})}{\text{Pdr}} \quad \text{V(Id)} := \frac{\text{Vt}(\text{Id})}{\text{Vacr}} \quad \text{I(Id)} := \frac{\text{Id}}{\text{Idr}}$$

부 록 4. 인버터 단의 HVDC 제어기를 γ 제어기로 사용한 경우의 안정도 판별 프로그램

<Unit>

$$\text{deg} := \frac{\pi}{180} \quad \text{rad} := \frac{180}{\pi} \quad \text{MVA} := 1 \text{ KA} := 1 \text{ KA} := 1 \text{ MW} := 1 \quad \Omega := 1$$

<System Base Quantities>

$$\text{MVbase} := 1000 \cdot \text{MW} \quad \text{KVbase} := 230 \cdot \text{KV} \quad \text{Zbase} := 52.9$$

$$\text{Zbase} = \frac{\text{KVbase}^2}{\text{MVAbase}}$$

<Given System Parameter>

$$\text{Zf} = \frac{1}{\left[\frac{1}{0.096 - (j \cdot 175.924)} + \frac{1}{(-j \cdot 203.179)} \right]}$$

$$\text{Zs(scr)} = \frac{\text{Zbase}}{\text{SCR(scr)}} \quad \text{Vd} := 495 \cdot \text{KV} \quad \text{Pd} := 990 \cdot \text{MW}$$

$$\text{Xcpu} := 0.18 \quad \gamma = 15 \cdot \text{deg} \quad \text{Nbr} := 2 \quad \text{Vac} := 230 \cdot \text{KV}$$

<Load Flow Calculation>

$$\text{Id} := \frac{\text{Pd}}{\text{Vd}} \quad \text{Id} = 2 \cdot \text{KA}$$

$$\text{E11} = \frac{\text{Vd}}{(1.35 \cdot \text{Nbr})} \cdot \frac{1}{\left(\cos(\gamma) - \frac{\text{Xcpu}}{2} \right)} \quad \text{TrZbase} = \frac{211^2}{600}$$

$$\text{Xc} := \text{Nbr} \cdot \text{Xcpu} \cdot \text{TrZbase}$$

$$\text{Xc} = 26.713 \cdot \Omega$$

$$\text{E11} = \frac{\left[\text{Vd} + \left(\frac{3}{\pi} \right) \cdot \text{Xc} \cdot \text{Id} \right]}{(1.35 \cdot \cos(\gamma))}$$

$$\text{E11} = 418.725 \quad \text{TR} := \frac{\text{E11}}{2.230} \quad \text{TR} = 0.91$$

<Calculation of Power Factor>

$$\cos_alpha := \frac{\sqrt{2} \cdot \text{Id} \cdot \text{Xc}}{\text{E11}} - \cos(\gamma) \quad \alpha = \text{acos}(\cos_alpha)$$

$$\alpha = 141.766 \cdot \text{deg} \quad \mu := \pi - \alpha - \gamma \quad \mu = 23.234 \cdot \text{deg}$$

$$\text{pf} = \frac{(\cos(\alpha) + \cos(\alpha + \mu))}{2} \quad \phi := -\text{acos}(\text{pf})$$

$$\phi = -151.129 \cdot \text{deg} \quad \text{Iac} := \frac{(-\text{pd})}{[(\sqrt{3} \cdot \text{pf} \cdot 230)]} \cdot e^{(j \cdot \phi)}$$

$$\text{Iac} = -2.485 - 1.37j \quad \text{If} := \frac{230}{(\sqrt{13} \cdot \text{Zf})} \quad \text{Is} := \text{If} + \text{Iac}$$

$$\text{If} = 4.119 \cdot 10^{-4} + 1.408j \quad \text{Is} = -2.485 + 0.038j$$

$$\text{Esys*scr} := \text{Vac} + \sqrt{3} \cdot \text{Zs}(\text{scr}) \cdot \text{Is}$$

$$\text{Es}(\text{scr}) := |\text{Esys}(\text{scr})| \quad \text{Esys}(\text{scr}) = 206.676 - 226.491j$$

$$\text{arg}(\text{Esys}(\text{scr})) = -47.619 \cdot \text{deg}$$

$$\text{Es}(\text{scr}) = 306.616 \cdot \text{KV}$$

$$\delta := \text{arg}(\text{Esys}(\text{scr})) \quad \text{scr} = 1.0 \quad \text{angle} = 85$$

<Change in α and Evalu. of $d\gamma/d\alpha$ >

$$\alpha = \alpha + \Delta\alpha \quad E11x(\gamma) = \sqrt{2} \cdot Xc \cdot \frac{Id}{(\cos(\alpha) + \cos(\gamma))}$$

$$\phi(\gamma) = -\arccos\left(\frac{\cos(\alpha) - \cos(\gamma)}{2}\right)$$

$$Vdx(\gamma) = 1.35 \cdot E11x(\gamma) \cdot \cos(\gamma) - \frac{3}{\pi} \cdot Xc \cdot Id$$

$$Pdx(\gamma) = Vdx(\gamma) \cdot Id$$

$$Isx(\gamma) = \frac{-Pdx(\gamma)}{\left[\sqrt{3} \cdot \frac{E11x(\gamma)}{(2 \cdot TR)} \cdot \cos(\phi(\gamma))\right]} \cdot e^{j(\phi(\gamma))} + \frac{E11x(\gamma)}{(\sqrt{3} \cdot 2 \cdot TR)} \cdot \frac{1}{Zf}$$

Given

$$Es(scr) \cdot \cos(\delta) - \frac{E11x(\gamma)}{(2 \cdot TR)} - \operatorname{Re}(\sqrt{3} \cdot Isx(\gamma) \cdot Zs(scr)) = 0$$

$$Es(scr) \cdot \sin(\delta) - \operatorname{Im}(\sqrt{3} \cdot Isx(\gamma) \cdot Zs(scr)) = 0$$

$$\begin{bmatrix} \gamma \\ \delta \end{bmatrix} = \text{Find}(\gamma, \delta) \quad \gamma = 14.716 \cdot \text{deg} \quad \delta = -47.707 \cdot \text{deg}$$

<Result>

$$\text{ratio} = \frac{(\gamma - 15 \cdot \text{deg})}{\Delta\alpha} \quad \text{ratio} = -1.422$$

$$E11 = 418.725 \quad Vd = 495 \quad Is = -2.485 + 0.038j$$

$$E11x(\gamma) = 420.783 \quad Vdx(\gamma) = 498.407 \quad Isx(\gamma) = -2.49 + 0.054j$$

$$\Delta\alpha = 0.2 \text{deg}$$

저 자 소 개



김 찬 기 (金 燦 起)

1968년 12월 17일 생, 충북 충주. 1991년 서울 산업 대학교 전기공학과 졸업, 1993년 중앙대학교 대학원 전기공학과 졸업(석사), 1996년 중앙대학교 대학원 전기공학과 졸업(공학박), 1996년 전력 연구원 입사, 현재 전력 연구원 선임 연구원.

Tel : 042-865-5892, Fax : 042-865-5844

E-mail : ckkim@kepri.re.kr



정 길 조 (鄭 吉 朝)

1949년 8월 16일생, 1983년 중앙대학교 전기공학과 졸업, 1995년 연세대학교 산업대학원 전기공학과 졸업(석사), 현재 한전 전력연구원 송변전기술그룹 그룹장

Tel : 042-865-5870, Fax : 042-865-5844

E-mail : jungkjo@kepri.re.kr



심 응 보 (沈 應 輔)

1959년 12월 23일생, 1982년 한양대학교 전기공학과 졸업, 현재 한전 전력연구원 송변전기술그룹 책임연구원

Tel : 042-865-5890, Fax : 042-865-5844

E-mail : ebshim@kepri.re.kr



윤 용 범 (尹 用 範)

1958년 9월 28일생. 1984년 부산대 공대 전기공학과. 1986년 서울대 대학원 전기공학과(석사). 1995년 서울대 대학원 전기공학과(공학박). 1996-1997 미국 MIT Visiting

Researcher. 현재 한전전력연구원 전력계

통연구실 책임연구원



권 동 진 (權 東 震)

1963년 1월 20일생. 1986년 2월 서울산업대학교 전기공학과 졸업. 1992년 2월 숭실대학교 전기공학과 졸업(석사). 1995년 8월 숭실대학교 전기공학과 졸업(공학박).

1995년 6월부터-현재 한전 전력연구원 전

력계통연구실 선임연구원.