
SPE 법을 통해 형성된 $\text{Ge}_x\text{Si}_{1-x}/\text{Si}$ 이종접합 화합물 반도체의 결정분석

안병열*, 서정훈**

Structural properties of GeSi/Si heterojunction compound semiconductor films by using SPE

Byeong-Yeol Ahn*, Jung-Hun Seo**

요약

고체상 커쌍기법(solid phase epitaxy)으로 $\text{Ge}_x\text{Si}_{1-x}/\text{Si}(111)$ 이종접합을 형성하기 위해 $\text{Si}(111)$ 기판위에 먼저 Au 를 1000Å 증착하고 그 위에 Ge 를 1000Å 증착시켜 a- $\text{Ge}/\text{Au}/\text{Si}(111)$ 구조를 형성하고 이를 고진공 조건에서 이단계 열처리 하였다. 열처리 후 Auger 전자분광분석(AES), X-ray 회절(XRD), 고분해 투과전자현미경(HRTEM) 등을 통해 Au 와 Ge 의 거동과 형성된 $\text{Ge}_x\text{Si}_{1-x}$ 막의 특성을 열처리 조건에 따라 분석하였다. a- $\text{Ge}/\text{Au}/\text{Si}(111)$ 구조는 열처리에 의해 $\text{Au}/\text{GeSi}/\text{Si}(111)$ 의 구조로 변했으며 형성된 $\text{Ge}_x\text{Si}_{1-x}((111))$ 층은 $\text{Si}(111)$ 기판의 면 방향과 잘 일치하였다. 그러나 $\text{Ge}_x\text{Si}_{1-x}((111))$ 층 내부에 적층결함, 전이, 쌍정, planar defect 등이 주로 (111)면 방향으로 형성되어 있음을 알 수 있었다.

Abstract

In order to prepare the $\text{Ge}_x\text{Si}_{1-x}/\text{Si}(111)$ heterostructure by solid phase epitaxy (SPE), about 1000Å of Au and about 1000Å Ge were sequentially deposited on the $\text{Si}(111)$ substrate. The resulting $\text{Ge}/\text{Au}/\text{Si}(111)$ samples were isochronically annealed in the high vacuum condition. The behaviors of Au and Ge during thermal annealing and the structural properties of $\text{Ge}_x\text{Si}_{1-x}$ films were characterized by Auger electron spectroscopy (AES), X-ray diffraction (XRD) and high resolution transmission electron microscopy (TEM).

* 창원전문대학 전자통신과 겸임교수

** 창원전문대학 전자통신과 조교수

접수일자 : 2000년 7월 17일

The a-Ge/Au/Si(111) structure was converted to the Au/GeSi/Si(111) structure. Defects such as stacking faults, point defects and dislocations were found at the Ge_xSi_{1-x}(111) interface, but the film was grown epitaxially with the matching face relationship of Ge_xSi_{1-x}(111)//Si(111). Twin crystals were also found in the Ge_xSi_{1-x}(111) matrix.

I. 서론

반도체 소자의 재료인 Si 는 값이 싸고 역학적 재질 강도와 전기적 특성 등이 우수하다는 장점 때문에 널리 이용되지만 그 에너지 띠 간격이 1.17 eV로 비교적 넓어 적외선과 같은 에너지가 적은 광소자 재료로는 부적합할 때가 많고 반면 Ge 은 band gap이 0.7 eV 로 적당하나 가격이 비싼 단점이 있다. 따라서 지금까지 이 두 물질을 상호 보완하고 새로운 특성의 반도체 재료를 개발하기 위해 III-V이나 II-VI족 또는 IV-IV족 화합물 반도체 등이 많이 연구되고 있는데 그중 IV-IV족인 Ge-Si은 격자상수와 열팽창률의 부정합율이 각각 0.1%와 15%로 III-V이나 II-VI(예 : GaAs은 각각 4%, 62%)에 비해 작고[1] 구조적으로도 안정하다[2]. 또한 변형되지 않는 Ge_xSi_{1-x} 에피층의 간접 에너지 띠 간격(energy band gap)은 Ge의 조성비 x가 0에서 1로 변화할 때 1.17에서 0.7 eV로 변화하고 x = 0.6에서 띠 간격은 순수한 Ge보다도 더 작다[3]. 이러한 Ge 조성비의 변화에 따른 띠 간격이 급격히 변화되는 성질은 반도체 소자로서의 응용 잠재력 때문에 Si기판 위에 Ge_xSi_{1-x}을 적층성장하려는 많은 연구가 현재 진행 중에 있다.

대부분의 성장연구는 분자선 에피택시(molecular beam epitaxy : MBE), 초고진공 화학기상 증착법(ultrahigh vacuum chemical vapor deposition : UHVCVD), 펄스형 레이저증착법(pulsed laser-assisted deposition) 등을 통해 이루어지고 있는데, 이러한 증착법들은 비교적 양질의 GeSi/Si 적층을 성장할 수 있으나 각 방법에서 고비용 등의 한계점들은 여전히 존재한다[4,5]. 그리고 Si(100) 기판에 많은 양의 Ge 이온들을 주입하고 SPE를 하여 GeSi을 형성시키는 ion beam synthesis (IBS) 방법도 있으나[6-8]. 이 방법 역시 비용이 많이 들고 열처리 온도가 비교적 높으며 계면에 결정결합들

이 무시하지 못할 정도로 존재하는 등 한계점들을 보여주고 있다. 그리하여 최근에는 GeSi/Si 구조의 중요성이 증대됨에 따라 공융물질을 형성하거나 화합물(즉, 실리사이드)을 운반매질로 이용하는 고체상 켜쌓기법(solid phase epitaxy : SPE)으로 GeSi 이중접합을 만드는 기술이 시도되고 있다. a-Ge/Pd/Si(111)[9,10]나 a-Ge/Au/Si(100)[11] 구조를 이용하여 SPE를 함으로서 GeSi/Si 이중접합을 만드는 연구가 수행되었고, 본 연구에서는 Au를 운반매질로 사용하여 a-Ge/Au/Si(111) 구조를 2단 열처리 하는 SPE법으로 Ge_xSi_{1-x}/Si(111)의 구조를 형성하였으며 열처리 조건에 따른 결정의 조성 및 결정구조를 조사하였다.

II. 실험

본 논문에서는 Si 및 Ge와의 공융온도(Au-Ge : 361°C, Au-Si : 363°C)가 비교적 낮은 Au를 운반매질로 사용하였다. 먼저 Si(111) 기판을 이소프로필 알콜에 담그어 탈지시킨 후, 탈이온수(~ 15 MΩm)로 씻은 다음 H₂SO₄ : H₂O₂ = 4 : 1의 용액에 5분간 담구어 표면을 산화시켰다. 이를 10% HF 용액에 3분 동안 담구어 산화막을 제거시킨 다음 다시 탈이온수로 세척한 후 질소 가스를 불어서 건조시켰다. 깨끗이 준비된 Si(111) 기판을 진공증착기 내에 장착한 후 기판을 상온으로 유지하고 먼저 저항가열법으로 Au를, 그리고 전자빔가열법으로 Ge를 증착시켰다. 증착기 내의 기본 진공도는 2 × 10⁻⁹ Torr였고 증착 중의 진공도는 5 × 10⁻⁸ Torr 정도였다. 증착 두께와 증착률은 수정 진동자형 두께 조절기(INFICON XTM)로 하였다. 증착된 막의 두께는 Au가 1000Å, Ge이 1000Å 정도였고, Au 및 Ge의 증착률은 각각 20Å/min, 40Å/min였다. 위와 같이 준비된 a-Ge/Au/Si(111) 시료를 약 1 cm × 1cm의 크기로 잘라 5

$\times 10^{-7}$ Torr 정도의 고진공에서 설정된 온도(250°C, 300°C, 350°C, 400°C, 440°C, 470°C, 510°C, 550°C, 650°C, 등)에서 15 분간 열처리하였다. 350°C 보다 높은 온도에서의 열처리는 일단 350°C에서 15 분간 열처리한 다음 다시 각각의 온도에서 이 단계로 열처리하였다. 이와 같이 이 단계 열처리한 이유는 350°C에서 15 분간의 열처리에 의해 $\text{Ge}_x\text{Si}_{1-x}$ 은 형성되지 않는 것임은 a-Ge/Au/Si(111) 구조가 Au/Ge/Si(111) 구조로 층반전이 되는 것을 확인하였기 때문이다. 열처리 후 시료의 구조적인 특성을 분석하기 위하여 AES, XRD 그리고 HRTEM 등을 사용하였다.

III. 결과 및 고찰

1. Auger 깊이 분석

Ge/Au/Si(111) 시료를 실온과 250°C, 300°C, 350°C에서 각각 15분간 열처리 한 후 AES를 통해 깊이에 따른 각 원소의 변화를 살펴보았다.

열처리 온도가 350°C가 되면 Ge와 Au가 층 바꿈을 하여 표면에 Au의 피크만 나타나고 있다. 그림 1(a)은 열처리 전의 시료로서 Ge/Au/Si(111)구조로 되어 있고, 계면에서 커다란 확산의 경향은 보이지 않으며 다만 Ge/Au계면에서 미량의 O가 존재함을 알 수 있다. 이는 성장 시에 진공 chamber 내에 존재하는 근본적인 불순물인 O_2 에 의한 것으로 보인다.

그림 1(b)는 250°C에서 15분간 열처리 한 것인데, Ge/Au/Si(111) 구조는 그대로 있고 Ge/Au계면이 그림 1(a)에 비해 명확하지 못하고 Au가 Ge층으로 약간 확산되는 경향을 보인다. 그리고 상층부의 Ge도 Au/Si(111) 계면에서 나타나기 시작한다.

그림 1(c)는 300°C에서 15분간 열처리 한 시료로 역시 Ge/Au/Si(111) 구조로 유지되고 있고, Au 층에 Ge이 미량으로 박막 전체에 균일하게 분포하고 있음을 알 수 있다. 각 층간의 계면도 열처리하지 않은 경우에 비해 뚜렷하지 못하다.

그림 1(d)는 350°C에서 15분간 열처리 한 것으로 Au/Ge/Si(111) 구조로 Au와 Ge이 반전된 것을 알 수 있다. 실온, 250°C, 300°C에 비해 확산의 경향성은 매우 심하며, Ge와 Si의 계면에 Au가 아직

도 잔류하고 있음을 알 수 있다.

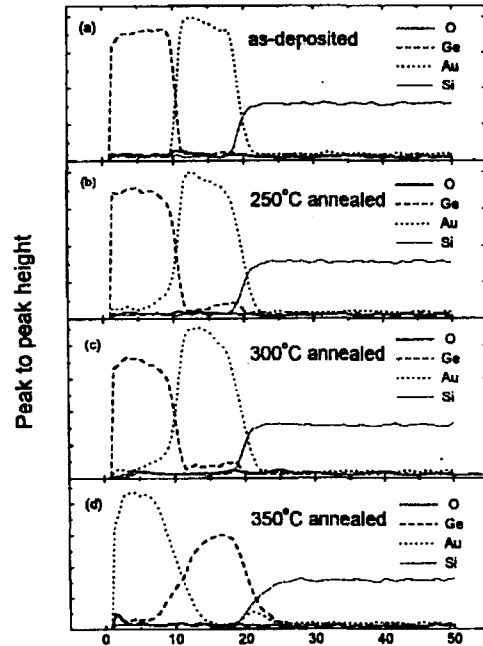


Fig. 1 AES depth profile for the samples prepared by thermal annealing the Ge/Au/Si(111) sample at different temperatures for 15 min

한편, 김[12.13]등이 보고한 a-Ge/Au/Si(100)와 비교해 보면 Ge/Au/Si(100)에서는 300°C의 열처리에 의해 Au/Ge/Si(100) 구조가 형성되었지만 본 실험에서는 350°C의 열처리에서 Au/Ge/Si(111) 구조가 형성됨을 알 수 있으며 이 결과는 기판의 배향 차이에 기인하는 것으로 생각된다. 이러한 결과는 $\text{Ge}_x\text{Si}_{1-x}$ 형성 전 단계인 깨끗한 Ge/Si(111) 계면을 만드는 과정에서 계면에 불순물이 많이 검출되지 않는 것으로 보아 Au가 적절한 SPE의 운반 매질의 역할을 하는 것으로 볼 수 있다.

2. X-선 회절에 의한 구조적 특성

그림 2는 a-Ge/Au/Si(111) 구조의 시료에 대한 열처리 전 후의 X선 회절스펙트럼들을 보여준다. 열처리 전의 시료에 대해서는 27.3° 근처에 나타나는 Ge 피크가 존재하지 않는 것으로 보아 Ge박

막은 비정질 상태이고, 350°C에서 열처리함으로써 Ge의 일부가 어느 정도 결정화 성향을 보임을 알 수 있다. 이러한 결과를 AES결과와 비교해 보면 a-Ge/Au/Si(111) 구조가 Au/Ge/Si(111) 형태의 구조로 변화되면서 중간의 Ge층이 약간의 결정성을 가지는 것으로 보인다. 그러나 Ge_xSi_{1-x} 구조는 아직 형성되지 않았으므로 열처리 온도에 따른 SPE 과정 및 Ge_xSi_{1-x} 구조의 변화를 조사하기 위해 온도를 각각 400°C, 440°C, 470°C 등으로 변화시켜 가면서 열처리해 보았다. 열처리 방법은 앞서 AES 분석 결과를 토대로 하여 350°C 이상의 열처리는 350°C에서 15분간 열처리하여 Ge/Si(111) 계면을 만든 다음 각각의 온도에서 다시 열처리하는 이단계 열처리 방법으로 수행하였다.

그림 2에서 400°C로 이단계 열처리하면 350°C에서 열처리한 것보다 Si(111) 피크 위치 쪽에 더 확실한 피크가 나타나 Ge_xSi_{1-x} 이 형성되었음을 알 수 있으며 Vegard 법칙을 이용하여 계산된 조성비 $x = 0.8$ 정도이다. 440°C로 이단계 열처리 한 시료의 X선 회절 변화를 보면 Ge_xSi_{1-x} 의 단결정이 형성되고 그 조성비 x 가 0.8과 0.5인 결정이 동시에 존재함을 알 수 있다. 이것은 400°C에서 열처리에 의해 형성된 $Ge_{0.8}Si_{0.2}$ 에 비해 440°C 열처리에서는 Ge의 일부가 더 높은 확산성을 보여 $Ge_{0.5}Si_{0.5}$ 결정 상태도 같이 형성한다고 보여진다. 470°C에서 이단계 열처리한 시료의 X선 회절변화를 보면 $Ge_{0.5}Si_{0.5}$ 의 단일 상만 보이는데, 이것은 440°C에서 높은 확산성을 보이던 Ge이 Si 기판쪽으로 더 넓게 확산되어 들어 간 결과라 할 수 있다.

지금까지 살펴본 바와 같이 400°C 열처리에 의해 $Ge_{0.8}Si_{0.2}$ 이 형성되고 다시 440°C로 열처리하면 $Ge_{0.8}Si_{0.2}$ 와 $Ge_{0.5}Si_{0.5}$ 가 동시에, 그리고 470°C에서 열처리하면 $Ge_{0.5}Si_{0.5}$ 의 단일상만 보임을 알 수 있다. 또한 470°C보다 더 높은 온도에서도 열처리를 해 보았는데 $Ge_{0.5}Si_{0.5}$ 의 조성 변화는 거의 없고 그 강도는 오히려 약해짐을 알 수 있었다.

비슷한 결과를 김[12,13]등이 수행한 Ge/Au/Si(100)의 경우와 비교하면 300°C, 15분간 열처리에서 Ge/Au/Si(100) → Au/Ge_xSi_{1-x}/Si(100)로 되면서 $Ge_{0.8}Si_{0.2}$ 가 형성되었고 350°C, 15분간 열처리에서는 $Ge_{0.8}Si_{0.2}$ 와 $Ge_{0.5}Si_{0.5}$ 이 동시에 형성되었다. 이

러한 결과는 각각의 상 변화가 본 실험의 결과보다 약 100°C 정도 낮은 온도에서 진행됨을 알 수 있는데 그 원인으로서는 앞의 이론부분에서 소개한 편향함에 따른 SPE율의 차이와 관련이 있다고 생각된다.

그리고 Au를 운반매질로 사용하였을 때는 조성비 x 가 0.8에서 0.5로 진행되는 것 또한 주목할 만한 결과로 더 많은 연구를 필요로 한다.

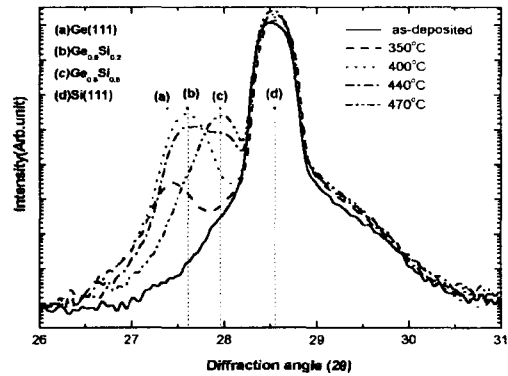


Fig. 2 XRD spectra for Ge_xSi_{1-x} films prepared by two step annealing the Ge/Au/Si(111) sample at different temperatures for 15 min.

3. HRTEM에 의한 Au/Ge_xSi_{1-x}/Si(111)의 계면분석

(1) 400°C에서 열처리한 시료의 TEM 관측

그림 3은 Au/Ge/Si(111)을 400°C에 15분간 열처리한 시료의 단면(cross section) TEM사진으로 Ge_xSi_{1-x} /Si(111) 계면에 검게 보이는 부분(화살표)은 Au로서 열처리 후 Au가 Ge_xSi_{1-x} /Si(111)계면에 잔류하고 있음을 알 수 있고 표면의 Au층 또한 Au-Ge의 공융온도가 361°C이기 때문에 400°C 열처리로 인하여 고르지 못한 모습을 보인다. 그리고 형성된 Ge_xSi_{1-x} 층이 얇은 부분과 두꺼운 부분으로 나누어진 것도 볼 수 있다.

그림 4는 위와 같은 시료의 고분해 투과전자현미경 단면 사진으로서 Ge_xSi_{1-x} /Si(111) 계면(i : interface)에서 켜쌍기가 잘 되어 있음을 알 수 있다. 그림에서 Si 기판의 28개 격자에 해당되는 길

이에 GeSi 영역에는 27개의 격자가 할당되어 있어 GeSi 층의 격자상수가 Si보다 크다는 것을 알 수 있으며 간단하게 격자상수비를 이용하여 $\text{Ge}_x\text{Si}_{1-x}$ 의 조성비 x 를 계산할 수 있을 것이다. $\text{Ge}_x\text{Si}_{1-x}$ 가 연속 고용체라고 가정하고 $\text{Ge}_x\text{Si}_{1-x}$ 의 격자상수 d_{GeSi} 는 $27 \times d_{\text{GeSi}} = 28 \times d_{\text{Si}}$ 에서 $d_{\text{GeSi}} = 5.6319 \text{ \AA}$ 이다. 이것을 Vegard 법칙에 적용해 계산한 조성비 $x = 0.893$ 로 계산되어지며 앞서 XRD, AES 등의 결과를 종합해 볼 때 조성비 x 는 $\text{Ge}_x\text{Si}_{1-x}/\text{Si}(111)$ 계면근처의 Ge의 확산정도에 따라 변화된다고 여겨진다.

결정내의 결함으로는 그림에서 d:전위(dislocation), s:적층결함(stacking fault) 및 t:쌍정면(twin boundary)등이 주로 $[111]$ 면을따라 형성되어 있음이 관측되었다. 특히, 그림 4에서 보인 쌍정면은 그림 5의 다이아몬드 구조의 Si $(1\bar{1}0)$ 면에서 바라본 Si(111) 방향을 따라 형성된 쌍정면과 일치함을 알 수 있다. 이러한 $[111]$ 면 방향으로 형성된 planar defect는 Kim[14]등과 다른 여러 논문의 결과와도 일치함을 알 수 있었다.

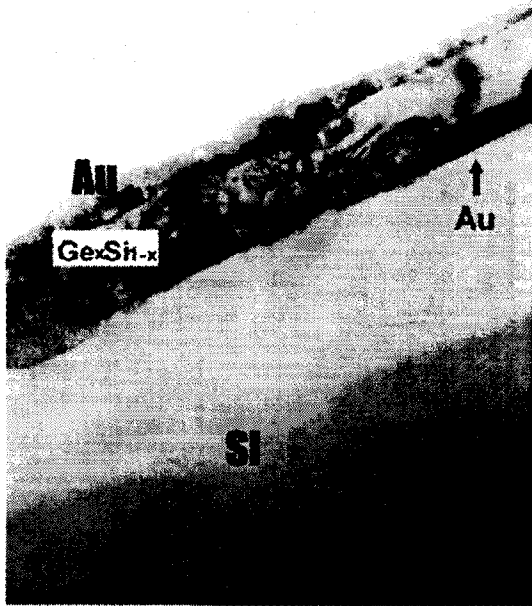


Fig. 3 TEM photograph of $\text{Au}/\text{Ge}_x\text{Si}_{1-x}/\text{Si}(111)$ annealed at 400°C for 15 min. arrow indicates Au.

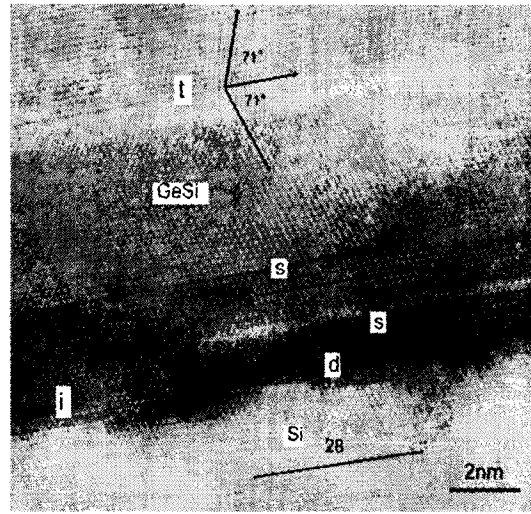


Fig. 4 HRTEM lattice image along Si(110) of $\text{Au}/\text{Ge}_x\text{Si}_{1-x}/\text{Si}(111)$ annealed at 400°C for 15 min.

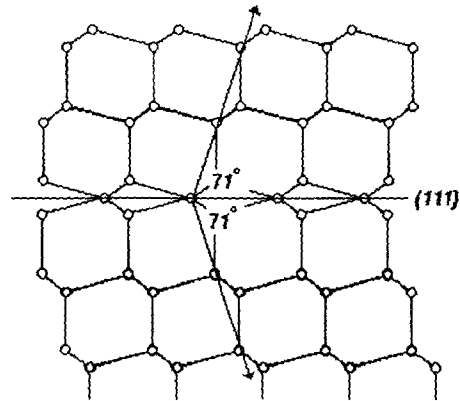


Fig. 5 Twin band in diamond lattice. Plane of main drawing Si $(1\bar{1}0)$.

(2) 440°C 에서 열처리한 시료의 TEM 관측

그림 6은 $\text{Au}/\text{Ge}/\text{Si}(111)$ 을 440°C 에 15분간 열처리한 시료의 단면 TEM사진으로 $\text{Ge}_x\text{Si}_{1-x}$ 층이 이곳저곳으로 섬구조를 이루고 있음을 볼 수 있다. XRD를 통해서 이때의 조성비 x 는 0.5와 0.8이 공존하며 그 이유에 대해서는 확실히 알 수 없었다. 박막 전체가 고르지 못하고 표면의 Au층도 400°C

에 비해 심하게 변형되어 있다.

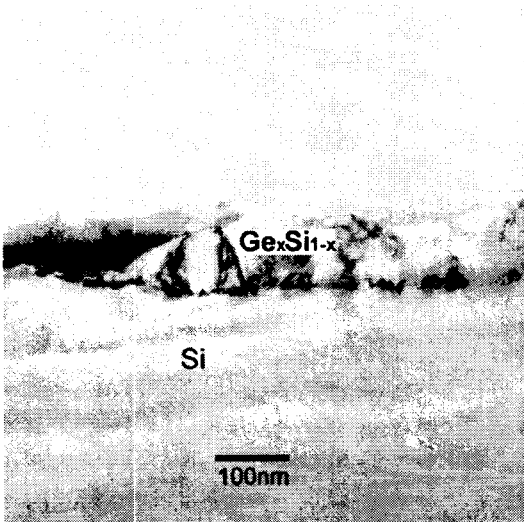


Fig. 6 TEM photograph of Au/Ge_xSi_{1-x}/Si(111) annealed at 440°C for 15 min.

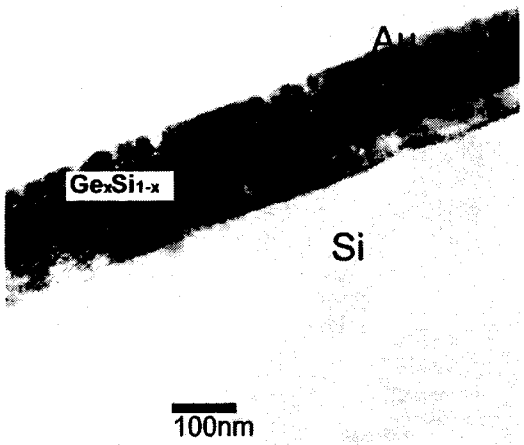


Fig. 7 TEM photograph of Au/Ge_xSi_{1-x}/Si(111) annealed at 470°C for 15 min.

(3) 470°C에서 열처리한 시료의 TEM 관측

그림 7은 Au/Ge/Si(111)을 470°C에 15분간 열처리한 시료의 단면 TEM사진인데 비교적 각 층의

계면이 뚜렷하고 고르게 분포되어 있는 것이 관측된다. 이때 Ge_xSi_{1-x}의 조성비 x는 0.5로 단일조성임을 XRD분석을 통해 확인한 바 있다.

그림 8는 고분해 투과전자현미경의 단면 사진으로 그림에서 Ge_xSi_{1-x}/Si(111) 계면에서 약간의 전위나 적층결함이 보이지만 켄쌍기가 잘 되어 있음을 알 수 있다.

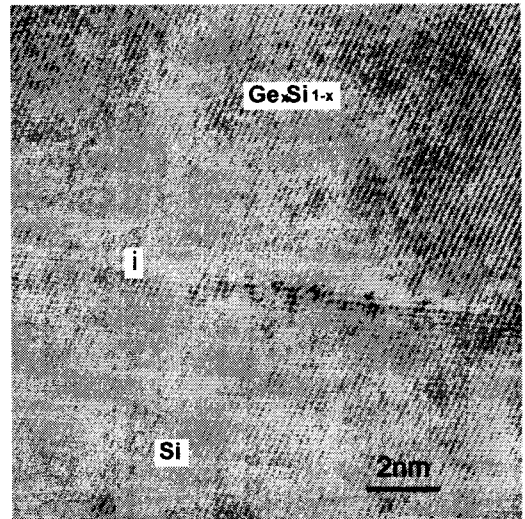


Fig. 8 HRTEM lattice image along Si(110) of Au/Ge_xSi_{1-x}/Si(111) annealed at 470°C for 15 min.

IV. 결 론

고체상 켄쌍기법으로 Ge_xSi_{1-x}/Si(111) 이중접합을 형성하기 위해 Si(111) 기판위에 먼저 Au를 약 1000Å 증착하고 그 위에 Ge을 약 1000Å 증착한 a-Ge/Au/Si(111) 시료를 열처리한 후 AES depth profile, X선 회절, 고분해 단면 TEM 등으로 분석하여 Ge 및 Au의 거동현상과 형성된 Ge_xSi_{1-x} 층의 결정성을 조사한 결과 얻은 결론은 다음과 같다.

a-Ge/Au/Si(111) 구조의 시료를 250°C, 300°C, 350°C에서 15분간 열처리하여 AES로 depth profile 측정결과, 250°C에서 열처리한 경우는 Ge/Au/Si(111) 구조는 그대로 있으며 Au 일부가 Ge층으로 확산되고 Ge도 Au/Si(111) 계면에 약간 존재하는 것을 알 수 있었다. 300°C의 열처리 경우

Ge/Au/Si(111) 구조는 변하지 않았으나 다만 Au와 Ge의 확산경향은 좀 더 뚜렷했으며 350°C 열처리 경우는 Ge/Au/Si(111) 구조가 Au/Ge/Si(111) 구조로 바뀌었고 Ge/Si(111) 계면에 미량의 Au가 잔류하고 있음을 알 수 있었다.

XRD 분석으로부터 350°C이하의 열처리에서는 Ge_xSi_{1-x} 가 형성되지 않고 400°C에서 열처리한 시료는 $Ge_{0.8}Si_{0.2}$ 가 형성되고 440°C의 열처리에 의해서 $Ge_{0.8}Si_{0.2}$ 와 $Ge_{0.5}Si_{0.5}$ 가 동시에 관측되며 470°C 열처리에서는 $Ge_{0.5}Si_{0.5}$ 가 형성되었다는 것을 알 수 있었다.

투과전자현미경으로 Ge_xSi_{1-x} 의 결정성을 조사한 결과, 400°C의 열처리에 의해서는 Ge_xSi_{1-x} 층이 부분적으로 고르지 못한 곳이 있었고 $Ge_xSi_{1-x}/Si(111)$ 계면에서의 켄싸기는 비교적 잘 되었으나 쌍정, 전이, planar defect 등이 (111)면을 따라 주로 형성되어 있었다. 440°C에서 열처리 한 시료의 경우 Ge_xSi_{1-x} 층이 박막 전체에 섬구조 모양으로 고르지 못한 형상을 하고 있음을 알 수 있었다. 470°C에서 열처리 한 시료에서는 박막의 경계가 뚜렷하고 계면에서의 켄싸기도 잘 되었다.

이러한 결과를 Au/ Ge_xSi_{1-x} /Si(100)와 비교해 보면 Au/ Ge_xSi_{1-x} /Si(111)의 형성 거동은 Au/ Ge_xSi_{1-x} /Si(100)에 비해 대략 100°C 정도 높은 열처리가 요구됨을 알 수 있었다.

참 고 문 헌

[1] P. Sheldon, B. G. Yacobi, K. M. Jones and D. J. Dulary, J. Appl. Phys. 58, 4186 (1985).
 [2] Y. Fukuda, Y. Kadota and Ohmachi, Jpn. J. Appl. Phys. 27, 485 (1988).
 [3] D. V. Lang, R. People, J. C. Bean, and A. M. Sergent, Appl. Phys. Lett. 47, 1333 (1985).
 [4] M. Arienzo, S. S. Iyer, B. S. Meyerson, G. L. Patton and J. M. C. Stork, Appl. Surf. Sci. 48/49, 377 (1991).
 [5] S. Lombardo, P. M. Smith, M. J. Uttormark, D. P. Brunco, K. Kramer and M. O. Thompson, Appl. Phys. Lett. 58, 1768 (1991).

[6] A. Fukami, L. I. Shoji, T. Nagano and C. Y. Yang, Appl. Phys. Lett. 57, 2345 (1990).
 [7] S. Im, J. Washburn, R. Gronsky, N. W. Cheung and K. M. Yu, Appl. Phys. Lett. 63, 929 (1993).
 [8] S. Lombardo, F. Priolo, S. U. Campisano and s. Lagomarsino, Appl. Phys. Lett. 62, 2335 (1993).
 [9] Q. Z. Hong, J. G. Zhu and J. W. Mayer, Appl. Phys. Lett. 55, 747 (1989).
 [10] Q. Z. Hong and J. W. Mayer, Thin Solid Films. 223, 235 (1993).
 [11] Z. Ma, Y. Xu and L. H. Allen, Appl. Phys. Lett. 61, 225 (1992).
 [12] 김현수, 이정주, 김건호, 임태균, 유철승, 최치규, 이정용, 응용물리 9, 79 (1996).
 [13] 김현수, 이정주, 김건호, 임태균, 유철승, 최치규, 이정용, 응용물리 10, 252 (1997).
 [14] Sang-Gi Kim, Seung-Chang Lee, Kyoung-Ik Cho, Jae-Jin Lee, Kee-Soo Nam, Sahn Nahm, In-Ho Bae, Journal of the Korean Physical Society, 20, 68(1996)



안 병 열(Byeong-Yeol Ahn)
 1996. 3 - 1998. 2 경상대학교
 물리학과 석사
 1998. 3 - 2000. 2 경상대학교
 물리학과 박사수료



서 정 훈(Jung-Hun Seo)
 1990. 3 - 1992. 2 경상대학교
 일반대학원 전자공학과(공학석사)
 1992. 3 - 1998 경상대학교 대
 학원 전자공학과(박

사과정 수료)

1996. 3 - 현재 창원전문대학 전자통신과 조교수