

論文2000-37TC-5-4

주파수에 대한 인버터의 위상변화 특성을 고려한 대역통과 여파기 설계방법

(A design method for the bandpass filters with the consideration of inverter phase variation characteristics)

安 達 *, 明星鎬 *, 姜顯宅 *, 金哲秀 *, 朴准奭 *,
林在鳳 **

(Dal Ahn, Soung-Ho Myoung, Hyun-Taek Kang, Chul-Soo Kim,
Jun-Seok Park, and Jae-Bong Lim)

요 약

본 논문에서는 주파수에 따른 인버터의 위상특성 변화가 대역통과 여파기의 특성에 미치는 영향을 고려하고, 이러한 인버터의 위상특성 변화로 인한 대역통과 여파기의 특성 변화를 보정하기 위한 새로운 인버터 구조를 제안한다. 그리고 본 논문에서 제안된 새로운 인버터 구조에 대하여 위상변화 특성을 고려한 새로운 인버터 식을 유도한다. 제안된 인버터 구조와 설계 식을 이용하여 대역통과 여파기를 설계하고, 설계된 여파기의 특성을 시뮬레이션을 통하여 주파수에 따른 인버터의 위상특성 변화로 인한 대역통과 여파기의 특성 왜곡이 최소화 설계 기법이나 반복 설계 과정 없이 보정됨을 나타낸다.

Abstract

In this paper, we consider the effects on the bandpass filter characteristics due to the phase variation of the inverters with frequency, which introduces the deviations of the bandpass filter characteristics from the design goals. In order to resolve these kinds of problems, we proposed novel inverter configurations. And we derived the inverter formulas for the proposed inverter configuration. By employing the proposed inverter configuration and the derived formulas, bandpass filters are designed and simulated. In order to show the validity of the proposed design method, the simulation characteristics are compared with design results by conventional design procedures. Compared results show the compensation of the deviations of bandpass filter characteristics without any optimization or iterative design procedures and additional calculation efforts.

* 正會員, 順天鄉大學校 電氣·電子工學部

(School of Electrical and Electronic Engineering,
Soonchunhyang Univ.)

** 正會員, 國民大學校 電子工學科

(Dept. of Electronics, Kookmin Univ.)

※ 본 연구에 시뮬레이션 소프트웨어를 협조해 주신

Ansoft Korea에 감사 드립니다.

接受日: 1999年7月5日, 수정완료일: 2000年4月19日

I. 서 론

RF 및 마이크로파대와 같은 고주파용 여파기의 설계 방법은 분포소자 개념을 이용한 회로망 합성법으로부터 유도되며, 구현하고자 하는 대역통과 여파기의 특성 및 구조에 따라 다양한 인버터 및 공진기 회로 구조, 그리고 다양한 설계 방법이 사용되고 있다. 고주파용 대역통과 여파기의 설계에는 저역통과 원형 여파기로

부터 주파수 변환 특성을 이용하여 고주파용 대역통과 여파기 설계시 발생하는 문제점과 제약을 해결하기 위하여 인버터 이론을 이용한 대역통과 여파기 설계방법이 사용되고, 인버터의 주파수 변화에 따른 특성은 항상 일정하여야 한다. 그러나 실제 대역통과 여파기를 구성하는 인버터의 구현시 인버터의 특성 이미턴스와 위상값이 주파수함수 형태로 표현되어 주파수에 따라 인버터의 특성이 변화하게 된다. 이러한 인버터의 주파수에 따른 특성변화는 대역통과 여파기 구현시 여파기의 대역폭의 변화와 중심 주파수의 이동을 초래하게 되어 원래 여파기의 설계 사양에서 벗어나는 통과 대역 일탈현상(passband deviation)이 발생하게 된다. 이러한 인버터의 주파수에 대한 의존성으로 인한 문제점을 보완하고자 인버터 특성 이미턴스의 주파수 의존성을 고려한 주파수 변환함수를 제시하였다^{[1][2][3][4]}. 그러나 기존에 발표된 주파수에 따른 인버터의 특성변화에 의한 대역통과 여파기 특성의 일탈을 보정하는 방법은 단지 인버터의 특성 이미턴스의 주파수 의존성만이 고려된 보정방법이고, 실제 대역통과 여파기의 구현을 위한 인버터 구조는 특성 이미턴스뿐만 아니라 위상특성 역시 주파수에 따른 의존성을 갖고 있으며, 이 영향이 대역통과 여파기의 통과대역폭이 원래의 설계사양보다 좁아지는 일탈 현상을 발생시킨다. 이러한 일탈 현상을 보정하기 위하여 장 해석에 기초한 최적화(optimization) 또는 반복(iterative)설계 기법이 사용되고 있으나, 대역통과 여파기 설계에 매우 긴 시간이 소요되는 단점이 있다.

본 논문에서는 이러한 주파수에 따른 인버터의 위상 특성 변화가 대역통과 여파기의 특성에 미치는 영향을 고려하고, 이러한 인버터의 위상특성 변화로 인한 대역통과 여파기의 특성 변화를 보정하기 위한 새로운 인버터 구조를 제안한다. 그리고 제안된 새로운 인버터 구조에 대하여 위상변화 특성을 고려한 새로운 인버터 식을 유도한다. 제안된 인버터 구조와 설계 식을 이용하여 대역통과 여파기를 설계하고, 설계된 대역통과 여파기의 특성을 시뮬레이션을 통하여 주파수에 따른 인버터의 위상특성 변화로 인한 여파기의 특성 왜곡이 최적화 설계 기법이나 반복 설계 과정 없이 보정됨을 보인다.

II. 설계이론

실제 고주파대역용 대역통과 여파기의 구현시에는 직렬 공진기와 병렬 공진기의 동시 구현이 어렵기 때문에 인버터를 사용하여 한 종류의 공진 구조를 갖는 형태로 여파기를 구현하는 것이 일반적이다^[5]. 이상적 인버터 회로는 특성 이미턴스가 모든 주파수에 대해 K 또는 J의 상수값을 갖고, 위상 변화가 $\pm 90^\circ$ 인 회로로서 주어진 부하 회로의 구조와 특성에 따라 인버터를 향하여 바라본 입력 이미턴스가 결정된다. 이상적 어드미턴스 인버터는 그림 1과 같이 정의된다.

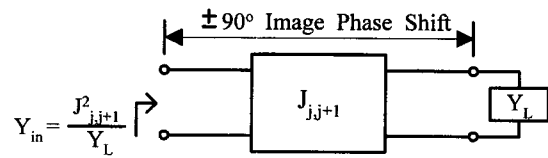
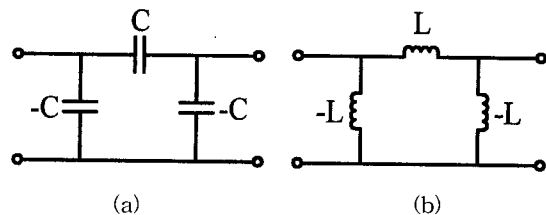


그림 1. 어드미턴스 인버터의 정의
Fig. 1. Definition of Admittance inverter.

그림 2는 병렬 공진회로 구조를 갖는 대역통과 여파기 구현 시 사용되는 분포소자로 구성된 4가지 형태의 어드미턴스 J-인버터 회로를 나타내며, 표 1에서는 그림 2에 나타낸 4가지 형태의 J-인버터에 대한 영상 어드미턴스와 영상 위상을 나타내었다. 표 1에 나타낸 바와 같이 그림 2(a)와 (b)의 인버터 구조는 위상변화는 모든 주파수에서 일정한 값을 갖고 그 특성 어드미턴스는 주파수의 함수로 나타난다. 그리고, 그림 2(c)와 (d)의 인버터 구조는 특성 어드미턴스는 주파수의 변화와는 상관없이 일정한 값을 갖는 반면, 위상은 주파수의 함수로 나타난다. 따라서 그림 2에 나타낸 J-인버터를 사용하여 실제 대역통과 여파기를 구현하면 이러한 인버터 특성의 주파수 의존성으로 인하여 여파기 특성이 원래 설계 사양에서 벗어나는 통과대역 일탈현상이 발생하게 된다. 표 2는 그림 2에 나타낸 J-인버터들을 사용하여 대역통과 여파기를 구현하였을 때 발생하는 대역통과 여파기의 통과대역 특성의 변화를 나타내었다.



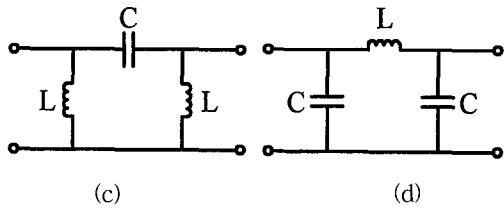


그림 2. 집중소자로 구성된 J-인버터 회로
Fig. 2. J-inverter circuits using lumped elements.

표 1. 그림 2의 J-인버터 회로의 영상 어드미턴스와 위상
Table 1. Image admittance and phase of the J-inverter shown in Fig. 2.

	영상어드미턴스	영상위상
(a)구조	$Y_1 = J = \omega C$	$\beta = -90^\circ$
(b)구조	$Y_1 = J = 1/\omega L$	$\beta = +90^\circ$
(c)구조	$Y_1 = J = \sqrt{C/L}$	$\beta = +2 \sin^{-1} \sqrt{\frac{1}{2\omega^2 LC}}$
(d)구조	$Y_1 = J = \sqrt{C/L}$	$\beta = -2 \sin^{-1} \sqrt{\frac{\omega^2 LC}{2}}$

표 2. 인버터 구조에 따른 대역통과 여파기의 일탈 특성
Table 2. Deviation characteristics of the bandpass filter for inverter configurations.

	인버터 구조에 따른 대역통과 여파기의 일탈 특성
(a)구조	대역폭을 증가시 중심주파수가 대역 위쪽으로 이동
(b)구조	대역폭을 증가시 중심주파수가 대역 아래쪽으로 이동
(c)구조	대역폭을 증가시 통과대역이 좁아지며 아래쪽 대역이 더 많이 감소
(d)구조	대역폭을 증가시 통과대역이 좁아지며 위쪽 대역이 더 많이 감소

본 논문에서는 인버터의 특성 어드미턴스와 위상이 모든 주파수에서 일정한 값을 갖기 위해 그림 2의 (c)와 (d) 구조의 위상 보상방법을 제시한다. 그림 3에 나타난 인버터 구조는 특성 어드미턴스 값이 J로 고정된 인버터와 인버터 양단에 역시 특성 어드미턴스가 J인 전송선로로 구성되어있다. 양단에 주파수 함수로 주어

진 전송선로가 인버터의 주파수 변화에 따른 위상변화를 보정하여 전체 인버터 양단의 위상변화를 모든 주파수 범위에서 일정하게 유지시켜준다.

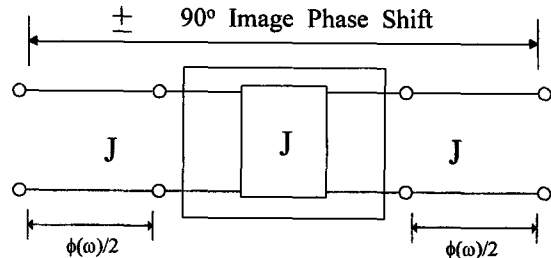


그림 3. 새로운 인버터 구조
Fig. 3. The proposed inverter model.

그림 4는 그림 3에 나타난 인버터와 공진기로 구성된 대역통과 여파기의 새로운 등가회로를 나타낸다.

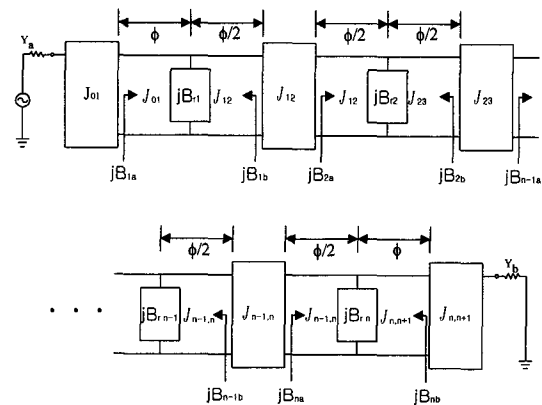


그림 4. 제시된 J-인버터로 구성된 대역통과 여파기의 등가회로
Fig. 4. The equivalent circuit of bandpass filter using the proposed J-inverter model.

그림 4에 나타난 대역통과 여파기의 등가회로로부터 여파기의 설계 식을 유도하려면, 우선 여파기를 구성하는 공진기의 서셉턴스를 구하여야 한다. 대역통과 여파기를 구성하고 있는 각각의 인버터로부터 공진기를 향하여 본 입력 어드미턴스 또는 서셉턴스는 다음과 같이 유도된다.

$$iB_{1a} = jJ_{01} \frac{B_{11} + J_{12} \tan \frac{\phi}{2} + J_{01} \tan \phi}{J_{01} - (B_{11} + J_{12} \tan \frac{\phi}{2}) \tan \phi} \quad (1)$$

$$jB_{1b} = jJ_{12} \frac{B_{n1} + J_{01} \tan \phi + J_{12} \tan \frac{\phi}{2}}{J_{12} - (B_{n1} + J_{01} \tan \phi) \tan \frac{\phi}{2}} \quad (2)$$

$$jB_{ia} = jJ_{i-1,i} \frac{B_{ni} + J_{i,i+1} \tan \frac{\phi}{2} + J_{i-1,i} \tan \frac{\phi}{2}}{J_{i-1,i} - (B_{ni} + J_{i,i+1} \tan \frac{\phi}{2}) \tan \frac{\phi}{2}} \quad (3)$$

$$jB_{ib} = jJ_{i,i+1} \frac{B_{ni} + J_{i-1,i} \tan \frac{\phi}{2} + J_{i,i+1} \tan \frac{\phi}{2}}{J_{i,i+1} - (B_{ni} + J_{i-1,i} \tan \frac{\phi}{2}) \tan \frac{\phi}{2}} \quad (4)$$

$$(i=2, 3, 4, \dots, n-1)$$

$$jB_{na} = jJ_{n-1,n} \frac{B_m + J_{n,n+1} \tan \phi + J_{n-1,n} \tan \frac{\phi}{2}}{J_{01} - (B_m + J_{n,n+1} \tan \phi) \tan \frac{\phi}{2}} \quad (5)$$

$$jB_{nb} = jJ_{n,n+1} \frac{B_m + J_{n-1,n} \tan \frac{\phi}{2} + J_{n,n+1} \tan \phi}{J_{n,n+1} - (B_m + J_{n-1,n} \tan \frac{\phi}{2}) \tan \phi} \quad (6)$$

유도된 각 단의 공진기 서셉턴스로부터 그림 4에 나타난 대역통과 여파기의 J-인버터 식은 recursive formula 형태로 다음과 같이 나타난다.

$$J_{01} = \frac{B_{n1} + J_{12} \tan \frac{\phi}{2} + J_{01} \tan \phi}{J_{01} - (B_{n1} + J_{12} \tan \frac{\phi}{2}) \tan \phi} \alpha \quad (7)$$

$$J_{12} = \frac{J_{01}^2 (B_{n1} + \alpha) J_{01} \tan \phi - \alpha B_{n1}}{(\alpha + J_{01} \tan \phi) \tan \frac{\phi}{2}} \quad (8)$$

$$J_{i,i+1} = [J_{i-1,i} \cot(\delta_{i-1} + \frac{\phi}{2}) - B_{ni}] \cot \frac{\phi}{2} \quad (9)$$

$$(i=2, 3, \dots, n-2)$$

$$J_{n,n+1} = [J_{n-1,n} \cot(\delta_{n-1} + \frac{\phi}{2}) - B_m] \cot \phi \quad (10)$$

$$J_{n,n+1} = \frac{B_m + J_{n-1,n} \tan \frac{\phi}{2} + \beta}{2} \tan \phi + \sqrt{\frac{(B_m + J_{n-1,n} \tan \frac{\phi}{2} + \beta)^2}{4} + \beta (B_m + J_{n-1,n} \tan \frac{\phi}{2})} \quad (11)$$

여기서

$$\alpha = \frac{Y_a}{\omega \mathcal{L}_0 g_1}, \quad \beta = \frac{Y_b}{\omega \mathcal{L}_n g_{n+1}}$$

$$\theta_{i-1} = \tan^{-1} \left(\frac{B_{ni-1} + J_{i-2,i-1} \tan \frac{\phi}{2}}{J_{i-1,i}} \right),$$

$$\delta_{i-1} = \tan^{-1} \left(\frac{\tan(\theta_{i-1} + \frac{\phi}{2})}{g_{i-1} g_i} \right), \quad (i=2, 3, \dots, n)$$

대역통과 여파기를 구성하는 J-인버터의 특성 어드미턴스 값은 recursive formula 형태의 식(7)-(10)과 같이 나타난다. 식(11)은 여파기를 구성하는 $n, n+1$ 번째 J-인버터의 일반적인 식을 나타낸 것이다. 따라서 유도된 recursive formula 형태의 최종식인 식 (10)은 여파기의 $n, n+1$ 번째 J-인버터의 일반적인 식 (11)번과 등가 관계가 성립하여야 하고, 이 등가 관계식을 만족하는 J_{01} 을 결정하여 최종 J-인버터들의 특성 어드미턴스 값들을 구할 수 있다. 제시된 전계결합 구조의 여파기가 그림 5에 나타나 있다.

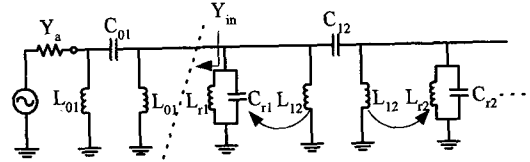


그림 5. 그림 2(c)의 인버터 구조의 대역통과 여파기
Fig. 5. Bandpass filter with admittance J-inverter shown in Fig. 2(c)

그림 5에서 각 인버터의 인덕턴스 성분을 공진 회로에 포함하여 소거하고 첫 번째 단과 마지막 단의 인버터의 인덕턴스 성분은 직접 제거시키는 것이 불가능하므로 그림 6과 같이 변형된 등가회로를 이용한다^{[5][6]}.

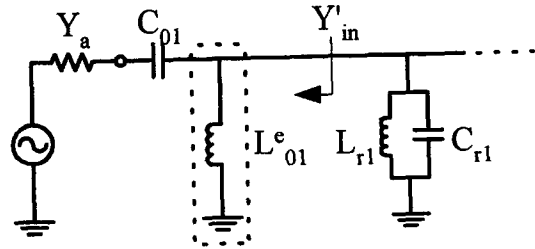


그림 6. 캐패시턴스 결합구조의 첫 번째 인버터단
Fig. 6. The first inverter stage of the capacitive-coupled structure.

그림 5와 6에 나타난 대역통과 여파기의 입력 어드미턴스 Y_{in} 과 Y'_{in} 이 같다면 그림 6의 유효 인덕턴스 성분을 계산하여 첫 번째 공진기에 포함시킴으로써 그림 7의 대역통과 여파기 회로로 변형할 수 있다. 그림 6의 유효 인덕턴스는 식(12)와 같다.

$$L_{01}^e = \frac{1 + (\omega C_{01} / Y_a)^2}{\omega^2 C_{01}} \quad (12)$$

그림 7은 그림 2(c)구조를 이용한 전계결합 대역통과 여파기를 보여준다.

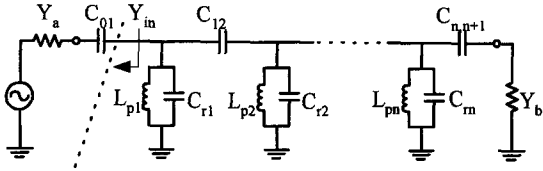


그림 7. 전계결합 구조의 대역통과 여파기
Fig. 7. The capacitive-coupled bandpass filter.

그림 7의 각 소자값은 최종적인 J-인버터의 값을 구한 뒤 다음의 수식으로 구해진다.

$$C_{01} = \frac{J_{01}/\omega_0}{\sqrt{1 - (J_{01}/Y_a)^2}} \quad (13)$$

$$C_{i,i+1} = \frac{J_{i,i+1}}{\omega_0} \quad (14)$$

$$C_{n,n+1} = \frac{J_{n,n+1}/\omega_0}{\sqrt{1 - (J_{n,n+1}/Y_b)^2}} \quad (15)$$

인버터의 인덕터를 포함시킨 병렬 공진회로의 최종 인덕터 값은 다음과 같다.

$$\begin{aligned} \frac{1}{L_{p1}} &= \frac{1}{L_{r1}} + \frac{1}{L_{01}^e} + \frac{1}{L_{12}} \\ \frac{1}{L_{pi}} &= \frac{1}{L_{ri}} + \frac{1}{L_{i-1,i}} + \frac{1}{L_{i,i+1}} \\ \frac{1}{L_{pn}} &= \frac{1}{L_m} + \frac{1}{L_{n-1,n}} + \frac{1}{L_{n,n+1}^e} \end{aligned} \quad (16)$$

여기서 $\omega_0 = \sqrt{\omega_1 \omega_2}$, $w = \frac{\omega_2 - \omega_1}{\omega_0}$, $L_{ri} = \frac{1}{C_{ri} \omega_0^2}$

같은 방법으로 그림 2(d)의 인버터 구조를 이용한 자계결합 형태의 대역통과 여파기는 그림 8과 같고, 대역통과 여파기의 각 소자 값은 다음과 같이 유도된다. 식 (20)은 첫 번째 인버터의 유효 커패시턴스이다.

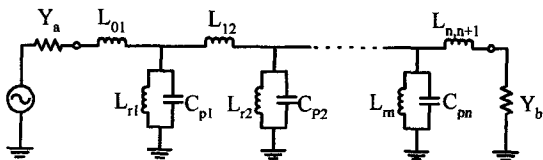


그림 8. 자계결합 구조의 대역통과 여파기
Fig. 8. The inductive-coupled bandpass filter.

$$L_{01} = \frac{\sqrt{1 - (J_{01}/Y_a)^2}}{\omega_0 J_{01}} \quad (17)$$

$$L_{i,i+1} = \frac{1}{\omega_0 J_{i,i+1}} \quad (18)$$

$$L_{n,n+1} = \frac{\sqrt{1 - (J_{n,n+1}/Y_b)^2}}{\omega_0 J_{n,n+1}} \quad (19)$$

$$C_{01}^e = \frac{Y_a^2 L_{01}}{1 + \omega_0^2 Y_a^2 L_{01}^2} \quad (20)$$

$$C_{p1} = C_{r1} + C_{01}^e + C_{12}$$

$$C_{pi} = C_{ri} + C_{i-1,i} + C_{i,i+1} \quad (21)$$

$$C_{pn} = C_m + C_{n,n+1}^e + C_{n-1,n}$$

III. 설계 및 시뮬레이션 결과

본 논문에서 제시한 위상 보정을 고려한 인버터 구조와 유도된 설계 식을 사용하여 2가지 형태의 인버터로 구현된 5%와 10%의 대역폭을(fractional bandwidth)을 갖는 대역통과 여파기를 설계하고, 기존의 설계 방법으로 같은 사양을 갖는 대역통과 여파기를 설계하였다. 그리고 시뮬레이션을 통하여 본 논문에서 제시된 방법과 위상 보정을 고려하지 않은 기존의 설계 방법으로 설계된 대역통과 여파기의 특성을 비교하고, 대역폭에 따른 대역통과 여파기의 특성 변화를 나타내었다. 본 논문에서 설계된 대역통과 여파기의 설계사양은 표 3과 같다.

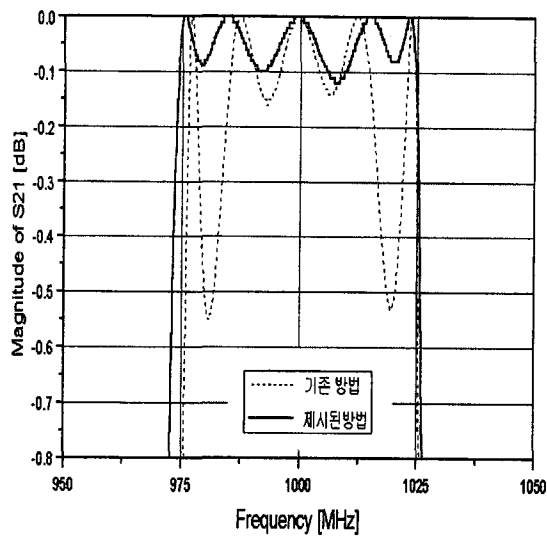
표 3. 대역통과 여파기의 설계 사양
Table 3. The specification of bandpass filter.

중심 주파수	1GHz
단 수	5
리 플	0.1dB
입출력 임피던스	50 ohm
대역폭	5%, 10%

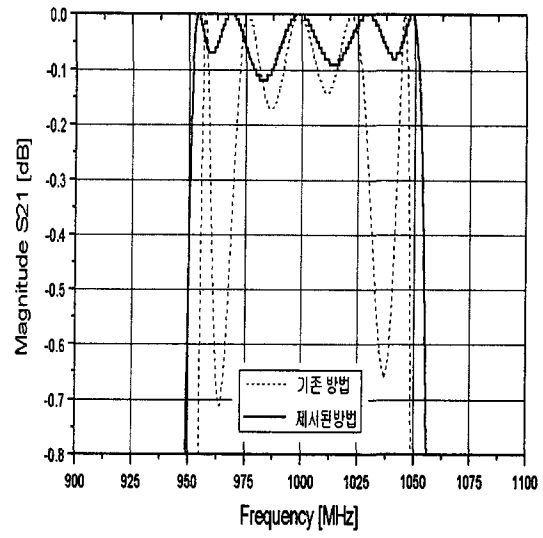
그림 9는 5%의 대역폭을 갖는 전계결합 구조를 비교한 것이다. 그림 9에서 5%의 대역폭 정확성은 비슷하나 제시된 방법이 설계 리플인 0.1dB에 근접하고 반사손실 또한 통과대역에서 고르게 나타남을 알 수 있다. 그림 10은 10%의 대역폭을 갖는 전계결합 형태의 여파기 특성이다. 점선으로 표시된 위상변화가 고려되지 않은 기존 방법에서는 통과대역이 좁아졌음을 알 수 있다. 제시된 방법의 경우 비교적 정확한 대역폭과

고른 반사와 삽입손실을 보여준다. 그림 11과 12는 각각 5%와 10%의 대역폭을 갖는 자계결합 구조의 여파기 시뮬레이션 결과이다. 자계결합 구조에서도 기존 방법에 비해 정확한 대역폭으로 설계되어짐을 나타낸다. 시뮬레이션 결과로부터 기존의 설계방법으로 설계된 전계 결합구조와 자계 결합구조를 갖는 대역통과 여파기는 설계 대역폭 사양인 5%와 10%의 대역폭보다 감소된 대역폭으로 시뮬레이션 결과를 나타낸다. 반면 본 논문에서 제시한 인버터 구조와 유도된 설계 식을 사용하여 설계된 대역통과 여파기는 각각 설계 대

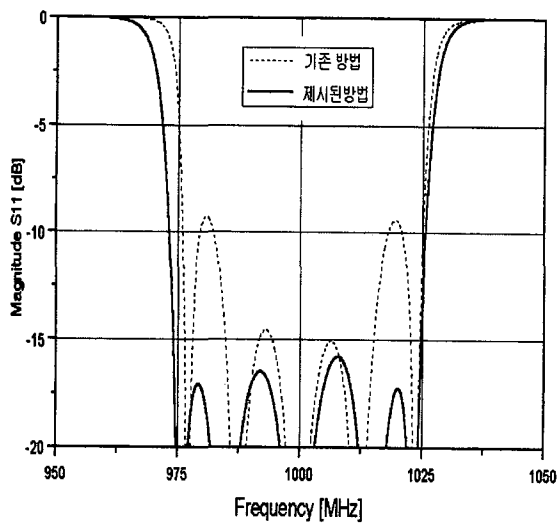
역폭 사양인 5%와 10%의 대역폭을 갖는 시뮬레이션 결과를 나타내었다. 따라서 제시된 방법이 표2에서 지적인 여파기 설계시 발생하는 문제점을 최적화 설계 기법이나 반복 설계과정과 같은 별도의 계산과정 없이 보정할 수 있음을 나타내었다. 논문에서 제시한 인버터 구조를 사용한 대역통과 여파기에 대하여 유도된 recursive formula 형태의 설계식은 FORTRAN code을 사용하여 프로그래밍하여 계산하였고, 설계된 대역통과 여파기는 Ansoft사의 Serenade 8.0을 사용하여 시뮬레이션 하였다.



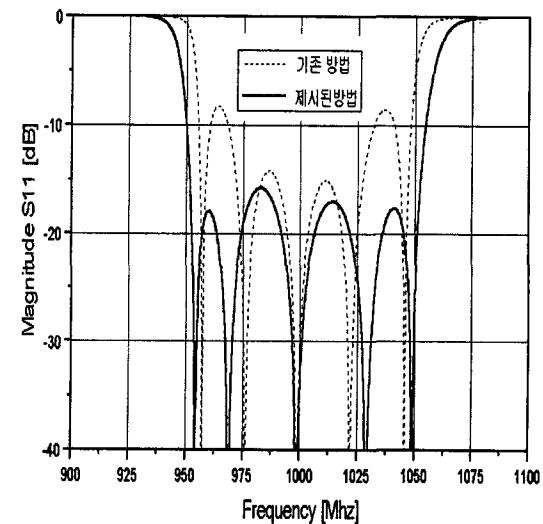
(a) S_{11}



(a) S_{11}



(b) S_{21}



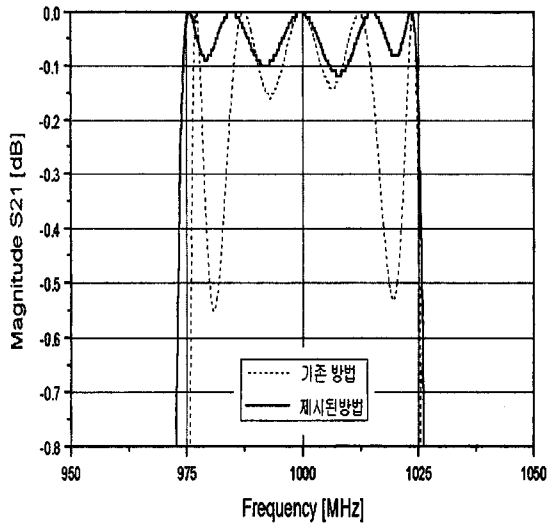
(b) S_{21}

그림 9. 전계결합 형태의 여파기 특성, 대역폭을 $w=0.05$

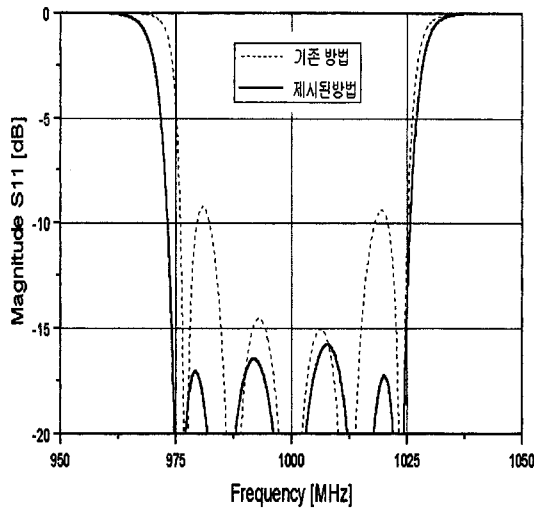
Fig. 9. Simulation characteristics of the capacitive coupled bandpass filter with $w=0.05$.

그림 10. 전계결합 형태의 여파기 특성, 대역폭을 $w=0.1$

Fig. 10. Simulation characteristics of the capacitive coupled bandpass filter with $w=0.1$.



(a) S_{11}



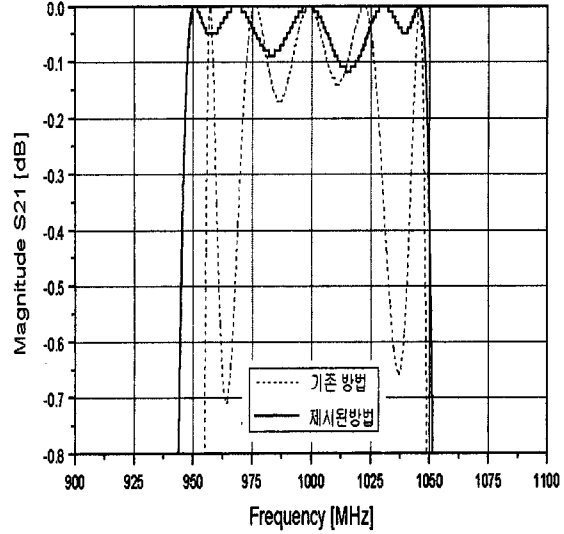
(b) S_{21}

그림 11. 자체결합 형태의 여파기 특성, 대역폭을 $w=0.05$

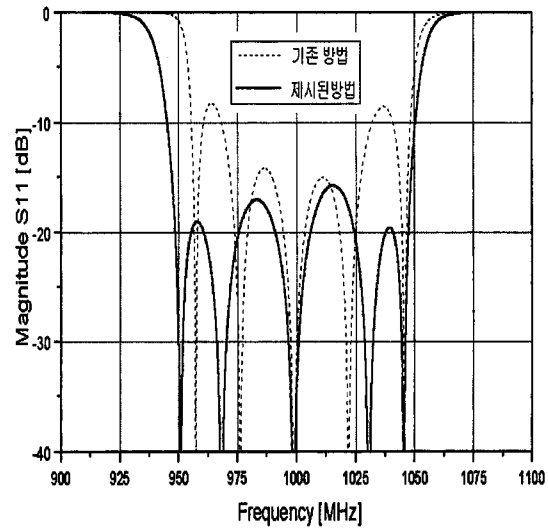
Fig. 11. Simulation characteristics of the inductive coupled bandpass filter with $w=0.05$.

IV. 결론

이상적 인버터의 경우 인버터의 특성 이미턴스와 위상이 일정하나 실제 대역통과 여파기를 구성하는 인버터의 경우 특성 이미턴스와 위상이 주파수 함수의 형태로 표현되어 주파수에 따라 인버터의 특성이 변화하게 된다. 이러한 특성변화는 대역통과 여파기 구현시



(a) S_{11}



(b) S_{21}

그림 12. 자체결합 형태의 여파기 특성, 대역폭을 $w=0.1$

Fig. 12. Simulation characteristics of the inductive coupled bandpass filter with $w=0.1$.

여파기의 대역폭의 변화와 중심 주파수의 이동을 초래하게 되어 원래 여파기의 설계 사양에서 벗어난다. 인버터의 주파수에 대한 의존성으로 인한 문제점을 보완하고자 새로운 인버터 구조와 설계식을 제안하였다. 제안된 인버터 구조와 설계식을 이용하여 설계된 대역통과 여파기 특성이 주파수에 따른 인버터의 위상특성 변화로 인한 여파기의 특성 왜곡이 최소화 설계 기법이나 반복 설계 과정 없이 보정됨을 나타내었다.

참 고 문 헌

- [1] S. B. Cohn, "Direct coupled resonator filter", Proc. IRE, Vol. 45, pp. 187-196, Feb. 1957.
- [2] D. Budimir, *Generalized Filter Design by Computer Optimization*, Artech House Publisher pp.135-160, 1997.
- [3] J. B. Lim, C. W. Lee and T. Itoh, "An Accurate CAD Algorithm for E-Plane Type Bandpass Filters Using a New Passband Correction Method Combined With the Synthesis Procedures", IEEE MTT-S, Dig., pp. 1179-1182, 1990.
- [4] Ralph Levy, "Theory of Direct coupled cavity filters", IEEE Trans. Vol. MTT-15, No. 6, 1967.
- [5] George L. Matthaei, Leo Young and E. M. T. Jones, *Microwave Filters, Impedance Matching Networks and Coupling Structures*, Artech House, pp. 464-486, 1980.
- [6] 안 달, "인버터의 주파수 특성을 이용한 대역통과 여파기 설계에 관한 연구", 서강대학교 박사 학위 논문, pp. 30-40, 1989

저 자 소 개

安 達(正會員) 第 36卷 第 4號 參照

현재 순천향대학교 전기·전자공학부
교수

金 哲 秀(正會員) 第 36卷 D編 第 4號 參照

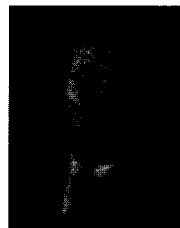
朴 准 奭(正會員) 第 36卷 D編 第 4號 參照

현재 순천향대학교 전기·전자공학부
교수



明 星 鎬(正會員)

1971년생. 1998년 순천향대학교 전자공학과(학사). 2000년 순천향대학교 전자공학과(석사). 1999년~현재 Ansoft Korea, Application Engineer. 주관심 분야는 EM-Simulation 및 모델링



林 在 鳳(正會員)

1987년 서울대학교 전자공학과(공학박사). 1991년~1992년 대한 전자공학회 마이크로파 분과 전문위원장. 1995~현재, 한국통신학회 이사, 1989~현재, 국민대학교 전자공학과 교수. 주관심분야는 이동통신용 증계기 개발, MMIC 회로 설계, M/W 도파관형 여파기 및 MESFET nonlinear modeling.

姜 顯 宅(正會員) 第 37卷 TC編 第 4號 參照

현재 에이스테크놀로지 중앙연구소
연구원