

論文2000-37TC-02-11

Feedforward 선형화기 시스템의 오차 추출 루프를 위한 크기와 위상 제어 회로의 설계

(The Design of the Amplitude and Phase Control Circuit for the Error Sensor Loop in Feedforward Linearizer System)

南相大*, 朴雄熙*, 張益洙*, 尹相元*

(Sang Dae Nam, Ung Hee Park, Ik Soo Chang, and Sang Won Yun)

요 약

본 논문에서는 Feedforward 선형화기 시스템에서 error sensor loop 부분에 적용할 수 있는 새로운 형태의 제어 회로를 제안하였다. 이 제어 회로를 error sensor loop에 적용하였을때 11dB의 입력 전력의 변화 범위에서 안정적으로 동작하였으며, 주 신호가 3차 IM 신호보다 작은 전력 레벨인 -40dB 이상의 감쇄를 갖도록 제어할 수 있었다. 이때 세기 제어 회로에 있어서 제어 오차는 0.05~0.12dB이며, 위상 제어 회로의 제어 오차는 0.016° 이내의 값을 가진다. 이러한 실험 결과를 토대로 입력 전력의 변화, 동작 온도의 변화, 습도, 및 주변 환경의 변화등에 의한 고출력 증폭기의 비선형 특성의 변화를 정밀하게 보상할 수 있음을 이론적으로 검증하였다.

Abstract

In this paper, a novel control circuit applicable to the error sensor loop block in the feedforward linearizer system is proposed. The proposed control circuit is applied to the error sensor loop block, where in the 11dB power range, it operates stably, and makes main carrier signals to be eliminated more than 40dB below 3rd order IM level. In the operating point, the amplitude control error is 0.05~0.12dB, and the phase control error is smaller than 0.02°. It is verified theoretically as well as experimentally that the control circuit can precisely compensate the variation of nonlinear characteristics in a high power amplifier, due to the variations of input power, operating temperature, humidity and the other system environments.

I. 서 론

오늘날 이동 통신의 대중화에 따른 사용자의 급격한 증가를 수용할 수 있는 통신 기기 개발의 필요성이 대

두되고 있다. 이와 같은 추세는 이동 통신 시스템의 기지국에 사용되는 고출력 증폭기의 경우도 예외가 아니다. 이러한 고출력 증폭기는 최대의 효율을 얻기 위하여 비선형성을 가지는 포화영역에서 동작시킨다. 또한 여러 채널의 신호가 고출력 증폭기에 동시에 입력되어 증폭되는 과정에서 고출력 증폭기의 비선형 특성에 기인한 혼변조 신호들이 발생한다. 이들 혼변조 신호들은 인접 채널에 잡음원으로 작용하여 전송 품질을 저하시키므로, 고출력 증폭기의 비선형 특성을 보상하는 선형화기를 사용하게 되는데, 그림 1에서 나타낸 feedforward 방식도 그 중에 하나의 방법이다^{[1][2]}.

* 正會員, 西江大學校 電子工學科

(Dept. of Electronics Engineering Sogang University)

※ 이 연구는 1999년도 서강대학교 교내 연구비 지원에 의하여 이루어졌음.

接受日字:1999年 7月 23日, 수정완료일: 2000年 1月 21日

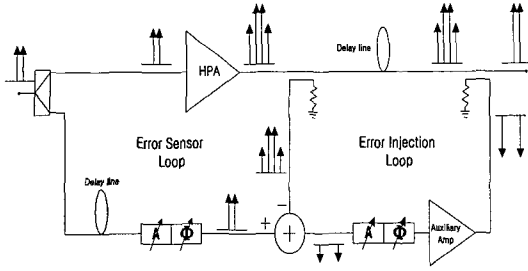


그림 1. 기본적인 Feedforward 선형화기 시스템
Fig. 1. The basic feedforward type linearizer.

Feedforward 방식의 선형화기는 크게 error sensor loop와 error injection loop로 구성된다. Error sensor loop에서는 고출력 증폭기에서 증폭되어 나오는 신호 중에서 주 신호를 제거하여 오차 신호, 즉 혼변조 신호를 얻는다. 그리고 error injection loop에서는 앞 단에서 얻어진 혼변조 신호를 증폭하여, 다시 고출력 증폭기의 출력에 역 위상으로 결합시키는 과정을 통하여 최종적으로 혼변조 신호가 제거되고 순수한 주 신호만이 증폭된 출력으로 만든다. 이것이 feedforward 선형화기의 개략적인 동작이다.

기존의 error sensor loop에서의 에러 추출 방법으로는 입력부에 pilot 신호를 인가시키는 방법과 microprocessor를 이용한 error 신호 세기 추출 방법 등이 주로 사용되고 있다^{[3][4]}. Pilot 신호를 이용하는 방법은 error injection loop로 입력되는 혼변조 신호의 세기를 pilot 신호만 검출하여 어느 정도의 감쇄가 이루어지고 있는지를 확인하는 방법이다. 그러나 pilot 신호가 주 입력신호와 혼합되어 고출력 증폭기에서 같이 증폭되어 증폭기의 효율을 낮추게 하고 많은 혼변조 성분을 발생시키게 된다. microprocessor를 이용하는 방법은 error injection loop로 입력되는 신호를 microprocessor로 주파수를 sweep하여 정해진 프로그램에 의하여 혼변조 신호와 주신호를 판단하여 혼변조 신호라 생각되는 주파수 값을 낮추는 방법이다. 프로그램이 적절치 않거나, 감쇄된 주신호의 세기와 혼변조 세기가 비슷할 경우 적절치 못한 동작을 할 수 있다.

본 논문에서는 feedforward 방식의 선형화기에 쉽게 적용할 수 있는 구조로서 error sensor loop의 제어 회로를 설계하여 실험하였다. 또한 이 회로는 혼변조 신호만을 얻기 위한 다른 회로의 경우에도 쉽게 적용이 가능하다.

II. 신호의 상쇄에 관한 이론

다음으로 본 논문에서 제안할 제어 회로의 대한 이론적 바탕으로 두 신호의 크기와 위상의 오차에 따른 상쇄 정도에 대하여 살펴 보기로 하자. 앞에서 언급한 간략한 선형화기에서는 혼변조 신호를 얻어내기 위해서 두 경로를 지나는 주 신호 성분의 크기와 위상을 조정하여 주 신호 성분을 제거하게 된다. 상쇄 회로에서 주 신호가 제거되는 과정을 수식적으로 살펴보면 다음과 같다.

먼저 다음과 같이 동일한 주파수를 가진 두 경로로부터 입력되는 신호 V_1, V_2 가 있다.

$$V_1 = A_1 \cos(\omega_c t) \tag{1.a}$$

$$V_2 = A_2 \cos(\omega_c t + \theta) \tag{1.b}$$

두 신호의 전력을 dB단위로 표시하면 각각 다음과 같다.

$$P_1 = 10 \log\left(\frac{A_1^2}{2Z_0}\right) \tag{2.a}$$

$$P_2 = 10 \log\left(\frac{A_2^2}{2Z_0}\right) \tag{2.b}$$

두 신호가 합성되어 얻어지는 신호는

$$V_3 = V_1 + V_2 = A_1 \cos(\omega_c t) + A_2 \cos(\omega_c t + \theta) \tag{3}$$

이며, 이 신호의 전력을 계산하면 다음과 같다.

$$P_3 = 10 \log\left(\frac{A_1^2 + A_2^2 + 2A_1 A_2 \cos(\theta)}{2Z_0}\right) \tag{4}$$

식 4에서 A_1, A_2 를 P_1, P_2, θ 의 식으로 유도하면 다음과 같다.

$$P_3 = 10 \log [10^{P_1/10} + 10^{P_2/10} + 2 \times 10^{(P_1+P_2)/20} \times \cos(\theta)] \tag{5}$$

여기서 P_1 과 P_2 가 같은 전력을 가지고 위상차 θ 가 $\pi(180^\circ)$ 일 경우에 두 신호는 완전히 상쇄되어 사라진다. 그러나 두 신호 사이에 전력과 위상의 차이가 존재할 경우에 전력과 위상 오차의 크기에 따라서 두 신호가 상쇄되는 한계가 결정된다.

$$P_2 = P_1 + \delta P \tag{6.a}$$

$$\theta = \pi + \delta \theta \tag{6.b}$$

$\delta P(\text{dB})$ 는 전력 오차이며, $\delta\theta(\text{degree})$ 는 위상 오차를 나타낸다.

윌킨슨 전력 결합기를 사용할 경우 회로 내에서 -3dB의 감쇄가 일어나며, P_1 을 0dBm으로 할 경우 상쇄되고 남은 전력과의 차이를 신호의 상쇄량으로 나타낼 수 있으므로, 식 6을 식 5에 대입한 뒤, 식 5를 변형하면 다음과 같은 상쇄 전력을 표현하는 식을 얻을 수 있다.

$$CP(\delta P, \delta\theta) = 10 \log [1 + 10^{\delta P/10} - 2 \times 10^{\delta P/20} \times \cos(\delta\theta)] - 3 \quad (\text{dB})(7)$$

다음의 그림 2 그래프는 위의 식에 따라서 두 신호의 전력과 위상 오차에 따른 상쇄 전력을 나타낸 것이다.

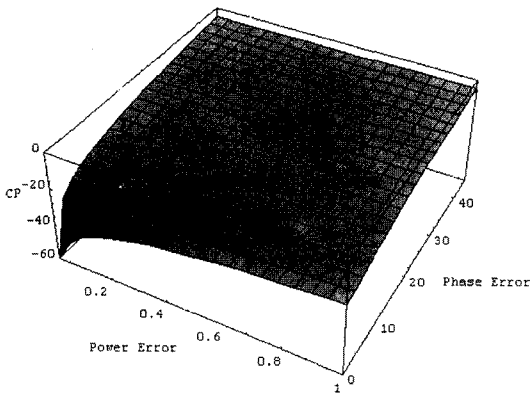


그림 2. 전력과 위상 오차에 따른 상쇄 전력
Fig. 2. The cancellation power vs. the power and phase errors.

III. 주신호 상쇄 회로 제어

그림 3은 Feedforward 선형화기 시스템 중에서 크기와 위상의 제어회로를 포함한 Error Sensor Loop 부분의 개략도이다. 본 논문에서 제안된 제어 시스템은 크게 다음의 부분으로 이루어진다. 먼저, 주 경로인 경로1에 비선형 특성을 가진 HPA(high power amplifier)가 위치하며, 신호의 크기와 위상 오차를 보상할 반사형 구조의 가변 감쇄기와 가변 위상 변환기가 HPA의 입력단에 놓인다. 다음으로 전력 크기 제어 회로와 위상 제어 회로가 독립적으로 구성되어 있으며, 혼변조 신호를 얻기 위한 상쇄 회로로서 Wilkinson 전력 결합기를 사용하고 있다.

그림 3과 같은 구조에서는 경로1에 비선형 특성을 가진 소자가 자리잡고, 경로2에는 비선형 특성이 없는 수동소자만으로 구성되어 있어서, 입력전력의 변화나 온도, 습도, 기타 외부 환경의 변화에 따른 특성 변화가 경로 2에서는 거의 일어나지 않는다. 따라서 HPA의 비선형 특성의 변화를 보상하기 위한 기준으로 경로 2를 사용하면, HPA는 항상 동일한 이득과 위상 특성을 가지게 할 수 있으며, 동시에 상쇄 회로의 출력에서 주 신호가 상쇄된 혼변조 신호만을 얻을 수 있다.

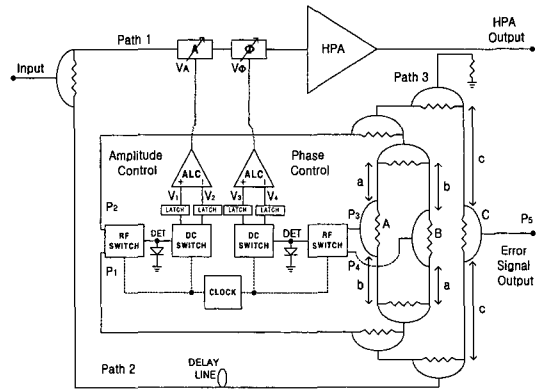


그림 3. 오차 추출 루프 블록

그림 3. 오차 추출 루프 블록
Fig. 3. The block diagram of the error sensor loop block.

먼저 크기 제어 회로의 동작을 살펴보면, 경로 2 전력의 일부분으로 얻어진 기준 전력 P_1 을 다이오드를 사용한 크기 검출 회로를 통하여 V_1 전압으로 변환하여 그 전력의 레벨을 기준정보로 사용한다. 또한 HPA 출력의 일부를 얻어낸 경로3에서의 전력의 일부인 P_2 를 크기 검출 회로를 사용하여 V_2 전압의 값으로 전력의 레벨을 알아낼 수 있다. 본 논문에서 사용된 크기 검출회로는 다이오드의 비선형 특성을 극복하기 위한 방법으로 다이오드를 RF 스위치와 DC 스위치를 사용하여 공유하는 구조를 취하고 있다. 따라서 같은 P_1, P_2 의 RF 전력이 크기 검출기에 인가되면 발생하는 전압인 V_1, V_2 가 같게 된다. 몇 개의 OP-Amp로 구성된 ALC(Auto Level Control)^[5] 회로는 +입력단과 -입력단에 입력되는 전압 값 V_1, V_2 가 같아질 때까지 출력전압 V_A 를 증가시키거나 감소시켜서 가변 감쇄기^[6]의 감쇄량의 변화를 주게 된다.

다음으로 위상 제어 회로의 동작을 살펴보자. 위상 제어 회로는 앞에서 설명한 크기 제어 회로가 그대로

사용되며, 전력 결합기와 분배기를 조합하여 위상 정보를 전력의 레벨 정보로 바꾸는 역할을 하는 두 부분으로 나눌 수 있다. 그림 3의 전력 결합기 A, B, C에 인가되는 신호는 서로 다른 전기적 길이를 가지는 경로를 지나도록 설계되어 있다. 전력 결합기 A, B의 경우 경로 a, b를 지나게 되는 데, 이때 경로 b는 전기적 길이가 a에 비해 2°가 길게 설계되어 전력 결합기에서 결합되는 신호의 위상을 서로 어긋나게 한다. 그러나 전력 결합기 C는 원하는 혼변조 신호를 얻게 되는 상쇄 회로로서 입력되는 두 신호가 지나는 경로의 전기적 길이가 c로서 같게 되어 있다. 따라서 각각의 전력 결합기의 출력 P₃, P₄, P₅는 그림 4 그래프와 같은 위상에 따른 신호의 상쇄가 나타난다.

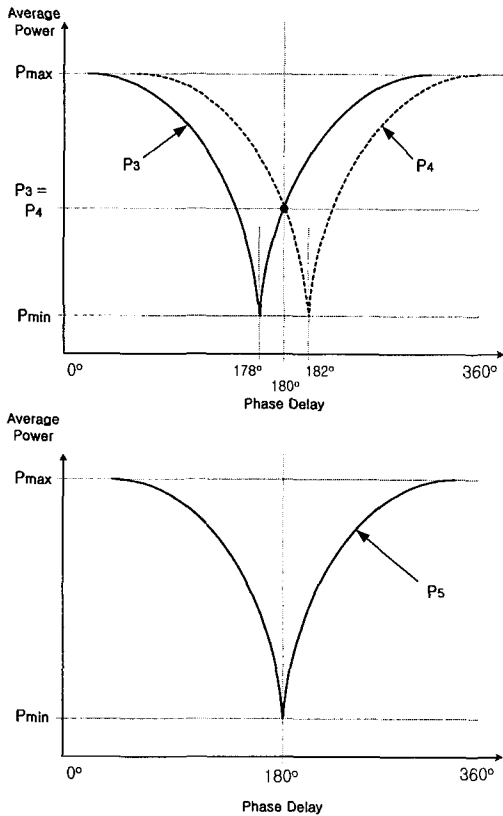


그림 4. 위상 지연에 따른 세 전력 결합기의 출력 P₃, P₄, P₅

Fig. 4. The output power P₃, P₄, P₅ of the power combiner A, B and C vs. the phase delay.

그림 3의 전력 결합기 C의 출력인 P₅에서는 경로 c를 지나서 입력된 신호가 서로 상쇄되어 나온다. 이때 가변 위상 변환기^[7]의 위상 지연을 조정하여 P₅ 출

력 전력을 최소로 만드는 경우, 두 신호의 위상차는 180°가 벌어진다. 이 때의 위상 지연을 기준으로 전력 결합기 A의 출력인 P₃에서는 전력 결합기로 입력되는 두 신호가 지나는 경로의 전기적 길이의 차이로 인하여 178°의 위상차에서 최소의 전력이 검출되고, 전력 결합기 B의 출력인 P₄도 역시 경로의 전기적 길이 차이로 인하여 182°의 위상차에서 최소의 전력이 나타난다. 여기서 P₃, P₄는 크기 제어 회로의 입력으로 인가되므로 ALC 회로는 가변 위상 변환기의 위상 지연을 조정하여 그림 4 그래프에서 보듯이 P₃ = P₄로서 두 전력이 같게 되는 180°의 위상차로 고정된다. 이때 360° 범위에서 P₃ = P₄가 되는 위상은 두 곳이 존재하는데 가변 위상 변환기의 동작 범위를 조정하여 두 신호가 상쇄되지 않고 결합되는 영역은 제외시키게 된다.

와 같은 위상 제어 회로는 기존의 위상 제어 회로에서 볼 수 없는 다음과 같은 이점이 있다. 일반적으로 기존의 위상 제어 회로의 경우에는 신호의 위상 정보를 알아내기 위하여 비선형 소자인 혼합기를 사용하게 되는데, 두 개의 혼합기를 사용하면 두 소자의 비선형 특성이 서로 달라서 실제적으로 정확한 제어가 어렵게 된다. 또한 하나의 혼합기를 사용하는 경우에도 입력되는 전력의 변화에 따라 혼합기의 비선형 특성이 변하므로 이러한 특성 변화를 보상하는 회로를 추가적으로 사용하여야 하므로 제어 회로가 복잡하게 된다. 이에 비하여 본 논문에서 제시된 새로운 형태의 위상 제어 회로는 기본적으로 수동 소자인 전력 결합기를 사용하므로 전력의 변화나 온도 및 환경의 변화에 따른 특성의 변화가 거의 발생하지 않고, 위상 정보를 전력의 레벨로서 다루므로 보다 정밀한 제어가 가능하다. 예를 들어 위상 제어 회로에 사용된 ALC에서 제어 오차로서 0.1dB의 크기 오차를 발생시키면 이것에 의해 만들어지는 실질적인 위상 오차는 앞으로 유도하게 될 식 9에 따라서 0.0127°에 불과하다는 것을 알 수 있다.

그림 4와 같이 크기 제어와 위상의 제어를 통하여 P₁ = P₂, P₃ = P₄가 되는 지점이 동작점으로 결정되면 전력 결합기 C의 출력에서는 주 신호가 상쇄되고 오차 신호인 혼변조 신호만이 출력된다. 이때 본 논문에서 제안된 제어 시스템의 경우 크기 제어, 위상 제어 모두 크기 검출기와 ALC를 사용하여 제어하게 되므로 여기서 발생하는 두 신호의 전력 오차가 주신호의

상쇄량을 결정하는 주된 요소가 된다. 따라서 이미 유도된 식 7에서 위상 오차 성분인 $\delta\theta$ 를 크기 오차인 δP 로 변환하여 δP 에 의한 식으로 정리하면 두 경로의 주 신호 전력의 제어 오차에 의하여 상쇄량이 결정되는 수식을 얻을 수 있다. 위상 제어 회로에서 $P_3 = P_4 + \delta P$ 와 같이 크기 제어 오차가 발생하여 전력 결합기 A, B에서 $CP_{3,4}$ 의 전력 상쇄가 나타나므로, 전력 결합기 C에서의 위상 오차가 $\delta\theta$ 이라면 다음의 관계식이 이루어진다.

$$CP_{3,4}(\delta P, 2) - \delta P = CP_{3,4}(\delta P, 2 - 2\delta\theta) \quad (8)$$

이것을 $\delta\theta$ 의 식으로 유도하면 식9를 얻을 수 있다.

$$\delta\theta = 1 - \frac{1}{2} \cos^{-1} \left[\frac{-10^{(CP_{3,4}(\delta P, 2) - \delta P + 3)/10} + 1 + 10^{\delta P/10}}{2 \times 10^{\delta P/20}} \right] \quad (\text{deg})(9)$$

따라서 전력결합기 C에서의 최종 상쇄는 다음과 같다.

$$CP_5 = 10 \log \left\{ 1 + 10^{\delta P/10} - \frac{2 \times 10^{\delta P/20} \times \cos \left[1 - \frac{1}{2} \cos^{-1} \left(\frac{-10^{(CP_{3,4}(\delta P, 2) - \delta P + 3)/10} + 1 + 10^{\delta P/10}}{2 \times 10^{\delta P/20}} \right) \right] - 3}{2 \times 10^{\delta P/20}} \right\} - 3 \quad (\text{dB})(10)$$

식 10을 크기 오차 δP 에 대한 그래프로 그려보면 그림 5와 같다.

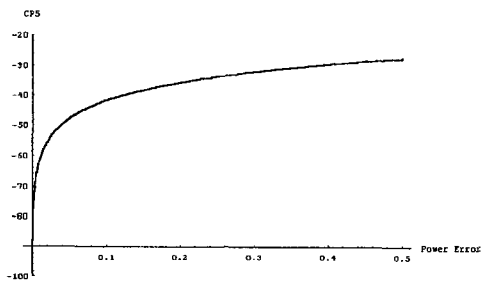


그림 5. 크기 오차에 따른 전력 결합기 C에서 주 신호의 상쇄량

Fig. 5. The cancellation of the main carrier vs. power error in power combiner C.

따라서 본 논문에서 제시된 구조는 위상 오차에 의한 상쇄량의 한계보다 크기 오차에 의하여 상쇄량의 한계가 주요하게 결정되므로 제어의 정밀도를 향상시켜 크기 오차를 줄이는 것이 중요하다.

IV. 실험 결과

본 논문에서 제시된 구조의 제어 회로 및 Error Sensor Loop 부분을 중심 주파수가 1855MHz인 PCS Tx 주파수 대역으로 제작하여 실험하였다. 그림 6은 제작된 회로의 일부인 제어회로 부분의 artwork이다.

주 신호의 크기와 위상 지연을 제어하기 위해서 반사형 구조의 가변 감쇄기를 제작하였다. 가변 감쇄기는 0~10V까지의 제어 전압의 변화에 따라 -1.64~-9.05dB의 감쇄량을 가지며 이 구간에서 위상 변화는 1° 이내이다. 반사형 구조의 가변 위상 변환기의 경우에는 0~10V의 제어 전압 변화에 따라 35.8°의 위상 지연이 발생하며, 이때 0.2dB이내의 크기 변화 특성을 가진다. 혼변조 신호를 얻기 위한 HPA는 10W급의 3단 증폭기를 사용하였다. 제작된 회로의 성능 측정을 위해 two-tone test를 하였으며, 각 신호는 1854MHz와 1856MHz로서 2MHz의 주파수 간격을 가진다.

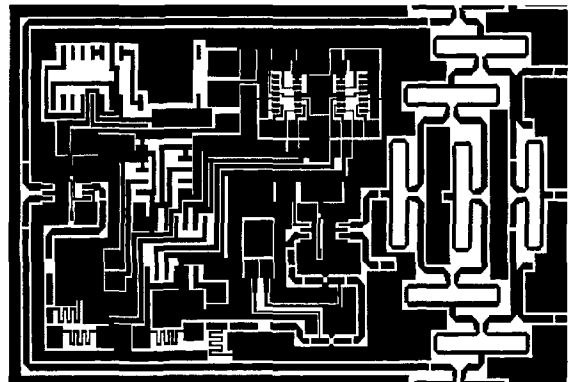


그림 6. 제안된 제어 회로 부분의 artwork
Fig. 6. The artwork of the proposed control circuit.

표 1은 error sensor loop를 제어하는 제어 회로의 성능을 나타낸다. 제어 회로가 없을 경우, 표 1에 기술된 측정값과 같이 11dB의 전력 변화 범위에서 HPA는 이득과 위상이 변화하는 것을 볼 수 있다. 그러나 제어 회로와 함께 error sensor loop를 구성하여 혼변조 신호만을 얻을 수 있는 P₅ 출력단에서는 주 신호가 입력된 전력에 비하여 -40dB 이상 상쇄되어 출력됨을 볼 수 있다.

표 1. HPA 및 제작된 제어 회로의 특성
Table 1. The characteristics of the HPA and the results of the control.

Output (dBm/tone)	Characteristic of HPA without control		P5(dB)(with control)
	Gain(dB)	Phase(Deg)	
37	27.73	-4.33	-45.40
36	28.12	-1.57	-47.07
35	28.26	-0.03	-43.12
34	28.52	1.16	-44.82
33	28.49	1.84	-44.75
32	28.46	2.03	-44.97
31	28.47	1.93	-44.27
30	28.47	1.67	-42.65
29	28.32	1.19	-43.57
28	28.23	0.23	-42.87
27	28.22	0	-40.62

앞에서 얻은 식 10을 사용하여 크기 제어 오차를 계산하면, 약 -40dB~-47dB의 상쇄량을 얻기 위해서는 크기 제어가 0.05~0.12dB의 오차를 가지며 회로가 제어되어야 한다는 것을 추정할 수 있다. 이 전력 범위에서 크기 오차의 값을 사용하여 위상 지연에서 발생하는 위상 오차를 계산하면, 약 0.016°보다 작은 값을 얻을 수 있다.

그림 7과 그림 8은 HPA의 출력이 37dBm/tone일 때, HPA의 출력 스펙트럼과 크기와 위상 제어를 통해 얻을 수 있는 error sensor loop의 최종 출력 스펙트럼이다.

그림 9와 그림 10은 HPA의 출력을 27 dBm / tone으로 바꾸었을 때의 HPA의 출력 스펙트럼과 error sensor loop의 출력 스펙트럼이다.

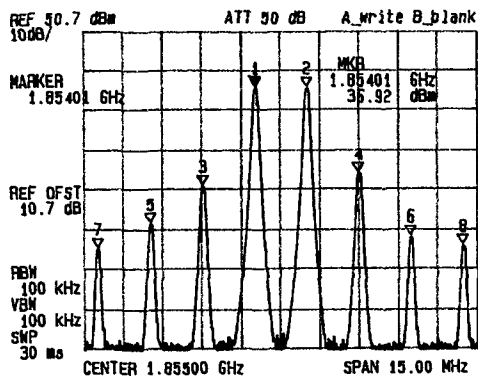


그림 7. HPA 출력 스펙트럼(37dBm/tone)
Fig. 7. The spectrum of a HPA(37dBm/tone).

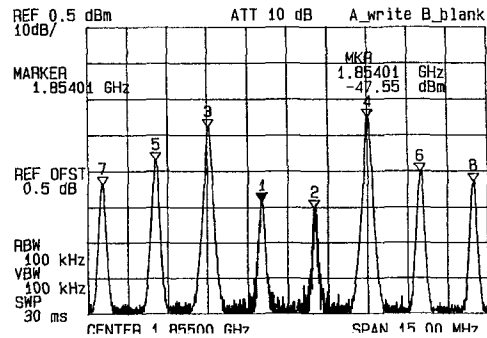


그림 8. Error Sensor Loop의 출력 스펙트럼(37dBm/ tone)
Fig. 8. The spectrum of the error sensor loop (37dBm/ tone).

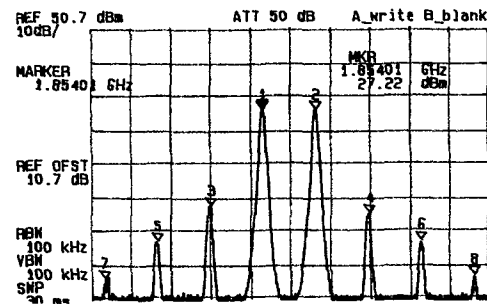


그림 9. HPA 출력 스펙트럼(27dBm/ tone)
Fig. 9. The spectrum of a HPA (27dBm/ tone).

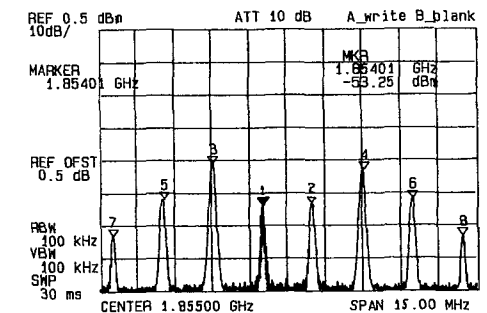


그림 10. Error Sensor Loop의 출력 스펙트럼(27dBm/ tone)
Fig. 10. The spectrum of the error sensor loop(27dBm/ tone).

V. 결 론

본 논문에서는 Feedforward 선형화기 시스템에서 error sensor loop 부분에 적용할 수 있는 새로운 형태의 제어 회로를 제안하였다. 제안된 제어 회로를 제작하여 그 특성을 측정하고 결과 입력 전력의 변화에 의한 고출력 증폭기의 비선형 특성의 변화를 제어할 수

있었으며, 동시에 주 신호의 전력 레벨을 오차 신호인 혼변조 신호의 전력 레벨보다 낮게 되도록 주 신호 성분을 효과적으로 제거할 수 있었다

11dB의 입력 전력의 변화 범위에서 error sensor loop에 적용한 제어 회로는 주 신호가 -40dB 이상의 감쇄를 갖으면서 안정적으로 동작하였고, 이때 세기 제어 회로에 있어서 제어 오차는 0.05~0.12dB이며, 위상 제어 회로의 제어 오차는 0.016° 이내로서 매우 정밀한 위상 제어가 가능하다는 것을 알 수 있다.

그러므로 본 논문에서 제시한 구조의 제어 회로를 feedforward 선형화기 시스템의 error sensor loop 및 혼변조 신호를 얻기 위한 여러 회로에 적용하면, 입력 전력의 변화, 동작 온도의 상승, 습도, 및 주변 환경의 변화등에 의한 고출력 증폭기의 비선형 특성을 쉽게 제어할 수 있음을 확인하였다.

참 고 문 헌

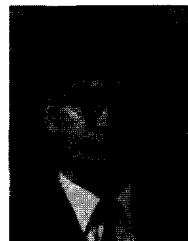
[1] H. Seidel, "A Microwave Feed-Forward Experiment", *The Bell System Technical*

Journal, Vol.50, No.9, pp.2879-2916, Nov. 1971.
[2] I. H. Kang, I. S. Chang, Y. C. Jeong, S. W. Yun, "The Design of Automatic Gain and Phase Controlled Amplifier", *APMC Proc.*, Vol. 1, pp. 18-20, Oct 1995.
[3] J. F. Long, "Feedforward Amplifier", *Motorola, US Patent 5,831,478*, Nov 1998.
[4] R. E. Myer, "Feed Forward Linear Amplifier", *AT&T, US Patent 4,885,551*, Dec 1989.
[5] D. A. Bell, "Operational Amplifier", *Prentice Hall*, 1990.
[6] W. T. Kang, I. S. Chang and M. S. Kang, "Reflection Type Low-Phase Shifter Attenuator", *IEEE Trans. Microwave Theory and Tech.*, Vol. 46, No.7, pp.1019-1021, July 1998.
[7] S. K. Koul, B. Bhat, "Microwave and Millimeter Wave Phase Shifter", *Artech House*, pp. 527-540, 1991.

저 자 소 개



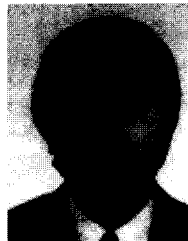
南 相 大(正會員)
1972년 1월 31일생. 1998년 2월 서강대학교 전자공학과 졸업(학사). 2000년 2월 서강대학교 대학원 전자공학과 졸업(석사). 주관심분야는 RF회로설계, 전력증폭기 및 선형화기



朴 雄 熙(正會員)
1969년 3월 3일생. 1994년 2월 서강대학교 전자공학과 졸업(학사). 1996년 2월 서강대학교 대학원 전자공학과 졸업(석사). 1996년 3월~1997년 10월 KMW 근무. 2000년 2월 서강대학교 대학원 전자공학과 졸업(박사). 현재 서강대학교 박사후 연구과정 중. 주관심분야는 초고주파 부품 설계 및 회로 설계



張 益 洙(正會員)
1967년 2월 서울대학교 전자공학과 졸업(학사). 1970년 2월 동 대학원 마이크로파 전공 졸업(석사). 1979년 2월 동대학원 마이크로파 전공 졸업(박사). 1977년~현재 서강대학교 전자공학과 교수 재임. 1982년 9월 Univ. of Wisconsin at Madison 방문교수. 1997년 3월~1998년 2월 서강대학교 공과대학장. 1999년 3월~현재 서강대학교 대학원장 재임. 주관심분야는 초고주파 부품 설계 및 회로 설계



尹 相 元(正會員)
1954년 11월 9일생. 1997년 2월 서울대학교 전자공학과 졸업(학사). 1979년 2월 동 대학원 전자공학과 졸업(석사). 1984년 9월 University of Texas, Austin 졸업(박사). 1984년 9월~현재 서강대학교 전자공학과 교수 재임. 주관심분야는 마이크로파와 밀리미터파 통신대역의 수동, 능동 소자 및 회로