

論文2000-37TC-02-9

Correction 증폭기 제어용 Delay Line을 이용한 새로운 형의 Feedforward 선형화기 설계에 관한 연구

(A Study on the Design of a New Type Feedforward Linearizer Using Delay Line to Control Correction Amplifier)

姜元泰*, 張益洙*, 南相大*
(Won Tae Kang, Ik Soo Chang, and Sang Dae Nam)

요 약

본 논문에서는 correction 증폭기의 위상특성을 제어하는 delay line을 사용한 새로운 형의 feedforward 선형화기를 제시하였다. 사용된 delay line은 상용제품에서 사용하는 pilot-tone 회로 없이 IM 성분을 제거하는 기능을 수행한다. 선형화기의 오차신호구간(error signal loop)은 위상변환기, 감쇄기 및 빼기회로 등의 주요 소자들로 구성되며, pilot-tone 신호 발생 회로 없이 보다 우수한 선형화 특성을 얻기 위하여 이들 주요 소자들을 새로운 형으로 개발하였으며, 이는 상용 선형화기 설계에서 필수적인 기술이다.

선형화기는 KMW사에서 국내 PCS기지국 용으로 개발된 35W 대전력 증폭기를 사용하였으며, 측정을 위하여 중심주파수 1855 MHz에서 0.6 MHz 신호 간격을 갖는 two-tone신호를 입력하였다. 측정 결과, 약 15dB(30~45 dBm)의 입력신호 변화 범위에서 58.5dBc~63.2 dBc IMD 특성을 보였으며, 약 16.9 dB~24.6 dB의 C/I 개선을 구현하였다.

Abstract

In this paper, a new type of feedforward linearizer using a delay line which controls the phase characteristics of the correction amplifier block is proposed. The extra delay line provides the control-ability of IM signals so that the IM rejection is accomplished without the conventional pilot tone. The error signal loop consists of several key components such as phase shifter and attenuator, subtractor. These key components are replaced by new designs in order to obtain better linearization characteristics without the pilot tone generator which is indispensable in the conventional linearizer designs.

The proposed linearizer was designed at Korean PCS band and combined with 35W HPA manufactured by KMW inc., and tested with two-tone signals separated 0.6MHz apart at the center frequency of 1855MHz. The experimental results show C/I improvement by 16.9~24.6 dB over 15 dB dynamic range(30~45 dBm) which gave IMD of 58.5~63.2 dBc for the designed LPA.

I. 서론

* 正會員, 西江大學校 電子工學科
(Dept. of Electronics Engineering Sogang University)

接受日字:1999年9月16日, 수정완료일:2000年1月21日

포화영역 부근에서 동작으로 인하여 나타나는 대전력 증폭기(high power amplifier)의 비선형 특성을 보상하는 선형화기(linearizer)를 전력 증폭기와 함께 사용하게 되면 포화영역에서도 다수 반송파의 공동 증

폭 시 발생하는 혼변조 신호들을 대폭 감소시키면서도 원하는 출력 전력을 얻을 수 있다. 그 동안 제안된 선형화 방법은 크게 네 가지로 분류할 수 있으며, 이는 입력전력 back-off 방식, negative feedback 방식, predistortion 방식 및 feedforward 방식으로서, 본 논문에서는 feedforward 방식을 적용하였다. Feedforward 방식이란 대전력 증폭기에서 발생된 IMD와 같은 스펙트럼 모양을 가지며 180° 위상 차이가 나는 신호를 만들어 대전력 증폭기 출력단에서 결합시켜, 주 신호 이외의 신호(IMD)를 제거하는 방식이다. 이 방식은 위성 지구국용 혹은 육상 이동통신 기지국용으로 많이 사용되는 것으로 타 방식에 비하여 개선 효과가 우수하지만 회로가 복잡하며 이에 따른 큰 용적과 용량을 필요로 한다.

II. 선형화기 시스템의 설계

일반적으로 대전력 증폭기에 단일 주파수로 된 입력 신호가 인가되면 AM-to-AM과 AM-to-PM 효과에 의해 입력 신호의 크기가 커짐에 따라 출력 이득의 저하와 위상의 지연이 일어난다. 또한 여러 주파수로 된 입력 신호가 입력되면 입력 신호와 동일 주파수를 갖는 출력 신호외에 각각 다른 비선형 전달 특성을 갖는 혼변조 왜곡 신호 성분들이 발생한다. 대전력 증폭기에서 출력에서 발생한 왜곡 신호만을 추출하는 곳을 신호 경로(signal loop)라고 하며, 이 왜곡 신호를 조정하여 대전력 증폭기 출력단에 결합시키는 곳을 오차 경로(error loop)라고 한다. 전체 구성은 신호의 크기, 위상, 시간지연을 조정하는 가변 감쇄기, 가변 위상변환기, 빼기회로, 지연 선로등과 이 회로들을 조정하기 위한 제어부 등으로 구분한다.

선형화기 설계시 초기작업으로서 대전력 증폭기의 출력 특성을 측정하여야 한다. 그림 1의 대전력 증폭기(MAU)의 주 신호와 3차 왜곡 신호의 최대 출력전력을 측정하여 설계에 적용하여야 입력 신호의 크기가 감쇄 될 경우에도 정상적인 동작이 가능하다. 왜곡 신호 증폭기(CAU)는 IM 신호만을 증폭하므로 출력 신호에서 부가적인 왜곡이 발생하지 않도록 선형성을 유지하여야 한다. 그리고 크기제어회로와 위상제어회로의 가변 입력 신호 전력에 대한 동작 범위를 측정, 고려하여야 한다. 그림1은 각 모듈별 동작특성을 고려하여 신호 전력을 계산한 간략화 된 전체 회로 구성도 이다.

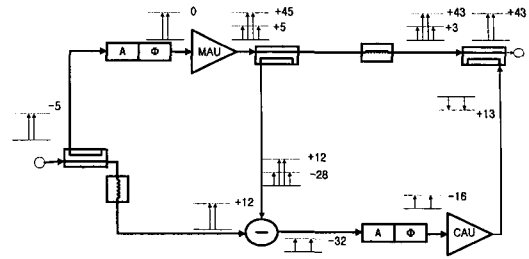


그림 1. Feedforward 선형화기 구성도
Fig. 1. Block diagram of the feedforward linearizer.

그림 2는 본 논문의 feedforward 선형화기 전체 시스템의 모듈별 구성도이다. 먼저 동작 원리를 알아 보면, 입력 신호는 방향성 결합기를 통하여 두 개의 신호로 나누어 지며, 그 중에서 한 신호는 대전력 증폭기로 입력되며 출력 신호는 왜곡 성분을 가지게 된다. 이 신호를 방향성 결합기를 통해 빼기회로에 비교 신호로 보낸다. 이 과정에서 주 신호 성분은 기준 신호와 비교 신호의 스펙트럼이 일치하도록 크기제어회로와 위상제어회로에 의해 조정된다. 기준신호는 최초 입력 신호가 지연선로를 경유하여 비교 신호의 지연시간을 보상한 빼기회로의 다른 입력 신호이다.

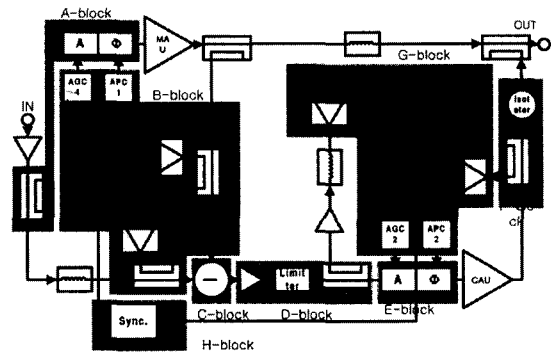


그림 2. 제안된 feedforward 선형화기 시스템 모듈별 구성도
Fig. 2. Block diagram of the proposed feedforward linearizer system.

주 신호 성분은 서로 동일 스펙트럼이므로 빼기회로에서 상쇄되어 출력으로서 왜곡 신호만 나타난다. 이 신호는 신호경로에서 크기 및 위상제어 회로와 왜곡 신호 증폭기에 의해 대전력 증폭기의 왜곡 신호와 크기는 같고 위상이 180° 차이가 있는 신호로 조정된다.

최종 출력단에서 이들 두 신호가 결합하게 되어 왜곡 신호는 서로 상쇄되고 주 신호 성분만 남게 되므로 선형화기의 기능을 수행하게 되는 것이다. 시스템 설계 시 회로의 효율성을 고려하여 8개의 모듈로 구분하였으며, 그림 2의 A-H 블록이다.

III. Delay Line을 이용한 선형화기 시스템의 설계

본 논문의 feedforward 선형화기 설계상의 특징을 분석하면, 첫번째, delay line을 사용함으로써 실시간으로 위상제어가 가능하다. 지연선로(delay line)는 신호가 선형화기내의 여러 소자들을 거치면서 발생하는 시간적 지연을 일치시킴으로써 시간지연의 불일치에서 오는 대역폭의 협대역화를 막기 위한 것이다. 일반적인 위상제어방법은 이전신호와 현재신호를 상호 비교하여 우수한 특성을 나타내는 신호를 적용하는 방법을 사용하므로 실시간 신호처리가 불가능하여 어느 정도의 오차범위를 허용하게 된다. 본 논문에서는 부피가 커지는 단점이 있지만 지연선로의 길이를 조정하는 방법을 사용하여 실시간으로 정확한 위상제어 기능을 구현하였다. 사용된 지연선로는 MICRO-COAX사의 141A-TP형이며, 이의 내부직경은 0.92mm, 외부직경은 2.9mm이고, 1미터 당 약 5ns의 지연시간 특성과 약 0.73dB의 삽입손실 특성이 측정되었다.

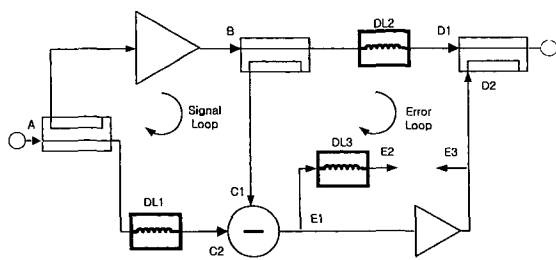


그림 3. 지연시간 측정
Fig. 3. Measurement of delay time.

본 논문에서는 그림 3과 같이 신호경로(signal loop)에 위상보상 용으로 지연선로 DL1을 사용하였고, 오차경로(error loop)의 위상보상 용으로 지연선로 DL2 및 위상제어 용으로 지연선로 DL3을 사용하였다. 특히 위상제어 용 지연선로 인 DL3의 기능은

본 논문의 주요 이론으로서 이에 대하여 알아보면, 주 신호 구간 B와 D1사이에서 사용되는 DL2는 수동소자로서 선형동작을 하지만, 보조신호 구간에 위치하는 왜곡 신호 증폭기는 트랜지스터의 비선형 영역에서의 동작에 의해 입력신호에 대하여 비선형적인 출력신호 특성을 나타내므로 이를 보상하여 왜곡 신호 증폭기의 이득이 일정한 값으로 유지되도록 하여야 feedforward 선형화 기능이 가능하다. 이를 위해 신호의 크기와 위상을 자동으로 제어하는 기능이 필요하며, 이 중에서 자동위상제어 기능을 자동위상제어(automatic phase control) 회로와 지연선로로서 수행토록 한다. 즉, 빼기회로의 출력신호의 위상이 자동 위상제어회로의 동작영역내에서 변화되도록 왜곡 신호 증폭기의 위상지연 시간을 보상하여 지연선로의 길이 이를 계산하여 회로에 적용한다. 위상제어 용으로 feedforward 선형화기에 사용한 지연선로 인 DL3의 길이는, 빼기회로의 출력지점 인 E1에서 왜곡 신호 증폭기를 거쳐 G-block입력지점 인 E3까지의 지연시간을 측정하여 이 값과 동일하게 E1에서 E2까지의 지연시간을 적용하면 된다. 그리고 DL1의 길이를 구하기 위해서는, 입력단자 A지점에서 대전력 증폭기를 통과한 C1지점까지의 지연시간을 측정하여 이 값과 동일하게 A지점에서 C2지점까지의 지연시간을 적용하면 된다. DL2의 길이는, B지점에서 빼기회로와 왜곡 신호 증폭기를 경유한 D2지점까지의 지연시간을 측정하여 이 값과 동일하게 B지점에서 D1지점까지의 지연시간을 적용하면 된다.

두 번째, pilot-tone을 사용하지 않으면서 입력신호 전력의 변화와 다양한 신호에 대한 왜곡을 최소화 시켰다. Pilot-tone을 사용하는 방식은 인위적으로 인가된 pilot-tone을 기준으로 왜곡 신호 성분의 제거 정도를 판정, 조정하는 것으로, pilot-tone은 혼변조 신호에 비해 전력이 크므로 등화기(equalizer)의 조정정도 판별이 상대적으로 쉽다. 최종 출력단 결합기에서 합쳐진 각 pilot-tone의 위상이 180° 차이가 나고 크기가 같을 때, 자동적으로 대전력 증폭기에서 발생된 혼변조 신호가 최소화 된다. Pilot-tone을 이용한 방식의 장점으로는, 특정 단자를 계속 관찰하여 혼변조 신호를 최소화 시키는 루프를 형성하므로 부품의 내구연한에 덜 민감하며 온도환경, aging시 우수한 특성을 계속 유지할 수 있다. 한편, 단점으로는 광대역 특성을 유지하기 위해서는 다수의 pilot-tone의 사용이 불가

피하며, 등화기(equalizer)와 감시기(monitor) 회로 부분 역시 특정 주파수 대역을 담당하는 여러 개의 블록으로 구성되므로 회로가 매우 복잡하여진다. 또한 pilot-tone이 대전력 증폭기를 통과하면서 원하지 않는 신호 왜곡을 발생시키며, 신호를 초기화 하는데 상당한 시간이 소요된다.

세번째, Slot-line과 DR(dielectric resonator)를 이용한 새로운 형태의 빼기회로를 적용하여 우수한 특성을 구현하였다. 출력특성으로 약 40~50dB의 주 신호 상쇄결과를 얻었으며, 삽입손실이 약 4dB 였다. 특히 slot-line을 통과하면서 180°의 위상차가 생기는 것을 활용하면 balun으로 적용 가능하다.

네번째, 기존의 회로에서 사용된 투과형(transmission type)이 아닌 새로운 방식의 반사형(reflection type) 구조의 감쇄기 및 위상변환기를 적용하였으며, 우수한 특성을 구현하였다. 감쇄기는 1°이내의 위상변화에서 20dB의 감쇄특성을 보였으며, 위상변환기는 1dB이내의 크기변화에서 120°의 위상변화 특성을 보였다.

다섯번째, 능동회로(active circuit)를 선형화기에서 기준 값으로 사용되는 구간에 사용하지 않음으로 신호의 왜곡과 발진을 방지하여 회로의 안정성을 개선하였다. 이 방식은 대전력 증폭기 앞단에 감쇄기와 위상변환기를 배치시킴으로 이 회로들의 삽입손실에 따른 출력신호의 감쇄를 발생시키는 단점이 있다. 본 논문에서는 약 1~2 dB의 삽입손실이 발생하였다.

회로 설계 시 고려사항을 살펴보면, 크기제어회로에 입력되는 두 개의 신호는 크기가 동일하여야 한다. 그리고 위상제어회로에 입력되는 두 개의 신호는 위상제어회로 내의 혼합기 입력단 지점에서 상호 위상이 일치하여야 한다. 빼기회로의 비정상적인 동작을 고려하여 주 신호의 크기가 3차 혼변조 신호 크기보다 클 경우, 왜곡 신호 증폭기가 왜곡 신호를 발생하지 않도록 입력신호의 크기를 제한해 주는 일종의 제한기(limiter) 회로를 적용하는 것이 바람직하다. 선형화기의 RF 회로와 digital 회로는 분리하여 설계, 배치하여야 상호간에 신호의 간섭 현상을 방지할 수 있다. 대전력 증폭기를 지나는 주 신호 구간(main path)은 35W의 대전력 신호가 통과하므로 그 구간에 있는 회로(본 논문에서는 방향성 결합기)들은 별도 분리하여 배치하여야 주 회로들에 미치는 신호 간섭영향을 최소화시킬 수 있다.

IV. 선형화기 시스템의 제작 및 측정

본 논문의 선형화기 설계 및 제작상의 특징을 살펴보면, A-block 과 E-block의 구조가 감쇄기와 위상변환기를 주 회로로 구성되도록 하여 동일한 구조로서 제작과 특성측정이 용이하도록 하였다. B-block과 G-block도 주 회로가 크기제어회로와 위상제어회로로 하여 상호 동일성을 추구하였으며 이는 회로의 측정과 제작에 많은 편의성을 제공한다. 또한 내부회로 설계 시 digital 회로 부분과 RF 회로 부분을 분리하여 신호 간섭이 최소화되도록 고려하였으며, 회로의 집적도를 최대한 반영하였다.

상용 선형화기는 일반적으로 대전력 증폭기보다 크지 않도록 개발되고 있으며, 대전력 증폭기와 선형화기가 상호 마주보는 구조가 보편적이다. 또한 방열, 경보, 충격보호 등의 회로들이 추가되므로 순수한 선형화 기능 회로들의 집적화는 중요 기술의 일부이다. 본 논문의 선형화기 집적화는 대전력 증폭기의 크기와 비교하여 상용 수준이 되려면 더욱 집적도를 높여야 할 필요가 있으며, 상호 신호간섭 문제도 개선되어야 할 것이다. 동기신호 발생기인 H-block은 순수 digital 회로만으로 구성되어 상호 신호 간섭 문제를 최소화시켰다.

빼기회로 인, C-block은 제작 및 입력 신호의 일치성 측정과 출력 신호의 상쇄지수 측정이 용이하도록 단독 block화 시켰다. 최종 출력단에 연결되는 F-block은 선형화 정도의 정확한 측정 및 조정 작업이 용이하도록 block화 하였으며, 왜곡 신호 증폭기 출력 신호의 반사특성 개선을 위하여 대용량의 isolator를 추가하였다. Limiter 회로인 D-block은 신호의 크기 조정 및 빼기회로의 상쇄지수에 따라 조정이 용이하도록 block화 하였다. 선형화기의 측정을 위해서는 먼저 구간별로 회로들의 지연시간(delay time)을 측정하여 필요한 지연선로의 길이를 구하여야 한다. 측정 결과, 신호 경로(signal loop)의 위상보상용 지연선로는 지연시간 23.42nSec., 삽입손실 값 -2.9dB이었으며, 에러경로(error loop)의 위상보상용 지연선로는 지연시간 26.83nSec., 삽입손실 값 -4.2dB이었고, 빼기회로 출력단에 위치하는 위상제어용 지연선로는 지연시간 6.19nSec., 삽입손실 값 -0.74dB이었다.

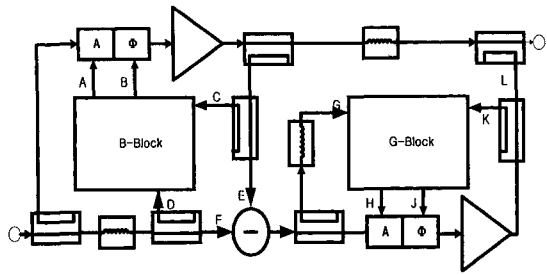


그림 4. 크기 및 위상 제어기능 자동화
Fig. 4. Automatization of the magnitude and phase control.

다음 순서로, B-block의 크기와 위상제어 기능을 자동화를 시키는 것으로서 먼저 크기제어의 자동화 후 위상제어를 조정한다. B-block의 크기제어는 그림 4의, F 지점에서의 주 신호의 크기가 일치시키면 된다. 이를 위하여 A지점을 통해 크기제어 신호인 DC신호를 감쇄기에 입력시켜 입력 신호 변화에 의한 비선형적인 대전력 증폭기 출력신호 변화량을 조정한다. 이 때 F 지점에서의 신호는 입력 신호의 변화에 선형적으로 응답하기 때문에 기준 신호가 된다. 신호크기 제어회로의 설계 시, 적용된 기준신호의 크기는 12dBm 이었으며, 감쇄기의 감쇄량은 약 3dB정도가 되도록 조정하였다. 이 때의 감쇄기 제어신호는 약 5.7[V]이었다. B-block의 위상제어도 역시 E, F지점에서 양쪽 신호가 동위상이 되도록 B지점에서의 제어신호에 의해 위상변환기를 동작시키면 된다. 이를 위해 먼저, B-block 내의 위상 제어회로 부분의 입력위상을 일치시켜야 한다. 즉, D 지점으로 입력되는 신호는 기준신호로서 혼합기의 LO 신호로 작용하므로 이 신호의 혼합기 입력지점에서의 위상 값과, 혼합기의 RF 신호로 작용하는 C지점으로 입력되는 신호의 위상 값이 혼합기의 RF 신호 입력지점에서 일치시켜야 한다. 즉, RF 신호는 방향성 결합기와 RF 스위치를 경유하여 혼합기로 입력되므로 이의 위상지연시간을 LO 신호 입력구간에서 보상해주어야 한다. 혼합기는 LO 신호가 RF 신호보다 크기가 커야 정상적인 동작을 하므로 이를 고려하여 크기를 조정하여야 한다. 혼합기의 출력 신호는 DC 스위치에 의하여 I 신호 및 Q 신호로 나누어지며, 신호의 크기 성분은 동일하므로 나누기 회로에 의해 서로 상쇄되어 버리고 순수한 위상성분만 남게 된다. ALC 입력 시, 기준 값으로 0[V]를 적용하였으며, 나누기 회로의 출력 값도 초기값으로 0[V]를 적용하였다. 즉, 분모인 I 신호는 0[V]보다 커야 하며, 분자인 Q신호를 0[V]로

조정하면 된다. 빼기회로의 기능이 주 신호의 상쇄이지만, 선형화기의 안정적인 동작을 위해서는 상쇄된 주 신호의 발진현상이 없어야 하므로 상쇄량보다는 안정화에 비중을 두어야 한다. 즉, 출력 신호 중 주 신호 크기가 IM신호 크기보다 약간 높아도 대전력 증폭기의 출력 신호에 비하면 무시할 수 있는 미약한 크기이므로 문제가 되지않는다. 약 15dB의 입력 신호 변화 범위에서 대전력 증폭기의 위상변화량은 약 18° 정도였으며, 위상변환기 제어신호는 약 5[V]가 입력되도록 조정하였다. G-block의 크기 및 위상제어기능의 자동화는 왜곡 신호 증폭기에 의한 비선형적인 크기 및 위상의 변화를 고정 값을 갖도록 조정하는 것이다. 즉, G-block의 입력 지점인 G, K 지점에서 양쪽의 크기가 일치하도록 크기제어 신호의 출력 지점인 H지점을 통해 감쇄기를 제어 시키면 된다. 위상제어도 역시 G, K지점에서 양쪽 신호가 동위상을 유지하도록 J지점에서의 제어신호에 의해 위상변환기를 동작시키면 된다.

자동화 방법은 B-block과 동일하다. D-block은 빼기회로의 주 신호 상쇄기능이 정상적이지 못할 때, 큰 크기의 신호가 왜곡 신호 증폭기로 입력되는 것을 방지하기 위한 일종의 제한기(limiter) 기능을 수행하는 회로이다. 위에서 기술한 과정의 성공적 수행을 위해서는, 크기제어회로와 위상제어회로의 동작범위를 사전에 측정하여 시스템 설계 시 반영하여야 한다. 또한, 나누기 회로의 정상적인 동작을 위하여 입력 신호가 양(+)의 성분을 가져야 하며, RF 신호들의 상호 간섭도 고려하여야 한다. 최종단에서 신호의 결합 과정에서 IM 신호는 180°의 위상차를 가져야 하므로 L지점에서 위상을 조정한다. 즉, IM 신호는 서로 상쇄되고 주 신호 성분만 출력되게 함으로써 선형화기의 기능을 성공적으로 수행하게 된다. 본 논문에서 연구한 선형화기는 PCS기 지국용 선형화기로서, 중심주파수는 1855 MHz이며 입력신호는 2-Tone을 적용하였고, Tone간격은 0.6MHz이다. 선형화 대상인 대전력 증폭기는 KMW사의 35W 용량의 상용 제품을 적용하였다. 선형화에 의한 C/I 개선량은 약 18~24dB, 17~25dB로서, 설계 시 요구한 수준의 결과를 얻었으며, 상용화가 가능한 수준이다. 상용화를 위해서는 온도보상문제의 해결과 선형화기의 전체 회로크기를 대전력 증폭기의 크기 수준으로 소형화 시키는 것에 대한 연구가 수행되어야 할 것이다.

그림 5에서 그림 12까지는 각 제작된 각 블록들의 사진들이다.

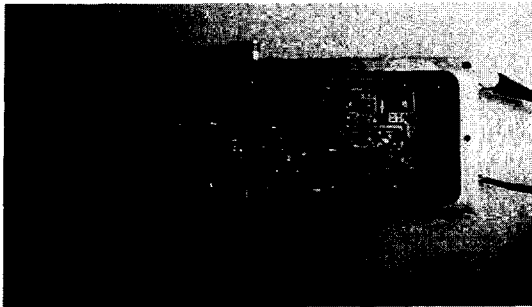


그림 5. A-block
Fig. 5. A-block.

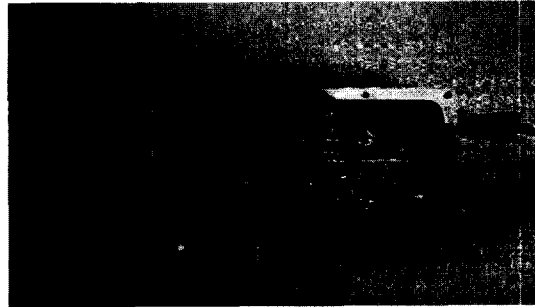


그림 9. E-block
Fig. 9. E-block.

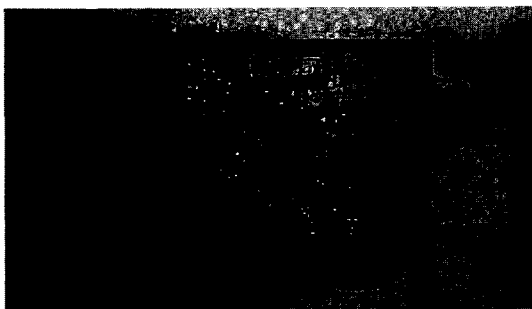


그림 6. B-block
Fig. 6. B-block.

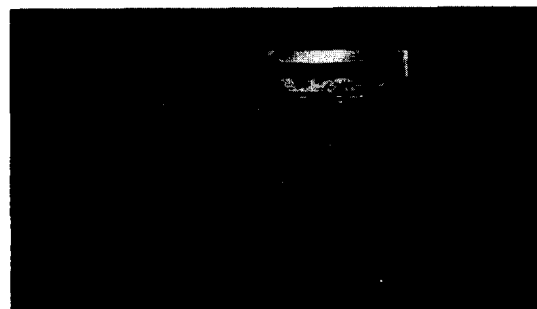


그림 10. F-block
Fig. 10. F-block.



그림 7. C-block
Fig. 7. C-block.

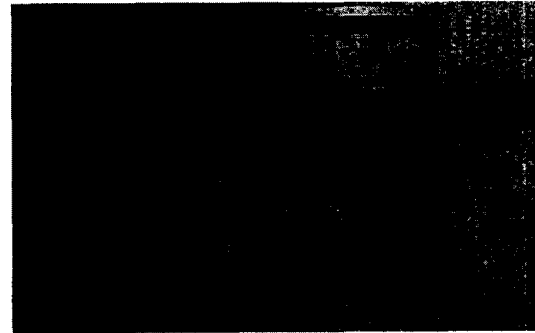


그림 11. G-block
Fig. 11. G-block.



그림 8. D-block
Fig. 8. D-block.



그림 12. H-block
Fig. 12. H-block.

표 1과 표 2는 선형화기를 적용하지 않은 대전력 증폭기의 출력 특성과 본 논문에서 설계 및 제작한 feedforward 선형화기를 적용하였을 때의 최종단에서 출력 신호를 나타내며, 선형화기에 의한 3rd-IM과 C/I의 개선량을 dB로 나타낸 것이다.

표 1. Feedforward 선형화기에 의한 3rd-IM 개선량

Table 1. The improvement of 3rd-IM with feed-forward linearizer

OUTPUT POWER (dBm/toner)	Without Feedforward		Without Feedforward		개선량 (dB)	
	f-3	f+3	f-3	f+3	f-3	f+3
30W(41.7))	-5.17	-7.30	-26.62	-26.05	21.45	18.75
25W(41.0))	-4.92	-7.52	-26.67	-25.65	21.75	18.13
20W(40.0))	-2.92	-4.25	-27.30	-27.32	24.38	23.07
10W(37.0))	-4.68	-5.89	-23.71	-27.54	19.03	21.65
2W(30.0))	-13.62	-13.15	-32.87	-32.20	19.25	19.05
1W(27.0))	-20.62	-20.72	-37.37	-37.30	16.75	16.58

표 2. Feedforward 선형화기에 의한 C/I 개선량

Table 2. The improvement of C/I with feedforward linearizer.

OUTPUT POWER (dBm/toner)	Without Feedforward	Without Feedforward	개선량 (dB)
30W(41.7))	41.47	62.94	21.47
25W(41.0))	41.29	63.17	21.88
20W(40.0))	38.17	62.75	24.58
10W(37.0))	36.68	60.18	23.50
2W(30.0))	39.19	58.49	19.30
1W(27.0))	42.94	59.84	16.90

대전력 증폭기의 출력을 보면 출력 신호의 크기가 10W~20W 범위에서 IM 신호의 특성이 좋지 않으며 이는 증폭기 제작상의 특성이다. 이를 고려하여 본 선형화기의 크기 및 위상 제어 신호는 이 범위의 신호를 기준 값으로 적용하였다.

최종단의 출력 신호는 대전력 증폭기의 출력 신호와 비교하면 약 4dB정도의 감쇄가 일어나며, 이는 지연

선로 DL2의 삽입손실 값에 의해 발생된 것으로 feedforward 선형화기의 특징 중 하나이다. 이는 우수한 품질의 지연선로를 사용하면 신호의 감소량을 줄일 수 있지만 어느 정도의 신호 감소는 피할 수 없으며, 이에 대한 연구도 중요하다.

현재 국내의 사용 선형화기의 3rd-IM 기준치는 약 60dBc이며, 본 논문의 측정결과는 10W 이상에서는 이 기준 값을 상회하나, 10W 이하에서는 0.2 dB~1.5 dB 정도가 부족한 것을 볼 수 있다. 하지만 이 정도의 dB값은 약간의 회로의 개선과 조정작업에 의해 해결될 것으로 판단되며, 본 논문의 목표가 새로운 형의 감쇄기, 위상변환기 및 배기회로를 사용하여 기존의 상용 제품에서 사용하는 pilot-tone회로 없이 delay line을 사용한 새로운 구조의 feedforward 선형화기의 제작에 있으므로 상용화 기준치를 고려하여 볼 때 만족한 수준이다.

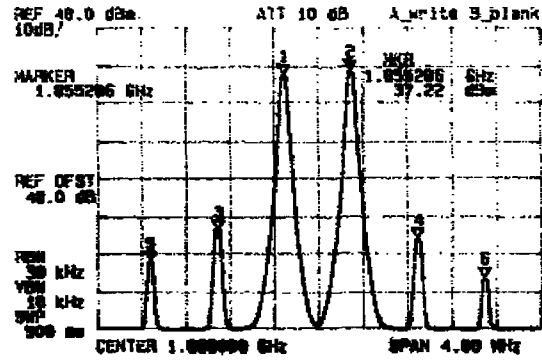


그림 13. 최종 출력 @Po = 41.7dBm/toner. (Without Feedforward)
Fig. 13. Signal Output @Po = 41.7dBm/toner. (Without Feedforward).

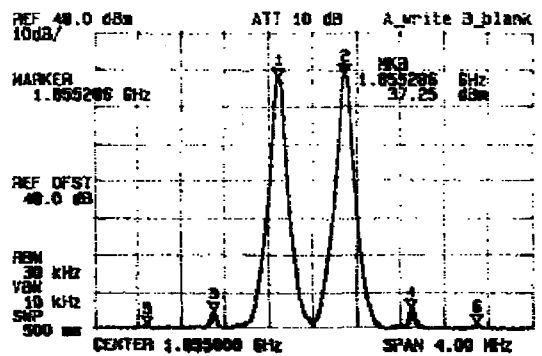


그림 14. 최종 출력 @Po = 41.7dBm/toner. (With Feedforward)
Fig. 14. Signal Output @Po = 41.7dBm/toner. (With Feedforward).

그림 13과 그림 14는 대전력 증폭기의 출력 전력이 30W인 경우에 선형화기를 적용하지 않은 경우와 선형화기를 적용한 경우의 출력 스펙트럼을 측정된 결과이다.

V. 결 론

본 논문에서는 correction 증폭기 제어용 delay line을 이용한 새로운 형의 feedforward 방식의 선형화기를 설계하고, 제작하였으며, 선형화기에 사용되는 여러 세부 회로들을 구현 제시하였다.

연구의 타당성을 위하여 선형화 대상 대전력 증폭기로 상용 제품인 KMW사의 35W 출력의 대전력 증폭기를 사용하였다. 구현된 선형화기의 측정 주파수는 중심 주파수 1855MHz에서 0.6MHz 신호 간격을 갖는 2-Tone 신호를 입력하였다. 측정은 출력 신호의 크기가 각각 1W, 2W, 10W, 20W, 25W 및 30W에서 수행하였다.

측정 결과, 약 15dB 범위의 동작 범위에서 58.5dBc~63.2dBc IMD 특성을 보였으며, 약 16.9 dB~24.6 dB의 C/I 개선을 이루었다.

참고문헌

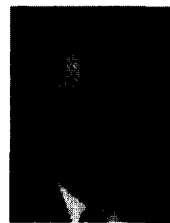
- [1] T. T. Ha, *Solid-State Microwave Amplifier Design*, pp.202-283, John Wiley and Sons, 1981.
- [2] S. A. Maas, *Nonlinear Microwave Circuits*, pp.155-207, Artech House, 1988.
- [3] H. Seidel, "A Microwave FeedForward Experiment," *Bell System Technical Journal*, Vol. 50, No. 9, pp.2879-2916, Nov. 1971.
- [4] H. Seidel, "A Feed-Forward Experiment Applied to an L-4 Carrier System Amplifier," *IEEE Trans. Comm.* Vol. COM-19, No. 3, pp.320-325, June, 1971.
- [5] G. Satoh, Toshio, "Impact of a New TWTA Linearizer Upon QPSK/TDMA Transmission Performance," *IEEE Journal of Selected Areas in Comm.*, Vol. Sac-1, No.1, pp.39-45, 1983.
- [6] W. T. Kang, I. S. Chang and M. S. Kang, "Reflection Type Low - Phase - Shift Attenuator," *IEEE Trans. Microwave Theory and Tech.*, Vol. 46, NO.7, pp.1019-1021, July 1988.

저 자 소 개



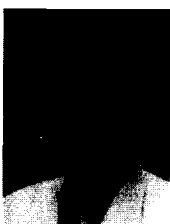
姜元泰(正會員)

1958년 3월 3일생. 1999년 2월 서강대학교 전자공학과 박사. 1982년 2월~1988년 1월 LG정보통신(주) 근무. 1988년 2월~1998년 2월 한국통신 기술 근무. 1989년 9월~1991년 11월 벨지움 BTM사 파견근무. 1999년 4월~1999년 11월 전자부품연구원 근무. 1999년 9월~현재 한넷텔레콤(주) 기술고문 근무. 1999년 9월~현재 코리아 라디오 테크놀로지(주) 부사장 근무. 1999년 11월~현재 국회환경포럼 정책자문위원. 2000년 1월~현재 아트랩(주) 대표이사 근무. 주관심분야는 초고주파 부품 설계 및 선형화기



張益洙(正會員)

1967년 2월 서울대학교 전자공학과 졸업(학사). 1970년 2월 동 대학원 마이크로파 전공 졸업(석사). 1979년 2월 동 대학원 마이크로파 전공 졸업(박사). 1977년~현재 서강대학교 전자공학과 교수 재임. 1982년 9월 Univ. of Wisconsin at Madison 방문교수. 1997년 3월~1998년 2월 서강대학교 공과대학장. 1999년 3월~현재 서강대학교 대학원장 재임. 주관심분야는 초고주파 부품 설계 및 회로 설계



南相大(正會員)

1972년 1월 31일생. 1998년 2월 서강대학교 전자공학과 졸업(학사). 2000년 2월 서강대학교 대학원 전자공학과 졸업(석사). 주관심분야는 RF 회로설계, 전력증폭기 및 선형화기