

論文2000-37SD-4-3

Giga-Bit급 DRAM을 위한 고유전 (Ba,Sr)TiO₃ 박막 커패시터의 유전완화 특성에 대한 회로 모델

(A Circuit Model of the Dielectric Relaxation of the High Dielectric (Ba,Sr)TiO₃ Thin Film Capacitor for Giga-Bit Scale DRAMs)

張炳璋*, 車宜龍**, 李熙哲**

(Byung-Tak Jang, Seon-Young Cha, and Hee Chul Lee)

요약

고유전 커패시터의 유전완화 특성은 시간영역에서 나타나는 커패시터의 동적특성으로 이해될 수 있으며 이것은 DRAM의 재충전 시간동안 충전된 전하를 잃어버리는 가장 주된 요인으로 인식된다. 그러므로 DRAM 동작에 미치는 영향을 고려하기 위하여 고유전 커패시터의 유전완화에 대한 등가회로를 만드는 것이 필수적이다. 그러나 아직까지 등가회로를 만들 수 있는 일반적이고 이론적인 방법이 제시되지 않고 있다.

근 본 연구에서는 고유전 커패시터의 등가회로를 주파수 영역에서 모델링하는 새로운 방법을 개발하였다. 이 방법은 이론적인 체계를 갖춘 일반적인 방법이다. 또한, 본 연구에서는 실험과정을 통해서 이 방법의 타당성으로 확인하였고, 궁극적으로 새로운 방법으로 얻어진 등가회로를 활용하여 유전완화가 DRAM 동작에 미치는 영향을 고찰하였다.

Abstract

The dielectric relaxation of high-dielectric capacitors could be understood as a dynamic property of the capacitor in the time domain, which is regarded as a primarily important charge loss mechanism during the refresh time of DRAMs. Therefore, the equivalent circuit of the dielectric relaxation of the high-dielectric capacitor is essentially required to investigate its effects on DRAM. Nevertheless, There is not any theoretical method which is generally applied to realize the equivalent circuit of the dielectric relaxation.

Recently, we have developed a novel procedure for the circuit modeling of the dielectric relaxation of high-dielectric capacitor utilizing the frequency domain. This procedure is a general method based on theoretical approach. We have also verified the feasibility of this procedure through experimental process. Finally, we successfully investigated the effect of dielectric relaxation on DRAM operation with the obtained equivalent circuit through this new method.

I. 서론

* 正會員, 三星電子株式會社 메모리 事業部

(Memory Product Division, Samsung Electronics Co.)

** 正會員, 韓國科學技術院 電氣 및 電子工學科

(Deptment of Electrical Engineering, KAIST)

接受日字:1999年5月10日, 수정완료일:2000年3月22日

최근 PZT^[1], SrTiO₃^[2-3], (Ba,Sr)TiO₃^[4-7] 등의 고유전 박막을 Dynamic Random Access Memory (DRAM)에 활용하기 위하여 많은 연구가 이루어져 왔다. 이러한 고유전 물질에 대해서 유전율이나 누설전류 등은 256

Mega-bit (Mb) 또는 그 이후의 DRAM에 적용할 수 있는 것으로 밝혀졌다^[1,35-7]. 그 중 (Ba,Sr)TiO₃ 박막은 실용 온도 범위에서 유전율이 높고 (300~700), 온도와 주파수에 따른 변화도 적다. 또한, Ba과 Sr의 비로써 전기적 특성을 제어하기 유리하여 차세대 DRAM용 유전 박막으로 주목 받고 있다.

DRAM 응용에 앞서서 고유전 박막 커패시터의 전기적 특성을 정확히 이해하고 등가모델을 만드는 것은 필수적이다. 그러나 아직까지 고유전 박막에 대한 연구는 재료적인 측면에서 주로 이루어지고 있으며, 전기적인 특성에 대해서는 활발히 이루어지지 않고 있다. DRAM 동작과 관련하여 중요한 유전체 커패시터의 전기적 특성으로는 '누설전류', '동적특성', '비선형특성' 등이 있다. 이들은 모두 '10ns의 짧은 충전시간 동안 얼마나 많은 전하가 충전되는가?', '1s의 긴 재충전시간 동안 얼마나 많은 전하가 손실되는가?' 하는 것과 관련되어 있다. 그러나 DRAM의 고속 동작을 보장하기 위해서는 유전체 커패시터의 동적특성이 무엇보다 중요하다.

고유전 커패시터의 동적특성은 시간영역에서는 유전완화, 주파수 영역에서는 유전분산으로 잘 알려져 있다^[8-11]. 유전체 커패시터의 동적특성은 DRAM 커패시터의 충방전 특성을 결정하는 것 외에도 가장 중요한 전하 손실기구로서 인식되고 있어 그 중요성이 더욱 크다. Horikawa *et al.* (1995)는 (Ba,Sr)TiO₃ 박막 커패시터의 유전완화 전류를 측정할 결과 충전된 전하의 약 8%가 재충전시간 (1s) 동안 유전완화 전류의 형태로 손실되는 것으로 예측하였는데 이것은 누설전류에 의한 손실의 100배 이상에 달하는 것이다^[8].

한편, 누설전류 (I-V), 비선형 커패시턴스 (C-V) 특성은 모두 전압에만 의존하는 것으로 보이지만 실제 측정에서는 시간과 관련된 동적특성의 영향을 받게 된다. 그러므로 정확한 누설전류 (I-V) 특성, 비선형 커패시턴스 (C-V) 특성을 연구하기 위해서는 먼저 유전체 커패시터의 동적특성에 대해서 잘 이해하고 그 특성을 예측할 수 있어야 한다. 그러므로 유전체 커패시터의 동적특성은 다른 전기적인 특성에 선행하여 연구되어야 할 분야이다. 그러나 이와 같은 중요성에도 불구하고 고유전 박막의 동적특성에 대한 연구는 활발하지 못한 상황이다. 시간 영역에서 유전완화 전류를 측정하는 방법으로 주로 연구되고 있으나 아직까지 그 원인에 대한 규명도 이루어지지 않고 있으며, 등가모델을

얻을 수 있는 방법에 대해서도 알려져 있지 않다.

본 논문에서는 (Ba,Sr)TiO₃ 박막 커패시터의 동적특성을 주파수 영역에서 측정하고 이에 대한 등가모델을 구현하는 이론적인 체계를 처음으로 개발하였으며 실험과정을 통하여 이 방법의 우수성과 타당성을 확인하였다.

II. 유전체의 동적특성에 대한 기존의 연구결과 및 문제점

1. 유전완화 (I-t) 특성

지금까지 고유전 박막 커패시터의 동적특성은 시간영역에서 전류-시간 특성을 측정하는 것으로 이루어져 왔다. 전류-시간 특성은 커패시터에 스텝전압 (step voltage)을 인가하고 충전 전류를 측정하거나 또는 충분한 시간동안 전압을 인가하였다가 커패시터를 단락 (short) 시키면서 방전 전류를 측정하는 방법으로 연구되어 왔다. 그 중 방전전류를 '유전완화 전류' (dielectric relaxation current)라고 한다. 충전전류는 유전완화 전류와 누설전류를 합한 것이 된다. 유전완화 전류는 커패시터의 전압이 '0'인 상태에서 기준에 가해진 전압의 잔존효과에 의해서 유기된다는 점에서 누설전류와 구별된다. 즉, 누설전류는 커패시터의 전압이 '0'인 상태에서는 흐르지 않기 때문이다. 그림 1은 (Ba,Sr)TiO₃ 박막에 단위 스텝전압 (1V)을 인가하고 충전 및 방전 전류를 측정할 것이다^[9]. (Ba,Sr)TiO₃ 박막의 경우, 유전완화 전류는 일반적으로 Curie-von Schweidler 완화로 잘 알려져 있으며 다음 식 (1)로 표현된다. 여기에서 I_{DR}, n은 모두 유전완화와 관련된 상수이다.

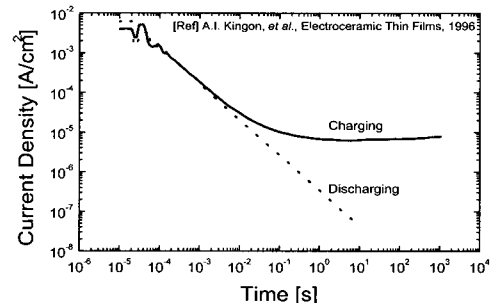


그림 1. Pt/BST/Pt 박막 커패시터의 충·방전 특성 (I-t)^[9]

Fig. 1. Charging and discharging properties(I-t) of Pt/BST/Pt thin film capacitor^[9].

$$I(t) = I_{DR} t^{-n} \quad (0 < n < 1) \quad (1)$$

그림 1에 보인 바와 같이 로그 스케일로 나타낸 전류-시간 그래프에서 유전완화 전류는 직선으로 나타난다. 이것은 전류-시간의 관계가 $I(t) \propto t^{-n}$ 임을 의미한다. 유전완화에 대한 연구가 본격화 된 것은 1992년 이후의 일이며 다음과 같은 연구 결과가 보고되어 있다. Horikawa *et al.* (1995) (Ba,Sr)TiO₃ 박막에 대해서 단위 스텝전압을 인가하고 0.1ms~100s 범위에서 과도전류를 측정하였다^[8]. 측정된 과도전류를 주파수 영역으로 옮겨 측정된 유전분산 특성과 잘 일치하는 것을 확인함으로써 이 전류가 유전완화 전류임을 확인하였다. 그는 (Ba,Sr)TiO₃ 박막에서의 과도전류가 식 (1)의 Curie-von Schweidler 완화라는 것을 인식하고 이것에 대한 등가모델로서 시정수 (time constant)가 서로 다른 RC 회로가 무한히 병렬로 연결된 회로를 제시하였다. 그러나 그는 R, C 값을 결정할 수 있는 방법에 대해서는 밝히지 못했다.

한편, Waser *et al.* (1995)는 0.1ms~100s 동안 유전완화 전류를 측정하고 이것으로부터 그림 2에 보인 전기적인 등가회로를 얻었다^[11]. 그가 얻은 등가회로는 측정된 주파수 특성과도 비교적 잘 일치하는 특성을 보였다. 그는 등가회로를 이용하여 유전완화가 DRAM 동작에서 중요한 전하 손실 기구로서 작용한다는 것을 보였다.

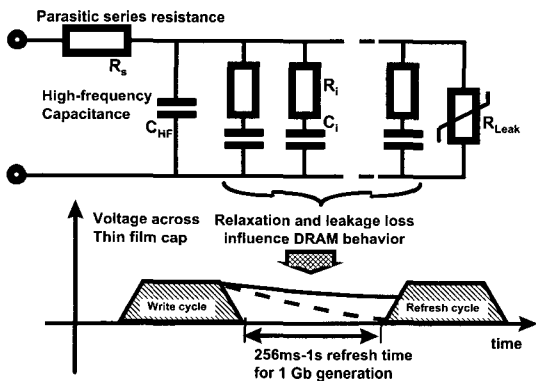


그림 2. 유전완화의 등가회로와 그것이 DRAM 동작에 미치는 영향^[11]
 Fig. 2. Equivalent circuit of dielectric relaxation and the effects on DRAM operation^[11].

DRAM 동작을 충분히 시뮬레이션하기 위해서는 1ns~10s (10 decade) 범위의 유전완화 전류를 측정하고

이에 대한 등가모델을 얻는 것이 필요하다. 그러므로 Waser *et al.*가 측정하고 모델링한 것은 DRAM 동작에 영향을 주는 유전완화 전류의 절반에 불과하다. 결국, 응답이 빠른 1ns~0.1ms의 유전완화 전류에 대한 영향을 고려하지 못한 것이 된다. 또한, 그는 아직까지 등가회로의 저항과 커패시턴스를 어떤 방법으로 결정했는지에 대해서는 보고하지 않고 있어 등가모델을 활용하는 연구에 기여하지 못하고 있다.

2. 유전분산 (C-f) 특성

유전체 커패시터의 동적특성은 주파수 영역에서도 연구될 수 있다. 정현파 신호의 주파수에 따라 커패시턴스의 변화가 보이는데 이것을 '유전분산' (dielectric dispersion)이라고 한다. 시간영역에서 측정된 '유전완화'를 푸리에 변환 (Fourier Transform)으로 주파수 영역으로 옮기면 '유전분산'이 된다는 것이 이미 알려져 있다^[13]. 그러므로 식 (1)을 푸리에 변환하고 여기에 주파수에 의존하지 않는 성분을 합하면 다음 식 (2)에 보인 Curie-von Schweidler 완화의 유전분산 식을 얻을 수 있다.

$$C(\omega) = FT[I(t)] = C_{\infty} + C_{DR}(j\omega)^{n-1} \quad (2)$$

여기에서 FT는 푸리에 변환을 나타내고 $I(t)$ 는 단위 스텝전압 (unit step voltage)를 인가했을 때 얻어지는 유전완화 전류이다. C_{DR} , n 은 유전분산과 관련된 상수이며 C 는 고주파에서의 커패시턴스로 주파수에 의존하지 않는 성분이다.

유전분산은 1Hz~10MHz 범위에서는 임피던스 분석기를 이용하여 비교적 쉽게 측정할 수 있으며, 100MHz 이상의 고주파 영역의 특성은 네트워크 분석기를 이용하여 측정하는 방법이 널리 쓰이고 있다. 지금까지 ~20GHz의 높은 주파수까지 고유전 박막의 유전 분산을 측정하여 보고 한 예가 있다^[14].

고유전 커패시터의 동적특성이 DRAM 동작에 미치는 영향을 고찰하기 위해서는 주파수영역에서 0.1Hz~1GHz 범위의 유전분산을 측정하고 이에 대한 등가모델을 만드는 것이 요구된다. 이 주파수 범위의 유전분산은 대부분 직접 측정될 수 있으며 매우 낮은 주파수 영역의 특성은 식 (2)의 관계를 이용하여 유전완화로부터 파악될 수 있다.

3. 문제점 및 연구동기

유전체 커패시터의 동적특성은 지금까지 시간영역에서 주로 이루어져 왔다. 시간영역에서 볼 때 DRAM 동작과 관련하여 유전체의 동적특성은 1ns~10s범위에서 측정되어야 한다. 현실적으로 ~ns의 시간영역에서 유전완화 전류를 측정하는 것은 매우 어려운 일이다. 또한, 유전체 커패시터의 경우 스텝전압을 인가할 때 순간적으로 매우 큰 전류가 흐르게 되어 측정을 더욱 어렵게 한다. 그러나 주파수 영역에서 유전분산을 측정하는 방법은 시간영역과 그 측정 원리가 서로 상이하어 이러한 문제를 야기하지 않는다.

표 1은 시간 영역과 주파수 영역에서 동적 특성을 측정하는 것과 관련된 주요 항목을 비교한 것이다. 측정시 인가하는 전압이 낮은 주파수 영역이 비선형 특성의 영향을 적게 받으므로 유리하다. 시간영역의 측정은 시간에 따른 전류의 변화가 급격하여 측정상의 어려움이 된다. 또한, 측정되는 정보도 주파수 영역이 많다. 즉, 주파수 영역에서는 시간영역에서 측정할 수 없는 고주파에서의 커패시턴스 (C_{∞})가 동시에 측정된다. 측정 방법 면에서도 주파수 영역이 훨씬 용이하며, 오차도 적다. 측정 가능한 범위도 시간영역은 7 decade인데 비하여 주파수 영역이 10 decade로 넓다. 위의 비교에서 주파수 영역에서 동적특성을 측정하는 것이 더 쉽고 정확하며 넓은 범위의 동적특성을 측정할 수 있다는 것을 알 수 있다.

표 1. I-t 와 C-f 측정과 관련된 주요 항목에 대한 비교

Table 1. Comparison of important issues of I-t and C-f measurement.

| Key Issues | I-t | C-f |
|--------------------|-----------------|--------------------------------------|
| Voltage | ~1V(DC) | ~1mV(AC) |
| Current | A~pA | small |
| time/freq range | 10ms~100s | 1Hz~20GHz |
| Measured parameter | $I_{DR} t^{-n}$ | $C_{\infty} + C_{DR}(j\omega)^{n-1}$ |
| Noise/error | high | low |
| Measurement | difficult | easy |
| Curve Fitting | easy | difficult |

그러나 아직까지 주파수 영역에서 유전체 커패시터의 동적특성을 분석하고 등가모델을 구현하고자 하는 시도는 이루어지지 않고 있다. 그것은 유전분산으로부터 등가모델을 얻을 수 있는 이론적인 체계가 알려져 있지 않으며 시간영역에서 동적특성을 이해하고 해석

하는 것이 쉽기 때문이다.

III. 실험 및 측정

실리콘 기판 위에 200nm 두께의 산화막을 형성하고 dc magnetron sputtering으로 100 nm 두께의 백금 전극을 형성하였다. 그 위에 rf magnetron sputtering으로 Ba_{0.7}Sr_{0.3}TiO₃ 박막을 100nm 두께로 형성한 후 백금을 상부전극으로 증착하여 금속-절연체-금속 (metal-insulator-metal) 구조의 커패시터를 제작하였다. 고주파 측정을 위해서는 상하부 전극을 측정패턴에 연결하는 것이 요구되는데 이를 위해서 금도금 (gold plating) 과정을 거쳤다. 그림 3은 제작된 측정패턴의 평면사진과 단면구조를 보인 것이다. 측정패턴은 고주파 측정을 위하여 coplanar waveguide 구조로 설계되어 있으며 고유전 커패시터는 신호선 (signal line)의 가운데에 위치하고 있다.

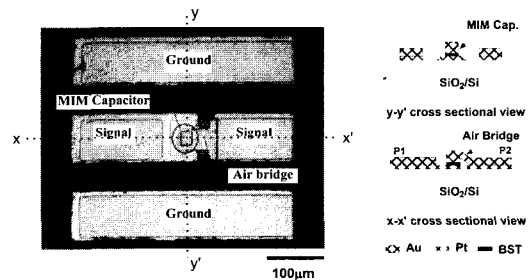


그림 3. 제작된 고유전 커패시터의 평면 사진과 그것의 단면 구조

Fig. 3. Top view of fabricated high-dielectric capacitor and its cross sectional structure.

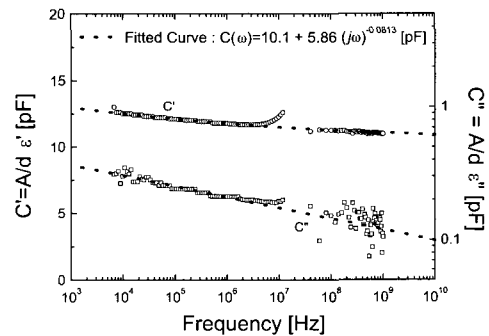


그림 4. 측정된 커패시턴스-주파수 특성과 피팅 된 함수

Fig. 4. Measured capacitance-frequency characteristics and fitted function.

그림 4는 고유전 박막 커패시터의 주파수 특성을 측정한 것이다. 10 kHz~10 MHz 사이의 저주파 영역의 특성은 HP4192B 임피던스 분석기를 이용하여 측정된 것이며 40MHz~1GHz 사이의 주파수 특성은 네트워크 분석기를 이용하여 측정된 후 측정패턴에 포함되어 있는 기생성분을 본 실험실에서 개발한 방법으로 제거하여 얻은 것이다^[15].

측정된 주파수 특성은 1 kHz~1 GHz 범위에서 고유전 특성이 유지되었고 커패시턴스는 decade당 약 3%씩 감소하였고 손실계수 (tan δ)는 1~3% 정도의 값으로 주파수에 따라 조금씩 감소하였다. 측정된 주파수 특성을 식 (2)로 커브 피팅 (Curve Fitting)해 본 결과 $C_{\infty}=10.1[\text{pF}]$, $C_{DR}=5.86[\text{pF}]$, $n=0.9187$ 을 얻었다. 이때 얻어진 그래프를 그림 4에서 측정 데이터와 함께 점선으로 나타내었다. 그림에서 측정된 주파수 특성이 식 (2)로 잘 피팅되는 것을 볼 수 있는데 이는 고유전 커패시터의 유전 특성이 Curie-von Schweidler 완화임을 의미한다.

IV. 등가모델의 구현

측정된 주파수 특성으로부터 등가모델을 구현하는 방법이 처음으로 개발되었으며, 이 방법은 Curie-von Schweidler완화에 있어서 '완화시간의 분포함수' (Distribution Function of Relaxation Times)의 정의, 분포함수의 간략화 및 근사화 과정을 거쳐서 이루어졌다. 자세한 과정은 다음과 같다.

1. 완화시간의 분포함수

일반적으로 식 (2)와 같은 유전분산 특성은 완화시간의 분포함수 (Distribution Function of Relaxation Times) $g(t)$ 를 이용하여 다음 식 (3)과 같이 나타낼 수 있다 [16]. 여기에서 C , C_S 는 각각 고주파에서의 커패시턴스와 정전계 (static field)에서의 커패시턴스이다.

$$C(w) = C_{\infty} + (C_S - C_{\infty}) \int_0^{\infty} \frac{g(\tau)}{1 + jw\tau} d\tau$$

where $\int_0^{\infty} g(\tau) d\tau = 1$ (3)

그러나 Curie-von Schweidler 완화의 경우 C_S 는 식 (2)에서 $w=0$ 인 경우로 무한대의 값을 가진다. 또한, Curie-von Schweidler 완화에 대해서는 같은 이유로 완화시간의 분포함수를 정의할 수 없다. 이것은 Curie-

von Schweidler 완화에 대해서는 식 (3)과 같은 방법으로 유전분산 특성을 기술할 수 없다는 것을 의미한다. 그러나, 다음 식 (4)와 같이 C_S 를 포함하지 않도록 식 (3)을 새롭게 정의함으로써 Curie-von Schweidler완화의 유전 분산 특성을 기술할 수 있다.

$$C(w) = C_{\infty} + C_{DR}(jw)^{n-1} = C_{\infty} + C_{DR} \int_0^{\infty} \frac{g_{CS}(\tau)}{1 + jw\tau} d\tau$$
 (4)

where $g_{CS}(\tau) = \sin(n\pi)/\pi \tau^{-n}$

여기에서 $g_{CS}(t)$ 는 Curie-von Schweidler 완화에 대해서 새로이 정의된 완화시간의 분포함수라고 할 수 있다. 그림 5는 Curie-von Schweidler 완화의 완화시간의 분포함수를 보인 것이다. 여기에서 볼 수 있듯이 완화시간은 $0 \leq \tau < \infty$ 에서 연속적으로 분포한다. 식 (4)와 그림 (5)에 보인 분포함수가 기존의 분포함수와 다른 점은 기존의 분포함수에 $(C_S - C_{\infty})/C_{DR}$ 을 곱해서 정규화한 것이다. 아직까지 Curie-von Schweidler 완화에 대해서 완화시간의 분포함수를 정의하여 활용한 예는 발견되지 않고 있다.

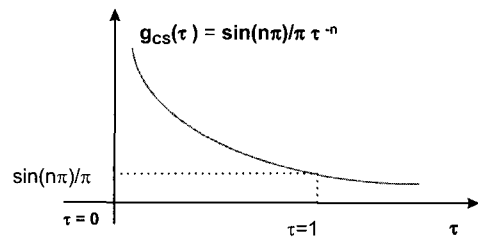


그림 5. Curie-von Schweidler 완화에 있어서 완화 시간의 분포함수

Fig. 5. Distribution function of relaxation times of Curie-von Schweidler relaxation.

2. 유전분산의 근사화 및 등가모델 구현

앞에서 언급했듯이 Curie-von Schweidler완화의 경우 완화시간은 $0 \leq \tau < \infty$ 에서 연속적으로 분포한다. 이러한 유전특성을 모두 등가모델에 포함시키는 것은 현실적으로 어려울 뿐 아니라 등가모델의 응용 목적에 따라 불필요한 특성을 갖지 않도록 등가모델을 간단히 하는 것은 매우 중요한 일이다.

가령, DRAM 동작에서 볼 때 가장 짧은 펄스 (pulse)는 ~10ns로 읽기/쓰기 동작에서 발생한다. 그리고 가장 긴 펄스는 재충전 주기 (refresh cycle)마다 발생하며 ~1s 정도이다. 그러므로 10ns 보다 충분히 적은 $t < 1\text{ns}$ 의 완화시간은 $\tau = '0'$ 으로 간주할 수 있다. 또

한, 10s 보다 긴 완화시간은 $\tau = \infty$ 으로 간주하여 그 영향을 무시할 수 있다. 이와 같이 완화시간의 분포함수를 간략화 하면 식 (3)은 다음 식 (4)로 바뀐다.

$$C(\omega) = C_{\infty} + C_{DR} \left\{ g_{CS}(\tau_0) + \int_{10^{-9}}^{10} \frac{g_{CS}(\tau)}{1+j\omega\tau} d\tau \right\} \quad (5)$$

$$\text{where } g_{CS}(\tau) = \int_0^{\tau} \frac{g_{CS}(\tau)}{1+j\omega\tau} d\tau$$

식 (4)는 여전히 $10^{-9} < \tau < 10$ 의 구간에서 연속함수 $g_{CS}(\tau)$ 를 포함하는 적분식으로 나타나 있다. 그러나 그림 5의 t 축을 미세하게 나누고 각 구간 ($\Delta\tau_k$)을 그 구간에서 $g_{CS}(\tau)$ 를 적분한 크기를 갖는 델타 함수로 근사화 하면 연속 분포함수 $g_{CS}(\tau)$ 는 이산 분포함수 (discrete distribution function) $g_{CS}(\tau_k)$ 의 합으로 바뀌며 이때 식 (4)는 식 (5)와 같이 된다.

$$C(\omega) \approx C_{\infty} + C_{DR} \sum_{k=1}^m \frac{g_{CS}(\tau_k)}{1+j\omega\tau+k} \quad (6)$$

$$\text{where } g_{CS}(\tau_k) = \int_{\tau_k}^{\tau_k+\Delta\tau} \frac{\sin(n\pi)}{\pi} \tau^{-n} d\tau$$

식 (4)를 식 (5)로 변환하는 과정에서 오차가 발생하게 되는데 그 영향을 무시할 수 있기 위해서는 π 축을 얼마나 미세하게 나누어야 하는가 하는 것이 문제가 된다.

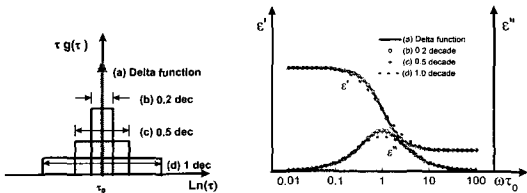


그림 6. 델타 함수 및 0.2, 0.5, 1 데케이드 (decade)에 걸쳐서 균일하게 분포하는 완화 시간 (좌측)과 식 (3)을 이용해서 얻어진 그것의 주파수 특성 (우측)

Fig. 6. Relaxation times of uniform distribution over 0.2, 0.5, 1 decade and delta function (left) and its frequency characteristics calculated using eqn (3) (right).

그림 6은 0.2, 0.5, 1 decade 구간에서 균일하게 완화시간이 분포하는 경우와 델타함수로 완화시간이 분포하는 경우에 대해서 주파수 특성을 비교한 것이다. 이 그림은 0.2와 0.5 decade 구간에서 균일한 연속 분포를

가지는 완화시간은 델타함수 분포로 근사화 할 수 있다는 것을 보여 준다. 그림 6에 보인 각 $g(\tau)$ 에 대한 주파수 특성은 식 (3)을 이용하여 계산된 것이다.

위의 결과에 따라 $g_{CS}(\tau)$ 가 연속인 $10^{-9} < \tau < 10$ 구간을 0.2decade 간격으로 나누면 $m=50$ 개의 미세 구간이 얻어진다. 이 때 각 미세구간의 시작은 $\tau_0=0, \tau_1=10^{-9}, \tau_k = \tau_1 \times 10^{0.2 \times (k-1)}$ ($k=2,3,\dots,50$)으로 된다. 여기에서 $g_{CS}(\tau_k)$ 는 식 (5)에 정의된 바에 의해서 계산된다. 즉, 미세구간의 크기 ($\Delta\tau$)를 0.2 decade로 할 때 식 (4)의 적분식은 근사적으로 식 (5)의 여러 항의 합(summation)의 꼴로 표현된다.

식 (5)의 마지막 항은 Debye 완화의 유전분산으로 되어 있다. 그러므로 식 (5)는 Debye 완화의 등가모델인 RC회로가 병렬 결합된 꼴로 모델링할 수 있다. 이 때 R_k, C_k 는 다음 식 (6)의 관계로부터 결정될 수 있다.

$$C_k = C_{DR} g_{CS}(\tau_k) \quad (6)$$

$$R_k = \tau_k / C_k$$

그림 7은 $\Delta\tau=0.2$ decade ($\tau_{k+1}=10^{0.2}\tau_k$)으로 하여 측정된 유전분산 특성에 대한 등가모델을 얻는 과정과 얻어진 등가모델을 보인 것이다. 등가모델은 주파수에 의존하지 않는 ($C_{\infty}+C_0$)와 각기 다른 완화시간을 갖는 50개의 RC회로로 구성되어 있다.

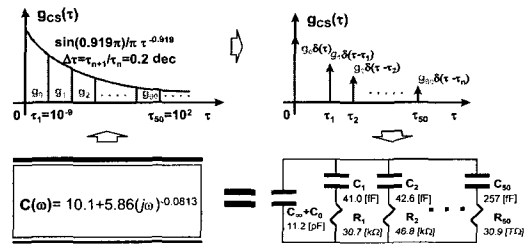


그림 7. Curie-von Schweidler 완화에서 유전분산을 모델링하는 과정

Fig. 7. Modeling procedure of dielectric dispersion of Curie-von Schweidler relaxation.

그림 8은 SPICE 시뮬레이션을 통하여 그림 7에 보인 등가모델의 주파수 특성은 계산한 것이다. 그림에서 보는 바와 같이 등가모델의 주파수 특성과 측정된 커패시터의 유전분산 특성이 잘 일치하는 것을 알 수 있다. 이는 측정된 유전분산 특성이 등가회로로 잘 모델링된 것을 의미한다.

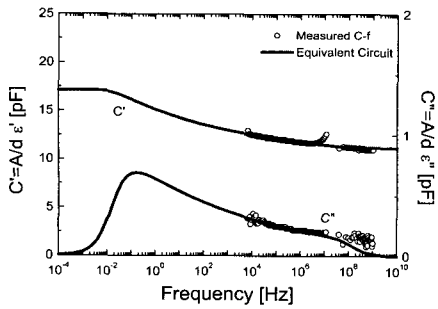


그림 8. 측정된 주파수 특성 (symbol)과 비교한 등가 회로의 주파수 특성 (실선)

Fig. 8. Frequency response of equivalent circuit (line) with respect to that of the measured capacitor (symbol).

1GHz 이상의 주파수에서 등가모델의 주파수 특성과 측정된 주파수 특성이 큰 차이를 보이는 것은 등가모델을 간략화 하기 위해서 DRAM 동작에 영향을 미치지 않은 주파수 영역의 특성을 의도적으로 차이가 나도록 간략화 한 때문이다. 10kHz 이하의 주파수 특성은 측정된 주파수 영역의 특성이 계속 유지될 것으로 간주하였다.

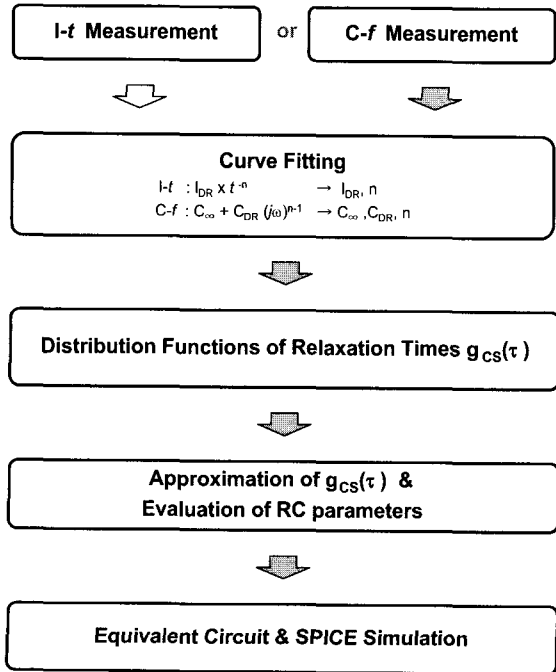


그림 9. Curie-von Schweidler 유전완화를 회로로 모델링하는 순서도

Fig. 9. Flow diagram of the circuit modeling of the Curie-von Schweidler-type dielectric relaxation.

그림 9는 고유전 커패시터의 동적특성에 대한 등가 모델을 만드는 전과정을 순서도 (flow diagram)로 보인 것이다. 동적 특성은 시간영역과 주파수영역에서 동시에 측정될 수 있으나 본 실험에서는 측정이 용이한 주파수 영역을 사용하여 1GHz의 높은 주파수 영역까지 유전분산을 측정하였다. 이것은 시간영역에서 볼 때 1ns 대역에서 유전완화 전류를 측정하는 것에 해당된다. 측정된 동적특성은 커브 피팅 (Curve Fitting)의 과정을 거쳐 분석된다. 동적특성은 완화시간 (relaxation time)의 관점에서 등가모델의 목적에 맞도록 간략화 되고 다시 Debye 완화로 근사화 되는 과정을 거치면서 등가모델로 바뀐다. 마지막으로 등가모델의 특성과 측정된 동적특성을 비교하여 모델의 타당성을 검증하게 된다.

V. 등가모델을 이용한 유전완화 전류에 대한 모사실험

그림 7에 보인 등가모델은 DRAM 동작에 영향을 줄 수 있는 0.1Hz~1GHz까지의 동적특성을 모두 모델링한 것이다. 그러므로 이 등가모델을 이용하여 유전완화가 DRAM 동작에 미치는 영향을 알아 볼 수 있다. 그림 10은 DRAM 셀 (Cell)의 읽기/쓰기 동작을 시뮬레이션하기 위해서 만들어진 회로와 주요 입출력 신호를 보인 것이다. 그림 10 (a)에 보인 회로의 왼쪽은 고유전 커패시터와 트랜지스터로 구성된 DRAM 셀이며 오른쪽은 읽기/쓰기 과정에서 커패시터에 충전방전되는 전하량을 측정하기 위한 회로이다.

그림 10 (b)의 입출력 신호에서 보인 바와 B/L (Bit Line)이 충전 전압으로 안정된 상태에서 W/L (Word Line)이 선택되면 트랜지스터가 켜지면서 충전이 일어난다. 충전 시간은 ~10ns으로 매우 짧기 때문에 'C_∞+C₀'로 표시된 커패시터에만 충전이 일어나고 W/L 전압이 내려가면 트랜지스터가 꺼지면서 커패시터는 부동 (floating) 상태에 들어간다. 이 때 충전된 전하량과 같은 전하가 오른쪽에 있는 C_{0D}에도 충전된다. 그러므로 충전된 전하량을 알 수 있다. 커패시터는 부동 상태에서 긴 재충전 시간 (1s) 동안 누설 저항을 통해서 충전된 전하를 방전할 뿐 아니라 시정수 (time constant)가 큰 여러 개의 커패시터에 충전된 전하를 나누어 주게 된다. 이 과정에서 커패시터의 전압이 떨어지게 된다. 그러나 부동 된 상태에서 커패시터 내부의 전하 손

실 성분들은 오른쪽에 있는 C_{QD}에는 전혀 영향을 미치지 않는다. 이러한 과정이 그림 10 (b)에 잘 나타나 있다.

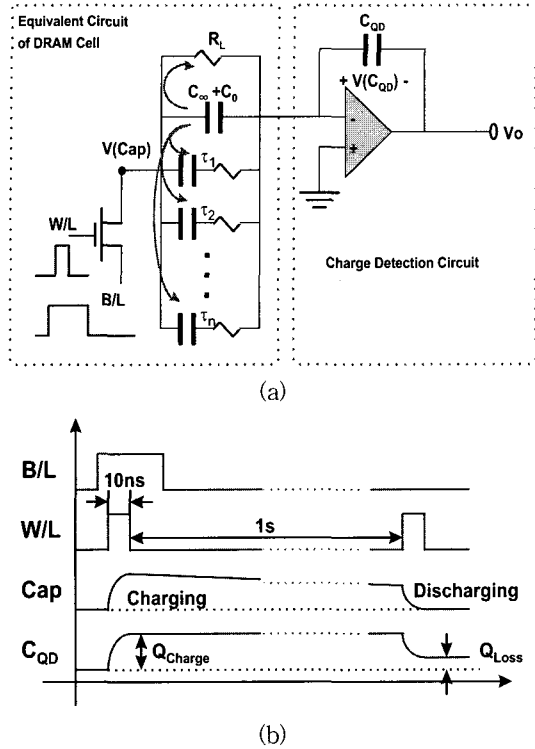


그림 10. (a) DRAM 동작을 시뮬레이션 하는데 활용된 회로도 및 (b) 그 회로에 인가된 신호-시간도

Fig. 10. (a) A circuit diagram utilized in simulation of DRAM operations, and (b) signal timing diagram of the same circuit.

재충전 동작의 시작은 저장된 데이터를 읽는 과정으로 시작된다. 10ns의 짧은 펄스가 W/L에 가해지고 충전되었던 전하가 방전된다. 이때 누설 전류에 의해서 손실된 성분과 시정수가 큰 커패시터로 분산된 전하는 짧은 펄스에 응답을 할 수 없으므로 방전이 되지 않는다. C_{QD}에서도 방전된 전하량 만큼의 전하가 빠져 나가게 되는데 이때 남은 전하량은 손실된 전하량과 같다. 그러므로 이와 같은 방법으로 짧은 충전 펄스 동안에 고유전 커패시터에 충전하는 전하량과 재충전시간 동안 손실되는 전하량을 정확하게 파악할 수 있다.

그림 11은 SPICE 시뮬레이션을 통해서 얻어진 시간에 따른 셀 커패시터의 전압을 보인 것이다. 충전 특성과 아울러 재충전 시간 동안 커패시터 전압이 감소하는 과정이 잘 나타나 있다. 측정된 고유전 커패시터의

동적특성은 1V의 펄스가 10ns 동안 인가되었을 때 단위 면적 당 1.15 μC/cm² 전하량이 충전되었으며 재충전 시간 동안 충전된 전하의 약 30%가 유전완화 전류의 형태로 손실되는 것으로 나타났다. 또한, 유전완화 특성과 아울러 누설전류가 있을 때 커패시터 전압의 변화도 고찰할 수 있었다. 전류 누설 성분을 R_L = 10⁶ Ω/cm²으로 모델링 하였을 때 시간에 따른 커패시터 전압이 그림 11에 점선으로 표시되어 있다.

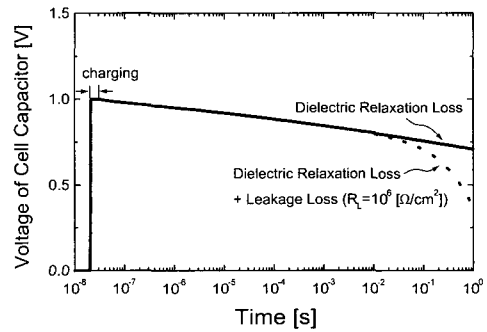


그림 11. DC 손실 유·무의 각 경우에 대해서 시뮬레이션으로 얻어진 커패시터 전압의 시간에 따른 변화

Fig. 11. Simulated capacitor voltage with time with/without dc leakage loss.

VI. 결 론

시간영역에서 Curie-von Schweidler 완화로 널리 알려진 고유전 (Ba,Sr)TiO₃ 박막 커패시터의 동적특성을 주파수 영역에서 측정하고 이를 등가모델로 구현할 수 있는 이론적 체계를 처음으로 개발하였다. 또한, Pt/Ba_{0.7}Sr_{0.3}TiO₃/Pt 커패시터를 제작하고 ~1GHz의 고주파 영역까지 커패시턴스-주파수 (C-f) 특성을 측정하여 이를 전기적인 등가모델로 구현함으로써 새로운 모델링 방법의 타당성을 입증하였다. 얻어진 등가모델은 0.1Hz~1GHz 범위의 유전분산 특성을 모델링한 것으로 DRAM 동작에 영향을 주는 유전체 커패시터의 동적특성을 모두 포함한 것이다. 주파수 영역에서 유전분산을 측정하는 방법을 도입함으로써 DRAM 동작에 영향을 주는 커패시터의 동적특성을 모두 직접 측정할 수 있게 되었다. 또한, 0.1Hz~1GHz의 매우 넓은 주파수 영역에서 고유전 커패시터의 등가모델을 구현한 예가 없었으나 새로운 모델링 방법을 개발함으로써 가능하게 되었다.

궁극적으로 등가모형을 활용하여 DRAM 동작에 대한 회로 모사 실험을 수행함으로써 고유전 커패시터의 동적특성이 DRAM의 읽기/쓰기 동작에 미치는 영향을 고찰할 수 있었다. 그 결과 본 실험에서 측정된 커패시터의 경우 1V의 펄스를 10ns 동안 인가하였을 때 단위 면적당 $1.15\text{mC}/\text{cm}^2$ 의 전하량이 충전되며, 1s의 재충전 시간 동안 충전된 전하의 약 30%가 유전완화 전류의 형태로 손실되는 것으로 나타났다. 본 연구 결과는 DRAM 등의 응용 분야 뿐 아니라 측정시 유전완화 특성의 영향을 충분히 예측할 수 있게 됨으로써 고유전 커패시터의 전류누설 특성 (I-V) 및 커패시턴스의 비선형 특성 (C-V)에 대한 연구에도 크게 기여할 것으로 보인다.

참 고 문 헌

- [1] R. Moazzami, C. Hu and W. H. Shepherd, "Electrical characteristics of ferroelectric PZT thin films for DRAM applications," *IEEE Trans. Elect. Dev.*, Vol. 39, pp. 2044-2049, 1992.
- [2] S. Yamamichi, T. Sakuma, K. Takamura and Y. Miyasaka, "SrTiO₃ thin film preparation by Ion Beam Sputtering and its dielectric properties," *Jpn. J. Appl. Phys.*, Vol. 30, pp. 2193-2196, 1991.
- [3] P-Y. Lesaichere, S. Yamamichi, H. Yamaguchi, K. Takamura, H. Watanabe, K. Tokashiki, K. Satoh, T. Sakuma, M. Yoshida, S. Ohnishi, K. Nakajima, K. Shibahara, Y. Miyasaka and H. Ono, "A Gbit-scale DRAM stacked capacitor technology with ECR MOCVD SrTiO₃ and RIE patterned RuO₂/TiN storage nodes," *Tech. Dig. of IEDM*, pp. 831-834, 1994.
- [4] Y. Miyasaka and S. Matsubara, "Dielectric properties of sputter-deposited BaTiO₃-SrTiO₃ thin films," *Proc. of 7th ISAF*, p. 121, 1990.
- [5] K. Koyama, T. Sakuma, S. Yamamichi, H. Watanabe, H. Aoki, S. Ohya, Y. Miyasaka and T. Kikkawa, "A stacked capacitor with (Ba_xSr_{1-x})TiO₃ for 256MDRAM," *Tech. Dig. of IEDM*, pp. 823-826, 1991.
- [6] E. Fujii, Y. Uemoto, S. Hayashi, T. Nasu, Y. Shimada, A. Matsuda, M. Kbe, M. Azuma, T. Otsuki, G. Kano, M. Scott, L. D. MacMillan and C. A. Paz de Araujo, "ULSI DRAM technology with Ba_{0.7}Sr_{0.3}TiO₃ film of 1.3nm equivalent SiO₂ thickness and 10^{-9} A/cm² leakage current," *Tech. Dig. of IEDM*, pp. 267-270, 1992.
- [7] T. Horikawa, N. Mikami, H. Ito, Y. Ohno, T. Makita and K. Sato, "(Ba_{0.75}Sr_{0.25})TiO₃ films for 256Mbit DRAM," *IEICE Trans. Electron*, Vol. E77-C, pp. 385-391, 1994.
- [8] T. Horikawa, T. Makita, T. Kuroiwa and N. Mikami, "Dielectric relaxation of (Ba,Sr)TiO₃ thin films," *Jpn. J. Appl. Phys.*, Vol. 34, No. 9B, pp. 5478-5482, Sep. 1995.
- [9] A. I. Kingon, S. K. Streiffer, C. Basceri and S. R. Summerfelt, "High-permittivity Perovskite thin films for dynamic random-access memories," *Electroceramic Thin Films*, pp. 46-52, 1996.
- [10] Y. Fukuda, K. Aoki, K. Numata and A. Nishimura, "Current-voltage characteristics of Electron-Cyclotron-Resonance sputter-deposition SrTiO₃ thin films," *Jpn. J. Appl. Phys.*, Vol. 33, No. 9B, pp. 5255-5258, Sep. 1994.
- [11] M. Schumacher, G. W. Diets and R. Waser, "Dielectric relaxation of Perovskite-type oxide thin films," *Integrated Ferroelectrics*, Vol. 10, pp. 231-245, 1995.
- [12] R. Waser and M. Klee, *Integrated Ferroelectrics*, "Theory of conduction and breakdown in perovskite thin films," Vol. 2, pp. 23-40, 1992.
- [13] A. K. Jonscher, *Dielectric Relaxation in Solids*, Chelsea Dielectric Press, London UK, pp. 161-253, 1983.
- [14] J. D. Baniecki, R.B. Laibowitz, T. M. Duncumbe, and D. A. Neumayer, "Dielectric relaxation of Ba_{0.7}Sr_{0.3}TiO₃ thin films from 1 mHz to 20 GHz," *Appl. Phys. Lett.*, Vol 72, pp. 498-500, Jan 1998.

- [15] B.-T. Jang, D.-H. Kwak, S.-Y. Cha S.-H. Lee and H. C. Lee, "A simple method for high-frequency characterization of (Ba,Sr)TiO₃ thin film capacitors," *Integrated Ferroelectrics*, Vol. 20, pp. 215-224, 1998.
- [16] C. J. F. Bttcher and P. Bordewijk, *Theory of Electric Polarization*, Elsevier Scientific Publishing Co., New York, Vol. II, Chap. 8, 1978.

저 자 소 개

張炳璋(正會員)

1968年 8月 26日生. 1991年 2月 경북대학교 전자공학과 (공학사). 1994年 2月 한국과학기술원 전기 및 전자공학과 (공학석사). 1999年 2月 한국과학기술원 전기 및 전자공학과 (공학박사). 2000年 현재 삼성전자 메모리사업부 재직 중. 주관심분야 : PZT, BST 등의 고유전 박막 커패시터 모델링 및 메모리 설계 등임

車宣龍(正會員)

1967年 8月 4日生. 1991年 2月 한국과학기술원 전기 및 전자공학과 (공학사). 1995年 2月 한국과학기술원 전기 및 전자공학과 (공학석사). 2000年 2月 한국과학기술원 전기 및 전자공학과 (공학박사). 2000年 현재 현대전자 메모리연구소 재직 중. 주관심분야 : PZT, BST 등의 고유전 박막 및 고유전 박막용 하부 전극 등 임

李熙哲(正會員) 第31卷 A編 第10號 參照

주관심분야 : HgCdTe 적외선 감지소자, MBE를 이용한 초고속 전자소자, BST, PZT 등의 고유전 박막의 특성평가 및 응용. 현재 한국과학기술원 전기 및 전자공학과 교수