

RF-CMOS소자의 온도에 따른 DC 및 RF 특성

(Temperature Dependence of DC and RF characteristics of CMOS Devices)

南尙旻*, 李炳振*, 洪性熙*, 劉宗根*, 全石熙*,
劉賢奎**, 朴鍾泰*(Sang M. Nam, Byung J. Lee, Sung H. Hong, Chong G. Yu,
Seok H. Jeon, Hyun K. Yu, and Jong T. Park)

요 약

본 연구에서는 온도의 증가에 따른 RF-CMOS의 g_m 과 f_T 및 f_{max} 의 감소를 측정하였다. RF응용에서 MOS소자는 포화영역에서 동작되므로 모든 측정바이어스에서 온도에 따른 g_m 특성 변화를 실험적인 관계식으로 모델링하였다. CMOS의 f_T 와 f_{max} 는 g_m 에 비례하기 때문에 온도에 따른 f_T 및 f_{max} 변화도 온도에 따른 g_m 관계식으로부터 구할 수 있었다. 그리고 온도 증가에 따른 f_T 와 f_{max} 감소는 대부분 g_m 감소에 기인되며 DC와 RF특성 상관관계로부터 저온에서는 f_T 와 f_{max} 가 크게 증가됨을 예견할 수 있었다.

Abstract

In this work, the degradation of g_m , f_T and f_{max} of RF-CMOS devices have been characterized at elevated temperature. Since MOS transistors in RF applications are usually in saturation region, a simple empirical model for temperature dependence of g_m at any measurement bias has been suggested. Because f_T and f_{max} of CMOS devices are proportional to g_m , the temperature dependence of f_T and f_{max} could be obtained from the temperature dependence of g_m . It was found that the degradation of f_T and f_{max} at elevated temperature was due to the degradation of g_m . From the correlation between DC and RF performances of CMOS devices, we can predict the enhanced f_T and f_{max} performances at low temperature.

1. 서 론

기존의 RF용 소자로서 GaAs를 소재로한 MESFET이나 HEMT소자인 경우 손실이 적고 동작 주파수가

높은 등의 특성이 우수하지만 까다로운 공정과 제작단가가 비싸고 수율이 낮은 단점이 있다. 이에 반해서 CMOS소자인 경우 적은 비용과 높은 집적도를 가지고 있으면서 현재의 공정 기술로 이용할 가능성이 있는 장점을 가지고 있다. 또한 RF단을 하나의 칩으로 구현할 수 있으므로 여러 가지 장점들이 있으나 낮은 트랜스컨덕턴스로 인한 낮은 차단주파수(f_T), 낮은 최대주파수(f_{max}), 또한 높은 잡음 저항 및 소스 임피던스 때문에 RF IC구현에 많은 어려움이 있었다. 그러나 최근에는 CMOS의 길이가 deep submicrometer레벨로 축소되면서 바이폴라 트랜지스터나 화합물 소자를 사용하였던 무선 통신의 RF단을 CMOS RF IC로 대체하려는

* 正會員, 電子通信研究院 半導體 研究團

(Semiconductor Div, Electronics and Telecommunications Research institute)

** 正會員, 仁川大學校 電子工學科

(Department of Electronics Engineering University of Incheon)

接受日字:1999年7月9日, 수정완료일:2000年2月12日

연구가 활발히 진행중이다^[1,2].

MESFET이나 HEMT소자에 대한 온도에 따른 DC 특성이나 RF특성 등이 연구 되어 왔다. 그러나 CMOS 소자는 온도에 대한 DC특성은 연구 되었지만 아직까지 온도에 따른 RF 특성은 연구 된 바가 없다^[3]. 0.55 μ m 채널길이에 300 μ m 채널 폭을 가진 MESFET소자인 경우 115K-300K에서 $f_T \propto T^{0.51}$, $f_{max} \propto T^{-0.3}$ 그리고 $g_m \propto T^{-0.32}$ 의 특성을 가진 것으로 보고 되었다^[4]. 일반적으로 높은 채널온도는 문턱 전압의 변화, g_m 의 저하, I-V 특성의 왜곡 등과 같은 MOS소자의 성능을 저하시키는 영향을 준다.

지금까지 온도 증가에 따른 g_m 저하를 분석 및 모델링하기 위하여 낮은 드레인 전압에서는, 즉 선형영역에서는 유효 이동도의 온도 의존성을, 그리고 높은 드레인 전압, 즉 포화영역에서는 속도 포화의 온도 의존성을 분리하여 연구가 진행되었다^[5,6]. 일반적으로 RF용 MOS 트랜지스터는 포화영역의 동작 조건을 이용하므로 낮은 드레인 전압부터 높은 드레인 전압의 모든 바이어스 조건에서 RF특성의 온도 의존성이 연구 되어야 될 것이다.

본 연구에서는 모든 바이어스 조건에 적용할 수 있는 f_T 및 f_{max} 의 온도 의존 모델을 실험적으로 간단히 구현하기 위하여 일반적인 0.8 μ m CMOS 공정 기술을 이용하여 multi-finger 게이트 형태의 RF CMOS 소자를 설계·제작하였다. 이런 CMOS소자에 대해 100K-473K까지의 온도 변화에 따른 DC 특성과 300K-473K까지의 온도 변화에 따른 f_T 와 f_{max} 를 측정하였다. f_T 와 f_{max} 는 g_m 에 비례하기 때문에 온도 변화에 따른 g_m 특성을 분석하여 실험적으로 f_T 와 f_{max} 의 온도 의존성 모델을 제시하였다.

II. 소자 제작과 측정

본 연구에 사용된 RF-CMOS 소자는 그림 1에서와 같이 0.8 μ m twin well공정을 사용하여 2000 Ω cm 저항을 가진 P형 실리콘 기판위에 제작되었다. 게이트 산화층 두께는 175Å이고 소스-드레인 간의 기생저항을 줄이기 위하여 TiSi₂ silicide공정을 사용하였다. 채널길이는 0.8 μ m이고 단위finger의 폭이10 μ m이다. 게이트 finger 수는 10개로 하였다. 접합깊이(xj)는 0.3 μ m이고 표면 불순물농도(N_{SUB})는 5×10¹⁶cm⁻³로 하였다. 패드는 G-S패

턴으로 하였으며 또한 소자의 S파라미터 측정시 패드와 메탈 라인의 기생성분을 제거하기 위하여 open/short 패턴을 사용하여 de-embedding하였다.

소자의 온도에 따른 DC측정을 위해 100K-473K까지의 온도변화와 4156B 파라미터 analyzer를 사용하였고 S-파라미터 측정을 위해 300K-473K까지의 온도 변화에서 on-chip프로브 상태에서 HP8510C를 사용하여 측정하였다.

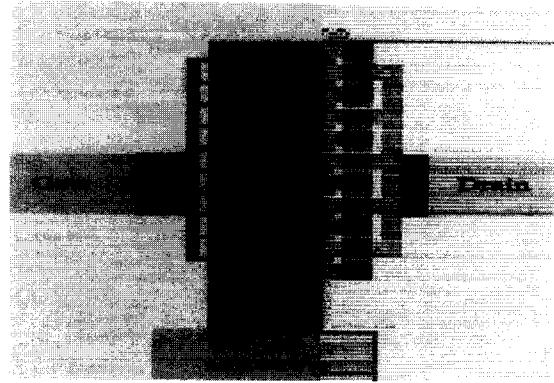


그림 1. RF-nMOSFET(F=10) 테스터 패턴 레이아웃
Fig. 1. Test pattern layout of RF-nMOSFET (F=10)

III. 온도에 따른 DC 특성

일반적으로 MOS트랜지스터의 문턱전압은 다음과 같다.

$$V_T = \phi_{MS} - \frac{Q_{ss}}{C_{ox}} + 2\phi_F - \frac{\sqrt{2k_s t_o N_B (2\phi_F)}}{C_o} \quad (1)$$

$$\phi_F = \frac{KT}{q} \ln\left(\frac{N_B}{n_i}\right) \quad (2)$$

여기서 ϕ_{MS} 는 일함수 차이, Q_{ss} 는 SiO₂ 및 Si-SiO₂ 계면상태를 포함한 모든 산화층 관련 전하량, ϕ_F 는 페르미 포텐셜, N_B는 기판 불순물 농도, n_i 는 진성 캐리어의 농도이다. Q_{ss} 는 온도와는 거의 무관하며 ϕ_{MS} 는 ϕ_F 의 함수이므로 결국 V_T의 온도 의존성은 ϕ_F 의 온도 의존성에 의하여 결정 된다. 온도가 증가할수록 ϕ_F 는 감소하는데 이것은 식(2)의 KT의 증가보다도 n_i 증가가 더욱 크기 때문이다^[4-7].

그림 2는 nMOS와 pMOS의 온도에 따른 V_T 변화를 나타낸 것이다. V_T측정은 V_{DS}=0.05V로 일정하게 하고 $I_{DS} = 0.1 \times \frac{W}{L} \mu A$ 되는 게이트 전압으로 하였다. 그림 2

로부터 nMOS의 dV_T/dT 는 약 1.4mV/K 이며 pMOS 는 약 1.5mV/K 인 것을 알 수 있다.

온도 증가에 따른 드레인 전류는 subthreshold영역에

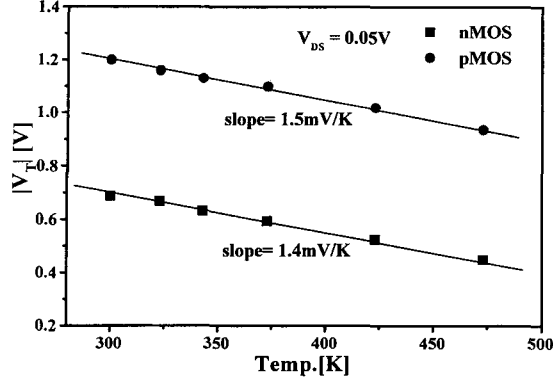


그림 2. 온도에 따른 nMOS, pMOS의 V_T 변화
Fig. 2. Threshold voltage shift with temperature.

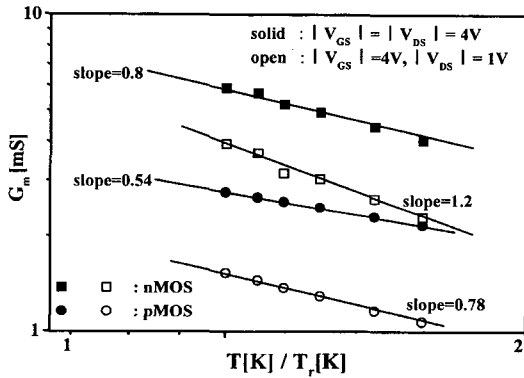


그림 3. 온도에 따른 g_m
Fig. 3. g_m versus ambient temperature.

서는 V_T 감소 때문에 증가하지만 선형 및 포화영역에서는 μ_{eff} 및 v_{sat} 감소로 인하여 드레인 전류가 감소하게 된다. 그림3은 온도 증가에 따른 g_m 감소를 측정 전압에 따라 나타낸 것으로 측정 조건에 따라 감소 기울기가 다른 것을 알 수 있다. 즉 선형영역에서는 기울기가 크고 포화영역에서는 기울기가 감소하는 것을 알 수 있다. 온도에 따른 g_m 특성을 분석하기 위하여 일반적으로 서브마이크론 레벨 소자에 많이 사용되는 g_m 방정식을 인용하면 다음과 같이 쓸 수 있다^[7].

$$\text{선형영역 } g_{m1} = \frac{W}{L} \mu_{eff} C_{ox} V_d \quad (3)$$

$$\text{포화영역 } g_{ms} = Wv_{sat}C_{ox} \left(1 - \frac{\partial V_{dsat}}{\partial V_g} \right) \quad (4)$$

$$\text{여기서 } E_{sat} \text{는 포화전계이며 } V_{dsat} = \frac{E_{sat}L(V_g - V_{th})}{E_{sat}L + 9V_g - V_{th}}$$

이다. 만일 드레인 전압이 충분히 높게 인가 되어 속도 포화 현상이 일어나면 식(4)는 다음과 같이 쓸 수 있게 된다.

$$g_{ms} = Wv_{sat}C_{ox} \quad (5)$$

지금까지의 연구 결과는 선형영역에서 온도(250K-450K)에 따른 μ_{eff} 변화는 식(6)과 같으며 속도 포화영역에서 온도에 따른 변화는 식(7) 와 같이 2영역을 분리하였다^[5,6].

$$\mu_{eff}(T) = \frac{\mu_0(T_r)(T/T_r)^{-n}}{1 + \theta E_{eff}} \quad (6)$$

$$v_{sat} = \frac{2.4 \times 10^7 \text{ cm/sec}}{1 + 0.8 \exp(T/600K)} \quad (7)$$

식(6)에서 μ_0 는 저전계 유효 이동도, $T_r=300K$, θ 는 상수, E_{eff} 는 Si-SiO₂표면의 유효 수직전계, 그리고 n은 nMOS인 경우 1.5-1.8의 값을 가지는 상수 값이다. 게이트 전압이 일정할 때 드레인 전압을 증가시키면 MOS소자의 g_m 특성은 식(3), (4), (5)를 순서적으로 만족시키게 될 것이다. 그 결과 온도에 따른 μ_{eff} 및 v_{sat} 변화는 식(6) 과 (7)로 모델링할 수 있으나 모든 동작 영역에서 온도에 따른 g_m 특성은 모델링 할 수는 없게 된다. 이것은 식(3)에서는 μ_{eff} 변화, 식(4)에서는 μ_{ef} 및 V_{dsat} 즉 V_T 변화, 식(5)에서는 v_{sat} 변화가 g_m 변화의 주된 메카니즘이기 때문이다.

RF회로에 응용되는 MOS소자는 포화영역에서 많이 동작 되므로 측정된 결과를 토대로 온도에 따른 g_m 특성을 다음과 같이 실험적으로 모델링 하였다.

$$g_m \propto \left(\frac{T}{T_r} \right)^{-1} \quad (8)$$

여기서 K는 포화영역에서 작고 선형영역에서 큰 값을 가지는 상수이다. 그림 3은 선형 영역과 포화 영역에서의 온도에 따른 g_m 값을 나타내었다. $|V_{GS}|=4V$ 와 $|V_{DS}|=1V$ 에서 nMOS인 경우는 온도계수 K는 약 1.2이고 pMOS인 경우 약 0.78이다. 그러나 $|V_{GS}|=|V_{DS}|=4V$ 에서 nMOS와 pMOS의 값은 각각 0.8과 0.54로 감소하였다. 그림 4는 $|V_{GS}|=4V$ 로 일정할 때 V_{DS} 에 따른 K 값의 변화를 나타내었다. 그림으로부터 nMOS인 경우

$K = \frac{0.45}{V_{DS}} + C_1$, pMOS인 경우 $K = \frac{0.34}{V_{DS}} + C_2$ 경우로 fitting할 수 있음을 알 수 있다. 이 관계식을 이용하면 어떤측정 V_{DS} 에서도 K 값을 알 수 있게 된다. V_{DS} 가 증가하면서 K 값이 감소함을 알 수 있는데, 이것은 낮은 V_{DS} 에서는 온도가 증가함에 따라 이동도의 감소가 g_m 감소에 지배적으로 영향을 주기 때문이다. 드레인 전압이 증가하면 식(4)에서와 같이 μ_{eff} 감소와 V_T 감소로 인하여 온도 증가에 대한 g_m 감소가 덜하게 된다. 그리고 드레인 전압이 더욱 더 증가 하면 ΔL 의 증가로 g_m 은 식(5)와 같으므로 온도에 대한 g_m 의존성이 식(7)과 같이 낮게 되어 K 값이 작게 된다.

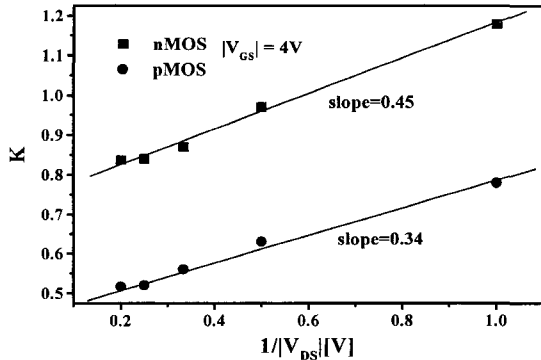
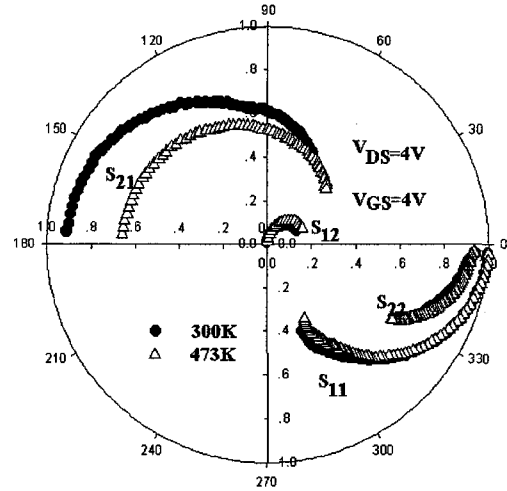


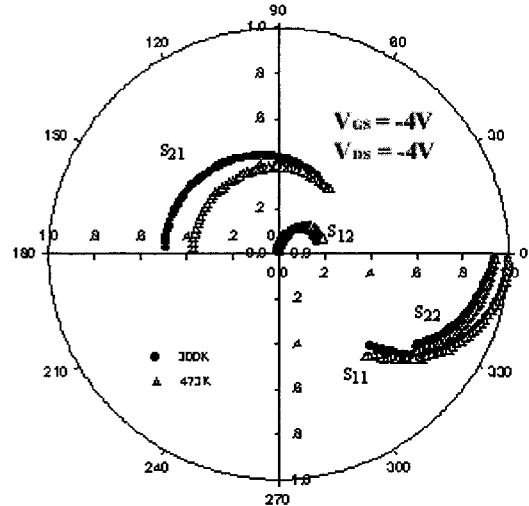
그림 4. 일정 $|V_{GS}|=4V$ 에서 $1/|V_{DS}|$ 에 따른 K
Fig. 4. K versus $1/|V_{DS}|$ at constant $|V_{GS}|=4V$.

IV. 온도에 따른 RF 특성

온도에 따른 RF 성능 지수인 f_1 와 f_{max} 를 추출하는 과정은 다음과 같다. 먼저 소자의 테스터 패턴으로부터 온도의 변화를 주면서 S 파라미터를 측정하고 소자가 없는 open/short 패턴도 또한 온도 변화에 따라 S 파라미터를 측정 후 Y 파라미터로 변환하여 deembedding하였다. 그리고 다시 H 파라미터로 변환하여 H21의 이득이 0dB 되는 주파수를 f_1 로 정의하였고 MSG (Maximum Stable Gain), MAG(Maximum Available Gain)이 0dB 되는 주파수를 f_{max} 로 정의하였다. 그림 5에 나타낸 것처럼 nMOS와 pMOS 모두 300K-473K의 온도 변화를 주면서 0.5GHz - 20GHz의 주파수 범위에서 S 파라미터를 측정 한 결과 S_{21} 은 감소하였고, S_{12} 는 증가하였다. 그리고 S_{11} 이나 S_{22} 는 온도에 따라 변화가 거의 없었다. S_{21} 감소와 S_{12} 증가가 온도에 따른 소자의 성능 저하에 큰 영향을 미치는 것을 알 수 있었다. S_{11}



(a)



(b)

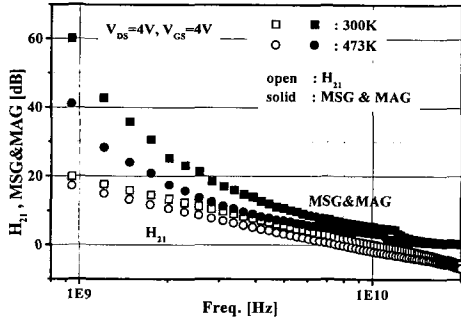
그림 5. 300K와 473K에서 주파수에 따른 S 파라미터
(a) nMOS, (b) pMOS

Fig. 5. Measured S-parameters versus frequency at 300K and 473K (a) nMOS, (b) pMOS.

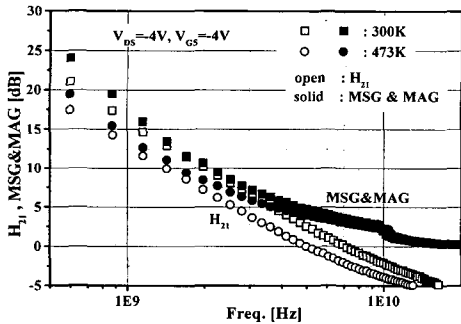
과 S_{22} 가 온도에 따라 크게 변하지 않았으므로 이를 통해 C_{gs} , R_g , C_{gd} 등의 파라미터 변화가 작으리라 예상은 되지만 보다 정확한 연구가 필요할 것으로 사료된다. 온도가 올라가면서 전류이득(H21)과 Maximum Stable Gain (MSG)는 감소하는 것을 알 수 있었다. 일정 온도에서는 nMOS, pMOS 모두 주파수에 따라서 H21의 감소비율은 일정 하지만 MSG의 감소 비율은 점점 줄어드는 것을 그림 6으로부터 알 수 있다.

그림 7은 온도증가에 따른 f_1 와 f_{max} 감소를 나타낸 것이다. 300K일때, nMOS소자의 $V_{GS}=4V$, $V_{DS}=4V$ 인

바이어스 조건에서 측정된 f_T 는 10.13GHz이고 f_{max} 는 15.8GHz였다. 그러나 473K일 때는 300K일 때와 같은 바이어스 조건에서 f_T 는 7.8GHz, f_{max} 는 12.9GHz로 감소하였다. 300K일때 pMOS소자인 경우 $V_{GS}=-4V$, $V_{DS}=-4V$ 인 바이어스 조건에서 측정된 f_T 는 6.7GHz이고 f_{max} 는 13.7GHz였다. 그러나 473K일 때는 300K일때와 같은 바이어스 조건에서 f_T 는 4.9GHz, f_{max} 는 11.9GHz로 감소하였다.



(a)



(b)

그림 6. 300K와 473K에서 주파수에 따른 H_{21} , MSG와 MAG (a) nMOS, (b) pMOS

Fig. 6. H_{21} , MSG&MAG versus frequency at 300K and 473K (a) nMOS, (b) pMOS.

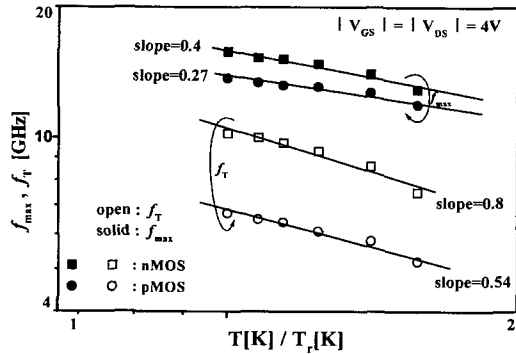


그림 7. 온도에 따른 f_T 와 f_{max}

Fig. 7. f_T and f_{max} versus ambient temperature.

MOSFET에서 f_T , f_{max} 와 g_m 관계는 $f_T \propto g_m$, 및 $f_{max} \propto \sqrt{g_m}$ 이므로^[8], f_T 와 f_{max} 의 실험적 관계는 식(8)로부터 다음과 같이 쓸 수 있다.

$$f_T \propto \left(\frac{T}{T_0}\right)^{-k} \quad (9)$$

$$f_{max} \propto \left(\frac{T}{T_0}\right)^{\frac{K}{2}} \quad (10)$$

그림 7로부터 $|V_{GS}|=|V_{DS}|=4V$ 인 측정 조건에서 nMOS인 경우 $K=0.8$ 이고 pMOS인 경우 $K=0.54$ 로 그림 3에서 구한 K 와 일치함을 알 수 있다. 이런결과는 RF-CMOS의 온도에 따른 f_T 및 f_{max} 변화는 대부분 g_m 특성에 의하여 결정됨을 의미한다.

V. 온도에 따른 DC 특성 과 RF 특성 상관관계

소자의 DC 특성 변수와 RF성능 지수에는 다음과 같은 상관관계가 있다^[9].

$$f_T = \frac{g_m}{2\pi(C_{gs} + C_{gd})} \quad (11)$$

$$f_{max} = \frac{f_T}{2\sqrt{2\pi f_T R_g C_{gd} + g_{ds} R_{in}}} \quad (12)$$

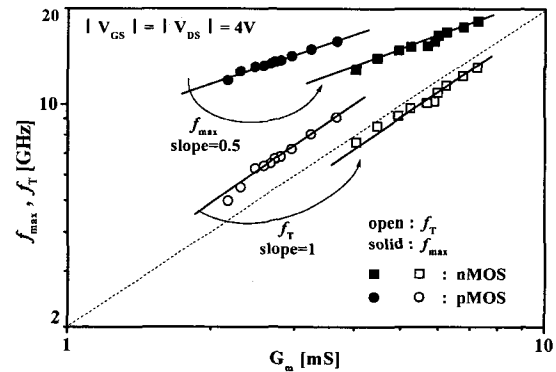


그림 8. g_m 과 f_T 및 f_{max} 의 상관관계

Fig. 8. f_T and f_{max} versus g_m .

위 식에서 C_{gs} 는 게이트와 소스 사이의 커패시턴스, C_{gd} 는 게이트와 드레인 사이의 커패시턴스, R_g 는 게이트 저항, R_{in} 은 게이트 및 소스와 채널성분을 포함하는 입력 저항이다. 식(11)과 (12)로부터 $g_{ds}R_{in} \ll 2\pi f_T R_g C_{gd}$ 인 경우 f_T 는 g_m 에 비례하고 f_{max} 는 $\sqrt{g_m}$ 에 비례함을

알 수 있으며 이런 상관관계는 그림 8로부터 확인 할 수 있다. 이런 관계는 앞서도 서술하였던 것처럼 온도에 따른 f_T 와 f_{max} 특성은 g_m 특성에 의하여 결정됨을 의미한다. 이런 상관 관계를 이용하면 낮은 온도에서 g_m 를 측정하므로 낮은 온도에서의 f_T 와 f_{max} 를 예견 할 수 있게 될 것이다. 그림 8로부터, 100K-300K까지의 g_m 측정으로부터 f_T 와 f_{max} 를 예견하면, nMOS인 경우 100K에서는 $f_T=13.9\text{GHz}$, $f_{max}=18.9\text{GHz}$ 로 증가되며, pMOS인 경우에는 $f_T=9.1\text{GHz}$, $f_{max}=15.8\text{GHz}$ 로 증가됨을 알 수 있다.

반도체 공정 기술의 발달로 소자의 크기가 나노 스케일로 축소되어 소자의 동작 속도가 pico초이며 소비 전력이 수백 μm 정도로 되고 있다. 그러나 device크기를 축소 시켜서 성능개선을 시키는 데는 기술적, 물리적으로 한계가 따르게 된다. 저온에서 CMOS는 on-off특성이 예리하고 누설 전류가 적게 되어 g_m 이 크게 증가되고 저전력화가 가능 할 것이다. 또 격자 산란의 감소로 고이동도와 연결선 및 접합용량성분 감소로 초 고속이 가능 하므로 g_m 의 증가는 RF성능을 향상시키게 되어 silicon MMIC의 응용을 보다 용이하게 할 것이다.

VI. 결 론

게이트 finger수가 10인 $0.8\mu\text{m}$ RF-CMOS의 온도에 따른 DC특성 및 RF특성을 측정·분석하므로 다음과 같은 결과들을 얻었다.

첫째, 모든 전압조건에서 온도에 따라 $g_m \propto (T/T_r)^{-K}$ 로 나타낼 수 있었으며 온도계수 K는 선형영역에서 크고 포화 영역에서는 작았다. 둘째, 온도 증가에 따른 f_T 와 f_{max} 감소는 g_m 감소에 기인된 것이며 실험적으로 $f_T \propto T^{-K}$, $f_{max} \propto T^{-K/2}$ 로 나타낼 수 있었다. 셋째, 온도에 따른 f_T , f_{max} 와 g_m 상관 관계로부터 100K의 저온에서는 RF-CMOS의 f_T 및 f_{max} 가 상온에 비해 약 30%정도 증가되는 것을 예견할 수 있었다.

참 고 문 헌

- [1] C. Wann, L. Su, K. Jenkins, R. Chang, D. Frank, Y. Taur, "RF Perspective of Sub-Tenth-Micron CMOS ", Tech. Dig. ISCC-97, pp. 254~255, 1997.
- [2] A. Abidi, P. R. Gray, T. Lee, M. Steyaert, "RF CMOS Circuit design for personal communication system ", in short course text book of Tech. Dig. ISSCC-96, 1996.
- [3] J.C.S. Woo and J.D. Plummer, "Short Channel Effects in MOSFET's at Liquid-Nitrogen Temperature," IEEE Trans. Electron Devices ED-33, 1012, 1986.
- [4] J. Laskar, "Cryogenic Small-Signal Model for $0.55\mu\text{m}$ Gate-Length Ion-Implanted GaAs MESFET's" IEEE Microwave and Guided Wave Lett. Vol.2,242,1992.
- [5] N.D.Arora and G.S.Gildenblat, "A Semi-Empirical Model of MOSFET Inversion Layer Mobility for Low-Temperature Operation," IEEE Trans. Electron Devices, vol. ED-34, pp.89, 1987.
- [6] J. Jacoboni, C. Caneli, G. Ottaviani, and A. A. Quaranta, Solid State Electron., vol. 20, p.77, 1977.
- [7] N. G. Einspruch and G. S. Gildenblat, Advanced MOS Device Physics in VLSI Electronics Microstructure Science vol. 18, Academic press, p.17, 1991.
- [8] T.Manku, "Microwave CMOS-Devices and Circuit," Proc. IEEE Custom Int. Circuit conf., pp.59-60,1998.
- [9] S. M. Sze, Physics of Semiconductor Devices, Wiley, p.343, 1981.

 저 자 소 개

南 尙 旻(正會員)

1970년 7월 14일생. 1998년 2월 인천대학교 전자공학과 졸업(학사). 2000년 2월~ 인천대학교 대학원 전자공학과 졸업(석사). 현재 : 우진반도체(주) 근무. 주관심분야 : RF-CMOSFET, MESFET 소자설계 및 모델링

李 炳 振(正會員) 第 35卷 D編 第11號 參照

현재 인천대학교 전자공학과 박사과정

洪 性 熙(正會員) 第 35卷 D編 第11號 參照

현재 여주대학 컴퓨터정보관리과 교수

劉 宗 根(正會員) 第 35卷 A編 第1號 參照

현재 인천대학교 전자공학과 교수

劉 賢 奎(正會員) 第 35卷 D編 第10號 參照

현재 한국전자통신연구원 반도체 연구단 책임연구원

全 石 熙(正會員) 第 35卷 D編 第11號 參照

현재 인천대학교 전자공학과 교수

朴 鍾 泰(正會員) 第 34卷 D編 第12號 參照

현재 인천대학교 전자공학과 교수