

## LTCC-M 기술을 이용한 내부실장 R, L, C 수동소자의 특징 및 LMR용 PAM 개발

김인태 · 박성대 · 강현규 · 공선식\* · 박윤희 · 문제도

대우전자 L-Project, \*오리온전기 PDP 사업부

### Characteristics of Embedded R, L, C Fabricated by Using LTCC-M Technology and Development of a PAM for LMR thereby

I. -T. Kim, S. D. Park, H. G. Kang, S. S. Kong\*, Y. H. Park, and J. D. Mun

L-Project Daewoo Electronics, \*PDP Division Orion Electronics

(2000년 1월 19일 접수, 2000년 2월 2일 게재승인)

**초 록** : 금속기판 위에 결합된 저온 소성 세라믹(low temperature co-fired ceramics on metal, LTCC-M)은 소성 후에 x-, y- 방향으로의 수축을 1% 이하로 억제할 수 있어 수동 소자를 내장하는데 매우 유리하며, 금속 기판 전체를 접지로 사용함으로써 노이즈를 감소시킬 수 있다. 본 고에서는 내부 실장 수동 소자별 특성차에 대하여 소개하고, 이러한 내부 실장 소자를 이용하여 실제로 제작된 PAM(power amplifier module)을 소개하였다. 내장된 수동 소자는 테스트 패턴 상에서 10~20%의 변화율을 보였으며 실제 모듈에 적용하여도 목표치에 부합하는 소자 구성이 가능하였다. 수동 소자가 내부에 실장됨으로써 신호 처리 시간을 감소시킬 수 있고, 납점의 감소로 공정을 단순화시킬 수 있을 뿐만 아니라 신뢰성 또한 증가시킬 수 있으므로 향후 RF 모듈 외에 파워 및 고기능 소자 등 다양한 분야에 응용이 가능할 것이다.

**Abstract** : Low temperature co-fired ceramics on metal (LTCC-M) is efficient for embedding passive components with good tolerance in a module due to the dimensional stability in x and y directions by the constraint of metal core during the firing. In addition, the radiation noise can be reduced by metal core. In this paper, embedded passive components were introduced and a power amplifier module (PAM) fabricated by using the passive components was explained. The embedded passive components in test patterns showed the tolerance of 10~20% and the good repeatability in tolerance of embedded passives was maintained in module fabrication. The shortened traces in multi chip modules (MCMs) make the signal delay time decreased and the embedded passives simplify the packaging processes owing to the less solder points, which enhance the electrical performance and increase the reliability of the modules. The LTCC-M technology is one of the promising candidates for RF application and is expected to expand its applications to power and high performance devices.

### 1. 서 론

통신 기술의 발달은 이동 통신 단말기의 보편화를 유도하였고, 이동 통신과 사무 기기 간 혹은 사무 기기 간 (10 m 이내)의 무선 통신을 위한 Bluetooth 부품에서 중계도, 저계도 위성 등을 이용한 GPS(Global Positioning System), wireless internet 등으로 활용 범위를 점차 확대시키고 있으며, 전송되는 데이터 양이 많아지면서 사

용 주파수가 높아지고 이에 따른 고주파 특성이 좋은 부품에 대한 요구가 커지게 되었다. 또한 부품의 소형, 경량화, 기생 성분(parasitic effect)의 최소화, 신뢰성 증가, 노이즈 특성 향상 등을 위하여 칩(SOC: system on a chip) 또는 모듈(SOP: system on a package) 표면에 실장되는 수동 소자를 내부에 실장하는 연구가 차세대 패키지 기술로서 주목을 받고 있다.<sup>1)</sup> 신뢰성이 좋은 세라믹 다층 기판은 HTCC(고온 동시 소성 세라믹),

LTCC(저온 동시 소성 세라믹), LTCC-M(금속상 위의 저온 동시 소성 세라믹)으로 나눌 수 있으며, LTCC 및 LTCC-M은 구성재료의 고주파 특성이 우수하며 모듈 내부에 수동 소자를 실장할 수 있고 소성온도가 1000°C 이하로 전기전도도가 높은 금, 은, 구리 등의 금속을 이용하여 내부 전극을 형성할 수 있어 전극에 의한 저항 손실이 HTCC보다 작다. LTCC-M은 소성 후의 치수안정성을 장점으로 모듈 내부에 수동소자를 보다 적은 편차로 내장할 수 있으므로 전기적 특성과 신뢰성을 향상시킬 수 있다.

LTCC-M은 금속 기판을 사용함으로써 동시 소성시 금속 판에 의하여 그린시트(green sheet)의 x-, y- 방향으로의 수축을 1% 이하로 억제할 수 있다.<sup>2)</sup> 따라서 스크린 인쇄에 의하여 정하여진 내장 소자의 크기가 그대로 유지될 수 있으므로 수동 소자의 내장이 용이하다. 수동 소자를 내부에 넣을 경우 표면 실장 부품의 숫자가 감소함에 따라 공정의 단순화와 신뢰성 증가의 효과를 가져올 수 있다. 또한 소자간의 거리가 근접하게 되어 이에 따른 신호처리 시간이 짧고 도선 길이에 의한 인덕턴스를 감소시킬 수 있다. 또한 LTCC-M은 금속 기판 전체를 전기적인 접지로 사용할 수 있고 회로로부터의 전파 방사(radiation)를 흡수할 수 있어 노이즈를 감소시킬 수 있다. 그 밖에 금속의 지지 역할로 기계적 충격에 강한 특징을 가지고 있다.

본 연구에서는 수동 소자 R, L, C에 대하여 내장이 가능한 테스트 패턴을 제작하여 기본 특성을 조사하고 실제 모듈 제작에 응용하고자 하였다.

## 2. 실험 방법

LTCC-M의 제조 공정은 금속의 준비, 그린시트의 제조, 인쇄 공정, 라미네이션, 동시 소성, 후열처리, 그리고 어셈블리 등으로 이루어진다. 기판의 제조 공정 흐름도를 Fig. 1에 나타내었다. 먼저 금속의 준비 과정은 전기적인 접지를 하기 위한 Ag/Pd의 인쇄, N<sub>2</sub> 소성, 그린시트와의 결합을 위한 글레이즈(glaze)의 인쇄 및 소성, 접착을 위한 아교의 인쇄로 이루어진다. 그린시트는 필요한 크기로 자른 후에 비아(via)를 형성시키는 펀칭 작업과 인쇄 공정으로 준비한다. 인쇄가 끝난 그린시트는 순서에 따라 적층하는 라미네이션 공정과 준비된 금속과 함께 적층하는 코라미네이션 공정을 거쳐 동시 소성을 하게 된다. 소성이 끝난 기판은 상부전극의 인쇄와 후열처리, 상부전극의 보호를 위한 오버글레이즈(overglaze)의 인쇄 및 소성, 그리고 표면실장부품을 실장하는 어셈블리 과정을 거친다. 마지막으로 최종 크

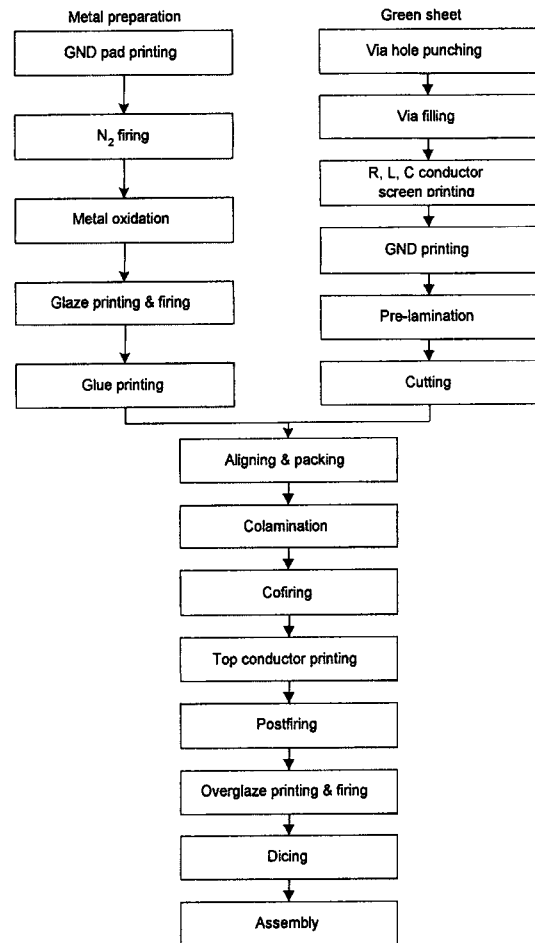


Fig. 1. Flow chart for LTCC-M substrate fabrication.

기로 자른 후에 측정을 하게 된다.

기본값의 결정을 위하여 수동 소자인 R, L, C에 대하여 테스트용 패턴을 구상하여 시편을 제조한 후 물성을 측정하였다. 각각의 물성은 1 MHz 이하의 저주파에서는 HP4284A precision LCR meter를 이용하였으며, 고주파에서는 HP8510C network analyzer를 이용하여 측정하였다. 신뢰성 검증을 위한 테스트로서 thermal aging은 125°C에서 1000시간 또는 500시간 유지 후에 측정하였고, thermal cycling은 -55°C와 125°C에서 20분간 유지시키며 1000회 또는 500회 반복한 후에 측정하였으며, humidity aging은 85°C와 85% 상대습도에서 1000 시간 또는 500시간 유지 후에 측정하였다.

이러한 값을 기초로 하여 LMR(land mobile radio)용 전력 증폭기 모듈(power amplifier module)을 제작하였다.

### 3. 결과 및 고찰

#### 3.1 Test Pattern에 의한 실험

##### 3.1.1 금속 기판 접지(ground)

금속 기판을 전기적인 접지로 사용하여 회로 상의 노이즈 문제를 해결할 수 있다. 이를 위해 금속 기판에 Ag/Pd를 인쇄한 후에 소성하여 그린시트와 연결된 부위를 형성시켰다. 이때 금속 기판 표면이 산화되는 것을 방지하기 위하여 N<sub>2</sub> 분위기에서 소성을 하였다. 약 20 μm의 두께로 인쇄한 패드(2×2 mm)는 소성 후에 모두 10 mΩ 이하의 낮은 저항값을 나타내어 그린시트의 상부와 내부로부터 금속간의 접지가 가능하였다.

##### 3.1.2 Resistor

저항 페이스트는 전도성 성분인 RuO<sub>2</sub>와 절연상인 유리질(glass frit), 온도계수 보완제(TCR modifier)로 이루어진다.<sup>3)</sup> LTCC-M에서의 저항은 그린시트 내부에 내장되어 그린시트와 동시에 소성을 거치므로 공정조건에 상당히 민감하며, 그린시트의 조성 및 반응 정도에 많은 영향을 받는다.<sup>4)</sup> 즉 저항의 특성은 RuO<sub>2</sub>의 모양 및 입도 분포, 그린시트와의 반응 관계, 압력 분포 등 여러 요소에 의하여 결정되어 지므로 재료 특성과 공정 조건의 조절에 주의를 요한다.

저항의 테스트 패턴의 형상은 Fig. 2와 같이 일반적인 형태로, 저항값은 다음의 Eq. (1)로 구할 수 있다.

$$R = \rho \frac{l}{A} = R_s \frac{l}{w} \quad (1)$$

여기서, ρ는 고유저항(resistivity), R<sub>s</sub>는 면저항(sheet resistance), A는 저항체 단면의 면적, l은 저항체의 길이, w는 저항체의 폭을 각각 나타낸다.

저항값은 전도성 성분과 절연성 성분의 상대적인 비율에 따라 다양한 값의 면저항을 구현할 수 있다.<sup>5)</sup> 본 연구에서도 그 상대적인 비율에 따라 여러 면저항을 갖는 저항체를 구현할 수 있었다. 이들 저항들의 허용치

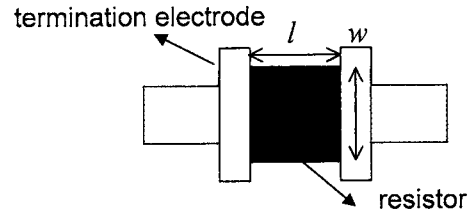


Fig. 2. Schematic diagram of test pattern for resistors.

는 ±10%~20%로 그린시트에 내장된 경우에 있어서 매우 우수한 결과를 나타내고 있다. 저항값의 편차는 저항 페이스트가 스크린 인쇄된 후의 형상, 소성 중의 그린시트와의 반응, 전극과의 반응 등과 스크린 인쇄 치수 편차에 의해 결정되어 진다. 이들 저항의 면저항, 허용치와 thermal aging, thermal cycling, humidity aging 후의 값의 변화 등을 Table 1에 나타내었다.

##### 3.1.3 Inductor

인덕터는 형태에 따라 루프, 뇌문형, 나선형으로 나누어질 수 있다. 인덕터의 형태와 값을 디자인할 때에는 Q-factor, 코일의 저항에 따른 최대 전류, 자기 공진 주파수 등을 고려하여야 한다. 인덕터를 내장하여 소자의 크기를 작게 하는 경우 자기 공진 주파수의 값은 증가하지만 저항의 증가에 따른 Q값은 감소하게 되는 점이 있다. Fig. 3과 같은 형태로 나선형의 인덕터를 제조하였을 때, 인덕턴스는 다음과 같은 식에 의하여 구할 수 있다.

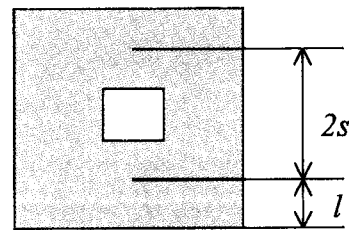


Fig. 3. Schematic diagram of test patterns for inductor.

Table 1. Electrical properties of various resistors

	Res 1	Res 2	Res 3	Res 4	Res 5	Res 6
sheet resistance [Ω/sq.]	30	60	100	1K	10K	100K
tolerance	± 10%	± 10%	± 10%	± 10%	± 15%	± 20%
thermal aging <sup>1</sup>	< 0.25%	< 0.5%	< 0.25%	< 0.1%	< 0.1%	< 0.15%
thermal cycling <sup>2</sup>	< 0.15%	< 0.5%	< 0.2%	< 0.1%	< 0.1%	< 0.15%
humidity aging <sup>3</sup>	< 0.15%	< 0.5%	< 0.2%	< 0.1%	< 0.1%	< 0.1%

1. 125°C for 1000 hours, no load.

2. -55°C to 125°C, 20 minutes at temperature, 1000 cycles.

3. 85°C/85% R.H. for 1000 hours, no load.

**Table 2.** Electrical properties of inductors

inductance	10~60 nH
line\spacing	200 μm
tolerance of inductance	± 10%
temperature coefficient of inductance	-10% (20~85°C)
high temperature test (125°C, 700 hrs)	± 5%

$$L_o(nH)=4.81\pi n^2sP \quad (2)$$

$$P=\left[\left(\ln\frac{4s}{l}-0.5\right)+\frac{1}{24}\left(\frac{l}{s}\right)^2\left(\ln\frac{4s}{l}+3.853\right)\right] \quad (3)$$

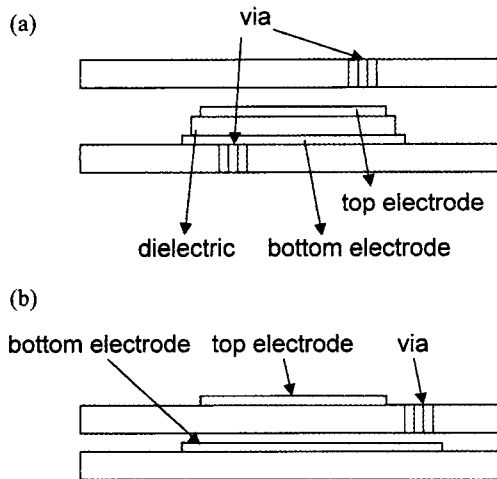
여기서  $n$ 은 코일의 감긴 횟수,  $l$ 은 감긴 깊이의 1/2,  $s$ 는 측면의 평균 길이의 1/2를 각각 나타낸다.

본 연구에서 그린시트 내부에 나선형의 형태로 도선을 인쇄하여 소성한 후에 측정된 인덕턴스는 크기와 회선 수에 따라 10nH에서 60nH의 값을 나타내었으며 ±10%의 우수한 허용치를 보였다. 측정된 값을 Table 2에 나타내었다.

3.1.4 Capacitor

커패시터의 제조에 있어서 주의하여야 할 점은 유전체 내부의 핀홀(pin hole) 현상, 소결을 위한 소결조제와 커패시턴스의 값의 변화, 전극 물질과 그린시트 상호 간의 반응 등이다.<sup>6,7)</sup> 커패시터의 경우 저항체보다도 압력의 분포에 더 민감하므로 내장되는 위치에 따라 값 자체가 크게 변화하므로 이에 대한 영향도 충분히 검토되어야 한다.

커패시터의 값은 유전체인 주성분과 소결조제 등의 함유량에 따라 기본적으로 정할 수 있으며, 인쇄 두께,



**Fig. 4.** Schematic diagram of test patterns for capacitors: (a) paste type, (b) tape type.

전극 면적 등의 공정 조건의 조절로 값을 변화시킬 수 있다. 커패시터는 Fig. 4와 같이 페이스트 형태와 그린시트를 이용하여 테스트 패턴을 구현하였으며, 정전용량은 다음의 식으로부터 구할 수 있다.

$$C=\epsilon_0\epsilon_r\frac{A}{t} \quad (4)$$

여기서  $\epsilon_0$ 는 비유전율로서  $8.854 \times 10^{-12}$  F/m의 값을 가지며,  $\epsilon_r$ 는 상대유전율을,  $A$ 는 전극의 면적을, 그리고  $t$ 는 유전체의 두께를 의미한다.

페이스트 내의 상대적인 구성비와 주성분을 변화시키면서 제조한 3가지의 커패시터와 그린시트를 이용한 커패시터의 유전율 등의 전기적 물성을 측정하여 Table 3에 나타내었으며, 각각의 커패시터의 정전용량의 범위는 Fig. 5에 나타낸 바와 같다.

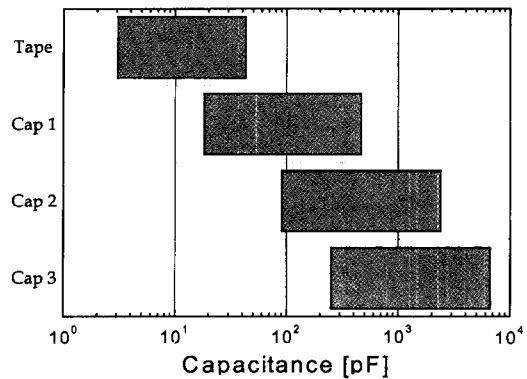
3.2 모듈에의 응용

테스트 패턴에 의한 작업을 기초로 하여 R, L, C 수동소자가 모두 내장되어 있는 모듈을 제작하였다. 휴대용 무전기 등에 사용될 수 있는 LMR용 전력 증폭 모

**Table 3.** Electrical properties of various capacitors

	tape	Cap 1	Cap 2	Cap 3
dielectric constant	6.8	40	200	560
tolerance	± 10%	± 20%	± 15%	± 20%
dissipation factor	< 1%	< 1%	< 1%	< 1%
thermal aging <sup>1</sup>	± 5%	± 5%	± 5%	± 5%
thermal cycling <sup>2</sup>	± 5%	± 5%	± 5%	± 5%
humidity aging <sup>3</sup>	± 5%	± 5%	± 5%	± 5%

- 125°C for 500 hours, no load.
- 55~125°C, 20 minutes at temperature, 500 cycles.
- 85°C/85% R.H. for 500 hours, no load.



**Fig. 5.** Capacitance of 4 types of capacitors.

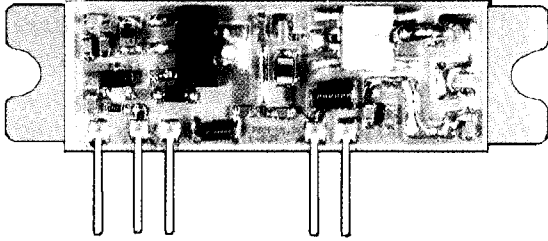


Fig. 6. Power amplifier module for LMR.

들(power amplifier module)로서 작동 주파수는 440~470 MHz이다. 이 모듈에는 내부 실장 소자로서 저항 5개, 인덕터 3개, 커패시터 5개가 내장되어 있고, 표면에는 4개의 microstrip line이 형성되어 있다. 그 밖에 표면 실장 부품으로 power TR, 저항, 인덕터, 커패시터가 각각 3개, 1개, 4개, 10개가 실장되었다. 제작된 모듈을 Fig. 6에 나타내었다.

각 회로 간 정합(matching)을 위한 microstrip line의 설계는 다음의 일반적인 식을 참고로 할 수 있다.

$$Z_0 = \frac{120\pi}{\sqrt{\epsilon_{eff}}} \frac{1}{\frac{w}{h} + 1.393 + 0.667 \ln\left(\frac{w}{h} + 1.444\right)} \quad (5)$$

$$\epsilon_{eff} = \frac{\epsilon_r + 1}{2} + \frac{\epsilon_r - 1}{2} \left(1 + \frac{12h}{w}\right)^{-\frac{1}{2}} \quad (6)$$

여기서,  $Z_0$ 는 특성 임피던스를,  $w$ 는 전도체의 선폭,  $h$ 는 접지면과 전도체 선 간의 거리,  $\epsilon_{eff}$ 는 유효 유전율,  $\epsilon_r$ 는 비유전율을 각각 나타낸다. 이 식들에서 알 수 있듯이 microstrip line 설계 목표치를 구현함에 있어서 기판 자체의 유전율 편차, 두께 편차, 전도체 선폭의 편차는 특성 임피던스에 영향을 미치므로 이에 대한 조절이 필요하다.<sup>8)</sup>

디자인되어진 목표치에 맞도록 저항은 Res 1과 Res 4가, 커패시터는 Cap 3이 선택되었으며, 공정의 단순화와 다른 수동 소자와의 영향을 최소화하기 위하여 각 수동 소자는 다른 층에 인쇄하였다. 지지 역할을 하는 금속 기판은 접지로 처리하여 노이즈 특성이 개선되도록 하였다.

내장된 각 수동소자의 목표치와 측정값을 Table 4에 나타내었다. 저주파 대역에서 작동하는 저항과 커패시터의 경우 비교적 목표치에 부합하는 소자의 구성이 가능하였으며, 인덕터의 경우 측정 주파수에 따라 차이를 보였다. 측정 주파수가 증가하면서 인덕턴스 값이 1 MHz에서 측정된 값과 비교하여 23~28% 정도 감소하였다. 이와 같은 인덕턴스 값의 감소는 주파수 증가

Table 4. Measured values of embedded passive components for the PAM

Resistor	R2	R3	R4	R5	R6
Target	2.1kΩ	1.76kΩ	22Ω	33Ω	56Ω
Value	1.88	1.70	22.7	32.1	50.7
Ratio	89%	97%	103%	97%	91%
Inductor	L1	L2	L3		
Target	12nH	4.7nH	27nH		
Value <sup>1</sup>	16.0	8.1	37.7		
Ratio	133%	172%	140%		
Value <sup>2</sup>	12.0	5.80	29.0		
Ratio	100%	123%	107%		
Capacitor	C2	C6, 7	C14, 15		
Target	330pF	660pF	1330pF		
Value <sup>3</sup>	321	627	1253		
Ratio	97%	95%	94%		

Measuring frequency 1: @1 MHz, 2: @450 MHz, 3: @10 kHz

에 따라 코일의 표피 효과(skin effect)에 의한 자기 인덕턴스(self inductance)의 감소와 인덕터와 접지면 상호 간의 negative mutual inductance에 기인한다.<sup>9)</sup>

제작된 모듈은 사용 주파수인 440~470 MHz에서 10 mW의 입력전압에 6W의 출력전압을 얻었으며 (gain=27.5dB), 효율은 최대 54.5%를 나타내었다.

#### 4. 결 론

LTCC-M은 소성 후에 x-, y- 방향으로의 수축을 1% 이하로 억제할 수 있어 수동 소자를 내장하는데 매우 유리하며, 금속 기판 전체를 접지로 사용함으로써 노이즈를 감소시킬 수 있다. 내장된 수동 소자는 테스트 패턴 상에서 10~20%의 변화값을 보였으며 실제 모듈에 적용하여도 목표치에 부합하는 소자 구성이 가능하였다.

수동 소자가 내부에 실장됨으로써 신호 처리 시간을 감소시킬 수 있고, 납점의 감소로 공정을 단순화시킬 수 있을 뿐만 아니라 신뢰성 또한 증가시킬 수 있으므로 향후 RF module 외에 다양한 분야에 응용이 가능할 것이다.

#### 참고문헌

1. R. Tummala, "Microelectronic Systems Packaging Technology for the 21st Century", *Advancing Microelectronics*, 26, 29-37 (1999).

2. A. N. Prabhu, U.S. Patent, 5277724 (1994).
3. J. S. Shan and W. C. Hahn, "Material Characterization of Thick Film Resistor Pastes", *IEEE transactions on components, hybrids, and manufacturing technology*, Chmt-1, No 4, 383 (1978).
4. H. T. Sowhill, A. L. Eutice, S. J. Horowitz, J. Gar-El, and A. R. Travis, "Low Temperature Co-fireable Ceramics with Co-fired Resistors", *Proceeding of the 1986 international symposium on microelectronics*, 473-486 (1986).
5. P. J. Homes and R. G. Loasby, "Handbook of Thick Film Technology", Ch. 7, Electrochemical Publication Ltd., Glasgow (1976).
6. Y. Baba, H. Ochi, and S. Segawa, "High Reliability Internal Capacitor of LTCC", *IEEE transactions on components, packaging and manufacturing technology*, **18**, 170-173 (1995).
7. L. Drozdyk, "Capacitors Buried in Green Sheet", *Proceeding of the international symposium on microelectronics*, 209-214 (1993).
8. 진녕강, "마이크로파 공학", 240, 청문각 (1999).
9. J. Müller, H. Riecke, and T. Tuschick, "Synthesis of 3D-Inductors with Optimized RF-Performance", *Pan pacific microelectronics symposium, Proceeding of the technical program*, Feb, 239-245 (1996).