

主題

SiGe HBT의 베이스 저항 변수추출 기술

한국전자통신연구원 이상홍, 이승윤, 강진영, 송민규

차례

- I. 서론
- II. 베이스 저항 모델변수 추출
- III. 결론

요약

소자의 특성을 정확히 묘사하고 이를 회로설계에 사용하기 위해서는 정확한 모델링과 이에 관련된 모델변수를 정확히 추출하는 것이 중요하다. 특히, 바이폴라 접합 트랜지스터 및 SiGe HBT를 비롯한 이종접합 트랜지스터의 베이스 저항은 베이스 단자로부터의 전류가 에미터-베이스의 접합면을 향해 퍼져 들어가기 때문에 이 전류가 겪는 저항 성분(spreading resistance)은 하나의 고정값으로 구할 수가 없으며 전류값에 따라 그 효과가 민감하게 변하게 된다. 이와 같은 이유로 다른 어떠한 모델 변수들 보다 베이스 저항 모델변수의 정확한 추출이 매우 어렵다. 본 논문에서는 DC에서 측정된 베이스 저항값을 기본으로 하여 베이스 저항 모델변수들을 정확하고 체계적으로 추출하는 방법에 관하여 논의한다. 본 논문의 베이스 저항 관련 모델변수들의 추출에는 한국전자통신연구원에서 개발한 SiGe HBT 소자를 사용하였으며, 또한 모델 변수 추출은 SILVACO사의 UTMOST III 컴퓨터 프로그램

을 이용하였다.

I. 서론

SiGe은 실리콘(Si)과 게르마늄(Ge) 원자를 합성해 만든 반도체이다. 에너지 갭(gap)이 1.12eV인 실리콘과 0.66eV인 게르마늄을 합성할 경우, 에너지 갭이 다른 이종접합(hetero-junction) 구조의 바이폴라 트랜지스터(HBT) 소자를 만들 수 있다.

SiGe HBT는 BJT(Bipolar Junction Transistor)의 베이스 영역에 게르마늄(Ge)을 첨가한 소자로, 에너지 갭이 낮아져 스위칭 속도가 빨라지고 전력소모가 작아진다. 이와 같은 베이스 영역에의 게르마늄의 첨가는 베이스 이동시간(transit time)을 줄여 결국 f_T 와 f_{max} 를 증가시켜 고속동작을 가능하게 한다. SiGe HBT의 이러한 빠른 동작과 저전력 소모 특성은 순수 실리콘으로 제한되는 고주파 고속 통신 분야의 RF IC나 광통신

신 등에 응용이 되고 있다. 이러한 SiGe HBT 소자 기술은 현재 GaAs 등 화합물 반도체의 고속 응용 영역을 빠르게 대체해 나가고 있으며, 실리콘 기술이 $0.1\mu\text{m}$ 이하로 내려가기 전 존재하는 CMOS RF IC의 한계를 극복하고 있다. 뿐만 아니라 SiGe HBT는 III-V족 계열의 다른 HBT 소자들에 비하여 첨단 실리콘 관련 공정을 대부분 활용할 수 있으므로 적은 비용으로 신뢰성 있는 소자를 만들 수 있다는 잇점이 있다. [1,2,3] 소자의 특성을 더욱 개선시키고 이를 회로 설계에 사용하기 위해서는 정확한 모델링과 관련 모델변수들의 정확한 추출이 매우 중요하다. 특히, 바이폴라 접합 트랜지스터(Bipolar Junction Transistor) 및 SiGe HBT를 포함한 이종접합 트랜지스터(Heterojunction Transistor)의 베이스 저항은 에미터 저항 및 컬렉터 저항과는 그 성격면에서 매우 다르다. 베이스 단자로부터의 전류는 에미터-베이스의 접합면을 향해 퍼져 들어가기 때문에 이 전류가 겪는 저항 성분(spreading resistance)은 하나의 고정값으로 구할 수가 없고 트랜지스터의 레이아웃(layout) 및 전류값에 따라 그 효과가 민감하게 변하게 된다. 이와 같은 베이스 저항의 측정이 DC 측정에 의해 이루어지는 경우 베이스 전류의 특성 곡선이 $RE(1+\beta)$ 만큼 증가된 채 영향을 받기 때문에 정확한 측정 및 변수추출이 또한 매우 어렵다.

본 논문에서는 DC에서 측정된 베이스 저항값을 이용하여 베이스 저항 관련 모델변수들을 체계적으로 추출하는 방법에 관하여 논의한다. 베이스 저항 관련 모델변수들의 추출에 사용된 반도체 소자는 한국전자통신연구원(ETRI)에서 개발한 SiGe HBT이다. 사용된 하드웨어 측정장비는 HP4145B, HP4142B 및 HP8510B이고, 모델변수 추출 및 최적화는 SILVACO사의 UTMOST[4]를 이용하였다.

II. 베이스 저항 모델변수 추출

이 장에서는 한국전자통신연구원에서 개발한 SiGe HBT를 대상으로 한 베이스 저항 관련 모델변수들의 추출 방법에 대하여 논의한다.

1. SiGe HBT의 베이스 저항 모델변수 추출과정

SiGe HBT의 베이스 저항 모델변수 추출과정은 다음과 같으며 세부적인 설명은 이어지는 절에서 논의한다.

(1) DC 측정을 한 후 최적화를 통하여 DC 관련 모델변수들을 추출한다. 측정된 I-V 특성곡선, Beta-IC 곡선, Gummel-plot, RC(collector 저항) 및 RE(emitter 저항)를 이용하여, I-V 특성곡선, Beta-IC 곡선, Gummel-plot의 측정값과 시뮬레이션(simulation) 값이 일치하도록 최적화하여 모델변수들을 추출한다. 특히, Gummel plot의 최적화 과정시 저전류 영역, 중간 전류영역 및 고전류 영역으로 나누어 각 영역을 최적화 하여야 좋은 결과를 얻을 수 있다. 한편, 베이스 저항과 관련된 변수들은 최적화가 잘 되지 않으며 또한 최적화가 되었다 하더라도 이 값을 이용하여 S-파라미터 시뮬레이션을 하여보면 측정값과 많은 차이를 보이는 경우가 자주 발생하곤 한다. 이와 같은 이유로 베이스 저항 관련 모델변수들은 이 단계에서 최적화하지 않고 측정된 관련 변수들은 다음의 단계(4)의 최적화시 초기값으로 사용된다.

(2) AC 측정하여 AC 관련 모델변수 및 커패시턴스 모델변수들을 추출한다.

(3) AC 측정의 f_T -IC 곡선에서 커패시턴스 모델변수 및 AC 모델변수, S21 파라미터를 동시에 최적화한다.

(4) 최종적으로 S11 파라미터를 최적화하여 베이스 저항 관련 모델변수들을 추출한다.

단계 (1)은 상기의 기술 정도로 언급하고 단계 (2)~단계(4)는 다음 절에서 자세히 언급한다.

2. DC 방법에 의한 베이스 저항 모델변수 추출

베이스 저항은 능동 베이스 영역과 베이스 단자 사이의 저항으로 그 값은 수십 ohm에서 수 kohm에 이르며, 소자의 동작 전류에 따라서 다르기 때문에 정확한 측정이 매우 어렵다. 이는 DC측정에 의한 경우 베이스 전류(IB)의 특성 곡선이 RE(1+β) (단, 그림1과 그림2의 RE=rE)만큼 증가된 채 영향을 받기 때문인 것으로 알려져 있다.

한편, 베이스 저항은 DC측정에 의한 값은 실제 값보다 크게 나타나는 것으로 알려져 있다.[5] 그림 1의 Gummel-Poon 소신호 등가회로에서 보면 r_x 및 C_x로 표시되어 있는 저항 및 커패시턴스는 그림과 같이 병렬로 연결되어 있다. 따라서, 주파수 개념이 아닌 DC 측정에서는 r_x값 중 베이스 저항의 일정한 부분이 r_{BB}에 포함되어 전체 베이스 저항이 크게 나타나며, 반면에 고주파 측정에서는 C_x가 단락(short)되어 단지 r_{BB}만이 베이스 저항값으로 나타나기 때문에 DC 측정에 의한 방법에 비해 상대적으로 작은 값을 얻게 된다.

대부분의 Gummel-Poon 모델을 사용하는 SPICE 프로그램은 (가변) 베이스 저항 r_{BB}에 대해 두 개의 기본 모델을 지원한다.[4,6] 이 두 개의

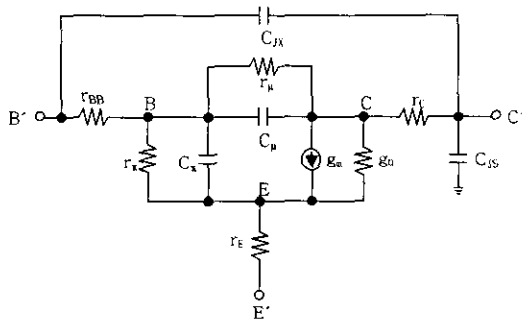


그림 1. Gummel-Poon 소신호 등가회로

가변 베이스 저항 모델은 복잡하며 세 개의 모델변수들을 이용하여 모델링한다. 첫번째 모델변수는 RB로서 매우 낮은 베이스 전류에서의 최대 베이스 저항이고, 두번째 모델변수는 RBM로서 매우 높은 베이스 전류에서의 최소 베이스 저항값이다. 셋번째 모델변수는 IRB로서 RB가 RB와 RBM 사이에서 절반으로 떨어지는 베이스 전류이다.

첫번째 SPICE2 프로그램에서 사용하였던 베이스 저항 모델은 다음과 같다.

$$r_{BB} = RBM + 3 \cdot (RB - RBM) \cdot \frac{\tan(z) - z}{z \cdot \tan^2(z)} \quad (1)$$

$$z = \frac{-1 + \left[1 + 144 \cdot \frac{ib}{\pi^2 \cdot IRB} \right]^{1/2}}{\frac{24}{\pi^2} \cdot \left(\frac{ib}{IRB} \right)^{1/2}} \quad (2)$$

이 모델에서는 세 개의 모델변수들(RB, RBM, IRB)을 모두 필요로 하며, z은 베이스 저항울과 thermal 전압 및 진성 베이스(intrinsic base) 길이의 함수이다. 이 모델의 장점은 r_{BB}의 값이 베이스 전류 ib만에 의해 결정된다는 것이다.

두번째 모델은 베이스 전하식에 기초를 두고 있으며, 다음의 식으로 주어진다.

$$r_{BB} = RBM \cdot \frac{RB - RBM}{qb} \quad (3)$$

$$q1 = \frac{1}{1 - \frac{vbc}{VAF} - \frac{vbe}{VAR}} \quad (4)$$

$$q2 = \frac{ISE}{IKF} \cdot \left(e^{\frac{vbe}{NF \cdot VT}} - 1 \right) + \frac{ISC}{IKR} \cdot \left(e^{\frac{vbc}{NR \cdot VT}} - 1 \right) \quad (5)$$

$$qb = \frac{q1}{2} \cdot (1 + \sqrt{1 + 4 \cdot q2}) \quad (6)$$

qb는 베이스 전하 인자(base charge factor)

이고, 이 모델은 RB와 RBM의 두 개의 모델변수들 값만 지정하면 된다. 이 모델식은 첫번째 모델보다 간단해 보이지만, r_{BB} 추출의 정확도가 이전에 추출한 순방향과 역방향 Gummel-Poon 모델변수의 정확도에 의존한다는 점이 단점으로 지적된다. 즉, 이 r_{BB} 를 모델링함에 있어서 이 모델을 사용하려면 VAF, VAR, ISE, IKF, IKR의 모델변수 값들을 r_{BB} 를 추출하기에 앞서 추출하여야 한다.

베이스 저항 모델변수들을 측정하고 추출하기 위한 일반적인 방법을 살펴보자. 베이스 저항 모델변수들을 측정하고 추출하는 방법은 DC 측정 및 AC 측정에 의해 가능하다. [7] 일반적으로 베이스 저항 측정은 DC측정에 의한 방법이 많이 사용되고 본 논문에서의 베이스 저항 모델변수 추출도 DC측정에 근간을 두고 있으므로 DC측정에 의한 방법만을 논의한다. DC측정에 의한 방법은 IB-VBE plot (Gummel plot)을 이용한다. 그림2의 Gummel plot의 IB의 선형영역을 통하여 fitting된 직선으로부터 측정 점들의 벗어난 정도를 다음의 식(7)과 같이 정의하자.

$$\Delta = RB \cdot IB + RE \cdot IE \quad (7)$$

$$RB = \frac{\Delta - RE \cdot IE}{IB} \quad (8)$$

식(7)에서 알 수 있는 바와 같이 IB 및 IE가 측정되고 RE가 이전에 추출되어 알려진 값이라면 Δ 가 계산된 후, 한 측정 점에 대한 RB는 다음의 식(8)에 의해 계산된다. 앞의 한 측정 점에서 제외된 모든 (벗어난) 점들에 대하여 앞의 과정을 반복하면 그림 3의 RB-IB 곡선을 얻을 수 있다. 이 RB-IB 곡선으로부터 베이스 저항 모델변수들(RB, RBM, IRB)을 추출할 수 있다.

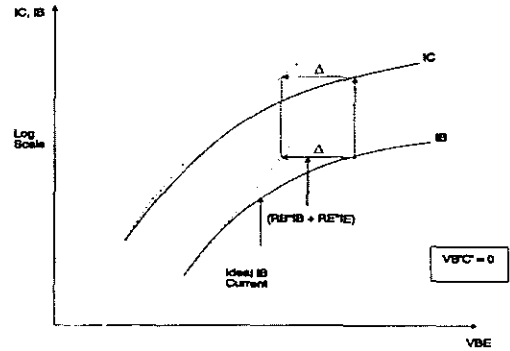


그림 2. VBE에 따른 IB, IC 곡선

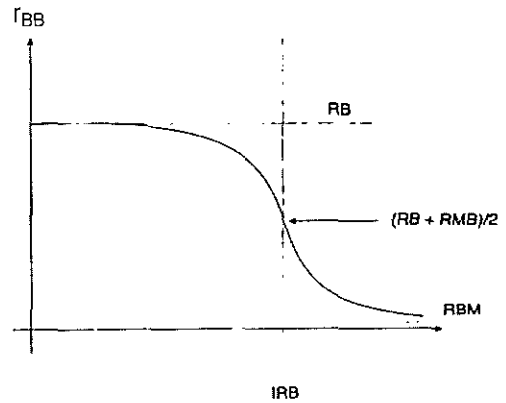


그림 3. 베이스 전류(IB)에 따른 베이스 저항의 변화

3. 커패시턴스 모델변수의 추출

베이스-에미터간 접합 커패시턴스(C_{be}) 또는 베이스-콜렉터간 접합 커패시턴스(C_{bc}) 관련변수들(C_{JE} , V_{JE} , M_{JE} , C_{JC} , V_{JC} , M_{JC})은 측정된 S-파라미터를 Y-파라미터로 변환하여 식(9) 또는 식(10)에 의해 계산된 후, 식(11)과의 fitting을 통하여 구해진다. 여기서 S-파라미터를 측정할 때의 전압조건은 $V_{bc}=0$ 또는 $V_{be}=0$ 이다. 식(11)의 C_{j0} , V_{bi} 및 m 이 커패시턴스 관련 모델변수들이다.

$$C_{bc} = \frac{\text{Im}(y_{11}) + \text{Im}(y_{21})}{\omega} \quad (9)$$

$$C_{bc} = -\frac{\text{Im}(y_{21})}{\omega} \quad (10)$$

$$C_{meas} = \frac{C_{j0}}{[1 - V/V_{bi}]^m} \quad (11)$$

4. AC 최적화를 통한 베이스 저항 모델변수 추출

앞 절에서 언급한 것처럼 DC에 의한 베이스 저항 변수추출은 실제값 보다 크게 나타날 수 있음을 이론적으로 설명하였다. 이 절에서는 이전 절들에서의 최적화된 모델변수들을 이용하여 베이스 저항 관련 모델변수들을 최적화하여 추출하는 방법에 대하여 설명한다.

흔히 AC 특성을 대표하는 f_T 와 f_{max} 는 트랜지스터가 얼마나 빨리 동작하는가를 판별하는 기준으로 가장 많이 사용된다. [8,9] f_T 는 차단주파수(cutoff frequency)로 트랜지스터를 공통 에미터(common emitter) 증폭기로 동작시킬 때 콜렉터의 DC전압이 변하지 않는 상태에서(AC short) 언제까지 베이스 전류의 변동폭 보다 콜렉터 전류의 변동폭이 큰 값($\beta > 1$)으로 유지되는가를 나타내는 크기이며, 모델변수 TF와 가장 관련이 깊다. f_T 가 일종의 '개념적' 크기라면 f_{max} 는 전력증폭도가 1보다 큰 상태로 유지되면서 발진하는 최대 주파수가 얼마인가를 나타내는 크기이다. f_T 의 관계식은 식(12)와 같고 f_{max} 의 관계식은 식(13)과 같다. 식(13)에서와 같이 f_T 및 C_{bc} 가 정확히 추출되고 베이스 저항이 정확히 추출되면 RF에서 중요한 소자의 f_{max} 특성을 정확히 예측할 수 있다.

$$f_T = \frac{1}{2\pi \left(\frac{C_{be} + C_{bc}}{I_C + V_T} + \tau_B \right)} \quad (12)$$

$$f_{max} = \left(\frac{f_T}{8\pi R_B C_{bc}} \right)^{1/2} \quad (13)$$

식(12)의 f_T 의 의미는 자세히 살펴보면 다음과 같다. (1) f_T 는 접합 커패시턴스의 함수이며 접합 용량이 작을수록 트랜지스터가 빠르게 동작한다. (2) f_T 의 이론적 최대치는 전자가 베이스 영역을 통과하는 시간(transit time)인 τ_B 의 역수로서 결정된다. (3) f_T 는 I_C 의 함수이며 I_C 가 선형적으로 증가하다가 어느 정도 이상으로 커지면 고준위 주입(high-level injection) 효과 때문에 f_T 가 다시 떨어지게 된다. 이상에서 f_T 에 가장 영향을 많이 주는 인자는 접합 커패시턴스 및 τ_B 와 관련있는 변수들이다.

이 절에서는 베이스 저항 변수추출을 2단계로 나누어 추출하는 과정을 설명한다. 즉, AC 및 커패시턴스 모델변수들을 최적화하여 추출한 후, 최종적으로 베이스 저항 변수들을 최적화하는 과정을 설명한다.

먼저, AC 및 커패시턴스 모델변수들(TF, XTF, ITF, VTF, CJE, VJE, MJE, CJC, VJC, MJC)을 추출함에 있어서 앞서 최적화된 DC 관련 모델변수들은 고정시키고 f_T 와 S21 파라미터(본 논문에서 사용된 바이어스 조건: $V_{CE} = 2V$, $I_C = 1mA$, 측정주파수: 500MHz~20GHz)를 동시에 최적화(최적화 변수: TF, XTF, ITF, VTF, PTF, CJE, VJE, MJE, CJC, VJC, MJC)하여 모델변수들을 추출한다. 즉 f_T - I_C 곡선과 S21 파라미터의 측정값과 시뮬레이션 값이 가장 근접할 때 까지 관련 모델변수들을 최적화한다. 그림4는 ETRI SiGe HBT의 측정 및 이 절에서 언급한 방법에 의한 베이스 저항 모델링 결과이다. 진한색 심벌은 측정값을 나타내며 옅은색 심벌은 앞서의 방법에 의한 최적화 결과를 나타낸 것이다. 그림4(a)는 f_T - I_C 곡선이며 그림4(c)는 S21 파라미터의 polar형태 그림이다. 그림에서 측정값과 최적화된 모델링값이 상당한 일치를 보이고 있음을 알 수 있으며, 약간의 불일치는 f_T - I_C 곡선과 S21 파라미

터를 동시에 만족하도록 최적화했기 때문이다. 만일, S21 파라미터만을 최적화하고 f_T -IC 곡선은 최적화하지 않는 경우 f_T -IC 곡선이 측정치와 어긋나 있는 것을 종종 발견할 수 있었다.

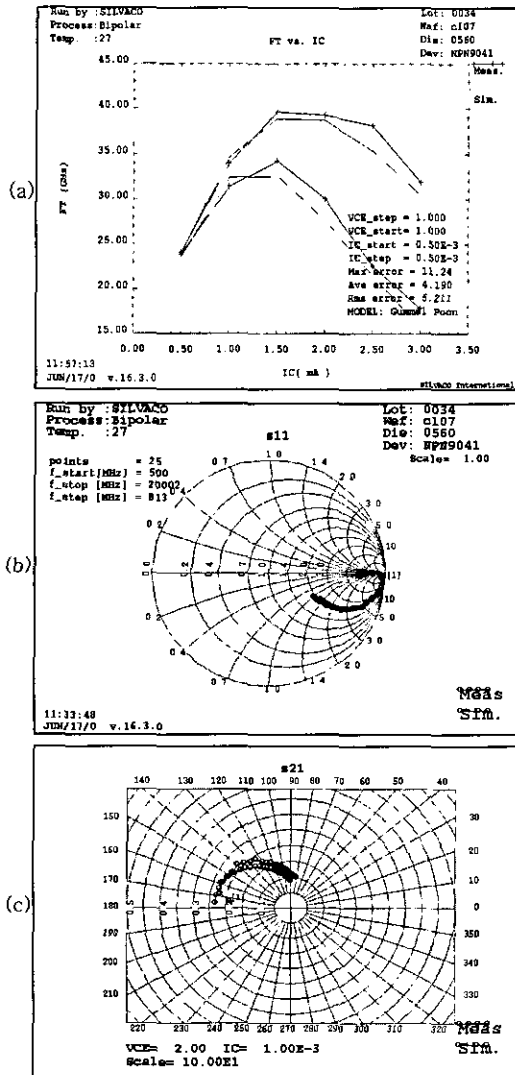


그림 4. S 파라미터를 통한 베이스 저항 모델변수 추출
 (a) f_T -IC의 최적화, (b) S11의 최적화, (c) S21의 최적화

다음은 f_T 와 S21 파라미터를 동시에 최적화 과정을 거친 후 마지막으로 S11 파라미터의 최적화를

통하여 베이스 저항 모델변수들을 추출한다. S11 파라미터는 입력에서 바라 본 저항과 커패시턴스들의 함수이며, 베이스 저항과 아주 관련이 깊은 S-파라미터이다. 베이스 저항 관련 모델변수를 제외한 나머지 변수들은 앞의 최적화 과정을 통하여 추출되었으므로, 베이스 저항 관련 모델변수들만을 변수로 하여 최적화하여 최종적인 값을 추출한다. 즉, 앞서 AC 및 커패시턴스 모델변수들을 추출하였으므로 이 모델변수들 값 및 최적화된 DC 관련 모델변수들을 고정시키고, 2절의 DC에서 측정하여 얻은 베이스 저항 모델변수들을 초기값으로 하여 베이스 저항 모델변수들만을 최적화하면 베이스 저항 모델변수들이 최종적으로 추출된다. 그림 4 (b)는 이와 같은 방법으로 최적화한 결과이며, S11 파라미터(본 문에 사용된 바이어스 조건: $V_{CE}=2V$, $I_C=1mA$, 측정주파수: 500MHz~20GHz)의 측정값과 최적화된 모델링값이 매우 잘 일치함을 볼 수 있다.

상기와 같은 본 논문의 방법으로 최적화하여 베이스 저항(RB)을 추출하는 경우 DC 측정에 의한 값과 비교해 보통 30% 정도 작은 값으로 추출되는 것을 확인할 수 있었으며 이는 이론적으로 검토했을 때와 부합되는 경향을 갖는다.

III. 결론

바이폴라 접합 트랜지스터(Bipolar Junction Transistor) 및 SiGe HBT를 비롯한 이종접합 트랜지스터(Hetero-junction Transistor)의 베이스 저항의 측정과 관련 모델변수의 정확한 추출이 DC 측정에 의해 이루어지는 경우 베이스 전류의 특성 곡선이 $RE(1+\beta)$ 만큼 증가된 채 영향을 받기 때문에 특히 어렵다.

본 논문에서는 DC에서 측정된 베이스 저항값을 이용하여 베이스 저항 모델변수들을 체계적으로 추

출하는 방법에 관하여 논의하였다. 본 논문의 베이스 저항 관련 모델변수들의 추출에는 한국전자통신연구원(ETRI)에서 개발한 SiGe HBT 소자를 사용하였으며, 또한 모델 변수 추출은 SILVACO사의 UTMOST III 컴퓨터 프로그램을 이용하였다. 본 논문에서는 모델 변수를 추출함에 있어서 UTMOST III를 사용하였지만 HSPICE 등 최적화 기능을 갖는 어떤 시뮬레이션 툴을 사용하여도 본 논문에서 기술한 방법을 그대로 적용할 수 있다.

본 논문에서 기술한 베이스 저항 모델변수의 추출 방법은 바이폴라 접합 트랜지스터(Bipolar Junction Transistor)나 다른 HBT(Heterojunction Bipolar Transistor) 소자에도 동일하게 적용되어 유용하게 사용될 수 있을 것으로 사료된다.

※참고문헌

- [1] 박형무, "10Gbps급 고속 IC의 기술동향 및 국내현황," *전자공학회지*, 제22권, 제2호, pp. 123-135, Feb. 1995.
- [2] Q. Huang, et al., "The Impact of Scaling Down to Deep Submicron on CMOS RF Circuits," *IEEE Journal of Solid-State Circuits*, vol. 33, no. 7, pp. 1023-1036, July 1998.
- [3] C. Svensson, et al., "RF Integration into CMOS and Deep-Submicron Challenges," *IEEE Design & Test of Computers*, vol. 16, no. 3, pp. 112-116, July 1999.
- [4] UTMOST III Extractions Manual: Volume 2, SILVACO, Inc., 1996.
- [5] 이홍수, "UTMOST를 이용한 바이폴라 트랜지스터의 $R_b(dc)$ 추출결과," *한국전자통신연구원*, TM98-KET50598, 1998.
- [6] G. Massobrio and P. Antognetti, *Semiconductor Device Modeling with SPICE*, McGraw-Hill, Inc., pp. 45-130, 1997.
- [7] I. E. Getreu, *Modeling the Bipolar Transistor*, Elsevier Scientific Publishing Company, pp. 9-126, 1978.
- [8] D. J. Roulston, *Bipolar Semiconductor Devices*, McGraw-Hill, Inc., pp. 165-187, 1990.
- [9] 김원찬, *반도체소자의 이해*, 대영사, pp. 227-305, 1999.



이 상 홍

1988년 충남대학교 공과대학 전자공학과 졸업 공학사
 1992년 충남대학교 대학원 전자공학과 졸업 공학석사
 1998년 충남대학교 대학원 전자공학과 졸업 공학박사
 1990년~1991년 한국전자통신연구원 화합물집적회
 로연구실 위촉연구원
 1995년~1998년 한국과학기술원 정보전자연구소 위
 촉연구원
 1998년~1999년 한국전자통신연구원 박사후연수연
 구원(Post-Doc.)
 1999년~현재 한국전자통신연구원 회로소자기술연구
 소 화합물반도체연구부 SiGe소자팀
 선임연구원
 관심분야 : 반도체소자 모델링 및 모델변수 추출, RF회
 로 설계/VLSI 설계 등



강 진 영

1977년 서울대학교 천문학과 졸업 이학사
 1979년 한국과학기술원 물리학과 졸업 이학석사
 1991년 한국과학기술원 물리학과 졸업 이학박사
 1979년~현재 한국전자통신연구원 회로소자기술연구
 소 화합물반도체연구부 SiGe소자팀장
 /책임연구원
 관심분야 : SiGe반도체, 반도체소자공정 등



이 승 운

1994년 한국과학기술원 재료공학과 졸업 공학사
 1996년 한국과학기술원 재료공학과 졸업 공학석사
 1999년 한국과학기술원 재료공학과 졸업 공학박사
 1999년~현재 한국전자통신연구원 회로소자기술연구
 소 화합물반도체연구부 SiGe소자팀
 선임연구원
 관심분야 : 화합물 반도체 소자 및 공정 (SiGe HBT
 devices & process), 금속 배선 공정
 (Copper metallization process) 등



송 민 규

1982년 한양대학교 공과대학 화학공학과 졸업 공학사
 1985년 Drexel University, 화학공학과 졸업 공학석사
 1988년 Drexel University, 화학공학과 졸업 공학박사
 1989년 University of South Florida, 전기전자공학
 과 연구조교수
 1989년~현재 한국전자통신연구원 회로소자기술연구
 소 화합물반도체연구부 부장/책임연구
 원
 관심분야 : 반도체 소자공정개발, 전자소자 및 광소자
 패키징 등