

ATM망에서 UPC/NPC를 고려한 트래픽 정형화기

정회원 조태경*, 최병욱**

Traffic Shaper in consideration of UPC/NPC in ATM Networks

Tae-Kyung CHO*, Byung-Uk Choi** *Regular Members*

요약

본 논문에서는 ATM 망을 구성하고 있는 노드(node) 간의 셀(cell) 전송시에 출력 링크(output link)로 전송된 셀이 수신 노드에서 수행하는 UPC/NPC에 의해 손실되지 않는 트래픽 정형화기(shaper)를 제안한다.

제안한 정형화기는 비실시간 가변비트율(nrt-VBR) 트래픽을 대상으로 한 것으로 각 ATM 연결(connection)에 대해 독립된 큐(queue)를 할당하였으며, 출력 링크로 전송할 셀을 저장하고 있는 큐를 선정하기 위해 모든 큐에 대해 Generic Cell Rate Algorithm(GCRA)를 수행하여 큐의 상태를 결정하고, 그 결과 전송 가능 상태에 있는 모든 큐들을 대상으로 본 논문에서 제안한 시간의존 확률적 스케줄링(time-dependent probability scheduling) 알고리즘을 적용하여 특정 큐를 선택하여 셀을 전송한다.

제안한 정형화기의 성능평가를 위해 WRR(Weighted Round Robin) 스케줄링 알고리즘을 사용한 정형화기 및 WFQ (Weighted Fair Queuing) 스케줄링 알고리즘을 적용한 정형화기에 대한 모의실험을 하였으며, 그 결과 제안한 정형화기는 비실시간 가변비트율(nrt-VBR) 트래픽의 정형화(shaping)에 우수한 성능을 나타냄을 확인하였다.

ABSTRACT

In this paper, we propose a traffic shaper which does not occur the cell loss caused by the Usage Parameter Control/Network Parameter Control at the input link of the receiving ATM node.

The proposed traffic shaper is for the non real time-Variable Bit Rate(nrt-VBR) traffic and has an independent queue for each ATM connection. For the selection of a proper queue which has cells for transmission to the output link, we execute the GCRA for each queue. As a result of the GCRA, all the queues in the transmit enable state are selected first. Then, a proper queue among the queues in the transmit enable state is selected by using the time-dependent probability scheduling algorithm proposed in this paper.

To evaluate the performance, we simulate the proposed shaper with the other shapers using the WRR scheduling algorithm and the WFQ scheduling algorithm. The results show that the proposed shaper is superior to the other shapers in terms of the cell loss rate for the nrt-VBR traffic.

1. 서론

광대역 종합 정보 통신망(B-ISDN)의 전송 기술인 비동기 전송 방식(ATM : Asynchronous Transfer Mode)은 통계적 다중화를 통한 망 자원의 효율적인 이용이 가능하며, 다양한 서비스를 수용할 수 있

다는 장점이 있다. 그러나 ATM의 장점을 충분히 활용하려면 효율적인 트래픽 제어 및 자원 관리가 필요하다. 즉 다양한 트래픽에 대한 서로 다른 서비스 품질(QoS : Quality of Service)을 만족시키기 위한 트래픽 제어에 관한 연구가 중요시되고 있다. ITU-T의 권고안 I.371에서는 예방적 트래픽 제어

* 동서울대학 전기과

** 한양대학교 전자·전기·컴퓨터 공학부

논문번호: 00238-0628, 접수일자: 2000년 6월 28일

※ 본 연구는 1998년 한국학술진흥재단의 학술연구비 지원에 의하여 수행되었음.

방법으로 호 수락 제어(CAC : Connection Admission Control), 사용 변수 제어(UPC : Usage Parameter Control), 자원 관리(Resource Management), 우선 순위 제어(priority control) 및 트래픽 정형화(traffic shaping) 등을 정의하였으며, 대응적 트래픽 제어 방법으로 선택적 셀 폐기 및 명시적 전향 폭주 표기(Explicit Forward Congestion Indication)등을 정의하고 있다^[1].

본 논문은 다양한 ATM 트래픽 중에서 비실시간 가변비트를 트래픽에 적용 가능한 정형화기의 설계에 관한 연구로, ATM 망을 구성하고 있는 노드간의 셀 전송시에 출력 링크로 전송된 셀이 입력 노드에서의 UPC/NPC에 의해 손실되지 않는 트래픽 정형화기의 구조(structure of traffic shaper) 및 정형화 알고리즘(shaping algorithm)을 제시하고, 모의 실험을 통하여 그 유용성을 보였다. 본 논문의 구성은 다음과 같다. 2장에서는 기존의 트래픽 정형화기에서 사용한 스케줄링 알고리즘에 대한 연구 결과를 개괄하고, 3장에서는 본 논문에서 제안한 트래픽 정형화기의 구조 및 정형화 알고리즘을 기술하고 그 장점을 논한다. 4장에서는 제안한 정형화기의 성능평가를 위한 모의실험을 수행하여 그 결과를 제시하고 성능분석을 하였다. 5장에서 결론 및 향후 연구방향을 제시한다.

II. 기존의 트래픽 정형화기

ATM 망 내의 각 노드는 유입되는 셀에 대해 UPC/NPC를 수행하여 기존에 연결이 설정된 가입자들에게 일정한 QoS를 보장하고, 망이 폭주 상태에 빠지는 것을 방지한다. 그러나 UPC/NPC를 통과한 셀들이 노드 내에서 스위칭 되어 다음 노드로 출력될 때에는 입력 트래픽의 특성이 변경된다. 즉 ATM 노드 내에서 입력 트래픽의 다중화로 인해, 특정 VP(Virtual Path) 혹은 VC(Virtual Channel)로 출력 트래픽이 집중되는 경우에는 해당 VP/VC에 협정된 셀율(cell rate)을 초과하여 셀을 전송하는 결과가 초래된다^[2]. 이러한 셀들은 다음 노드의 입력단에서의 UPC/NPC에 의해 폐기(discarding)된다. 이러한 문제점을 해결하기 위해서 ATM 망 내의 각 노드는 셀 전송시에 트래픽 정형화를 수행한다. 트래픽 정형화란 출력 링크(link)로 전송되는 셀이 연결 수락 제어(CAC : Connection Admission Control)에 의해 결정된 트래픽 변수(parameter)를 만족할 수 있도록 전송 셀 간격(inter cell time)을

변경하는 기능이다^[3]. 이러한 정형화는 UPC/NPC 전단에서 수행하는 것이 효과적이다^[4]. 즉 출력되는 ATM 셀이 협정된 트래픽 변수를 준수하도록 정형화하여 UPC/NPC에 의한 셀 손실을 최소화 하여야 한다. 정형화 기능은 가입자 대내 장비(CPE : Customers Premises Equipments), ATM 망 입력점(at the network entrance) 노드, ATM 망 출력점(at the network exit) 노드 등에 구현하도록 권고되어지고 있다.

이러한 정형화기는 연결 설정(connection setup)시에 논리적 출력 셀 슬롯(slot)을 결정하고 연결이 종료될 때까지 논리적 출력 셀 슬롯을 유지하는 연결 기반 정형화기(connection-based shaper)와 입력되는 매 셀에 대한 출력시간을 계산하는 셀 기반 정형화기(cell-based shaper)로 대별할 수 있다^[5]. ATM 망 내의 다양한 트래픽 제어 기능을 그림 1에 도시하였다.

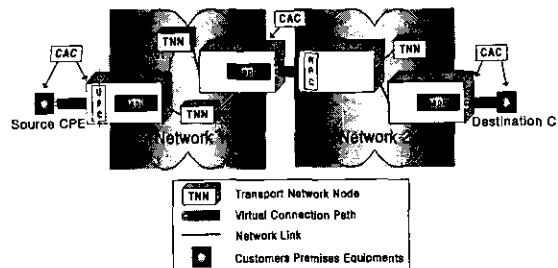


그림 1. ATM 망 내의 트래픽 제어 기능을 위한 기준 모형

1. 연결 기반 정형화기

연결 기반 정형화기는 각 연결에 대해 할당된 큐들의 서비스 순서를 통계적으로 결정한 순환 캘린더(cyclic calendar)를 사용하여 셀을 전송한다^[5]. 즉 순환 캘린더는 출력 링크로 전송할 셀을 저장하고 있는 큐(queue)의 서비스 순서를 저장하고 있는 것으로 이는 연결 설정시에 해당 연결에 대해 협정된 트래픽 변수를 근거로 하여 생성한다. 순환 캘린더는 기존의 연결이 해지되거나 새로운 연결이 설정된 경우에 갱신되어진다. 순환 캘린더 내의 각 엔트리(entry)는 비어(empty) 있거나 혹은 특정 연결에 대한 큐를 지정하고 있다. 그림 2에 연결 기반 정형화기의 구조를 나타냈다.

그림 2에서 스케줄러(scheduler)의 주된 역할은 순환 캘린더를 생성하는 것으로 순환 캘린더의 크기(K)는 설정된 연결 중에서 최소 전송률을 갖는

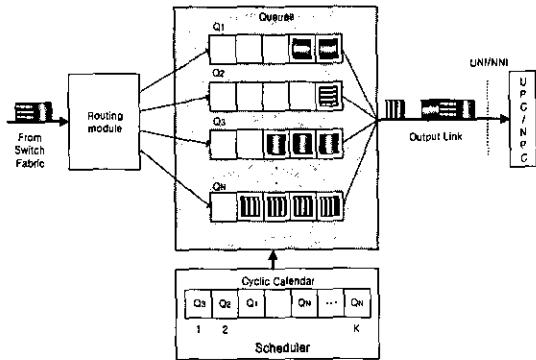


그림 2. 연결 기반 정형화기의 구조

연결이 순환 캘린더를 1회 순환하는 동안 요구한 전송물이 보장되도록 결정한다. 또한 순환 캘린더 내에 특정 연결 (C_i)에 대해 할당되는 엔트리의 개수 (S_i)와 엔트리간의 간격 (T_i)은 식 (1)에 의해 구할 수 있다.

$$S_i = \lceil \frac{P_i}{C} K \rceil, T_i = \frac{K}{S_i} \quad (1)$$

식 (1)에서 P_i 는 연결 i 의 최대 셀 전송률 (PCR : Peak Cell Rate), C 는 출력 링크의 대역폭 (bandwidth) 의미하며, $\lceil x \rceil$ 은 x 보다 크거나 같은 정수를 돌려주는 함수이다. 이러한 연결 기반 정형화기에서 해결하여야 할 과제로는 새로운 연결 (C_i)가 설정되어 순환 캘린더 (K 개의 엔트리로 구성)를 재구성 할 때에 기존에 설정되어 있는 연결에 대한 QoS를 보장하면서 새로운 연결에 대한 엔트리 할당이 T_i 를 만족시킬 수 있는 효율적인 엔트리 할당 알고리즘을 개발하는 것이다.

연결 기반 정형화기에서 사용하는 대표적인 스케줄링 알고리즘으로는 WRR(Weighted Round Robin)이 있다^{6, 7)}. WRR은 각 가상 연결(virtual connection)을 통하여 입력되는 셀들을 각기 독립된 큐에 저장하고, 각 큐의 서비스는 CAC 수행시에 결정된 라운드(round)에 따라 순환적으로 행한다. 라운드는 여러 개의 슬롯(slot)으로 구성되며, 각 슬롯은 특정 가상 연결에 대해 할당된 큐를 지정하고 있거나 비어(idle slot) 있다. WRR 스케줄러는 빈 슬롯에 대해서는 셀을 전송하지 않고 다음 슬롯이 지시하고 있는 큐에 저장되어 있는 셀을 전송한다. WRR의 성능은 가상 연결 j 에 대한 라운드 내의 서비스 순서(sequence) f^j 와 라운드를 구성하고 있는 전체 슬롯의 개수 R 의 결정에 달려 있다.

2. 셀 기반 정형화기

셀 기반 정형화기는 매 셀 전송시에 다음 셀 사이클(cycle)에 전송할 셀을 결정한다. 동시에 유입되는 셀은 정해진 방식에 따라 버퍼링(buffering) 된다. 즉 셀 기반 정형화기는 입력 셀의 VPI/VCI 값에 따라 해당 큐에 셀을 저장하고, 매 셀 전송시에 상태 변수를 근거로 하여 다음에 전송할 셀을 결정한다. 이때 사용하는 상태 변수로는 큐의 길이, 마지막 셀의 도착 시간, 큐 내에서 대기한 평균/최대 시간 등이 있다. 이러한 선택은 보다 일반적인 방법에 의해서 행해지기도 한다. 즉 대기시간의 최소화, 메모리 요구량, 연결간의 공정성(fairness) 등이 있다. 셀 기반 정형화기에서 사용하는 대표적인 스케줄링 알고리즘으로는 EDF(Earliest Deadline First), LTRB (Least Time to Reach Bound), GPS(Generalized Processor Sharing), WFQ(Weighted Fair Queueing) 등이 있다.

EDF 알고리즘⁸⁾은 입력되는 모든 셀에 대해 출력 링크로 전송될 때까지의 제한 시간을 부여하고, 셀 전송 시점에서 제한 시간이 가장 작은 셀을 우선적으로 전송하는 것이다. 이 방법은 ATM 스위치 내에서 전달 지연 시간이 커져서 발생하는 셀 손실을 최소화하는데 목적이 있다.

LTRB 알고리즘⁹⁾은 각 연결에 할당된 큐의 길이가 큐 경계(queue bound)에 근접한 큐에 저장되어 있는 셀(head of line cell)을 전송하는 알고리즘이다. 즉 연결 i 에 대한 큐 B_i 의 크기가 M_i 이고, B_i 에 저장되어 있는 셀의 개수가 Q_i 일 때, 식 (2)를 모든 ATM 연결에 대해 계산하여 가장 작은 값을 갖는 큐 내의 셀을 전송하는 알고리즘이다.

$$\frac{M_i - Q_i}{PCR_i} \quad (2)$$

식 (2)에서 PCR_i 는 연결 i 의 최대 셀 전송률이다. 이 방법은 큐의 크기를 최적화 할 수 있다는 장점이 있으나, 셀 전송 지연(CTD : Cell Transfer Delay)과 서비스의 공정성(service fairness) 등이 고려되지 않았다.

GPS^{10, 11)}은 유체 모델(fluid-flow model)을 가정하여 정의한 이상적인 스케줄링 알고리즘으로, 임의의 시간 간격($\tau = t_2 - t_1$, 단 $t_1 < t_2$) 동안 셀이 존재하는 큐의 개수가 일정한 경우, τ 기간 동안 셀이 존재하는 큐 i 에 할당된 서비스율 ρ_i 는 식 (3)에 의해 구할 수 있다.

$$\rho_i(t) = \frac{\phi_i}{\sum_{j \in B(t)} \phi_j} C \quad (3)$$

식 (3)에서 ϕ_i 는 셀이 존재하는 큐 i 의 가중치이고, $B(t)$ 는 t 기간 동안 셀이 존재하는 모든 큐의 집합을 의미하며, C 는 출력 링크의 대역폭이다. 시스템 내의 전체 큐 개수가 N 개일 경우, 큐 i 에 대한 최소 서비스율(ρ_i^{\min})은 식 (4)와 같다.

$$\rho_i^{\min} = \frac{\phi_i}{\sum_{j=1}^N \phi_j} C \quad (4)$$

GPS 알고리즘은 가장 공평하게 출력 링크를 사용할 수 있으나, 대기 셀이 존재하는 모든 큐를 동시에 서비스해야 하므로 실제 시스템에 적용하기에는 어려움이 있다.

WFQ 알고리즘^[12]은 GPS를 패킷(packet) 단위의 서비스를 위해 가상 시간(virtual time)의 개념을 도입한 알고리즘으로 P-GPS(Packet GPS)라고 칭하기도 한다. WFQ에서 사용하는 가상 시간 $v(t)$ 는 식 (5)와 같이 정의한다.

$$v(0) = 0$$

$$\frac{dv(t)}{dt} = \frac{1}{\sum_{j \in B(t)} \phi_j}, \quad \forall k (t_1 \leq t \leq t_2) \quad (5)$$

식 (5)에서 $B(t)$ 는, t 기간 동안 셀이 존재하는 모든 큐의 집합을 의미하며, ϕ_j 는 셀이 존재하는 큐 j 의 가중치이다.

WFQ에서는 입력되는 모든 패킷에 대하여 가상 시작 시간(virtual start time) $S(c_k^i)$ 과 가상 종료 시간(virtual finish time) $F(c_k^i)$ 를 식 (6)에 의해 계산하며, 매 셀 전송시에 가상 종료 시간이 가장 작은 셀을 선택하여 출력 링크로 전송한다.

$$S(c_k^i) = \max\{v(r_{i,k}), F(c_{k-1}^i)\} \quad (6)$$

$$F(c_k^i) = S(c_k^i) + \frac{T_{i,k}}{\phi_i}$$

식 (6)에서 c_k^i 는 큐 i 에 k 번째 패킷이 유입됨을 의미하고, $r_{i,k}$ 는 큐 i 에 k 번째 패킷이 유입된 시간이다. 또한 $F(c_{k-1}^i)$ 는 큐 i 에 $k-1$ 번째 패킷에 대한 가상 종료 시간이며, $T_{i,k}$ 는 큐 i 에 k 번째 패킷이 출력 링크의 전송률로 전송할 때 소요되는 시

간이다. ATM의 경우에는 패킷의 길이가 53 바이트(bytes)이므로 $T_{i,k}$ 는 상수가 된다. WFQ 알고리즘은 모든 큐에 셀이 항상 존재하는 정적 시스템(static system)에 대해서는 할당 오류(allocation error)를 제한하여 공정성(fairness)을 보장할 수 있으나 잦은 가상 시간의 계산에 따른 부하(run time overhead)가 크다는 문제가 있다.

III. 제안한 트래픽 정형화기

이상에서 고찰한 대부분의 정형화기는 출력 링크의 대역을 효율적으로 사용한다는 점에서는 우수한 성능을 나타내고 있다. 그러나 ATM 망에서 사용되는 정형화기는 다수의 가상 연결(virtual connection)을 효율적으로 수용하여 출력 링크의 이용도를 높이고, 동시에 CAC에 의해 결정된 각 가상 연결의 트래픽 변수를 위반하지 않아야 한다. 즉 출력 링크를 효율적으로 이용하여야 하는 측면과, ATM 망에 연결되어 있는 가입자들에게 일정한 QoS를 보장하여야 하는 두 가지 측면을 고려한 정형화기의 설계가 요구되어 진다. 출력 링크로 전송된 셀은 이를 수신하는 ATM 노드의 입력단에서 UPC/NPC를 거치게 되고 이때 트래픽 변수를 초과해서 입력되는 셀에 대해서는 적절한 조치를 취하게 되어 일부 셀들은 폐기(discarding)되며, 이는 단 대 단(end to end)통신 성능의 저하를 초래하게 된다. 따라서 정형화기의 설계시에는 출력 링크의 이용도를 높이되 셀을 수신하는 ATM 노드에서 수행하는 UPC/NPC에 위반되지 않도록 하는 것이 중요하다.

이러한 정형화기에 대한 연구의 최종 목표는 ATM 망에서 수용하고 있는 모든 트래픽 클래스에 대해 적용 가능한 정형화기를 설계하는 것이나, 현재 대부분의 연구에서는 특정 트래픽 클래스를 대상으로 하는 정형화기의 설계가 진행되어 지고 있다.

본 논문에서는 ATM 망에서 수용하는 트래픽 클래스 중에서 비실시간 데이터 트래픽에 해당되는 nrt-VBR 및 ABR 트래픽에 적용 가능한 셀 기반 정형화기에 대한 연구를 수행하였으며, 제안한 정형화기의 구조를 그림 3에 도시하였다.

그림 3에 도시한 제안한 정형화기는 N 개의 가상 연결에서 유입되는 셀을 저장하기 위한 N 개의 큐와 휴지 셀(idle cell)의 전송을 위한 가상적인 휴지 큐(idle queue)를 갖는 구조이다. 또한 제안한 정형화기는 매 셀 전송시에 모든 큐에 대해 GCRA를

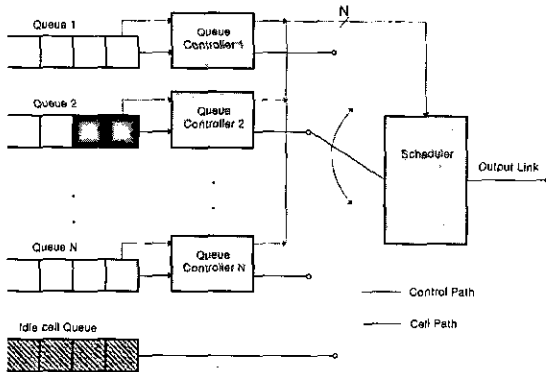


그림 3. 제한한 정형화기의 구조

수행하여 해당 큐의 상태를 판단하고 이를 스케줄러에게 통지하는 큐 제어기(queue controller)와 큐 제어기에 의해서 전송 가능 상태로 판단된 큐들 중에서 한 개의 큐를 해당 연결의 PCR을 가중치로 하여 확률적으로 선택하고 선택된 큐 내의 셀을 출력 링크로 전송하는 스케줄러로 구성된다. 즉 본 논문에서 제한한 정형화기는 입력 셀을 저장하는 다수의 큐, 각 큐에 대해 GCRA를 수행하여 전송 가능 상태를 판단하는 큐 제어기, 전송 가능 상태의 큐들 중에서 적절한 큐를 선택하여 셀을 전송하는 스케줄러 등의 3개의 모듈(module)로 구성하였다.

1. 큐

제한한 정형화기는 각 가상 연결(virtual connection)에 대해 독립된 FIFO(First In First Out) 큐를 가지고 있으며, 모든 큐가 전송 금지 상태이거나 출력할 셀이 없을 경우에 휴지 셀의 전송을 위한 가상적인 휴지 큐를 부가하였다.

2. 큐 제어기

큐 제어기는 각 큐에 독립적으로 존재하며 셀이 출력 링크로 전송될 때마다 큐의 상태 판단을 위한 GCRA를 수행하여 그 결과를 스케줄러에게 통지한다. 큐 제어기가 스케줄러에게 통지하는 큐의 상태(status)는 전송 가능 상태(transmit enable state)와 전송 금지 상태(transmit disable state)가 있다.

2.1 큐의 상태 판단을 위한 GCRA

ITU-T의 권고안 I.371에 정의되어 있는 GCRA는 UPC/NPC 수행시에 입력 셀의 적합성(conformance)을 판단하는 알고리즘이며, 구체적인 방법으로는 VSA(Virtual Scheduling Algorithm), CS-LBA(Continuous State Leaky Bucket Algorithm)

등이 있다. 이러한 GCRA는 UPC/NPC 뿐만 아니라 정형화를 위해서도 사용할 수 있으며, 이 경우에는 정형화기와 UPC/NPC의 일관성을 유지할 수 있다는 장점이 있다. 일반적으로 GCRA에서 사용하는 변수로는 PCR와 CDVT(Cell Delay Variation Tolerance)를 이용하거나 SCR(Sustainable Cell Rate)과 BT(Burst Tolerance)를 사용하는 두 가지 경우가 있으나, 본 논문에서는 모든 ATM 트래픽 클래스에서 공통적으로 정의하고 있는 트래픽 변수인 PCR 및 CDVT를 이용하여 GCRA를 수행하였다.

한편 GCRA를 사용한 정형화기는 실시간 트래픽에 대한 QoS 변수인 peak-to-peak CDV와 maxCTD 등을 고려할 수 없기 때문에 CBR, rt-VBR 트래픽을 위한 정형화기에 사용하기에는 적절치 않으나, 비실시간 트래픽의 경우에는 다음 단의 ATM 노드에서 수행하는 UPC/NPC를 만족시킬 수 있다는 장점이 있다.

본 논문에서는 각 큐에 대해 독립적으로 GCRA를 수행하여 해당 큐의 상태를 결정한다.

본 논문에서 사용한 GCRA^[13, 14]의 흐름도를 그림 4에 도시하였다.

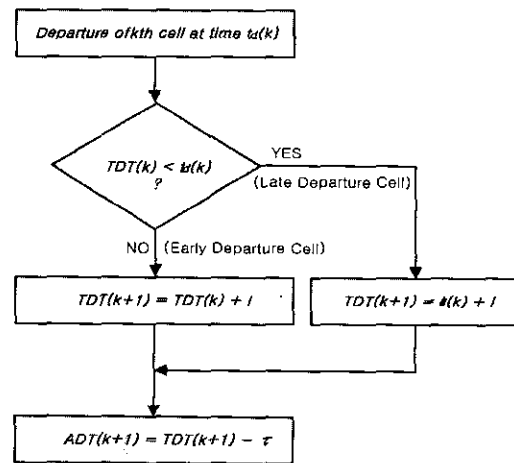


그림 4. 큐의 상태 판단을 위한 GCRA

그림 4에서 $t_d(k)$ 는 k 번째 셀이 전송된 시간을 의미하며 $TDT(k)$ 는 k 번째 셀의 이론적 전송 시간(Theoretical Departure Time)이다. 또한 $ADT(k+1)$ 는 $k+1$ 번째 셀에 대한 전송 허용 시간(Allowable Departure Time)이고 τ 는 셀 지연 변이의 영향을 고려하기 위한 CDVT이다. I (Increment)는 셀간의 전송 간격 시간을 나타내며 본 논문에서는 해당 연

결의 PCR의 역수를 사용하였다. 트래픽 정형화를 위해 사용한 GCRA의 동작은 다음과 같다. k 번째 셀을 전송한 시간 $t_d(k)$ 가 이론적 전송 시간 $TDT(k)$ 보다 큰 경우에는 셀이 지연되어 전송된 것이므로 $k+1$ 번째 셀의 $TDT(k+1)$ 는 $t_d(k)+I$ 가 되며, 이때 $k+1$ 번째 셀에 대한 전송 허용 시간 $ADT(k+1)$ 는 $TDT(k+1)-\tau$ 가 된다. 이와는 반대로 k 번째 셀이 이론적 전송 시간 $TDT(k)$ 보다 일찍 전송된 경우에는 $k+1$ 번째 셀에 대한 $TDT(k+1)$ 는 $TDT(k)+I$ 가 되며, 이때 $k+1$ 번째 셀에 대한 $ADT(k+1)$ 는 $TDT(k+1)-\tau$ 가 된다. 모든 경우에 $k+1$ 번째 셀의 전송은 $ADT(k+1)$ 보다 큰 시점에서 허용된다. 그림 5에 큐의 상태 판단을 위한 GCRA의 동작 예를 보인다.

그림 5는 하나의 큐가 출력 링크를 독점하고 있는 경우를 가정한 것으로 시간축의 단위는 1개의 셀 전송 시간(one cell transmit time)을 나타내며, GCRA를 위한 변수는 $I=4, \tau=3$ 인 경우를 가정한 것이다. 시간 1에서 4개의 셀이 큐에 저장되면 셀 C_1 은 즉시 출력 링크로 전송된다. 최초의 전송 셀 C_1 은 $TDT(k) < t_d(k)$ 을 만족한 경우로 생각하여, 두 번째 셀 C_2 의 이론적 전송 시간 $TDT(2)$ 는 $t_d(1)+I$ 에 의하여 5가 되며, C_2 에 대한 전송 허용 시간 $ADT(2)$ 는 $TDT(2)-\tau$ 에 의하여 2가 된다. 즉 C_1 을 전송한 큐는 $ADT(2)$ 보다 크거나 같은 시간에 전송 가능 상

태가 되므로 시간 2에서 C_2 가 전송되어 진다. 이때는 $TDT(2) > t_d(2)$ 가 성립하여 C_2 는 일찍 전송한 셀(early departure cell)로 분류되어 $TDT(3)$ 은 $TDT(2)+I$ 에 의해 9가 되며, $ADT(3)$ 은 6이 된다. 따라서 C_3 은 시간 6에서 전송되어 진다.

2.2 큐의 상태 결정

그림 5에서 큐가 전송 가능 상태에 있는 기간은 TE(Transmit Enable)로 나타냈고, 전송 금지 상태인 기간은 TD(Transmit Disable)로 표시하였다. 이와 같은 큐의 상태 결정은 다음과 같은 방법을 사용한다.

큐 내에 전송할 셀이 존재하는 경우에는 전송한 GCRA를 수행하여 큐의 상태를 결정하며, 큐 내에 전송할 셀이 존재하지 않는 경우에는 TD 상태가 되나 이때 GCRA 변수는 유지된다. 즉 큐가 전송 가능 상태가 되기 위해서는 큐 내에 셀이 존재하여야 하고, 동시에 큐에 대한 GCRA 수행 결과가 전송 가능 상태이어야 한다. 큐 제어기는 큐의 상태 정보를 매 셀 전송시에 스케줄러에게 통지한다. 이러한 큐 제어기의 동작은 스케줄러가 출력 링크로 전송하는 셀들이 이를 수신하는 ATM 노드에서 UPC/NPC를 거치게 될 때 모두 적합한 셀(conforming cell)로 판단되도록 전송 셀의 간격을 조절하는 기능을 하는 것이다.

큐 제어기의 동작을 의사 코드(pseudo code)로 기술하여 그림 6에 나타냈다.

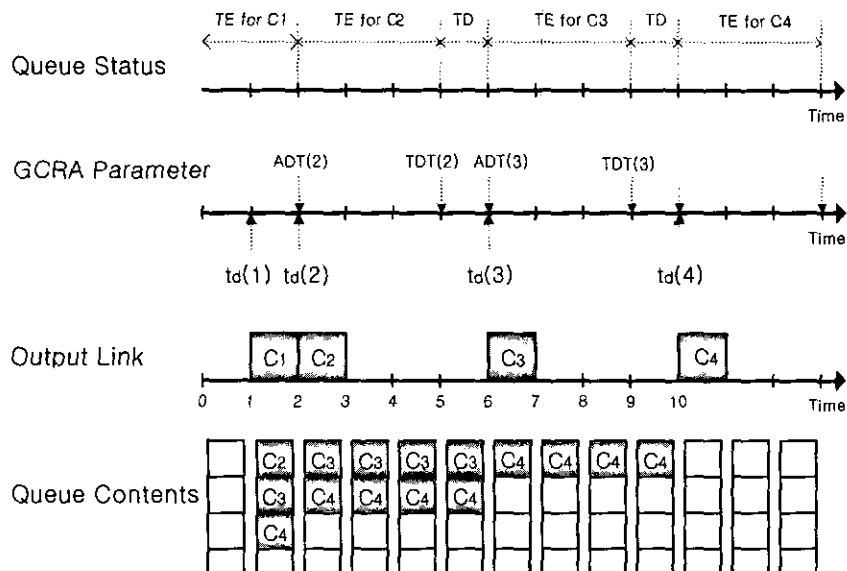


그림 5. 큐의 상태 판단을 위한 GCRA의 동작 예($I=4, \tau=3$ 인 경우)

/* Operation of Queue Controller */

```

START: if (Queue is not empty & Queue is satisfied GCRA) then
    generate TE(Transmit Enable) to the scheduler
    goto END
else
    generate TD(Transmit Disable) to the scheduler
    goto END
END:
    
```

그림 6. 큐 제어기 동작 의사코드

/* Operation of scheduler */

```

START: if (transmit available queue exist) then
    select queue i with probability  $P_i(t) = \frac{\phi_i(t)}{\sum_{i \in B(t)} \phi_i(t)}$ 
    transmit one cell in queue i
    goto END
else
    select idle queue
    transmit idle cell
    goto END
END:
    
```

그림 7. 스케줄러 동작 의사 코드

3. 스케줄러

스케줄러는 매 셀 전송 시점에서 큐 제어기가 셀 전송 가능 상태로 판단한 큐들 중에서 한 개의 큐를 확률적으로 선택하고, 선택된 큐 내의 셀을 출력 링크로 전송하는 기능을 수행한다. 전송할 셀을 저장하고 있는 특정 큐를 선택하기 위해 본 논문에서 제안한 상태의존 확률적 스케줄링(state-dependent probability scheduling) 알고리즘은 다음과 같다.

제안한 알고리즘은 매 셀 전송시에 큐 제어기가 전송가능 상태에 있다고 판단한 모든 큐에 대하여 식 (7)을 적용하여 각 큐의 전송확률을 구하고, 이 값들 해당 큐가 선택되어질 확률 값으로 사용하여 특정 큐를 확률적으로 결정하는 것이다. 한편 모든 큐가 전송 금지 상태에 있는 경우에는 휴지 큐를 선택한다. 이러한 경우를 식 (8)에 나타냈다.

$$P_i(t) = \frac{\phi_i(t)}{\sum_{i \in B(t)} \phi_i(t)}, \quad (\text{if } j \in B(t) \text{ exist at time } t) \quad (7)$$

$$P_{idle}(t) = 1, \quad (\text{if } j \in B(t) \text{ not exist at time } t) \quad (8)$$

식 (7)에서 $P_i(t)$ 는 임의의 시간 t 에서 큐 i 의 전송확률을 의미하며, $B(t)$ 는 t 시점에 전송 가능 상태에 있는 모든 큐들의 집합을 의미한다. 또한 식 (7)에서 $\phi_i(t)$ 는 큐 i 의 가중치로, 식 (9)에 의하여 계산하였다. 식 (9)에서 PCR_i 는 큐 i 에 할당된 연결의 PCR 이다.

$$\phi_i(t) = \frac{PCR_i}{\sum_j PCR_j}, \quad (\text{if queue } i \text{ is transmit enable state at time } t)$$

$$\phi_i(t) = 0, \quad (\text{if queue } i \text{ is transmit disable state at time } t) \quad (9)$$

이상에서 기술한 스케줄링 알고리즘을 이용하는 스케줄러의 동작을 의사 코드로 기술하여 그림 7에 나타냈다.

4. 제안한 정형화기의 동작

이상에서 기술한 제안한 정형화기의 전체적인 동

작을 크게 큐 제어기 모듈과 스케줄러 모듈로 나누어 그림 8, 그림 9에 흐름도로 나타냈다.

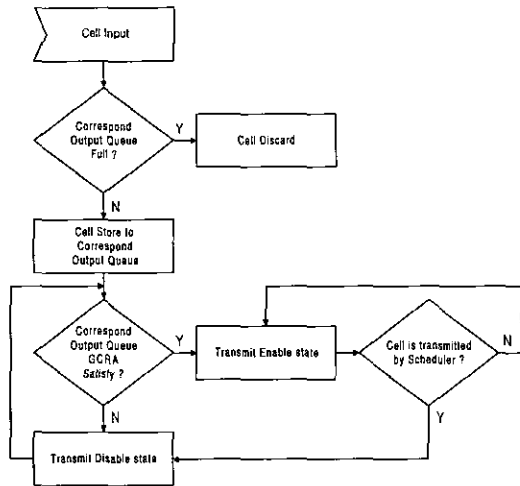


그림 8. 큐 제어기 모듈의 동작 흐름도

그림 8은 출력 큐 모듈과 큐 제어기 모듈의 동작을 종합하여 나타낸 흐름도이다. 하나의 셀이 정형화기로 입력되면 셀 헤더 내의 VPI/VCI를 참조하여 연결에 할당된 큐에 셀을 저장한다. 이때 해당 큐가 이전에 입력된 셀들로 가득 차 있는 경우(queue full)에는 현재 입력된 셀은 폐기되어진다.

각 큐들은 자기 독립된 GCRA를 매 셀 전송 시간마다 수행하여, 큐의 상태를 결정하고 이 결과를 스케줄러 모듈로 통보한다. GCRA의 수행 결과, 전송 가능 상태로 판단된 큐가 스케줄러에 의해 선택되어 셀이 출력 링크로 전송되는 경우에는 큐의 상태를 전송 금지 상태로 변경하고 셀 전송 시간을 기준으로 GCRA를 다시 수행하여 큐의 상태를 결정한다.

한편 스케줄러 모듈은 각 연결마다 독립적으로 동작하는 큐 제어기들에 의해 결정된 큐의 상태를 검사하여 모든 큐가 전송 금지 상태에 있는 경우에는 휴지 셀을 출력 링크로 전송하고, 하나 이상의 큐가 전송 가능 상태에 있는 경우에는 본 논문에서 제안한 상태의존 확률적 스케줄링 알고리즘에 의해 특정 큐를 선택하여 큐 내의 셀을 전송한다.

스케줄러 모듈의 동작 흐름도를 그림 9에 도시하였다.

IV. 모의실험 및 성능평가

본 논문에서 제안한 정형화기의 성능평가를 위하여 기존의 WRR 및 WFQ 스케줄링 알고리즘을 기

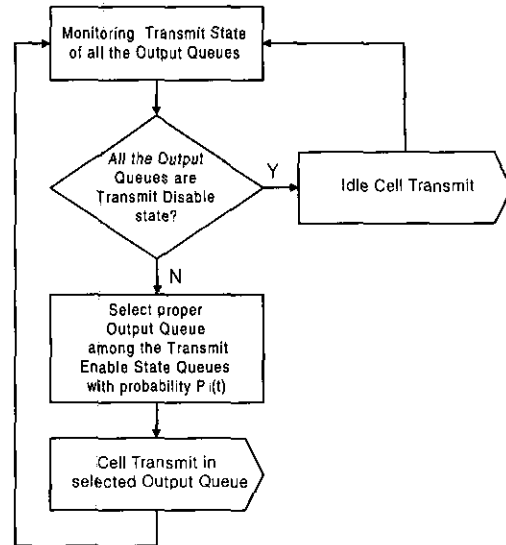


그림 9. 스케줄러 모듈의 동작 흐름도

반으로 하는 정형화기를 대상으로 모의실험을 수행하였다. 모의실험은 SMPL과 C++ 언어를 사용하여 수행하였으며, 성능평가는 셀 손실률(CLR : Cell Loss Rate) 및 평균 셀 전송 지연(average cell transfer delay)을 기준으로 하였다.

4.1 모의실험 모델

그림 10에 도시한 모의실험 모델에서 노드 A는 출력 링크로 전송할 셀을 저장하고 있는 유한 길이의 큐(finite queue)가 10 개이며 각 큐에 입력되는 트래픽은 서로 다른 PCR을 갖는다고 가정하였다. 각 입력 트래픽은 노드 A에서 스위칭 되어 큐로 저장되므로 지수 분포(exponential distribution)에 따라 발생 시켰고, 출력 링크로의 셀 전송은 1개의 셀 전송 시간(one cell transmit time) 단위로 전송하였다.

노드 A의 스케줄러에 의해 출력 링크로 전송된 셀은 노드 B의 입력단에서 각 연결마다 독립된 UPC/NPC를 거치게 되므로 모의실험 모델에서 셀 손실은 노드 A의 특정 큐에 셀이 완전히 점유되어 있는 상황에 해당 큐에 새로운 셀이 유입되는 경우와 노드 B의 해당 UPC/NPC에 의해서 만족치 못한 셀(non-conforming cell)로 판정되는 경우에 발생하게 된다. 즉 노드 A 내의 큐 크기에 따른 셀 손실과 노드 B의 UPC/NPC에 의한 셀 손실을 모두 포함하여, 실제 ATM 망에서 발생하는 셀 손실을 고려하였다.

본 모의실험에서는 셀간의 전송 간격 시간 I_i (Increment)의 값을 각 연결에 대한 PCR_i의 역수들

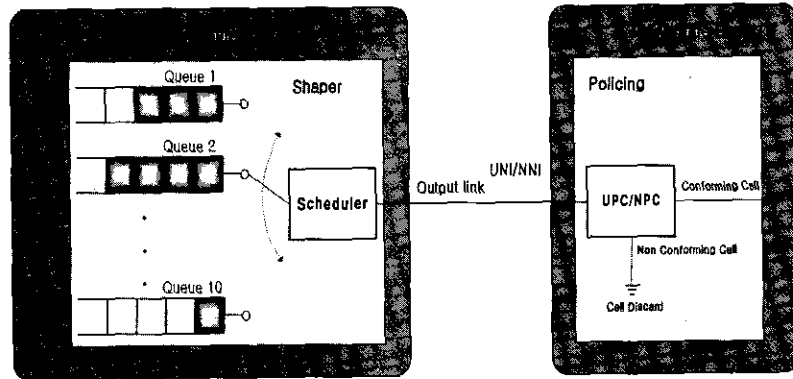


그림 10. 모의실험 모델

사용하였으며, CDVT인 τ 는 1개의 셀 전송 시간을 기준으로 100 셀 전송 시간에서 300 셀 전송 시간 까지 20 단위로 증가시켰고, 큐의 크기(queue size)는 100에서 300 셀 크기까지 20 단위로 변화시켰다. 즉 본 논문에서는 다음의 두 가지 경우에 대하여 모의실험을 하였다.

- 큐를 200 셀 크기로 고정하고 τ 를 100에서 300 셀 전송 시간까지 변경
- τ 를 200 셀 전송시간으로 고정하고 큐를 100에서 300 셀 크기까지 변경

한편 모의실험의 일관성을 유지하기 위해, 모든 정형화기의 스케줄링 알고리즘에서 사용한 가중치는 각 연결에 대해 할당된 PCR을 사용하여 계산하였다.

구체적으로 WRR의 경우 가장 작은 PCR을 갖는 연결에 대한 가중치(weight)를 1로 하여 다른 연결의 가중치를 할당하였다. 이 가중치는 라운드가 진행될 때마다 1씩 감소되어 가중치가 0인 연결에 대해서는 셀 전송이 금지되며, 모든 연결에 대한 가중치가 0이 되었을 때 전체 연결에 대한 가중치를 초기화하여 새로운 라운드를 시작하였다.

WFQ의 경우에는 식 (6)에 의해 각 입력 셀에 대한 가상 종료 시간을 구하였고, 셀 출력시에 가상 종료 시간이 가장 작은 값을 갖는 셀을 전송하였다, 식 (6)의 ϕ_i 는 식(10)에 의해서 구하였다.

$$\phi_i = \frac{PCR_i \text{ of } i \text{ connection}}{\sum PCR \text{ for all connection}} \quad (10)$$

제안한 알고리즘의 경우에도 각 연결에 대한 PCR을 식 (9)에 적용하여 각 큐의 가중치를 구하

였다. 모의실험에 사용한 기타 시스템 파라미터(parameter)를 표 1에 나타냈다.

표 1. 모의실험에 사용한 시스템 파라미터

시스템 파라미터	값
input traffic distribution	exponential distribution
connection number	10 [connections]
output link bandwidth	155 [Mbps]
allocation PCR_i for connection i	50, 30, 20, 15, 10, 5, 4, 3, 2, 1 [Mbps]
queue size	100~300 [cell sizes], increasing by 20
inter cell transfer time I_i	$I_i = \frac{1}{PCR_i}$ ($PCR_i = 50, 30, 20, 15, 10, 5, 4, 3, 2, 1$ [Mbps])
cell delay variation tolerance τ	100~300 [cell transmit time], increasing by 20

4.2 결과 및 성능평가

큐의 크기를 200으로 고정하고 τ 를 100에서 300까지 변화시킨 모의실험 결과를 그림 11 ~ 그림 14에 도시하였다.

그림 11은 τ 값의 변화에 대한 전체 셀 손실률을 나타낸 것으로 제안한 정형화기가 셀 손실률이 가장 낮게 발생 한다는 것을 알 수 있다. 제안한 정형화기의 셀 손실률이 가장 낮게 나타나는 것은 출력 링크로 전송된 셀이 다음 단의 입력 노드에서 수행하는 UPC/NPC를 모두 만족하기 때문이다. 즉 τ 값의 변화에 대한 UPC/NPC에 의한 셀 손실이

제한한 정형화기의 경우는 전혀 발생하지 않으나 기존의 WRR, WFQ 정형화기에서는 셀 손실이 발생하고 있다. 즉 WRR, WFQ 알고리즘을 사용하는 정형화기는 입력 노드에서 수행하는 UPC/NPC를 고려하지 않기 때문에 발생하는 현상이다. 입력 노드에서 수행하는 UPC/NPC에 의한 셀 손실률을 그림 12에 도시하였다.

그림 12에서 τ 값이 커짐에 따라 WRR 및 WFQ 알고리즘을 사용하는 정형화기의 셀 손실률이 감소하는 것은 GCRA의 지연 변이 허용오차가 커짐으로 인해 UPC/NPC를 만족하는 셀이 증가하기 때문에 발생하는 현상이다.

그림 13은 τ 값의 변화에 대한 큐에서의 셀 손실률을 도시한 것이다. 큐에서의 셀 손실은 특정 큐가 전송할 셀로 완전히 점유되어 있는 상황에 해당 큐에 새로운 셀이 유입되는 경우(overflow)에 발생한다. 그림 13에서 WRR, WFQ 정형화기의 경우는 큐에서의 손실이 τ 값에 거의 영향을 받지 않고 일정하나, 제안한 정형화기의 경우는 τ 값이 커짐에 따라 큐가 활성화(transmit enable)되는 기간이 짧아

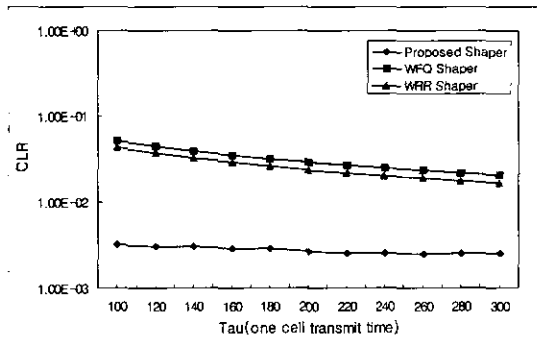


그림 11. τ 값의 변화에 대한 전체 셀 손실률(Queue Size : 200)

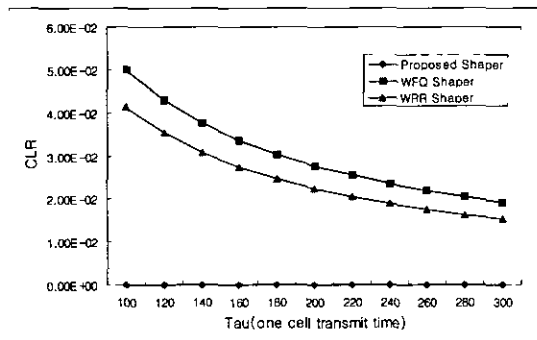


그림 12. τ 값의 변화에 대한 UPC/NPC에 의한 셀 손실률 (Queue Size : 200)

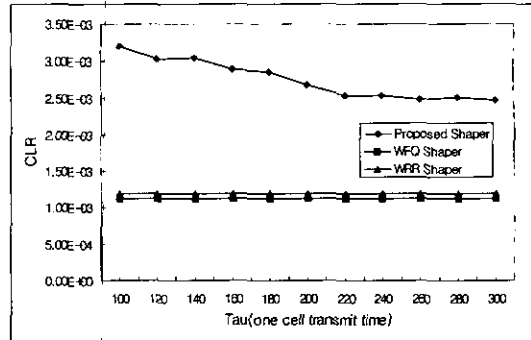


그림 13. τ 값의 변화에 대한 큐에서의 셀 손실률(Queue Size : 200)

지므로, 결과적으로 더 많은 셀을 전송하게 되어 큐에서의 손실이 감소되는 것을 볼 수 있다.

한편 셀 전송 지연은 제안한 정형화기가 가장 크다는 결과를 얻었다. 이를 그림 14에 나타냈다. 즉 제안한 정형화기의 경우는 모든 큐에 대해서 GCRA를 수행하여 이를 만족하는 큐 내의 셀을 전송하기 때문에 WRR 및 WFQ 알고리즘을 사용하는 정형화보다 셀이 큐 내에 머물러 있는 시간이 증가하게 되고, 따라서 셀 전송 지연이 커진다.

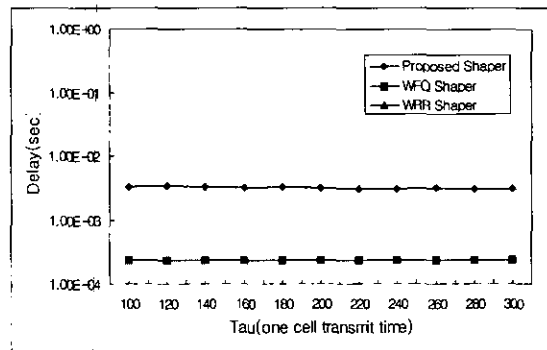


그림 14. τ 값의 변화에 대한 평균 셀 전송 지연(Queue Size : 200)

τ 값을 200으로 고정하고 큐의 크기를 100에서 300까지 변화시킨 모의실험 결과를 그림 15 ~ 그림 18에 도시하였다. 그림 15는 큐의 크기 변화에 대한 전체 셀 손실률을 나타낸 것으로 본 논문에서 제안한 정형화기의 셀 손실률이 가장 낮게 발생하며, WFQ 정형화기와 WRR 정형화기는 거의 동일한 성능을 나타내고 있다.

그림 15에 나타난 셀 손실은 대부분 UPC/NPC에 의해 발생한 것으로 이는 그림 16에서 확인할 수 있다. 그림 16에 의하면 본 논문에서 제안한 정형화

기의 경우에는 UPC/NPC에 의한 셀 손실이 전혀 발생하지 않았고, WFQ 정형화기 및 WRR 정형화기는 큐의 크기를 증가시키는 경우에도 다음 입력 단에서 수행하는 UPC/NPC를 고려치 않고 셀을 전송하므로 큐의 크기가 증가하는 경우에도 셀 손실은 거의 일정하게 발생하였다. 그림 17은 큐 크기 변화에 대한 큐에서의 셀 손실률을 도시한 것으로 큐의 크기가 커짐에 세 가지 정형화기 모두가 셀 손실이 감소한다는 것을 알 수 있다. 그림 18은 큐 크기 변화에 대한 평균 셀 전송 지연 시간을 도시한 것으로 제안한 정형화기의 셀 전송 지연 시간이 가장 크게 나타났다. 이는 제안한 정형화기의 경우 큐의 크기가 커짐에 따라 셀 손실률은 감소하나 큐에서의 대기 시간은 길어진다는 것을 보여주는 것으로 이는 셀 전송 전에 GCRA를 수행함으로써 발생하는 현상이다. WFQ 정형화기 및 WRR 정형화기는 큐의 크기와 거의 무관한 셀 전송 지연 시간을 나타내고 있으나 전송된 셀은 그림 16에 도시한 바와 같이 다음 입력 단에서 수행하는 UPC/NPC에 의해 거의 일정한 비율로 손실되므로 전체적인 셀 손실률은 제안한 정형화기가 우수하다.

결론적으로 WRR, WFQ 정형화기의 경우는 링크의 전송률(throughput)을 높이는 데 주력하였기 때문에 셀 전송 지연의 측면에서는 매우 좋은 성능을 나타내나, 다음 단의 ATM 노드에서 수행하는 UPC/NPC에 의한 셀 손실이 많이 발생하는 문제점이 있다는 것을 확인하였다. 반면에 제안한 정형화기는 셀 전송 지연은 가장 크게 발생하나, 전체적인 셀 손실률이 가장 낮다는 것을 알 수 있다. 따라서 제안한 정형화기는 셀 전송 지연에 민감한 실시간 트래픽의 정형화에는 적합치 않으나, 비실시간 트래픽의 정형화에 매우 적합하다는 결론을 얻었다.

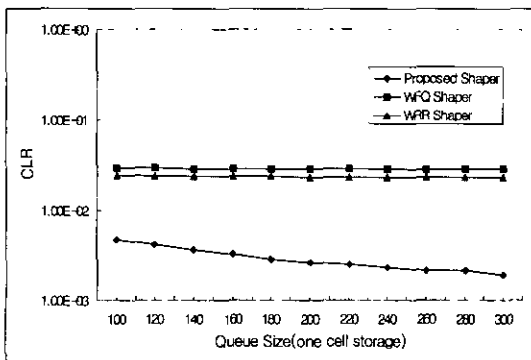


그림 15. 큐 크기 변화에 대한 전체 셀 손실률(Tau : 200)

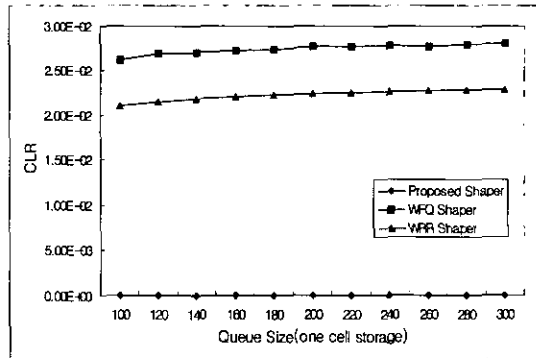


그림 16. 큐 크기 변화에 대한 UPC/NPC에 의한 셀 손실률(Tau : 200)

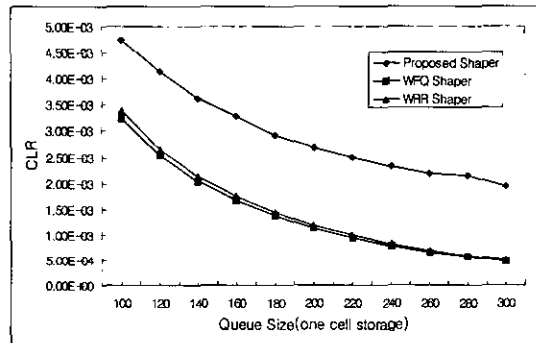


그림 17. 큐 크기 변화에 대한 큐에서의 셀 손실률(Tau : 200)

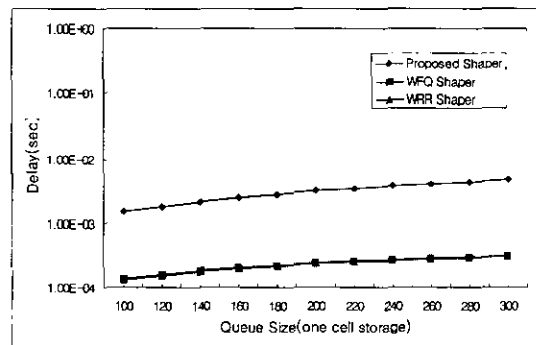


그림 18. 큐 크기 변화에 대한 평균 셀 전송 지연 시간 (Tau : 200)

V. 결론

본 논문에서는 ATM 노드의 출력 링크로 전송된 셀이 수신 노드에서 수행하는 UPC/NPC에 의해 손실되지 않는 셀 기반 정형화기를 제안하였다.

제안한 정형화기는 비실시간 가변비트율(nrt-VBR) 트래픽의 정형화를 위한 것으로 각 가상 연

결에 대해 독립된 큐를 할당하였으며, 모든 큐에 대해 매 셀 전송 시간마다 GCRA를 수행하여 그 결과 전송 가능 상태로 판단된 큐들 중에서 한 개의 큐를 본 논문에서 제안한 시간 의존 확률적 스케줄링 알고리즘에 의해 선택하여 셀을 전송한다. 제안한 시간 의존 확률적 스케줄링 알고리즘은 모든 큐에 대해 GCRA를 수행하여 전송 가능 상태에 있는 전체 큐들의 PCR 합과 각 큐에 할당된 PCR을 이용하여 큐의 가중치를 계산하고 이 값에 따라 확률적으로 특정 큐를 선택하여 셀을 전송하는 것이다.

성능평가를 위한 모의실험의 결과에 의하면, 제안한 정형화기는 GCRA를 만족하는 큐 내의 셀을 전송하기 때문에 다음 단의 ATM 노드에서 수행하는 UPC/NPC에 의한 셀 손실은 발생하지 않고 큐에서의 셀 손실만이 발생한다. 그러나 WFQ 및 WRR 알고리즘을 사용한 정형화기의 경우는 출력 링크의 효율을 극대화할 수 있다는 측면에서는 우수한 성능을 나타내나 전송된 셀의 일부가 다음 단의 ATM 노드에서 수행하는 UPC/NPC에 의해 폐기되어 결과적으로 전체적인 셀 손실률이 크게 나타났다. 즉 WFQ 및 WRR 알고리즘을 사용한 정형화기는 큐에서의 셀 손실률은 제안한 정형화기 보다 낮으나, UPC/NPC에 의한 셀 손실률이 높기 때문에 셀 손실률 측면에서의 성능이 제안한 정형화기가 가장 우수하다는 것을 확인하였다.

그러나 셀 전송 지연은 제안한 정형화기가 WFQ 및 WRR 알고리즘을 사용한 정형화기보다 크게 발생하였다. 따라서 제안한 정형화기는 셀 전송 지연에 민감한 실시간 트래픽의 정형화에는 적절치 않다는 것을 알 수 있었다.

이상의 결과에 의하여, 제안한 정형화기는 비실시간 트래픽(non-real time traffic)에 대한 정형화에 가장 유용하게 사용될 수 있을 것으로 판단되며 향후 실시간 트래픽을 위한 정형화기에 대한 연구가 추가적으로 수행되어야 할 것이다.

참 고 문 헌

[1] ITU-T Recommendation I.371, *Traffic control and congestion control*, Jun 1992.
 [2] Leila Lamti and Hossam Afifi, "The Fair Shaper: An Efficient Mechanism for Internet Bandwidth Share over ATM in a Multi-Task OS," *IEEE ATM 98 Proceedings*, pp.56-64, May 1998.

[3] ATM forum, *Traffic management Specification Version 4.0*, March 1996.
 [4] Jung-shyr Wu, Shyh-Wen Sue, Fang-Jang Kuo, "GCRA-based architecture of multi-connection shaper and enforcer in multi-service ATM networks," *Computer Communications*, Vol.20, No.8, pp.681-693, Aug. 1997.
 [5] Pierre-Andre Fariel and ALINE Fichou, "Connection-based multiplexers: an alternative for traffic shaping in ATM networks," *IEEE ATM 97 Proceedings*, pp.233-240, May 1997.
 [6] Manolis Katevenis et al., "Weighted Round-Robin Cell Multiplexing in a General-Purpose ATM Switch Chip," *IEEE J. Select. Areas in Commun.*, Vol. 9, No. 8, pp.1265-1279, Oct. 1991.
 [7] Norio Matsufuru and Reiji Aibara, "Efficient Fair Queueing for ATM networks using Uniform Round Robin," *IEEE INFOCOM '99*, Vol. 1, pp.389-397, March 1999.
 [8] Byung Kook Kim and Kang G. Shin, "Scalable Hardware Earliest-Deadline-First Scheduler for ATM Switching Networks," *IEEE Proceeding of the Real-Time System symposium*, pp.210-218, Dec. 1997.
 [9] Zvi Rosberg, "Cell Multiplexing in ATM Networks," *IEEE/ACM Trans. on Networking*, Vol. 4, No. 1, pp.112-122, Feb. 1996.
 [10] A. K. Parekh and R. G. Gallager, "A generalized processor sharing approach to flow control in integrated services networks: the single-node case," *IEEE/ACM Trans. on Networking*, Vol. 1, No. 3, pp.344-357, June 1993.
 [11] Wee-seng Soh and Hyong S. Kim, "Dynamic Bandwidth reservation in hierarchical wireless ATM Networks using GPS-Based Prediction," *IEEE Proceeding of the IEEE VTS 50th Vehicular Technology Conference*, pp.528-532, Sep. 1999.
 [12] A. Demers, S. Keshav, and S. Shenker, "Analysis and Simulation of a Fair Queueing Algorithm," *Internetworking : Research and Experience*, Vol. 1, No. 1, pp.3-26, 1990.
 [13] Jung-Shyr Wu, Shyh-Wen Sue, and Fang-Jang

