

고속의 버스트 전송을 위한 새로운 피드포워드 타이밍 추정 기법

정회원 최 윤 석*, 조 지 훈*, 김 응 배 **, 차 균 현*

A New FeedForward(FF) Timing Estimation Technique for High-Speed Transmission of Bursts

Yun Seok Choi*, Ji Hoon Cho*, Eung Bae Kim**, Kyun Hyon Tchah* *Regular Members*

요 약

본 논문에서는 TDMA 방식의 고속의 버스트 데이터 전송에서 프리앰블의 오버샘플링 데이터 값을 이용한 새로운 피드포워드 타이밍 추정 기법을 제안한다. 제안된 추정 기법은 검출 오류 분산 값 (DEV : Detection Error Variance) 측면에서 기존의 여러 타이밍 추정기법과 MCRB (Modified Cramer-Rao Bound)와 비교되어진다. 또한 제안된 타이밍 추정 기법을 고정 샘플링 클럭과 타이밍 보정기로서 보간 필터를 이용한 심볼 동기 블록에 적용하여 이상적인 경우의 BER과 그 성능을 비교한 결과 이상적인 경우에 비해 성능 저하가 BER이 10^{-3} 인 지점에서 최대 0.2dB 이내임을 확인하였다.

ABSTRACT

This paper proposes the new feedforward(FF) timing estimation technique using the over-sampled values of preamble for high-speed data transmission of bursts. Performance of the proposed FF timing estimation technique is presented in terms of DEV (Detection Error Variance) and compared with the conventional several techniques and the MCRB (Modified Cramer-Rao Bound). The proposed scheme is applied to the symbol timing recovery block with the fixed sampling clock and the interpolating filter as a timing corrector. BER is compared with that of ideal case. As a result, it is shown that the negligible performance degradation exists when the proposed scheme is used.

1. 서 론

심볼 타이밍 동기는 동기 방식의 데이터 수신기에서 필수적인 요소이며 현재까지 많은 연구가 이루어져 왔다. 동기 방식은 크게 피드백 방식과 피드포워드 방식으로 나눌 수 있다. 피드백 방식은 좋은 포착(tracking) 성능을 가지지만 행업 (hang-up)이나 사이클슬리핑(cycle-slipping)과 같은 현상으로 인하여 비교적 긴 획득(acquisition) 시간을 필요로 한다^[1-2]. 피드포워드 방식은 작은 타이밍 추정 길이를

가지고 빠른 획득 능력을 가지기 때문에 버스트 데이터 전송에 아주 적합한 방법이다^[3-6].

멀티미디어 서비스를 위한 수 Mbps의 고속의 동기 방식 TDMA 버스트 데이터 전송을 위해서는 구조가 간단하고 빠른 획득능력을 가진 고속 수신 동기 방식이 필요하다. 따라서 버스트 전송에 적합한 빠른 포착 능력을 가진 피드포워드 타이밍 추정 기법이 필수적이다. 피드포워드 타이밍 추정 기법은 논문 [3-6]에서처럼 지속적인 연구가 이루어져오고 있다. 그러나, 기존의 SQL(Square-Law)^[3], ABS

* 고려대학교 전자공학과(cstne547@mail.korea.ac.kr)

** 한국전자통신연구원

논문번호: 00261-0710, 접수일자: 2000년7월10일

(Absolute-value)와 FOL(Fourth-Law)^[4], LOGN(Logarithmic Nonlinearity)^[5] 그리고 ML 방식의 코히어런트 타이밍 추정기^[6]들은 모두 FFT(Fast Fourier Transform)연산을 기본으로 $(\cdot)^2, |\cdot|, \cosh(\cdot), \ln(\cdot)$ 등의 복잡한 수학적 연산을 필요로 하기 때문에 계산량이 많아서 구현하기 어려운 점이 있다. 본 논문에서는 프리앰블의 오버샘플링된 데이터 값을 저장한 메모리를 이용하여 곱셈기, 카운터기, 나눗셈기로 구현 가능한 새로운 피드포워드 타이밍 추정 기법을 제안하고 기존의 추정 기법 및 논문 [9]에서 제시한 MCRB와 검출 오류 분산값을 비교하였다. 제안된 기법은 오버샘플링 팩터가 16이상이고 SNR값이 작을 때 (오버샘플링 팩터가 16일 때 약 8dB 이하) 기존의 기법에 비해 DEV 값이 작음을 볼 수 있었고, SNR의 변화에 DEV 값이 덜 민감함을 볼 수 있었다. 또한, 오버샘플링 팩터가 클수록 성능이 향상되어짐을 볼 수 있었다. 그러나 큰 오버샘플링 팩터는 수 Mbps의 데이터 전송에서 수 십~수 백 Mhz의 클럭을 지원하는 정교한 A/D 변환기를 필요로 하므로 가격 대 성능 비를 고려하여 적절한 오버샘플링 팩터를 결정하는 것이 중요하다.

빠른 포착 능력을 가진 피드포워드 타이밍 추정기와 더불어 고속 전송의 수신 동기 블록의 복잡도를 해소하기 위한 타이밍 보정기로는 보간 필터가 적합하다. 그 이유는 보간 필터가 심볼 동기 블록의 복잡도를 해소하고 디지털 모델의 구현을 위해서 고정된 낮은 샘플링 클럭을 가지고 높은 정밀도의 타이밍을 얻을 수 있는 효율적인 방법이기 때문이다. 특히 레그레인지 다항식(Lagrange Polynomial)을 이용한 패로우 구조의 보간 필터들, 즉 선형(Linear), 큐빅(Cubic), 파라볼릭(Parabolic) 보간필터들은 우수한 필터 특성을 가지고 타이밍 조정에서 좋은 성능을 가지고 있다^[7-8].

본 논문에서는 제안된 타이밍 추정 기법과 보간 필터를 적용한 TDMA 방식의 QPSK 시스템을 구현하여 임의의 지연 시간과 백색 가우시안 잡음(AWGN) 환경하에서 비트 오류 확률(BER) 성능을 도출하였다. 그리고 이상적인 경우의 BER 성능과 비교한 결과 BER이 10^{-3} 인 지점에서 성능 저하가 최대 0.2dB 이내임을 확인하였다. 모의실험에서 채널에 의한 지연 시간은 한 심볼 이내인 경우를 가정하였다.

본 논문의 2장에서는 전체 송수신 시스템 모델에 대한 설명을 하였고 3장에서는 제안된 타이밍 추정

기법 및 보간 필터의 제어기법에 대해서 소개하고 있고 4장에서는 모의실험 성능 분석 결과에 대해서 서술하였다. 마지막으로 5장에서는 결론을 맺었다.

II. 시스템 모델

그림 1은 채널 모델 및 제안된 타이밍 추정기를 적용한 기저대역의 심볼 타이밍 복구를 위한 수신기 모델을 나타낸다. 프리앰블이 첨가되고 그레이 QPSK 사상, 롤-오프 팩터가 α 인 SRRC(Square Root Raised Cosine) 펄스 성형 필터를 거친 후의 송신신호 $x(t), x_Q(t)$ 는 채널을 거치면서 임의의 지연시간 τ 초만큼의 지연과 AWGN 잡음이 더해진다. 본 논문에서는 각각의 버스트내의 심볼들은 동일한 채널 환경을 겪어서 지연 시간(τ)이 한 버스트 내에서는 모든 심볼이 동일하고, 또한 각 버스트의 지연이 한 심볼 주기(T) 이내인 경우를 가정하였다. 채널을 통과한 수신신호 $r(t)$ 는 정합 필터(SRRC 필터)를 거친 후 신호 $y(t)$ 가 생성된다. $y(t)$ 는 N/T 의 샘플링 주파수를 가진 A/D 변환기에 의해 샘플링 되어지고 샘플링 신호 $y(n\frac{T}{N})$ 를 생성한다. $y(n\frac{T}{N})$ 는 식 (1)에 의해 표현되어 질 수 있다.

$$y(n\frac{T}{N}) = \sum_{m=-\infty}^{\infty} A_m g(n\frac{T}{N} - mT - \tau) + v(n\frac{T}{N}), \quad (1)$$

$$0 \leq n \leq N-1$$

여기서, A_m 은 신호의 크기, $g(t)$ 는 송수신 필터의 전체 임펄스 응답, $v(t)$ 는 단방향 전력 밀도가 N_0 인 AWGN 잡음, 그리고 N은 4 이상의 정수값을 갖는 오버샘플링 팩터를 나타낸다. 식 (2)는 송수신 필터의 전체 임펄스 응답인 $g(t)$ 를 표현한 식이며 RC (Raised Cosine) 필터의 형태이다.

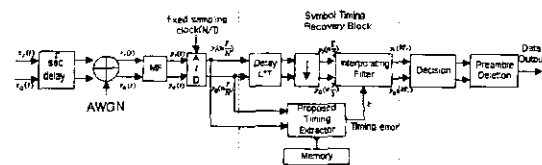


그림 1. 채널 모델 및 심볼 타이밍 복구를 위한 수신기 모델

$$g(t) = h_T(t) * h_R(t) = \frac{\sin(\pi t/T) \cos(\alpha \pi t/T)}{\pi t/T (1 - 2\alpha t/T)^2} \quad (2)$$

여기서 α 는 롤-오프 팩터, $h_T(t)$ 와 $h_R(t)$ 는 각각

송신기의 펄스 성형 필터와 수신기의 정합 필터의 임펄스 응답을 나타낸다.

$x(n\frac{T}{N})$ 는 타이밍 추정기의 입력이 되어 보간 필터의 입력 값인 타이밍 추정치 $\hat{\epsilon}$ 을 생성한다. 또한 $x(n\frac{T}{N})$ 는 프리앰블 길이 L만큼의 지연 후 $x(nT) = x(n\frac{T}{2})$ 에 해당하는 샘플들을 선택하여 추정된 $\hat{\epsilon}$ 값과 동시에 타이밍 보정기인 보간 필터로 입력 되고 보정된 신호 $y(kT)$ 를 생성한다. T는 심볼주기와 동일하게 설정하여 보간기 제어 파라미터인 $\zeta (= T_s/T)$ 를 정수값(본 모의실험에서는 2로 설정함, 즉 $T_s/T = T/(T/2) = 2$)이 되게 하였다. 보정된 신호 $y(kT)$ 의 값은 판정(decision)과 프리앰블의 제거 과정을 거친 후 원 데이터를 복구해낸다. 여기서 프레임 동기는 고려하지 않았다. 제안된 타이밍 추정기의 구현 기법과 보간 필터의 제어기법에 대해서는 3장에서 자세하게 설명하였다.

III. 제안된 타이밍 추정 기법과 보간 필터의 제어

1. 제안된 타이밍 추정 기법

본 논문에서는 고속의 심볼 동기를 위한 타이밍 추정기로서 그림 2처럼 메모리에 저장된 프리앰블의 오버샘플링된 데이터의 경판정 값과 수신 심볼의 프리앰블 구간을 오버샘플링 한 값들을 곱하여 채널에 의한 지연 시간을 추정하는 새로운 기법을 제안하였다. 타이밍 동기를 위한 FF 추정기의 메모리에 저장된 값들의 집합을 $M_{I,n}, M_{Q,n}$ 이라고 하면 식 (3)에 의해 표현된다. $M_{I,n}$ 은 길이 L인 프리앰블 비트가

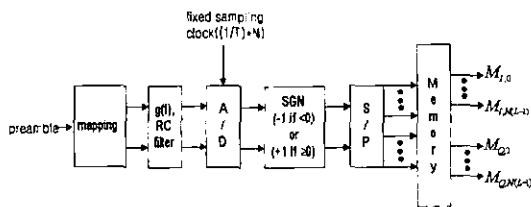


그림 2. 메모리 블록

임펄스 응답 $g(t)$ 를 가진 필터에 의해 펄스 성형된 후의 경판정된 I 채널의 샘플링 값들을 나타내고 $M_{Q,n}$ 은 동일한 과정을 거친 Q 채널의 샘플링 값들을 나타낸다. 그리고 수신 신호 $r(t)$ 가 정합 필터를

통과한 후의 신호 $y(t)$ 를 고정 샘플링 클럭 N/T 에 의해 샘플링한 후의 프리앰블의 길이 L만큼의 샘플링 값들 중 I, Q 채널의 집합을 각각 $K_{I,n}, K_{Q,n}$ 이라고 하면 식 (4)로 표현된다.

$$M_{I,n} = \sum_{m=-\infty}^{\infty} B_{I,m}g(nT/N - mT), \quad n=0, 1, \dots, N(L-1) \quad (3)$$

$$M_{Q,n} = \sum_{m=-\infty}^{\infty} B_{Q,m}g(nT/N - mT), \quad n=0, 1, \dots, N(L-1)$$

$$K_{I,n} = \sum_{m=-\infty}^{\infty} A_{I,m}g(nT/N - mT - \tau) + v(nT/N), \quad n=0, 1, \dots, N(L-1) \quad (4)$$

$$K_{Q,n} = \sum_{m=-\infty}^{\infty} A_{Q,m}g(nT/N - mT - \tau) + v(nT/N), \quad n=0, 1, \dots, N(L-1)$$

여기서 N은 오버 샘플링 팩터, 즉 심볼 당 샘플 수(Ms)를 의미하고 $N(L-1)$ 은 각 버스트 내에서 타이밍 오류 추정 값을 계산하기 위한 전체 추정 길이를 나타낸다. $M_{I,n}, M_{Q,n}$ 과 $K_{I,n}, K_{Q,n}$ 을 식 (5)와 같은 매트릭스 형태로 표현할 수 있다.

$$\begin{aligned} \overline{M}_I &= [M_{I,0} \ M_{I,1} \ \dots \ M_{I,M(L-1)}] \\ \overline{M}_Q &= [M_{Q,0} \ M_{Q,1} \ \dots \ M_{Q,M(L-1)}] \\ \overline{K}_I &= [K_{I,0} \ K_{I,1} \ \dots \ K_{I,M(L-1)}] \\ \overline{K}_Q &= [K_{Q,0} \ K_{Q,1} \ \dots \ K_{Q,M(L-1)}] \end{aligned} \quad (5)$$

제안된 타이밍 추정 기법은 다음과 같은 과정을 거친다.

단계 1. 길이 L인 프리앰블 비트의 천이(1 -> 0, 0 -> 1) 개수를 N_p 이라고 하자.

단계 2 수신 신호의 $K_{I,n}, K_{Q,n}(n=[0, \dots, M(L-1)])$ 집합인 $\overline{K}_I, \overline{K}_Q$ 의 항들과 수신기에 저장된 $M_{I,n}, M_{Q,n}(n=[0, \dots, M(L-1)])$ 집합인 $\overline{M}_I, \overline{M}_Q$ 의 항들을 식 (6)과 같이 곱한 후 $\overline{C}_I, \overline{C}_Q$ 를 계산한다. 여기서 $\overline{K}_I', \overline{K}_Q'$ 는 각각 $\overline{K}_I, \overline{K}_Q$ 의 전치행렬을 나타낸다.

$$\begin{aligned} \overline{C}_I &= \overline{K}_I' \cdot \overline{M}_I \\ \overline{C}_Q &= \overline{K}_Q' \cdot \overline{M}_Q \end{aligned} \quad (6)$$

단계 3. $\overline{C}_I, \overline{C}_Q$ 항들 중에서 식 (7)처럼 임계값 ($V_{th}=0$) 미만인 경우의 개수를 카운트하여 $N_{I,c}, N_{Q,c}$ 값을 획득한다. 여기서 $1(C_I(n) < V_{th})$ 은 $C_I(n) < V_{th}$ 인 경우는 1을, $C_I(n) \geq V_{th}$ 인 경우는 0을 나타내는 함수이다.

$$N_{I,c} = \sum_{n=0}^{M(L-1)} 1(C_I(n) < V_{th}) \quad (7)$$

$$N_{Q,c} = \sum_{n=0}^{M(L-1)} 1(C_Q(n) < V_{th})$$

단계 4. 단계 3에서 구해진 $N_{I,c}, N_{Q,c}$ 로부터 식 (8)을 계산하여 지연시간 $\tau = \hat{\epsilon}T$ 에서 추정값 $\hat{\epsilon}$ 을 구한다.

$$\hat{\epsilon} = \frac{1}{2} \left(\frac{N_{I,c} + N_{Q,c}}{N_p \times N} \right) \quad (\text{단, } 0 \leq \hat{\epsilon} \leq 1) \quad (8)$$

위의 기법을 적용한 제안된 디지털 타이밍 추정 기의 구현 블록도를 그림 3에 나타내었다.

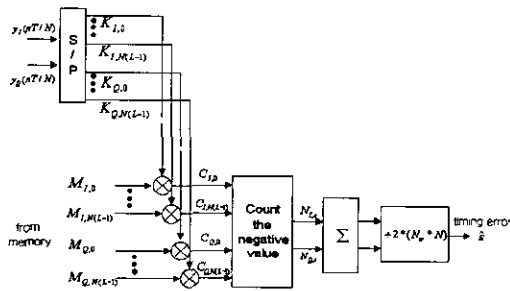


그림 3. 제안된 디지털 타이밍 추정기

2. 보간 필터의 제어

레그레인저 다항식을 이용한 패로우 구조의 보간 필터는 구현이 간단하고 타이밍 보정 성능이 우수하므로 디지털 모델에서 필수적이다. 선형, 큐빅, 파라볼릭 보간필터에 대한 필터 계수는 논문 [7]에서 주어진다. 이러한 보간 필터들은 프랙셔널 구간 (fractional interval) μ 값의 획득 후에 주파수 제어 또는 주기 제어를 통하여 제어되어진다. 본 논문의 모의실험에서는 주기 제어를 이용하였다.

프랙셔널 구간 μ 값은 타이밍 추정기에 의해 구해진 추정값 $\hat{\epsilon}$ 을 이용하여 식 (9)에 의해 구할 수 있다. μ 와 $\hat{\epsilon}$ 사이의 관계는 그림 4에 나타내었다.

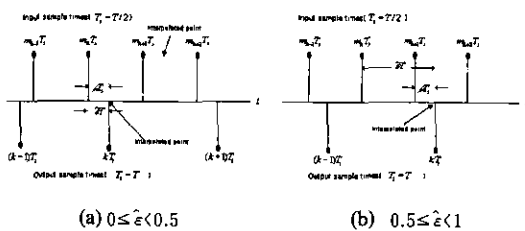


그림 4. 프랙셔널 구간 μ 와 타이밍 추정치 $\hat{\epsilon}$ 의 관계

$$\mu = 2 \times \hat{\epsilon}, \quad 0 \leq \hat{\epsilon} < 0.5$$

$$\mu = 2 \times (\hat{\epsilon} - 0.5), \quad 0.5 \leq \hat{\epsilon} < 1 \quad (9)$$

보간필터의 출력 값인 인터폴런트 $y(kT_i)$, $y_Q(kT_i)$ 들은 식 (10)처럼 계산되어진다. Q 채널의 신호에 대한 식은 동일하므로 생략하였다.

$$y(kT_i) = \sum_m y_I(m)h(kT_i - mT_s) \quad (10)$$

여기서, $h(t)$ 는 보간 필터의 임펄스 응답을 나타낸다. 그리고, m 을 보간 필터의 입력 신호의 인덱스(index), i 를 필터의 인덱스라고 하면 $i = \text{int}\{kT_i/T_s\} - m$ 로 표현할 수 있고 기준점 (basepoint) 인덱스 $m_k = \text{int}\{kT_i/T_s\}$ 라고 하면 프랙셔널 구간(fractional interval) μ_k 는 식 (11)처럼 표현된다.

$$\mu_k = kT_i/T_s - m_k, \quad 0 < \mu_k < 1 \quad (11)$$

결국 $m = m_k - i$, $kT_i - mT_s = (i + \mu_k)T_s$ 이므로 $kT_i = (m_k + \mu_k)T_s$ 가 된다. 따라서 식 (10)은 식 (12)처럼 다시 계산되어진다.

$$y(kT_i) = y_I[(m_k + \mu_k)T_s]$$

$$= \sum_{i=1}^k y_I[(m_k - i)T_s]h[(i + \mu_k)T_s] \quad (12)$$

여기서, $I_1 = -N/2, I_2 = N/2 - 1$ 로 표현되고 N 은 임의의 짝수를 나타낸다. 또한, T_s 는 입력 신호 샘플들 사이의 주기를, T_i 는 보정 신호인 인터폴런트들 사이의 주기를 나타낸다. 두 개의 연속적인 인터폴런트들은 식 (13)과 같은 제어 파라미터들의 상관 관계를 가질 것이다^[7].

$$kT_i = (m_k + \mu_k)T_s$$

$$(k+1)T_i = (m_{k+1} + \mu_{k+1})T_s \quad (13)$$

이것은 다시 식 (14)처럼 표현되어질 수 있다.

$$\Delta m_k = m_{k+1} - m_k = \text{int}(\mu_k + T_i/T_s)$$

$$\mu_{k+1} = \mu_k + T_i/T_s - \Delta m_k \quad (14)$$

여기서 $\text{int}(\cdot)$ 는 정수 부분(integer part)을 나타낸다. 식 (14)는 보간 필터의 주기 제어신호로써 다음 시점의 보간 필터 제어 파라미터의 결정은 $\xi = T_i/T_s$ 와 현재의 파라미터들에 의해서 이루어짐을 알 수 있다. 본 논문에서는 ξ 는 정수 2로 설정하였고 μ_k 의 초기 값은 식 (9)에 의해 구하였다.

IV. 성능분석

그림 1에 나타난 심볼 동기 블록을 적용한 전체 시스템을 구현하여 제안된 타이밍 추정기의 성능을 분석하였다. 또한 선형, 큐빅, 파라볼릭 보간 필터를 타이밍 보정기로 적용한 경우에 대하여 전체 시스템의 BER을 분석하였다. 모의실험시 사용된 파라미터 값들은 표 1과 같다. 그리고, 모의실험에 사용된 프레임 포맷은 그림 5의 구조를 가진다.

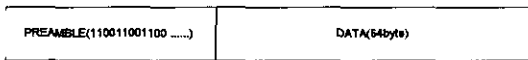


그림 5. 모의실험에 적용된 프레임 포맷

표 1. 모의실험 파라미터

모의실험 파라미터	값
심볼당 샘플수(Ms)	기존의 기법 : 4 제안된 기법 : 8,16,32,48
메시지 길이	64 바이트
프리앰블 패턴	110011001100
추정 구간 길이	100 심볼
펄스성형필터	SRRC 필터
사상법	QPSK 그레이 사상법
보간 필터의 기준점 집합의 차수	4
$\zeta(T_s/T_c)$	2

1. 제안된 타이밍 추정기의 성능분석

AWGN과 임의의 지연시간(τ)을 가진 채널 환경 하에서 제안된 타이밍 추정기의 타이밍 검출 오류 분산(DEV ; Detection Error Variance) 값을 다양한 SNR 및 롤-오프 팩터(α) 값에 대하여 분석하였다. DEV는 식 (15)처럼 표현된다. 여기서 τ 는 채널에서 가해진 임의의 지연시간을, $\hat{\tau}$ 은 타이밍 추정기에 의한 추정값을 나타낸다.

$$DEV = E[(\tau - \hat{\tau})^2 / T^2] \tag{15}$$

또한 RC 펄스 성형 필터에 대한 Modified Cramer-Rao Bound(MCRB)가 식 (16)에 의해 구해진다^{[6][9]}.

$$MCRB(\frac{\tau - \hat{\tau}}{T}) = \left((2L) \left(\frac{E_s}{N_0} \right) \left[(\pi^2 - 8)\alpha^2 + \frac{\pi^2}{3} \right] \right)^{-1} \tag{16}$$

그림 6은 프리앰블의 길이가 100심볼이고 롤-오프 팩터가 0.1일 때 E_s/N_0 값에 따른 제안된 타이밍 추정기의 DEV 값을 오버샘플링 팩터가 증가함에 따라 기존의 방법들과 비교하여 나타난 것이다. 기존의 방법들은 오버샘플링 팩터가 4로 설정되었으며 LOGN이 SQL과 FOL에 비해 DEV 값이 작음을 볼 수 있다. 제안된 추정 기법은 Ms가 16인 경우에 SNR이 작을 때(SNR<8dB) 기존의 기법들보다 DEV 값이 작음을 볼 수 있다. 그러나, SNR 값이 8dB 이상이 되면 SQL의 DEV 값에 근접함을 볼 수 있다. Ms가 40이 되면 LOGN보다 전 범위의 SNR에 대해 DEV 값이 작음을 볼 수 있다. 특히 Ms가 40 이상이 되면 MCRB보다 DEV 값이 작아짐을 볼 수 있는데 Ms가 커질수록 A/D 변환기의 더 나은 정교함이 요구되고 메모리의 개수 및 곱셈기의 개수를 증가시켜 하드웨어의 복잡도를 증가시키므로 서로 트레이드-오프(trade-off) 관계에 있다. 따라서 적절한 Ms의 설정이 중요하다. 또한 제안된 기법은 SNR이 증가해도 DEV값의 변화가 작아서 기존의 방법들보다 SNR 변화에 덜 민감함을 볼 수 있다.

그림 7은 SNR이 10dB일 때 심볼당 샘플 수(Ms)에 따른 제안된 추정기의 DEV값을 롤-오프 팩터가 0.1, 0.3, 0.7일 때 각각 MCRB와 비교한 그림이다. Ms가 커질수록 MCRB에 가까워짐을 볼 수 있다. 특히 $\alpha=0.3, 0.7$ 인 경우 Ms가 32이상이거나 $\alpha=0.1$ 인 경우 38이상이면 MCRB 아래로 DEV 값이 떨어짐을 볼 수 있다.

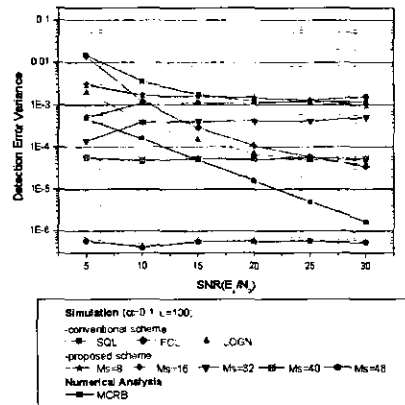


그림 6. 제안된 타이밍 추정기의 E_s/N_0 값에 따른 DEV 비교

2. 전체 시스템의 BER 성능 분석

그림 8은 제안된 타이밍 추정기를 적용한 전체

송수신 시뮬레이터를 설계하여 선형(Lin), 큐빅(Cub) 및 파라볼릭(Par) 보간필터들에 대해 임의의 지연 시간 τ 에 대한 심볼 타이밍 동기 블록에 대한 성능을 BER로 나타낸 그림이다. 모의 실험에서 M_s 는 16으로 설정하였다. 각 BER 성능을 이상적인 경우, 즉 채널에 의한 지연과 AWGN 잡음이 없고 타이밍 추정기를 적용하지 않은 경우의 BER 값과 비교하였다. 그림에서 알 수 있듯이 모든 경우에 대해 심볼 동기 블록을 적용한 경우에 성능 저하가 BER이 10^{-3} 인 지점에서 최대 0.2dB 정도로 무시할 만큼 작음을 알 수 있다. 또한, 선형 보간 필터보다는 큐빅과 파라볼릭 보간 필터를 적용한 경우에 SNR (E_b/N_0)이 6dB 이상에서 이상적인 경우에 더 근접함을 볼 수 있다. M_s 가 16보다 큰 경우는 타이밍 추정기의 성능이 더 우수하므로 이상적인 경우의 BER과 성능 차이가 없을 것이다.

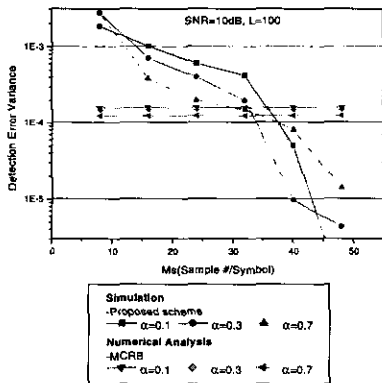


그림 7. 제안된 타이밍 추정기의 롤-오프 값과 심볼당 샘플 수(M_s)에 따른 DEV

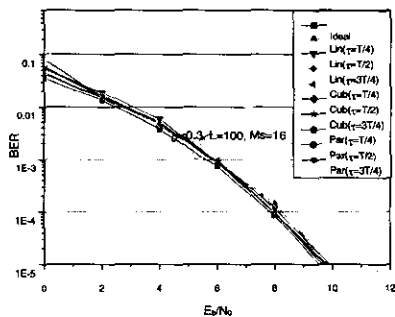


그림 8. 다양한 보간 필터에 대한 BER 성능

V. 결론

수 Mbps의 고속 전송을 위해서는 심볼 타이밍의

빠른 획득 능력과 동기 과정에서 지연 시간을 줄이기 위한 간단한 구조의 심볼 동기 회로가 필요하다. 구현상의 복잡도를 줄이고 디지털 기법을 이용한 고속 동기를 위해서는 고정 샘플링 클럭을 이용한 보간필터를 사용한 구조를 가진 동기회로를 채택해야 할 것이다. 따라서, 본 논문에서는 고속 전송을 위한 동기화 기법으로 구조가 간단하고 빠른 포착 능력을 가진 디지털 심볼 동기화 방안을 연구하여 프리앰블을 이용한 제안된 피드포워드 타이밍 추정 기법과 보간 필터를 이용한 고속 심볼 동기 방식을 제안하였다.

제안된 타이밍 추정기와 선형, 큐빅, 파라볼릭 보간필터들에 대한 시뮬레이터를 구현하고 성능 분석을 행하여 동기화 기법의 적용에 따른 성능 저하가 BER이 10^{-3} 인 지점에서 최대 0.2dB 정도임을 확인하였고 적절한 M_s 의 설정으로 충분한 타이밍 추정 성능을 획득함을 확인하였다. 또한 큐빅과 파라볼릭 보간 필터들에 대한 BER 성능이 선형 보간필터보다는 우수하고, 파라볼릭 보간필터가 논문[6-7]에서 보듯이 큐빅 필터에 비해 구조가 간단하므로 제안된 타이밍 추정 기법과 파라볼릭 보간필터를 이용하는 것이 효과적일 것이다.

참고 문헌

- [1] Kurt H. Mueller and Markus Müller, "Timing Recovery in Digital Synchronous Data Receivers," *IEEE Trans. On Comm.*, Vol. COM-24, No. 5, May 1976.
- [2] Gardner, F. M., "A BPSK/QPSK timing-error detection for sampled receivers," *IEEE Trans. Comm.*, Vol. COM-34, No. 5, pp. 423-429, May 1986.
- [3] M. Oerder and H. Meyr, "Digital filter and square timing recovery for QAM data demodulator," *IEEE Trans. Comm.*, Vol. 36, pp. 605-611, May 1988.
- [4] E. Panayirci and E. Y. Bar-Ness, "A new approach for evaluating the performance of a symbol timing recovery system employing a general type of nonlinearity," *IEEE Trans. Comm.*, Vol. 44, pp. 29-33, Jan. 1996.
- [5] M. Moreli, A. N. D'Andrea and U. Mengali, "Feedforward ML-Based Timing Estimation With PSK Signals," *IEEE Comm., Letters*, Vol.

1, No. 3, May 1997.

[6] G.N. Tavors, L.M. Tavors, M.S. Piedade, "Improved Feedforward ML Timing Estimation for PSK Signals," *Proceedings of the 1999 IEEE International Symposium on Circuits and Systems*, Vol. 3, May 1999.

[7] F.M. Gardner, "Interpolation in digital modems-Part I : Fundamentals," *IEEE Trans. Commu.*, Vol. 41, pp. 502-508, June 1993.

[8] L. Erup, F.M. Gardner, and R.A. Harris, "Interpolation in digital modems-Part II : Implementation and Performance," *IEEE Trans. Commu.*, Vol. 41, pp. 998-1008, June 1993.

[9] A.N.D'andrea, U. Mengali and R. Reggiannini, "The Modified Cramer-Rao Bound and its Application to Synchronization Problems," *IEEE Trans. Commu.*, Vol. 42, No. 2/3/4, pp. 1391-1399, Feb./Mar./Apr. 1994.

차 균 현(Hyon Kyun Tchah)

정회원



1965년 2월: 서울대학교
전기공학과 공학사
1967년 6월: 미국 일리노이
공대 대학원 공학석사
1976년 6월: 서울대학교 대학원
공학박사

1977년 3월~현재: 고려대학교 전자공학과 교수
1998년 1월~12월: 한국통신학회 회장 역임
2000년 5월~현재: IEE Fellow
<주관심 분야> 대역확산통신, 이동통신, IMT-2000

최 윤 석(Yun Seok Choi)

정회원



1997년 2월: 고려대학교
전자 공학과 졸업
1999년 8월: 고려대학교
전자 공학과 석사
1999년 9월~현재: 고려대학교
전자공학과 박사과정
재학 중

<주관심 분야> 디지털 통신 시스템, 이동무선통신

조 지 훈(Ji Hoon Cho)

정회원

1996년 2월: 고려대학교 전자공학과 졸업
1996년 2월~현재: 고려대학교 전자공학과 석사과 정
재학중

<주관심 분야> CDMA 통신 시스템, 이동무선통신, B-WLL

김 응 배(Eung Bae Kim)

정회원

한국통신학회 논문지 제25권 9A호 1289페이지 참조