

SiC 반도체 공정 및 소자 기술 연구 현황



김 형 준

(서울대학교 재료공학부 교수)



나 훈 주

(서울대학교 재료공학부 박사과정)



정 재 경

(서울대학교 재료공학부 박사과정)

1. 서 론

지난 20세기에는 Si 공정기술의 개발과 더불어 반도체 산업도 비약적인 발전을 거듭하였다. 하지만 현재 반도체 기술의 초고속화, 초고집적화, 고효율화 추세에 따라 Si은 이미 물리적인 특성의 한계를 드러내고 있으며, 21세기 고도 정보화 사회에서는 이를 보완할 새로운 반도체 재료가 절실히 요구되고 있다. 이에 따라 광역 에너지 금지대역을 갖는 반도체 재료에 대한 연구가 활발히 진행되고 있으며 SiC가 대표적인 물질이라 할 수 있다.

SiC는 원자의 적층순서에 따라 수 많은 결정다형 (polytype)이 존재할 수 있으며, 현재 β -SiC 또는 3C-SiC라 불리는 하나의 입방정상 (cubic)과 70여종의 육방정상 (hexagonal), 170여종의 능면정상 (rhombohedral)이 보고되어 있다.^[1] 입방정상을 제외한 나머지는 α -SiC로 통칭된다. SiC는 결정다형에 따라 에너지 밴드갭이 2.2~3.3 eV로 Si이나 GaAs보다 크며, 높은 절연 파괴전압 ($3.0 \times 10^6 \text{ Vcm}^{-1}$), 전자의 포화 이동 속도 ($2.0 \times 10^7 \text{ cms}^{-1}$), 열전도도 ($4.9 \text{ Wcm}^{-1}\text{K}^{-1}$) 등 전기적, 열적 특성이 우수하기 때문에 고온, 고전력, 고주파 전자소자에 적합하다. 또한 우수한 화학적 안정성으로 인하여 열악한 환경에서 작동할 수 있는 반도체 소자용 재료로서도 각광 받고 있다. SiC가 여러 전자소자의 재료로 사용될 때 가지게 되는 유리한 점을 정량적으로

보여주는 이점계수 (figure of merit)^[2]는 응용되는 소자에 따라 달라지게 된다. 이점계수는 Si을 1로 했을 경우의 수월성을 표시하게 된다. 고온, 고주파 소자로 응용할 때의 수월성은 JFM (Johnson's figure of merit)으로 알 수 있으며, KFM (Keyes' figure of merit)은 집적회로에 응용 가능성을 나타내고, BFOM (Baliga's figure of merit)은 고전력 switching 소자로의 수월성을 나타낸다. SiC의 물리적 특성을 Si, GaAs와 비교한 자료와 CFOM (combined figure of merit)을 Table 1에 보여주고 있다.

SiC의 이러한 우수한 특성에도 불구하고 단결정 및 에피층의 성장과 에칭, 고온 접합, 고온 소자용 패키지 등 공정기술의 어려움이 실용화에 문제점으로 남아있었다. 하지만 최근 몇 년간 단결정 성장기술의 향상으로 3 inch 직경의 고품질의 SiC 단결정 기판이 상용화됨으로써 SiC 소자의 개발이 급진전될 것으로 예상된다. 여기에서는 지금까지 연구된 SiC 공정기술을 소개하고 최근의 SiC 소자개발 동향을 살펴보고자 한다. 또한 이들 소자 개발의 필요성과 SiC 반도체 소자의 개발이 미칠 파급효과에 대하여 알아보하고자 한다.

2. SiC 공정기술

2.1 단결정 성장

화학양론적인 용액으로부터 SiC 단결정을 성장시키기 위

표 1. Si, GaAs, SiC의 물성 비교

Table 1. Comparison of physical properties of Si, GaAs, and SiC

	Si	GaAs	3C-SiC	6H-SiC	4H-SiC
E_g (eV)	1.12	1.5	2.2	3.02	3.26
μ_n ($\text{cm}^2\text{V}^{-1}\text{s}^{-1}$)	1400	8500	800	400	800
μ_p ($\text{cm}^2\text{V}^{-1}\text{s}^{-1}$)	450	400	70	100	140
$\nu_{\text{nsat}} \times (10^7 \text{ cms}^{-1})$	1.0	1.0	2.2	2.0	2.0
$E_{\text{crit}} \times (10^6 \text{ Vcm}^{-1})$	0.25	0.4	2.0	2.5	2.2
θ_K ($\text{Wcm}^{-1}\text{K}^{-1}$)	1.5	0.5	4.9	4.9	4.9
CFOM	1	7.36	-	393	404

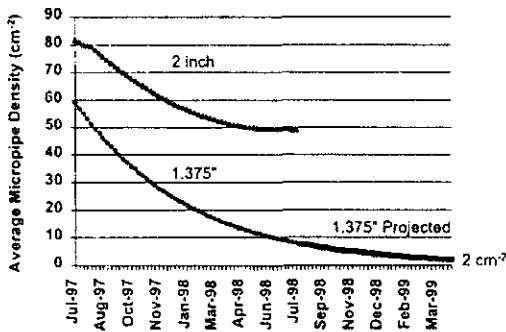


그림 1. 지름이 1.375 inch와 2 inch인 4H-SiC 단결정 기판의 평균 micropipe 농도 감소 (Cree Research)

Fig. 1. Reduction in production micropipe averages over time for both 1.375 inch and 2 inch diameter 4H-SiC wafers (Cree Research)

해서는 열역학적으로 다이아몬드 합성과 비슷한 100,000 기압 이상의 압력과 3,200°C 이상의 온도가 필요하기 때문에 주로 승화법을 응용한 PVT (physical vapor deposition)법을 이용한다. 현재 SiC 단결정 기판의 성장에 사용되는 방법은 modified Lely법으로 종자정 성장 승화법 (seeded-growth sublimation)이라고도 한다. SiC 단결정 성장의 과정은 대면적화와 결함농도의 감소이며, 특히 고품질화에 가장 장애가 되는 것은 micropipe 결함이다. 이것은 직경이 수 μm 정도 되는 원기둥의 형태로, 보통 성장방향에 평행하게 boule 전체를 관통한다. Micropipe의 생성 원인은 아직 정확하게 밝혀지지 않고 있으며, 전위 결함 등 여러가지 요인에 의한 것으로 추정되고 있다. 이 분야의 선도 기업이라 할 수 있는 Cree Research는 1.375 inch 4H, 6H-SiC 단결정 기판에 이어 이미 2 inch 기판을 상용화하였고, 곧 3 inch 기판의 양산화가 이루어질 것으로 기대된다. 또한 micropipe 결함 농도를 1 cm^{-2} 이하로 줄이는데 성공하였으며(그림 1). 이를 바탕으로 많은 전자소자의 prototype이 보고되고 있다.^[3]

2.2 에피층 성장

전자소자를 제조하기 위해서는 각기 다른 농도를 갖는 활성층이 필요하기 때문에 SiC 동종 및 이종 박막 성장기술의 개발은 단결정 기판의 성장기술과 더불어 SiC 소자기술 개발의 근간이 될 것이다. 3C-SiC 박막은 비교적 저온에서 증착이 가능하기 때문에 Si 기판 위에 증착하는 이종 박막 성장기술이 연구되고 있다. 이때 Si와 SiC의 20%에 달하는 격자 부정합과 8%에 이르는 열팽창 계수 차이를 극복하기 위하여 기판 표면을 단화시키는 버퍼층 증착법이 주로 사용된다.^[4, 5] 그러나 버퍼층에 존재하는 쌍정, APB (anti-phase boundary), 부정합 전위 등 많은 결함들로 인하여 소자를 제조할 수 있는 3C-SiC 박막 성장이 어려운 실정이다. 하지만 4H와 6H-SiC 단결정 기판이 상용화되면서 동종 박막 성장은 비약적인 발전을 거듭하였으며, 최근에도 활발히 연구가 진행되고 있다. 1987년에 Kuroda, Kong^[6, 7]은 off-axis 기판을 이용하는 CVD법에 의하여 6H-SiC 동종 박막을 성장시키는 'step-controlled epitaxy' 법(그림 2)을 발표하였으며, 현재도 이 방법을 이용하여 고품질의 단결정 박막을 성장시키고 있다.^[8]

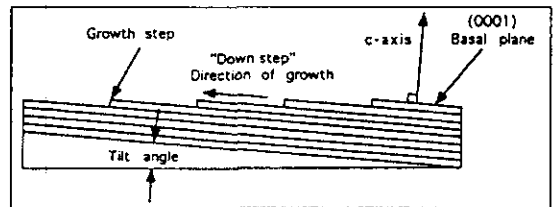


그림 2. Off-axis SiC 기판 표면에서의 step-controlled epitaxy를 보여주는 단면도

Fig. 2. Cross-sectional schematic diagram illustrating step-controlled epitaxy on the surface of an off-axis SiC substrate

2.3 불순물 도핑

불순물을 도핑하기 위해 사용하는 방법에는 에피 성장시에 in-situ로 불순물을 주입하는 방법과 성장 후에 불순물을 주

입하는 확산, 이온주입법이 있으며, SiC의 경우 n형에는 질소, p형에는 알루미늄이 불순물로 주로 사용된다. 1993년 Larkin⁽⁹⁾은 SiC 격자 내에서 N과 C, Al과 Si이 서로 경쟁하는 것을 이용하여 Si/C 비율 조절하여 불순물의 도핑 농도를 제어하는 'site-competition epitaxy' 법을 발표하였으며, 현재까지도 많은 연구자들이 이 방법을 이용하여 in-situ 도핑을 연구하고 있다. SiC의 강한 결합력으로 인하여 SiC 내에서 주요 불순물들의 확산계수가 매우 낮기 때문에 확산을 위해서는 1800℃ 이상의 높은 온도를 필요로 하고 따라서 단결정 성장 후 불순물 주입은 주로 이온주입법을 이용하게 된다. 이온주입은 불순물의 활성화를 돕고 이온주입에 의한 격자 손상을 줄이기 위하여 500~1000℃의 고온에서 주입하는 것이 일반적이다.

2.4 식각

SiC의 습식 식각은 NaOH-KOH와 같은 용융염을 높은 온도에서 사용하여야 하는 어려움이 있기 때문에 실제 공정에서 사용할 때는 적절하지 않으며, 일반적으로 건식 식각기술을 이용한다. 대표적인 방법으로 RIE (reactive ion etching)법이 있으며, 주로 F 계열의 가스를 사용하여 Si를 식각한다. 이때 C은 그 제거 방법이 여러 가지로 설명되는데 O와의 반응, F와의 반응, 물리적인 충돌에 의한 제거 등이 있다. RIE의 조건에 따라서 위의 세가지 중 하나가 주요 C 제거 요인이 될 것이다. RIE에서는 식각 후 잔존하는 residue 제거가 중요하다. Yih⁽¹⁰⁾은 CHF₃와 CF₄, NF₃, SF₆ 등을 혼합한 가스를 RIE에 이용하였으며, CHF₃/CF₄ 혼합가스의 경우 residue가 없는 식각을 보고하였다. Casady⁽¹¹⁾는 순수한 NF₃ 가스만을 이용한 RIE로 1500 A/min의 비교적 높은 식각률을 얻었다. 최근에는 RIE의 문제점을 보완하고 높은 식각률을 얻기 위하여 HDP (high density plasma)법이 연구되고 있으며, 2000 A/min 이상의 식각률이 보고되고 있다. 표 2에 HDP법을 이용한 SiC 식각 연구 결과들을 나타내었다.⁽¹²⁻¹⁵⁾

2.5. Ohmic 및 Schottky 접합

SiC를 전자소자에 응용하기 위해서는 ohmic 접합과

Schottky 접합을 형성하는 전극 물질의 개발이 우선되어야 한다. 또한 탄화규소의 전기적, 열적, 기계적 안정성을 이용하여 고온, 고주파, 고출력용 전자소자를 제조하기 위해서는 전극의 고온 안정성이 필수적이며, SiC 소자의 응용 범위는 전극에 의해 제한된다고 할 수 있다.

Ohmic 접합은 소자의 동작 주파수, 잡음 특성 및 출력에 큰 영향을 미친다. 또한 접촉저항이 클 경우 열방출이 증가하여 소자의 온도가 증가하므로 접촉의 고온 안정성과 낮은 접촉저항이 필수적으로 요구된다. 지금까지 많은 연구 결과가 보고되고 있지만 대부분의 경우 ohmic 접합을 형성하기 위해서는 800℃ 이상의 높은 열처리 온도를 필요로 하기 때문에 반도체 공정에 이용하기 위해서는 더 많은 연구가 진행되어야 할 것이다. 현재 n형 SiC에는 Ti, Ni, W 등이 연구되고 있으며, p형에는 Pt, W, Ti 등이 ohmic 접합을 이루는 것으로 보고되고 있다.^(12, 16, 17)

Schottky 접합은 다이오드와 같은 고온용 또는 고전압 소자 뿐만 아니라 MESFET과 같은 고주파 전력소자에서도 중요한 역할을 한다. FET나 Schottky 다이오드를 고온에서 사용하기 위해서는 Schottky 에너지 장벽을 높이는 것이 필수적이며, 에너지 장벽의 높이는 Schottky-Mott 이론에 의하면 금속의 일함수에 의하여 결정된다. 하지만 실제로 에너지 장벽은 SiC 박막의 표면준위, 결정다형, 금속 전극의 증착 방법 등에 영향을 받는다. 또한 열처리 조건에 따라서 접촉 특성이 변화하므로 열처리 조건을 최적화하는 것이 중요하다. 6H-SiC의 경우는 Schottky 접합의 특성이 많이 연구되었으며, n형 SiC에는 Al, Au, Ni, Pt 등이 연구되고 있고, p형에는 Al, Au, W 등이 Schottky 접합 물질로 보고되고 있다. 4H-SiC의 경우에는 n형의 경우에만 Au, Ni, Pt 등에 대한 연구결과가 보고되고 있으며, p형에 대해서는 아직 연구가 미미한 실정이다.

2.6 산화

SiC는 Si과 마찬가지로 열산화에 의하여 SiO₂를 형성할 수 있기 때문에 현재의 Si 기반 공정을 이용하는데 장점을 가지고 있다. 산화물은 표면 극성, 불순물의 종류, 도핑 농도 및

표 2. HDP를 이용한 SiC 식각
Table 2. Etching of SiC using HDP

HDP	Sample	Gas	Power	Bias	Pressure	Etch Rate
ECR	6H-SiC	NF ₃ /O ₂	800 W	-100 V	2 mTorr	1100 A/min
ECR	3C-SiC	SF ₆ /O ₂	1200 W	-110 V	1 mTorr	2700 A/min
ECR	6H-SiC	SF ₆ /O ₂	1200 W	-110 V	1 mTorr	2500 A/min
MIR	SiC	SF ₆ /O ₂	0.5 W/cm ²	-	2 mTorr	4500 A/min
ICP	6H-SiC	NF ₃ /O ₂	750 W	250 W	2 mTorr	3500 A/min

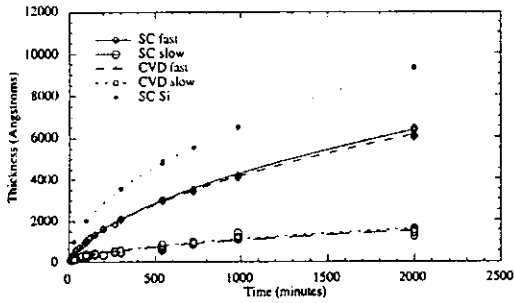


그림 3. Si 단결정(SC)과 (-SiC 단결정 및 (-SiC CVD 막의 1100°C에서 시간에 따른 산화막 두께 변화. Fast는 C-face, slow는 Si-face를 각각 나타낸다
Fig. 3. Oxide thickness versus time at 1100°C. SC refers to single-crystal; fast and slow refer to C-face and Si-face, respectively

결정다형 등에 의존한다. 지금까지 산화막의 특성에 대하여 많은 연구가 이루어졌지만 아직까지 재현성 문제, 고온 또는 고주파에서 작동시 안정성 문제 등 해결해야 할 과제들이 남아있다. 특히 최근에는 소자 제작에 사용되는 SiC 기판이 대부분 (0001) 방향에서 3~8° 정도 off-axis되어있기 때문에 산화물의 비등방성에 관한 연구가 필수적이라 할 수 있다. 또한 수직형 전력 소자에서 종종 산화막에서의 절연 파괴가 관찰되고 있으며, 따라서 interface state와 oxide trap density를 줄인 고품위의 산화막을 얻는 것이 중요한 문제이다. Ueno⁽¹⁸⁾는 산화를 이방성에 대한 체계적인 연구를 통하여 이방성의 메커니즘을 설명하고자 하였으며, Shenoy⁽¹⁹⁾는 $1 \times 10^{11} \text{ cm}^{-2} \text{ eV}^{-1}$ 의 interface state와 $1 \times 10^{12} \text{ qcm}^{-2}$ 의 fixed oxide charge를 갖는 산화막을 성장시켰다. Ramberg⁽²⁰⁾는 β -SiC의 C-face 및 Si-face에 대한 산화물을 α -SiC와 비교하였으며, 그림 3에 나타낸 바와 같이 C-face의 경우가 Si-face에 비해서 산화물이 3~4배 큰 것을 알 수 있다.

3. SiC 소자기술 연구 현황

SiC는 우수한 전기적, 열적 성질로 인하여 고전력, 고주파용 소자로의 응용에 장점을 갖고 있다. 그 중에서도 중요한 특성은 높은 절연 파괴전압, 포화 이동속도, 열전도도 등이다. 높은 절연 파괴전압은 SiC 소자를 Si이나 GaAs에 비해서 높은 전압에서 작동할 수 있게 하며, 큰 포화 이동속도는 전류밀도를 크게 해준다. 따라서 SiC를 고전력용 소자로 응용할 수 있게 된다. 또한 높은 열전도도는 고전력 소자에서 발생하는 열을 빠르게 배출시키며, 넓은 에너지 밴드갭에 의해 Si이나 GaAs 소자에 비해서 높은 온도에서 작동할 수 있다.

Schottky 다이오드의 경우 switching 속도가 빠른 반면 항복전압이 낮고 누설전류가 큰 단점이 있다. Si를 이용한

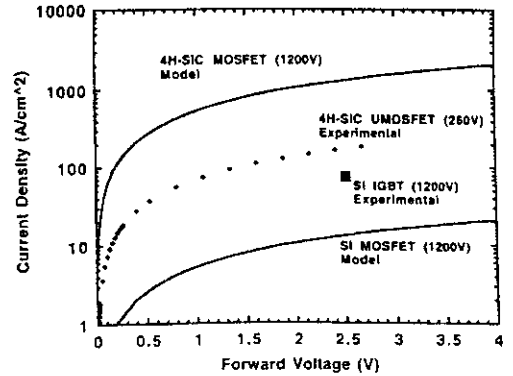


그림 4. Si MOSFET, Si IGBT, 4H-SiC UMOSFET의 순방향 전압에 대한 전류 밀도
Fig. 4. Current density versus forward voltage for Si MOSFET, Si IGBT, and 4H-SiC UMOSFET

Schottky 다이오드는 접촉 비저항이 크고, 에너지 장벽의 높이가 낮아서 누설전류가 크며, 최대 항복전압이 약 80 V 정도로 제한된다. Kneifel⁽²¹⁾에 의하여 전형적인 SiC Schottky 다이오드의 모델이 제안되었으며, 현재는 1000 V 이상의 높은 항복전압 값들이 보고되고 있다. Itoh⁽²²⁾는 edge termination을 B로 이온주입한 Ti/4H-SiC/Ni 소자를 이용하여 1100~1750 V의 항복전압을 얻었으며, Cooper⁽²³⁾는 Ni과 Ti를 이용하여 각각 1720 V, 1500 V의 높은 항복전압 값을 보고하였다.

MOSFET은 입력 임피던스가 높고 switching 속도가 빠르기 때문에 전력용 소자로서 많이 응용된다. SiC MOSFET의 경우 Si에 비해 10배 이상의 항복전압을 가질 수 있으며, SiC는 Si과 같이 열산화에 의하여 SiO₂를 얻을 수 있는 장점이 있다. 하지만 SiC/SiO₂의 계면에 발생하는 interface state나 trap의 문제는 아직 연구되어야 할 과제이다. 최초의 SiC MOSFET은 Suzuki(1982)⁽²⁴⁾가 3C-SiC를 이용하여 보고하였으며, 지금까지 많은 연구가 진행되고 있다. 고전력에 응용하기 위해서는 수직형 MOSFET이 유리하며 Cree Research에서 처음으로 blocking 전압이 150 V, 전류가 100 A/cm²인 SiC UMOSFET을 보고하였다.⁽²⁵⁾ 그림 4에 4H-SiC 소자에 대한 이론적인 계산과 실제 측정값을 Si 소자와 비교해 보았다.⁽²⁶⁾

MESFET은 공정 상 저온에서 전극 집합이 가능하고 채널 저항이 작으며 전력소자인 경우 금속 Schottky 접합이 방열판으로 작용하는 등의 장점을 가지고 있다. 전력소자의 응용면에서는 blocking 전압과 정격 전류 한도가 월등히 큰 MOSFET이 MESFET보다 시장성이 넓다고 할 수 있다. 하지만 MOSFET의 경우 SiC/SiO₂ 계면이 Si/SiO₂ 계면에 비해서 불안정하기 때문에 SiC는 MESFET 소자의 개발이

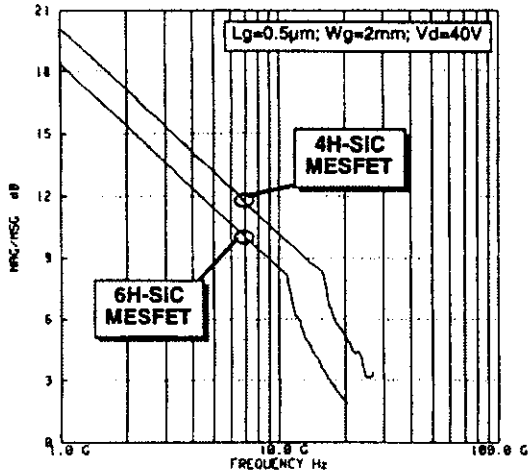


그림 5. 6H와 4H-SiC MESFET의 small signal 특성
 Fig. 5. Small signal characteristics of 6H and 4H-SiC MESFET

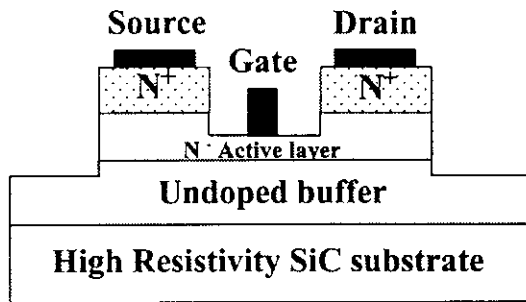


그림 6. Recess gate 구조를 갖는 SiC MESFET
 Fig. 6. SiC MESFET with recessed-gate structure

우선되어야 할 것이며, MOSFET보다 field-effect mobility가 큰 MESFET에 대한 연구 결과들도 보고되었다. 특히 4H-SiC는 전자 이동도가 크고 도너 이온화 에너지가 작기 때문에 MESFET으로의 응용 가능성이 크며 Weitzel(1994)^[27]에 의해 처음으로 f_t , f_{max} 가 각각 6.7, 12.9 GHz인 MESFET이 보고된 후 많은 연구가 진행되고 있다. Sriram 등^[28-30]은 f_t 와 f_{max} 가 각각 10.25 GHz인 6H-SiC MESFET과 f_{max} 가 42 GHz이고 20 GHz에서의 small-signal RF gain이 5.1 dB인 4H-SiC MESFET을 보고하였다(그림 5). 최근에는 RIE의 단점을 보완하여 recessed-gate 구조(그림 6)에 대한 연구가 진행되고 있다.

JFET은 on-resistance와 포화전압이 낮고 고속 동작에서 전도손실이 작으며 열적 특성이 우수하기 때문에 고전력 소자에 적합하다. 또한 JFET의 p+ 게이트는 금속 Schottky 게이트보다 에너지 장벽이 크기 때문에 MESFET에 비

하여 누설 전류가 작으며, 게이트 산화물이 없기 때문에 MOSFET보다 높은 온도에서 작동할 수 있다. Neudeck^[31]은 100 V에서 동작하며 600°C에서 30시간 이상 특성을 저하를 보이지 않는 6H-SiC JFET을 보고하였으며, Cree Research^[26]에서는 850 MHz에서 1.3 W/min의 출력을 갖는 6H-SiC lateral JFET을 개발하였다.

이외에도 SiC는 고출력 RF 소스와 증폭기로 유용한 SIT (static induction transistor), 고내압, 대전류 구현이 용이한 IGBT (insulated gate bipolar transistor), thyristor의 turn-off 시간을 단축하고 고주파 동작이 가능한 GTO (gate turn-off thyristor) 등 고전력 고주파 소자에 서 연구, 개발되고 있다.

4. 결 론

지금까지 살펴본 바와 같이 SiC 반도체 소자는 그 우수한 특성으로 인하여 기존의 Si 소자의 대안으로 주목 받고 있으며 미국, 일본 등 기술 선진국에서는 이미 상당한 수준의 기술 개발이 이루어져 현재 상용화 단계의 연구가 진행되고 있다. SiC 분야의 1위 국가라 할 수 있는 미국에서는 공공기관에서 진행하는 거대 프로젝트를 중심으로 Cree Research, Westinghouse, Northrop Grumman 등의 여러 기업과 대학에서 연구를 수행하고 있으며 SiC 단결정 제품 및 blue laser, SIT 등의 반도체 소자들이 상용화되어 있다. 그림 7에 Westinghouse에서 개발한 HD TV용 150 W급 SiC SIT transmitter 모듈을 나타내었다.^[32] 일본에서는 통상 산업성에서 추진하고 있는 'New Sunshine Project'에 의해 SiC 전력소자 개발에 박차를 가하고 있다. 또한 유럽연합

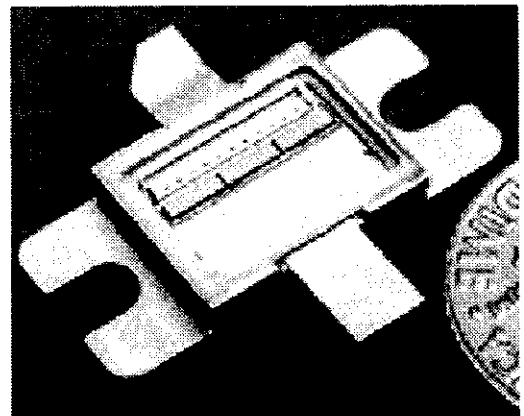


그림 7. HD TV 용 150 W급 SiC SIT transmitter 모듈 (Westinghouse)
 Fig. 7. 150 W SiC SIT transmitter module for HD TV (Westinghouse)

전력 및 산업전자분야

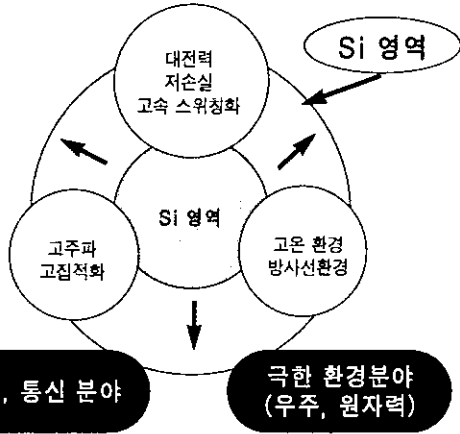


그림 8. SiC에 의한 반도체 응용 영역의 확장
Fig. 8. Extension of semiconductor application by SiC

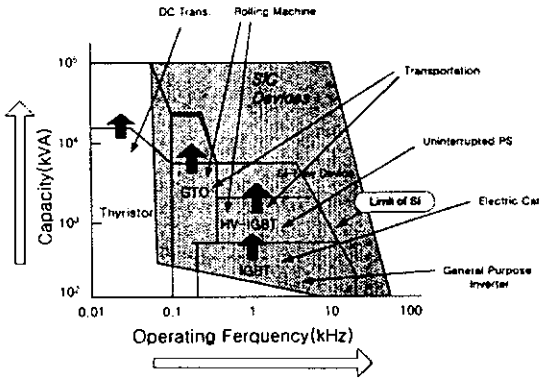


그림 9. 전력 소자로서의 SiC의 응용 가능성
Fig. 9. Application of SiC as power devices

이 SiC 고온 소자 개발을 위해 컨소시엄을 구성하는 등 SiC 반도체 연구는 전 세계적인 흐름이라 할 수 있다. 국내에서는 몇몇 대학을 중심으로 SiC 단결정이나 소자기술에 대한 연구가 진행되고 있으나 아직 체계적이고 심도 있는 연구 개발은 이루어지지 못하고 있는 실정이다.

SiC는 가장 이상적인 저손실 전력소자로서 Si 소자를 대체할 경우 획기적인 전기 에너지의 절감 효과를 가져올 것이며, 고온 소자로의 응용 시 시스템 비용 절감뿐 아니라 위성용 소자, 원자력 발전 등 극한 조건에서도 사용될 수 있기 때문에 그 파급효과가 매우 클 것으로 기대된다. 그림 8과 그림 9에 SiC에 의한 반도체 응용 영역의 확장과 전력 소자로서의 SiC의 응용 가능성을 각각 나타내었다. 따라서 국내에

서도 지속적인 투자와 연구 개발로 현재의 기술 취약점을 보완하여 SiC 반도체 기술의 경쟁력을 확보하기 위한 노력이 절실히 요구되고 있다.

참 고 문 헌

- [1] G. Muller and G. Krotz, The 7th Int. Conf. Solid-State Sensors and Actuators, 948 (1993).
- [2] Y. S. Park, 'SiC Materials and Devices', in Semiconductors and Semimetals, vol. 52 (1998).
- [3] C. H. Carter, Jr., V. F. Tsvetkov, R. C. Glass, D. Henshall, M. Brady, St. G. Muller, O. Kordina, K. Irvine, J. A. Edmond, H. -S. Kong, R. Singh, S. T. Allen, and J. W. Palmour, Mater. Sci. Eng. B, 61-62, 1, (1999).
- [4] W. Bang and H. J. Kim, Appl. Phys. Lett., 69, 4053 (1996).
- [5] W. Bang and H. J. Kim, Kor. J. Ceram., 3, 163 (1997).
- [6] N. Kuroda, K. Shibahara, W. S. Yoo, S. Nishino, and H. Matsunami, Extended Abst. 19th Conf. Solid State Devices and Materials, Kyoto, 227, (1987).
- [7] H. S. Kong, H. J. Kim, and J. A. Edmond, Mater. Res. Soc. Symp. Proc. 97, 233 (1987).
- [8] J. K. Jeong, H. J. Na, J. Choi, W. Bang, C. S. Hwang, and H. J. Kim, J. Cryst. Growth, 210, 629 (2000).
- [9] D. J. Larkin, P. G. Neudeck, J. A. Powell, and L. A. Matus, Appl. Phys. Lett., 65, 1659 (1994).
- [10] P. H. Yih and A. J. Steckl, J. Electrochem. Soc., 142, 2853 (1995).
- [11] J. B. Casady, E. D. Luckowski, M. Bozack, D. Sheridan, R. W. Johnson, and J. R. Williams, J. Electrochem. Soc., 143, 1750 (1996).
- [12] J. R. Flemish, K. Xie, and J. H. Zhao, Appl. Phys. Lett., 64, 2315 (1994).
- [13] F. Lanois, P. Lassagne, D. Plason, and L. Locatelli, Appl. Phys. Lett., 69, 236 (1996).
- [14] G. F. McLane and J. R. Flemish, Appl. Phys. Lett., 68, 3755 (1996).

- [15] J. J. Wang, E. S. Lanbers, S. T. Pearton, M. Ostling, C. -M. Zettreing, and J. M. Grow, *Mater. Res. Soc. Symp. Proc.*, 483, 177 (1998).
- [16] L. M. Porter and R. F. Davis, *Mater. Sci. Eng. B*, 34, 83 (1995).
- [17] 최연식, 나훈주 정재경, 김형준, 한국재료학회지, submitted (2000).
- [18] K. Ueno, *Phys. Stat. Sol.*, 162, 299 (1997).
- [19] J. N. Shenoy, G. L. Chindalore, M. R. Melloch, and J. A. Cooper, Jr., *J. Electron. Mater.*, 24, 303 (1995).
- [20] C. E. Ramberg, G. Cruciani, K. E. Spear, and R. E. Tressler, *J. Am. Ceram. Soc.*, 79, 2897 (1996).
- [21] M. Kneifel, D. Silber, and R. Held, in *Proc. IEEE Appl. Power Elec. Conf. And Expo.*, IEEE Cat. No. 95CH35748, 239 (1996).
- [22] A. Itoh, T. Kimoto, and H. Matsunami, *IEEE Electron Dev. Lett.*, 17, 139 (1996).
- [23] J. A. Cooper, in *Silicon Carbide, III-Nitrides and Related Materials VII*, *Materials Science Forum* 264, 895 (1998).
- [24] A. Suzuki, H. Ashida, N. Furui, K. Mameno, and H. Matsunami, *Jpn. J. Appl. Phys.*, 21, 579 (1982).
- [25] J. W. Palmour, J. A. Edmond, H. S. Kong, and C. H. Carter, in *Inst. Phys. Conf. Ser.* 137, 499 (1994).
- [26] C. E. Weitzel, J. W. Palmour, C. H. Carter, Jr., K. Moore, K. J. Nordquist, S. Allen, C. Thero, and M. Bhatnagar, *IEEE Trans. Electron Devices*, 43, 1754 (1996).
- [27] C. E. Weitzel et al., *IEEE Electron Dev. Lett.*, 15, 406 (1994).
- [28] S. Sriram, R. C. Clarke, A. A. Burk, Jr., H. M. Hobgood, P. G. McMullin, P. A. Orphanos, R. R. Siergiej, T. J. Smith, C. D. Brandt, M. C. Driver, and R. H. Hopkins, *IEEE Electron Dev. Lett.*, 15, 458, (1994).
- [29] S. Sriram, G. Augustine, A. A. Burk, Jr., R. C. Glass, H. M. Hobgood, P. A. Orphanos, L. B. Rowland, T. J. Smith, C. D. Brandt, M. C. Driver, and R. H. Hopkins, *IEEE Electron Dev. Lett.*, 17, 369 (1996).
- [30] R. R. Siergiej, R. C. Clarke, S. Sriram, A. K. Agarwal, R. J. Bojko, A. W. Morse, V. Balakrishna, M. F. MacMillan, A. A. Burk, Jr., and C. D. Brandt, *Mater. Sci. Eng. B*, 61, 9 (1999).
- [31] P. G. Neudeck, J. B. Petit, and C. S. Salupo, in *Tras. Second Inter. High Temp. Electron. Conf.*, 1, 1 (1994).
- [32] A. W. Morse, P. M. Esker, R. C. Clarke, C. D. Brandt, R. R. Siergiej, A. K. Asarwal, *IEEE MTT-S Digest*, 677 (1996).