EMTP 모의를 통한 PWM 방식 UPFC의 동적 특성 분석 및 전력시스템 적용에 관한 연구

論 文
49A - 12 - 2

A Study on the Dynamic Responses of a PWM Based UPFC for the Application to Power System Through EMTP Simulation

元 東 俊* · 韓 學 根** · 李 宋 根*** · 文 承 逸§
(Dong-Jun Won · Hak-Guhn Han · Song-Keun Lee · Seung-Il Moon)

Abstract - This paper presents the power system application of a PWM base UPFC through EMTP simulation. A PWM base UPFC model is constructed and detailed switching-level simulation is performed using EMTP. The dynamic responses of UPFC are analyzed. Based on the simulation results, the appropriate equivalent impedances of UPFC voltage-source model which represent similar dynamics with PWM based UPFC are determined by optimization routine. This paper also analyzes the influence of the power system strength on the dynamic responses of UPFC. Finally this paper shows that the performance of UPFC is improved by control parameter tuning when UPFC is installed to weak power system.

Key Words : UPFC, EMTP, PWM, Modeling, Optimization, Dynamics

1. 서 론

전력시스템에 전력전자기술 및 고속 정밀제어기술을 접목하여 선로의 송전 용량을 증대하고, 선로의 유무효전력을 제어하는데 있어 유연성을 갖도록 구성한 교류송전시스템을 유연송전시스템(FACTS: Flexible AC Transmission System)이라 한다. 최근에는 대전력 GTO(Gate Turn Off)싸이리스터가 양산되면서 이것을 이용한 전압원 인버터방식이 보편화되고 있다. 이러한 인버터방식 FACTS기기에는 병렬기기인 STATCOM(STATic COMpensator), 직렬기기인 SSSC (Static Synchronous Series Compensator), 그리고 직병렬기기인 UPFC(Unified Power Flow Controller)가 있다[1].

최근에는 UPFC가 전력계통에 적용되었을 때 UPFC의 제어 방식과 동적안정도에 관련된 연구가 진행되고 있으며, 이에 대한 많은 논문들이 발표되고 있다. 이러한 논문들에서는 UPFC가 대규모 전력계통에 적용되었을 때의 동적 특성을 분석하는 데에 초점을 맞추고 있으며, 모의에 사용되는 UPFC의 모델을 선택함에 있어서 UPFC의 상세한 모델보다는 간략화된 모델을 채택하여 모의하고 있다.

UPFC를 등가화된 전압원과 임피던스로 표현하는 UPFC의 등가 전압원 모델은 그 수학적인 간결함으로 인하여 제어기를 설계할 때나 혹은 기존의 전력계통 모의프로그램에의 적용시 많이 사용되고 있다. 그러나 등가 전압원 모델은 UPFC를 이전의 FACTS기기들과 구분짓는 인버터 스위칭 부분을 생략하고 등가화시키기 때문에, 그 간결함에도 불구하고 동적 특성에서 실제 특성과는 상당한 차이점을 보여주고 있다.

따라서 지금까지 사용되어온 등가 전압원 모델이 실제 UPFC의 특성을 어느정도 반영하고 있는지, 또한 등가 전압원 모델이 유용성을 가지려면 등가 전압원 모델을 구성하는 가장 중요한 계수인 등가 임피던스를 어떻게 설정해야 하는지에 대한 연구가 필요하다고 하겠다.

본 논문에서는 이러한 필요성에 기반하여 UPFC를 인버터의 스위칭을 포함하는 스위칭레벨에서 구성하였다. 그리고 이 스위칭레벨 상세모델을 전력계통 모의프로그램인 EMTP(Electro-Magnetic Transient Program)로 구현하여 UPFC의 동적 특성을 분석하도록 한다. 그리하여 UPFC 스위칭레벨 상세모델을 기존의 UPFC 등가 전압원 모델과 비교하고, 등가 전압원 모델에서의 등가 임피던스를 결정하도록 한다.

이미 다른 연구에서도 드러났듯이 UPFC가 적용되는 전력계통의 상황은 해당 전력계통의 동적안정도 뿐만 아니라 UPFC의 성능에도 영향을 미치게 된다. 따라서 본 논문에서는 전력계통의 상황이 UPFC의 성능에 미치는 영향을 살펴보고, 취약한 전력계통에서의 UPFC의 성능 저하를 제어 계수의 적절한 재설정을 통하여 개선할 수 있음을 보이도록 한다.

2. UPFC의 스위칭레벨 상세 모델 구성

2.1 UPFC의 구성

UPFC는 서로 연계되어 있는 전력계통의 중간에 설치된

* 準 會 員 : 서울대 電氣工學部, 博士課程
** 正 會 員 : 東洋工業專門大 敎授 · 工博
*** 正 會 員 : 全州大 電子媒體工學部 敎授 · 工博
§ 正 會 員 : 서울대 電氣工學部 敎授 · 工博
接受日字 : 2000年 6月 8日
最終完了 : 2000年 11月 15日

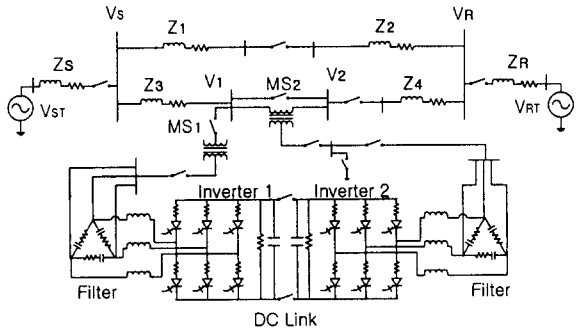

그림 1 UPFC의 스위칭레벨 상세모델 구성도
Fig. 1 UPFC switching level detailed model

다. UPFC의 동적 특성을 모의하기 위하여 UPFC가 설치되는 모선을 기준으로 양쪽 모선을 축약된 계통으로 표현하였다. 축약된 계통은 테브난 등가회로의 등가 전압원 V_{ST}, V_{RT} 와 등가 임피던스 Z_S, Z_R 로 표현한다.

축약된 송전단과 수전단 사이에 있는 동일한 두 개의 병렬 선로 중 한 선로의 중간에 UPFC를 설치하여, UPFC의 조류제어에 의한 선로에서의 조류의 변화를 관찰할 수 있게 하였다. 대상 전력계통의 모의에 쓰인 각종 계수들을 다음 표에 정리하였다[2].

표 1 대상 전력계통의 계수
Table 1 Power system parameters

S_{base}	100MVA	V_{base}	112.7KV
I_{base}	946A	Z_{base}	119Ω
V_{RT}	$1.0\angle 0$pu	V_{ST}	$1.0\angle -20$pu
Z_S , Z_R	0.01+j0.1pu	$Z_1 \sim Z_4$	0.005+j0.05pu

각각의 인버터는 변압기를 통해 전력계통에 연결되어 있으며, 인버터의 출력단에는 필터를 설치하여 PWM 스위칭으로 생기는 고조파를 제거하도록 구성하였다. 각각의 인버터는 6개의 GTO 싸이리스터로 구성되며, 두 인버터사이에 있는 DC Link 부분을 두 개로 분리하여 병렬 부분과 직렬 부분의 독립 운전이 가능하도록 하였다.

2.2 PWM 과 PAM 스위칭 방식

UPFC의 인버터 제어를 위해 현재까지 제안된 방식은 크게 PAM(Pulse Amplitude Modulation)과 PWM(Pulse Width Modulation)의 두 가지로 나눌 수 있다[3]. PAM방식은 변압기를 많이 사용하기 때문에 설치 비용이 크고, 저차 고조파가 많이 발생하며, 직병렬기기에 동시에 사용할 수 없는 등의 단점에도 불구하고 스위칭 주파수가 낮고, 스위칭 손실이 적기 때문에 지금까지의 연구들에서 많이 채택되어 왔다. 그러나 향후 전력전자소자들의 발전에 따라 스위칭 측면에서의 이러한 문제점들은 해결될 것으로 보인다. 따라서 스위칭 주파수나 손실을 제외한 다른 면에서 더욱 우수한 장점을 가지고 있는 PWM방식이 더욱 많이 사용될 것으로 보이며, 이미 PWM방식을 사용한 STATCOM은 제작되어 운전중이다. 이러한 장기적인 관점에서 본 논문에서는 위 두 방식 중 PWM 방식을 채택하여 UPFC의 제어기를 설계하였다.

2.3 UPFC의 제어기 설계

2.3.1 병렬인버터 제어기

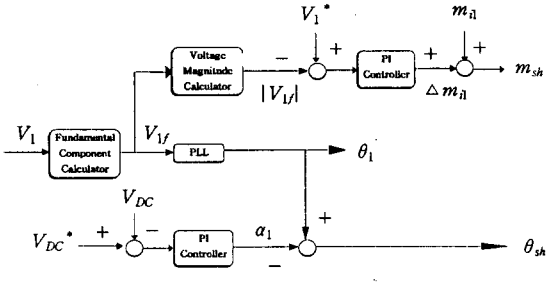

그림 2 병렬인버터 제어기의 구성도
Fig. 2 Block diagram of shunt inverter controller

병렬인버터 제어기는 크게 유효전력 제어부분과 무효전력 제어부분으로 나누어진다. 유효전력 제어부분은 인버터 1에서 발생하는 손실분과 인버터 2에서 필요로 하는 유효전력을 공급하는 역할을 하게 되며, DC Link 커패시터의 전압을 일정하게 유지하는 것으로 이같은 역할을 수행한다. 유효전력 제어부분은 DC Link 커패시터의 전압을 기준 입력과 비교하여 그 차이를 PI controller를 통하여 제어하고, 결과적으로 PWM 기준파의 위상각 θ_{sh} 를 생성한다[4].

$$\alpha_1 = (K_p + \frac{K_s}{s}) \times (V_{DC}{}^* - V_{DC}) \quad (1)$$

$$\theta_{sh} = \theta_1 - \alpha_1 \quad (2)$$

무효전력 제어부분은 병렬로 연결된 모선의 전압 V_1 을 일정하게 유지하기 위하여 병렬 모선에 무효전력을 공급하는 역할을 하게 된다. 무효전력 제어부분은 모선 전압 V_1 을 입력으로 받고, 이 모선 전압의 크기를 기준 입력과 비교하여 그 차이를 PI Controller를 통해 제어함으로써 PWM 기준파의 진폭변조지수 m_{sh} 를 생성한다.

$$\Delta m_{i1} = (K_p + \frac{K_s}{s}) \times (V_1{}^* - V_1) \quad (3)$$

$$m_{sh} = m_{i1} + \Delta m_{i1} \quad (4)$$

이렇게 생성된 m_{sh} 와 θ_{sh} 를 이용하여 PWM의 기준파 V_{sine1} 을 생성하고, 이것은 삼각파와 비교되어 병렬인버터를 구성하는 GTO싸이리스터의 게이트 펄스를 생성한다.

$$V_{sine1} = m_{sh} \cos(wt - \theta_{sh}) \quad (5)$$

2.3.2 직렬인버터 제어기

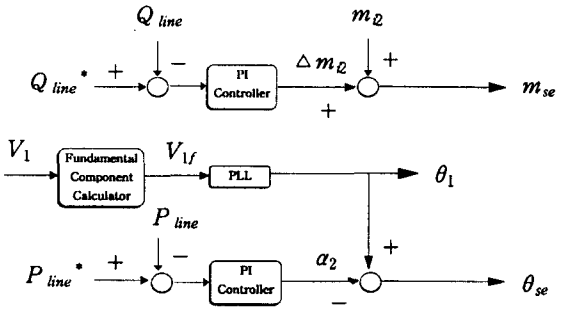

그림 3 직렬인버터 제어기의 구성도
Fig. 3 Block diagram of series inverter controller

직렬인버터는 선로에 흐르는 조류를 제어하는 자동조류제어모드로 운전된다[5]. 따라서 직렬인버터 제어기는 선로에 흐르는 유효전력을 제어하는 부분과 선로의 특정한 점에서의 무효전력을 제어하는 부분으로 나뉘어진다.

유효전력 제어부분은 선로에 흐르는 유효전력을 입력으로 받아 이것을 기준 입력과 비교하고, 그 차이를 PI Controller를 통해 제어하여 PWM 기준파의 위상각 θ_{se} 를 생성한다.

$$\alpha_2 = (K_p + \frac{K_s}{s}) \times (P_{line}{}^* - P_{line}) \quad (6)$$

$$\theta_{se} = \theta_1 - \alpha_2 \quad (7)$$

무효전력 제어부분은 특정한 점에서의 무효전력을 입력으로 받아 이것을 기준 입력과 비교하고, 그 차이를 PI Controller를 통해 제어하여 진폭변조지수 m_{se} 를 생성한다.

$$\Delta m_{i2} = (K_p + \frac{K_s}{s}) \times (Q_{line}{}^* - Q_{line}) \quad (8)$$

$$m_{se} = m_{i2} + \Delta m_{i2} \quad (9)$$

이렇게 생성된 m_{se} 와 θ_{se} 를 이용하여 PWM의 기준파 V_{sine2} 를 생성하고, 이것은 삼각파와 비교되어 직렬인버터의 게이트 펄스를 생성한다.

$$V_{sine2} = m_{se} \cos(wt - \theta_{se}) \quad (10)$$

3. UPFC의 동적 특성 분석

이 장에서는 앞에서 서술한 UPFC의 스위칭레벨 상세모델을 EMTP에서 구현하여 모의한 결과를 보이고 이를 바탕으로 UPFC의 기본 동작 특성을 분석하도록 하겠다. UPFC의 두 가지 제어모드 즉, 자동전압제어모드 동작시 UPFC의 출력 파형과 자동조류제어모드 동작시 UPFC의 출력파형에 대해서 각각 살펴보고 그 특성을 분석하도록 한다.

3.1 자동전압제어모드 동작시 출력 파형 분석

표 2 자동전압제어모드 동작 모의 시나리오
Table 2 Simulation scenario of automatic voltage control mode operation

모의 시나리오
STEP 0 : V_1 =1.0 pu
STEP 1 : 0.1초에 V_{1ref} 0.02pu 증가
SETP 2 : 0.3초에 V_{1ref} 0.02pu 감소
P_{line1}, Q_{line1}은 일정하게 유지

그림 4에서는 병렬 모선의 전압 V_1, DC Link 커패시터의 전압 V_{DC}, 진폭변조지수 m_{sh}, 위상각 α_1 을 각각 나타내었다. 먼저 모선 전압 V_1 이 약 40ms의 Rising time을 가지고 명령을 추종하고 있음을 볼 수 있다. 모선 전압의 기준 입력에 따라 진폭변조지수가 증가하고, 이것은 병렬인버터의 출력 전압의 크기를 증가시켜 모선 전압 V_1 을 증가시킨다. 이것은 UPFC를 자동전압제어모드로 운전시 원하는 전압 레벨로 모선 전압을 제어할 수 있음을 보여주는 것이다. 이 모드의 운전은 부하의 증가로 모선 전압이 떨어지게 되면 전력계통에 무효전력을 투입함으로써 모선 전압을 유지할 수 있는 병렬 보상기로서의 동작을 UPFC가 할 수 있음을 보여준다.

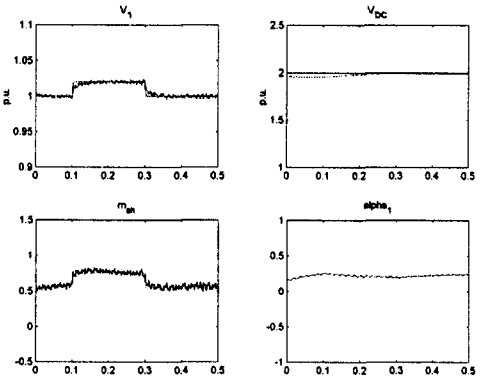

그림 4 자동전압제어모드시 V_1, V_{DC}, m_{sh}, α_1 의 동적 특성
Fig. 4 Dynamic responses of V_1, V_{DC}, m_{sh}, α_1 in automatic voltage control mode operation

한편 UPFC 동작시 인버터에서 발생하는 손실은 전력계통으로부터 유효전력을 받아 보상하게 되고, 따라서 DC Link 커패시터의 전압은 일정하게 유지되게 된다. 그림 4를

보면, 모선 전압 V_1 과 인버터의 출력 전압이 α_1 만큼의 위상차를 가지게 되므로 전력계통으로부터 UPFC로 유효전력이 흘러 들어와 손실을 보상하게 됨을 알 수 있다.

3.2 자동조류제어모드 동작시 출력 파형 분석

표 3 자동조류제어모드 동작 모의 시나리오

Table 3 Simulation scenario of automatic power flow control mode operation

모의 시나리오
STEP 0 : P_{line1} = 0.7pu
STEP 1 : 0.1초에 P_{line1} 40% 증가
SETP 2 : 0.3초에 P_{line1} 40% 감소
V_{1ref} 는 일정하게 유지

그림 5에서는 선로에 흐르는 유효전력 P_{line1} , 무효전력 Q_{line1} , 위상각 α_2 , 진폭변조지수 m_{se} 를 나타내었다.

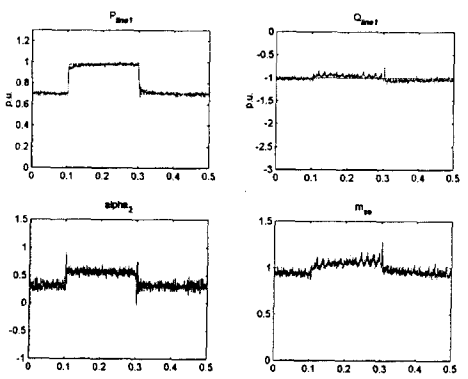

그림 5 자동조류제어모드시 P_{line1}, Q_{line1}, α_2, m_{se} 의 동적 특성

Fig. 5 Dynamic responses of P_{line1}, Q_{line1}, α_2, m_{se} in automatic power flow control mode operation

그림 5를 보면 P_{line1} 이 약 50ms의 Rising time을 가지고 명령을 추종하고 있음을 볼 수 있다. 유효전력 기준 입력에 따라 위상각이 증가하여 직렬로 주입하는 유효전력을 증가시킨다. 무효전력은 일정한 값으로 유지되고 있으며, 유효전력의 변화에 따라 약간의 변동이 생기지만 m_{se}를 제어함으로서 회복하고 있음을 볼 수 있다. 위 그림에서 보듯이 자동조류제어모드는 UPFC의 가장 강력한 제어모드로서 직렬로 투입하는 전압의 위상과 크기를 임의의 값으로 조절할 수 있음으로 해서 선로에 흐르는 유효전력과 무효전력을 원하는 값으로 변화시킬 수 있음을 알 수 있다.

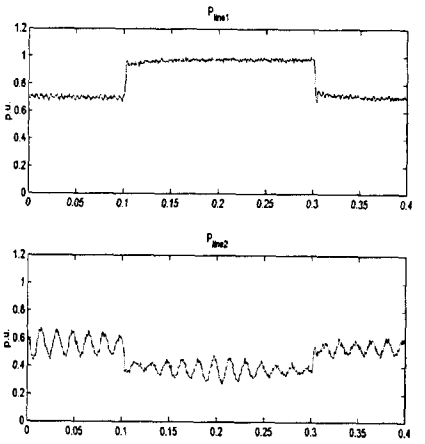

그림 6 자동조류제어모드시 P_{line1}, P_{line2} 의 동적 특성

Fig. 6 Dynamic responses of P_{line1}, P_{line2} in automatic power flow control mode operation

UPFC가 설치되어 있는 선로의 조류를 변화시키면 그 변화는 다른 선로들의 조류에 영향을 미치게 된다. 이 현상을 그림 6에서 확인할 수 있다. 위 그림에서 보듯이 UPFC 제어를 통해 선로 1에 흐르는 조류를 증가시키면 선로 2에 흐르는 조류는 반대로 감소함을 보이고 있다. 이것은 UPFC가 해당 선로의 유효전력을 새로이 생성하는 것이 아니라 유효전력의 재분배를 통해 필요로 하는 유효전력을 다른 선로로부터 끌어옴을 의미한다. 여기서 조류의 증감분이 정확하게 일치하지 않는 것은 UPFC가 임피던스를 보상함으로 인해 전체 임피던스가 변하게 되고 이에 따라 전체 유효전력이 변하기 때문이다.

4. 전력시스템 적용을 위한 UPFC 등가 전압원 모델의 등가 임피던스 설정

UPFC의 등가 전압원 모델은 제어기를 설계할 때나 혹은 기존의 전력계통 모의 프로그램에의 적용 시 많이 사용되고 있다[6]. 그러나 등가 전압원 모델은 UPFC를 구성하는 가장 중요한 부분인 인버터 스위칭 부분을 생략하고 있기 때문에 그 동적 특성에서 실제 UPFC의 동적 특성과 차이점을 보일 수 있으며 중요한 계수인 등가 임피던스 Z_{st} 와 Z_{ss}를 설정함에 있어 신중함이 필요하다.

따라서 여기에서는 UPFC를 등가 전압원 모델로 구성하여 UPFC의 스위칭레벨 상세 모델과 그 동적 특성을 비교해 보고 등가 전압원 모델이 스위칭레벨 상세 모델과 같은 동적 특성을 보이기 위한 등가 전압원 모델의 등가 임피던스 Z_{st} 와 Z_{ss}를 결정하도록 한다.

4.1 등가 전압원 모델의 구성

그림 7은 UPFC 등가 전압원 모델의 등가 회로도이다. 등

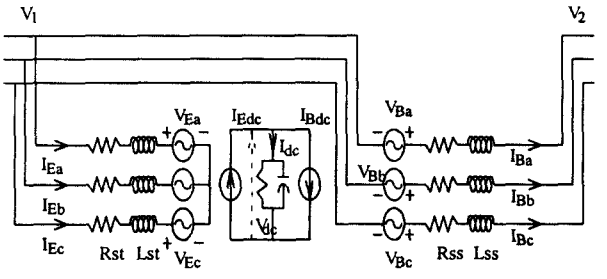

그림 7 UPFC 등가 전압원 모델의 등가 회로도
Fig. 7 Equivalent circuit of UPFC voltage-source model

가 전압원 모델은 UPFC를 구성하는 직렬인버터와 병렬인버터가 이상적인 3상 정현파의 전압을 생성한다는 가정하에서, 인버터 부분과 필터 부분, 그리고 결합 변압기 부분을 생략하고 인버터의 출력 전압을 이상 전압원으로 표현한다. 따라서 UPFC는 등가 임피던스와 등가 전압원으로 구성되고, 직렬 부분과 병렬 부분의 유효전력의 균형을 맞추기 위한 DC Link 커패시터 부분으로만 구성된다.

이러한 등가 전압원 모델은 UPFC의 직렬부분과 병렬부분에서의 전류를 상태변수로, 전압을 입력으로 하는 상태 방정식으로 구성할 수 있으며 그 식은 다음과 같다.

$$\dot{x} = Ax + Bu \tag{11}$$

여기서,

$$x = [\, I_{ED} \;\; I_{EQ} \;\; I_{BD} \;\; I_{BQ} \;\; V_{dc} \,]^T,$$

$$u = [\, V_{1D} \;\; V_{1Q} \;\; V_{21D} \;\; V_{21Q} \;\; 0 \,]^T$$

$$A = 120\pi \times \begin{bmatrix} -\frac{R_{st}}{L_{st}} & \omega & 0 & 0 & -\frac{m_E}{2L_{st}}\cos\delta_E \\ -\omega & -\frac{R_{st}}{L_{st}} & 0 & 0 & -\frac{m_E}{2L_{st}}\sin\delta_E \\ 0 & 0 & -\frac{R_{ss}}{L_{ss}} & \omega & \frac{m_B}{2L_{ss}}\cos\delta_B \\ 0 & 0 & -\omega & -\frac{R_{ss}}{L_{ss}} & \frac{m_B}{2L_{ss}}\sin\delta_B \\ \frac{m_E}{2C_{dc}}\cos\delta_E & \frac{m_E}{2C_{dc}}\sin\delta_E & -\frac{m_B}{2C_{dc}}\cos\delta_B & -\frac{m_B}{2C_{dc}}\sin\delta_B & -\frac{1}{C_{dc}R_p} \end{bmatrix}$$

$$B = \begin{bmatrix} \frac{120\pi}{L_{st}} & 0 & 0 & 0 & 0 \\ 0 & \frac{120\pi}{L_{st}} & 0 & 0 & 0 \\ 0 & 0 & -\frac{120\pi}{L_{ss}} & 0 & 0 \\ 0 & 0 & 0 & -\frac{120\pi}{L_{ss}} & 0 \\ 0 & 0 & 0 & 0 & 0 \end{bmatrix}$$

(단, $\omega = 1$ 가정)

UPFC 등가 전압원 모델은 병렬모선의 전압 V_{1D}, V_{1Q} 와 직렬부분의 주입 전압 V_{21D}, V_{21Q} 를 입력으로 받아 UPFC의 병렬 부분에 흐르는 전류 I_{ED}, I_{EQ} 와 선로에 흐르는 전류 I_{BD}, I_{BQ} 그리고 직류 커패시터 전압 V_{dc} 를 상태변수로 출력한다. 전력 계통 네트워크 부분에서는 이렇게 계산된 전류를 이용하여 다시 전압을 출력하며, UPFC 제어기는 전압과 전류로부터 진폭변조지수 m 과 위상각 θ 를 생성하여 UPFC에 되돌려 준다.

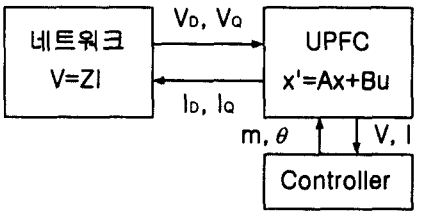

그림 8 UPFC 등가 전압원 모델 모의 흐름도
Fig. 8 Flowchart of UPFC voltage-source model simulation

4.2 최적화 기법을 이용한 등가 임피던스 설정

이 절에서는 위에서 구성한 등가 전압원 모델을 MATLAB으로 구성하고 모의 결과를 스위칭 모델의 모의 결과와 비교함으로써 등가 전압원 모델의 등가 임피던스를 설정하도록 한다.

그림 8에서 볼 수 있듯이 UPFC의 등가 전압원 모델의 입력은 전압이고 출력은 전류가 된다. 따라서 UPFC 전압원 모델과 스위칭 레벨 모델에 동일한 전압을 입력하였을 때의 출력 전류를 비교한다면 스위칭 레벨 모델과 같은 입출력관계를 갖는 등가 전압원 모델의 등가 임피던스를 설정할 수 있게 된다. 다시 말해서 등가 전압원 모델의 출력변수 I_D, I_Q 를 스위칭 레벨 모델의 출력 변수 I_D, I_Q 와 비교하고, 이 두 값의 차이를 최소화시키는 Z_{st} 와 Z_{ss} 를 최적화 기법을 이용하여 찾을 수 있다. 이러한 최적화 기법은 그림 9의 흐름도에 나타나 있다.

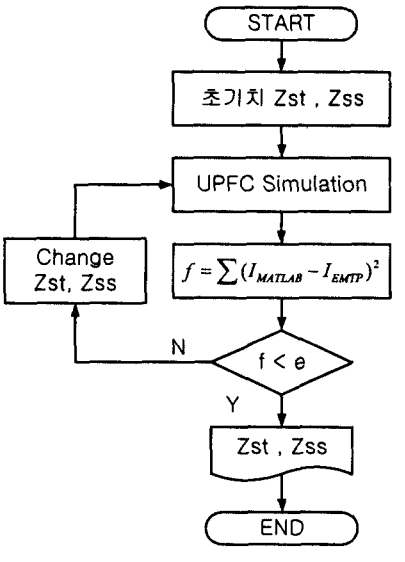

그림 9 Z_{st}, Z_{ss} 를 찾기 위한 최적화 기법 흐름도
Fig. 9 Optimization routine to find Z_{st}, Z_{ss}

이 최적화 기법에서는 MATLAB 함수인 fmins를 사용하였다. fmins는 주어진 목적함수 f를 최소화시키는 변수 X를 계산하는 함수로서 많은 최적화 기법에서 사용되고 있다.

$$\min_{X} f \tag{12}$$

여기에서는 목적함수 f를 $(I_{EMTP}-I_{MATLAB})^2$로 놓고 이 목적함수를 최소화시키는 변수 Z_{st}와 Z_{sh}를 설정하였다. 이러한 최적화 기법을 통하여 찾아낸 UPFC 등가 전압원 모델의 등가 임피던스가 표 4에 정리되어 있다.

표 4 등가 임피던스 Z_{st}, Z_{ss} 설정 결과

Table 4 Results of Z_{st}, Z_{ss}

Z_{st}	$0.040233+j\,0.44122$
Z_{ss}	$0.013957+j\,0.10929$

등가 전압원 모델의 병렬 부분은 그 형태로 볼 때 발전기 모델과 구조가 같게 된다. 따라서 등가 전압원 모델은 계통 임피던스와 비교하여 큰 값을 가져야만 안정된 운전이 가능하게 된다. 표 4의 결과를 보면 병렬 부분의 등가 임피던스는 전력 계통의 송전단의 임피던스에 비해 큰 값을 가짐을 알 수 있다. 직렬 부분의 임피던스는 변압기의 누설 임피던스보다 큰 값을 가짐으로 해서 인버터의 손실 성분을 포함하고 있음을 확인할 수 있다. 이와 같이 설정된 등가 임피던스는 등가 전압원 모델을 이용하여 대규모 전력 계통에서 UPFC를 모의할 때 매우 유용하게 쓰일 수 있을 것으로 보인다.

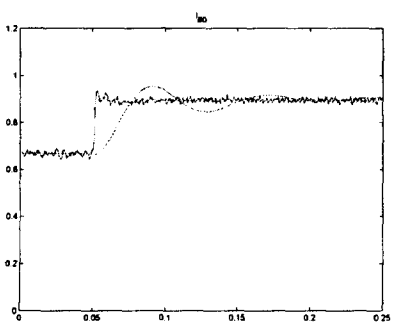

그림 10 두 모델의 동적 응답 특성 비교

Fig. 10 Comparison of dynamic responses of these two models

그림 10은 최적화 기법을 통해 얻어낸 등가 임피던스를 이용한 전압원 모델의 모의 결과와 스위칭 레벨 모델의 모의 결과를 비교한 것이다. 모의 결과를 보면 등가 임피던스를 이용한 전압원 모델은 인버터의 동적 특성을 나타내지 못하기 때문에 스위칭 모델에서 나타나는 고조파 특성이 사라지며, 단지 전압원과 R, L에 의한 특성만을 나타내고 있음을 확인할 수 있다.

5. 취약한 전력계통에서의 제어계수 설정

UPFC가 설치되는 전력계통의 상황은 UPFC의 동적 특성에도 영향을 미친다. 전력계통의 강한 정도는 주로 UPFC가 설치되어 있는 모선에서 바라보는 등가 임피던스로 표현할 수 있는데, 계통의 강한 정도를 나타내는 SCR(Short Circuit Ratio)은 다음과 같이 정의된다.

$$SCR=\frac{1}{X_{th}} \tag{13}$$

따라서 UPFC가 연결되어 있는 모선에서 바라다 본 테브난 등가회로의 등가 임피던스가 클수록 SCR은 작고, 해당 전력계통은 약함을 의미한다. 약한 계통에 연결되어 있는 UPFC는 그 동적 특성에서 성능의 제한을 받게 된다. 그림 11은 UPFC가 약한 계통에 연결되어 있을 때 UPFC의 동적 특성이 어떻게 나빠지는지를 보여준다.

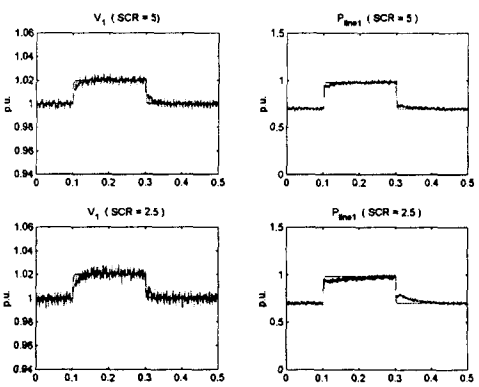

그림 11 SCR의 변화에 따른 UPFC의 동특성 변화

Fig. 11 Change of dynamic responses of UPFC under different SCR situations

위에서 확인할 수 있듯이 SCR이 5에서 2.5로 작아짐에 따라 전압제어 부분에서는 고조파 성분이 증가하고 조류제어부분에서는 rising time이 커짐을 볼 수 있다. 이러한 현상은 UPFC 제어기의 제어계수가 전력계통의 상황에 맞게 설정되지 못했기 때문으로 볼 수 있다. 따라서 UPFC가 약한 계통에 연결될 때는 계통의 상황에 맞게 제어기의 제어계수들을 재조정함으로써 제어 성능을 개선해야만 한다. UPFC 제어기의 제어 계수를 조정함으로써 UPFC의 제어 성능이 개선됨을 그림 12에서 보였다. 그림 12는 SCR=2.5인 상황에서 UPFC의 응답 특성을 개선하기 위해 제어 계수를 재설정한 후에 향상된 UPFC의 응답 특성을 보여주고 있다. 그림 11의 밑의 두 그래프와 비교해 볼 때 고조파와 rising time이 향상됨을 볼 수 있다.

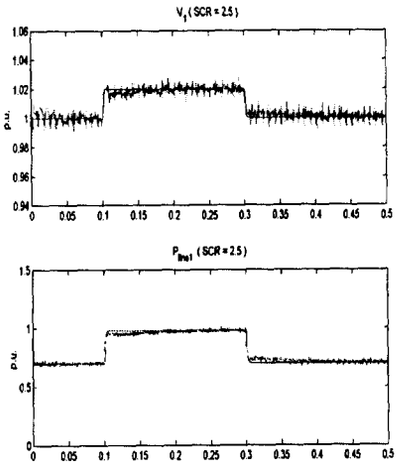

그림 12 SCR=2.5 일 때 제어계수 조정으로 인한 성능 개선
Fig. 12 Improvement of dynamic responses of UPFC when SCR =2.5 by control parameter tuning

6. 결론

본 논문에서는 최근 새롭게 등장하고 있는 제 2세대 FACTS기기인 UPFC를 대상으로 하여 UPFC를 인버터를 포함하는 스위칭레벨에서 상세하게 구성하고 이를 전력시스템에 적용하여 그 동적 특성을 분석하였다.

본 논문에서는 먼저 EMTP를 이용하여 PWM 방식 UPFC를 구성하였고, 이 모델을 이용하여 UPFC의 기본 응답 특성을 살펴보았다. UPFC가 병렬보상기로서 병렬 모선의 전압을 제어할 수 있음을 보였고, 직렬보상기로서 조류제어와 직렬 커패시터 보상을 할 수 있음을 보였다. 또한 UPFC의 등가 전압원 모델을 구성하고, PWM 방식 UPFC와 비슷한 동적 특성을 가지는 등가 전압원 모델의 등가 임피던스를 최적화 기법을 이용하여 설정하였다. 마지막으로 전력계통의 상황이 UPFC의 동적 특성에 영향을 미친다는 것을 보이고, 취약한 전력계통에 연결된 UPFC의 동적 특성을 제어 계수의 재설정으로 개선할 수 있음을 보였다.

참 고 문 헌

[1] 한병문 외, 유연송전시스템의 국내 적용을 위한 기초연구, 기초전력공학공동연구소 중기과제 최종보고서, 1998년 8월.

[2] Kalyan K. Sen and Eric J. Stacey, "UPFC-Unified Power Flow Controller : Theory, Modeling, and Applications," IEEE Trans. on Power Delivery, Vol. 13, No. 4, pp. 1453-1460, October 1998.

[3] X. Lombard and P. Therond, "Control of Unified Power Flow Controller : Comparison of Methods on the Basis of a Detail Numerical Model," IEEE Trans. on Power Systems, Vol. 12, No. 2, pp. 824-830, May 1997.

[4] J.Y. Liu, Y.H. Song and A.M. Foss, "Digital Simulations of the PWM UPFC using EMTP," Proceedings, IEE Sixth International Conference on AC and DC Transmission, April 29 - May 3, pp. 351-356, 1996.

[5] L. Gyugyi and et. al., "Operation of The Unified Power Flow Controller under Practical Constraints," IEEE Trans. on Power Delivery, Vol. 13, No. 2, pp. 630-639, April 1998.

[6] A. Nabavi-Niaki and M.R. Iravani, "Steady-state and dynamic models of Unified Power Flow Controller(UPFC) for power system studies," IEEE Trans. on Power Systems, Vol. 11, No. 4, pp.1937-1943, November 1996.

[7] L. Gyugyi, C.D. Shauder and et. al., "The Unified Power Flow Controller : A New Approach to Power Transmission Control," IEEE Trans. on Power Delivery, Vol. 10, No. 2, pp. 1085-1097 April 1995.

[8] 원동준, 김선호, 문승일, 한학근, 이송근, "UPFC의 스위칭레벨 상세 모의 및 동적 특성 고찰," 1999년도 대한전기학회 하계학술대회 논문집 C권, pp. 1287-1289, 1999.7.19-21.

[9] P. Kundur, Power system stability and control, McGrew-Hill, Inc., 1993.

저 자 소 개

원 동 준 (元 東 俊)

1975년 1월 1일 생. 1998년 서울대 전기공학부 졸업. 2000년 동 대학원 전기공학부 졸업(석사). 현재 동 대학원 전기공학부 박사과정

Tel : 02-880-7257, Fax : 02-878-1452

E-mail : donjuan@powerlab.snu.ac.kr

이 송 근 (李 松 根)

1962년 8월 29일 생. 1987년 상파울로 공대 전기공학과 졸업. 1991년 서울대 대학원 전기공학과 졸업(석사). 1997년 동 대학원 전기공학과 졸업(공박). 1997년~현재 전주대 전자매체공학부 전임강사

Tel : 063-220-2723, Fax : 063-220-2668

E-mail : songklee@jeonju.ac.kr

한 학 근 (韓 學 根)

1958년 8월 26일 생. 1982년 서울대 공대 전기공학과 졸업. 1990년 동 대학원 전기공학과 졸업(석사). 1997년 동 대학원 전기공학부 졸업(공박). 1982~1988년 생산기술연구원. 현재 동양공업전문대 전기전자통신공학부 부교수

Tel : 02-2610-1779, Fax : 02-2610-1854

E-mail : hghan@dongyang.ac.kr

문 승 일 (文 承 逸)

1961년 2월 1일 생. 1985년 서울대 공대 전기공학과 졸업. 1989년 미국 The Ohio State University 졸업(석사). 1992년 동 대학원 졸업(공박). 1993년~1997년 전북대 전기공학과 교수. 1997년~현재 서울대 전기공학부 조교수

Tel : 02-880-1821, Fax : 02-878-1452

E-mail : moonsi@plaza.snu.ac.kr