

SOA 게이트와 광 궤환 루프를 이용한 광 셀 압축기 및 역압축기

정희원 김 광 수*, 정 광 원*, 이 정 렬*, 엄 진 섭*

The Optical Cell Compressor and Decompressor using SOA Gates and Optical Feedback Loops

Kwang Su Kim*, Kwang Won Jeong*, Jung Ryul Lee*, Jinseob Eom* *Regular Members*

요 약

본 논문에서는 TDM 및 TDM/WDM 혼합형 광 ATM 스위치 구조에서 핵심 기능모듈인 광 셀 압축기와 역압축기를 새로이 제안하였다. 제안된 구조는 압축 및 역압축시 SOA 게이트와 광 궤환루프를 적용함으로써 구현을 위한 하드웨어를 줄였으며, 소수의 단을 직렬연결시 대용량의 광 펄스열을 압축 및 역압축할 수 있다. 제안된 광 셀 압축기 구조를 이용한 4비트 단위 광 펄스 압축실험을 통해 시스템 적용을 구체화하였다.

ABSTRACT

In this paper, we proposed a new type of the Optical Cell Compressor and Decompressor, which are essential modules in TDM or TDM/WDM Hybrid Optical ATM Switch structure. This proposed structure drastically lessens hardwares for realization by using SOA gates and optical feedback loops in the process of compression and decompression. Also, it is able to compress and decompress the large capacity optical pulse stream just with a few of stages cascade connected. We proved it's possibility for systematic application through 4-bit compression experiment.

I. 서 론

앞으로의 정보통신망은 여러 종류의 서비스를 동시에 제공할 수 있는 B-ISDN으로 발전해 감에 따라서 매우 높은 교환능력을 요구하게 된다. 더구나 전송망이 빠른 속도로 발전해 감에 따라서 교환에 있어서의 병목현상의 문제는 망의 성능을 더욱 심각하게 저하시킬 것이다. 따라서 기존의 교환 기능을 더욱 효과적으로 수행할 수 있는 새로운 기술이 필요하게 되며 막대한 전송능력의 향상에 따른 중앙전화국에서의 교환능력은 수 Tbps 이상일 것을 요구하게 된다. 현재 이를 해결하기 위한 기술들이 다양하게 연구중에 있다.

고속 대용량의 광교환 시스템을 구현하기위한 적극적인 방안으로 최근에 WDM방식과 함께 시간분할 다중화(TDM) 방식을 병행하여 사용하는 것이 고려되고 있다. 이러한 광교환기에서는 저속의 데이터 패킷들을 압축기를 사용하여 압축하고 이를 처리하므로써 처리용량을 높일 수 있다. 또한 TDM 광 네트워크에서는 패킷이 광 네트워크로 입력되기 전에 패킷내 비트간의 간격을 압축함으로써 고속의 데이터 패킷을 생성할 수 있다. 압축된 패킷은 원상태의 신호로 복원하기 위해 역압축기가 요구되어진다.

본 논문에서는 시간분할 방식 또는 파장분할/시간분할 혼합방식의 광교환기 구조에서 필수 서브 모듈로 제시된 광 셀 압축기 및 역압축기를 실제로

* 강원대학교 전자공학과
논문번호: 00288-0726, 접수일자: 2000년 7월 26일

구성하는 새로운 방법을 제안하고, 이의 실험을 통하여 타당성을 증명하였다. 즉 기존의 구조보다 구현에 필요한 하드웨어의 수가 줄어들며, 현재의 기술수준으로도 고속 대용량의 광 셀을 압축 및 역압축할 수 있는 구조임을 보였다.

본 논문의 구성은 II장에서 광 교환기 내부에서의 압축기 및 역압축기의 필요성 및 기존의 구조들에 대해 알아보고 III장에서는 제안된 압축기 및 역압축기의 구조 및 동작원리를 설명한다. IV장에서는 4-비트 압축 실험 결과를 보이고 마지막으로 V장에서 결론을 맺는다.

II. 광 셀 압축기/역압축기의 필요성 및 기존의 구조

압축기 및 역압축기는 TDM 방식의 패킷 네트워크에서 전송 효율을 극대화하기 위하여 송신단 및 수신단에 각각 사용되어진다. 또한 패킷 교환기 내부에서의 패킷 경로 배정시 TDM 원리를 이용할 경우 광 셀 압축기 및 역압축기는 필수적이다.

1. 광 셀 압축기 및 역압축기의 필요성

패킷 경로 배정시 TDM 방식을 사용하는 교환기로는 일본의 ULPHA 스위치^[1]가 대표적인 예이다. 그림 1은 ULPHA 스위치의 전체 블록도와 각각의 서브모듈을 통과한 셀들의 형태를 보인 것이다. 이 스위치는 입력 셀들을 목적지로 경로 배정하는 과정에서 TDM 방식만을 이용한 것으로서 n 개의 입력단으로 입력되는 셀들의 충돌을 방지하기 위하여 셀 코더(CC)에서 셀을 압축하게 된다. 이때 셀의 데이터 부분과 헤더 부분은 파장을 달리 사용하고 하나의 데이터 셀의 주기가 T이고 전체 입력 데이터 셀이 n 개 일 때 각각의 셀들은 T/n의 주기로 압축된다. ULPHA 스위치는 라우터로 스타 커플러를 사용하게 되므로 각 출력 노드로 broadcasting이 가능한 구조이고, 셀 선택기(CS)에 의해 목적지 주소와 일치하는 셀 만을 출력단으로 출력하게 된다. 셀 디코더(CD)에서는 압축되었던 셀(T/n)을 원래의 형태(T)로 복원시키기 위하여 역압축을 하게 되는데, 역압축 과정에서 생기는 시간적 지연으로 인한 셀 충돌을 방지하기 위하여 셀 버퍼(CB)를 셀 디코더 전단에 삽입한다. 전체적인 흐름상 셀 코더에서는 셀 압축기가, 셀 디코더에서는 역압축기가 사용되어짐을 알 수 있으며 그 역할의 중요성으로 미루어 전체 스위칭 동작에 있어 핵심이 됨을 알 수 있다.

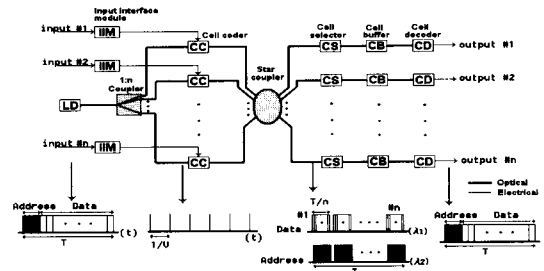


그림 1. ULPHA 스위치의 블록도

이외에 다단 구조의 대용량 광 ATM 스위치 구성시 순수한 TDM 방식만을 사용할 경우 구현을 위한 하드웨어가 급수적으로 증가하는 단점을 보완하기 위하여 TDM 방식과 WDM 방식을 혼용한 구조가 제안되었다^[2]. 이 대용량 시분할-파장분할 하이브리드 광 ATM 스위치에서는 광 셀 압축기 및 역압축기를 필수 서브 모듈로 도입함으로써 라우팅을 위해 요구되는 광 주파수의 감소 및 그에 따른 현격한 하드웨어의 감소를 얻을 수 있었다.

이처럼 광 셀 압축기 및 역압축기는 TDM 방식을 이용하는 광 ATM 교환기에서 필수적인 기능 모듈로서, 구현을 위한 하드웨어의 최소화, 동작의 고속성, 패킷(셀) 길이 증가를 쉽게 수용할 있는 대용량성 등이 요구된다.

2. 기존의 구조

2.1 광 셀 압축기

그림 2에 보인 것이 1992년 최초 발표된 ULPHA 스위치에 사용된 광 셀 압축기이다^[1]. 구조적 특징으로는 1×2 스위치, 2개의 광섬유 지연선, 2×1 결합기로 구성된 PIC (Pulse-Interval Compressor)의 연속된 연결 형태를 취하고 있다. PIC가 2-단이 있다면 4 비트의 광 펄스를 압축할 수 있으며, PIC를 k-단 직렬 연결하면 2^k 비트를 압축할 수 있는 구조이다.

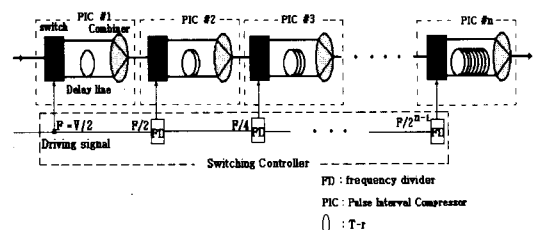


그림 2. 92년 발표된 ULPHA 스위치용 광 셀 압축기

동작특성을 살펴보면, 주기가 T 이고 비트율이 V 인 광 셀이 광 셀 압축기로 입력되면 PIC #1의 1×2 광 스위치에 의해 각각의 광 펄스들이 번갈아 상단과 하단으로 출력된다. 이때, 스위치의 상단으로 출력된 신호는 하단으로 출력된 신호와 비교하여 광섬유 지연선에 의한 상대적인 시간지연을 겪게 된다.

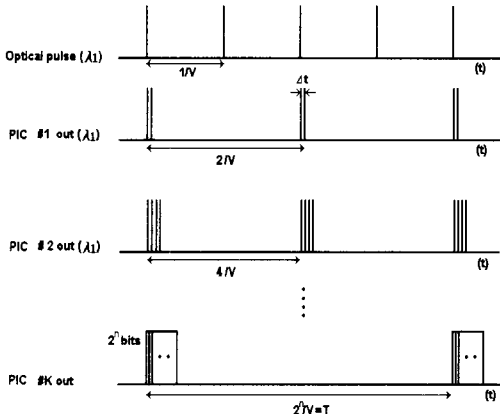


그림 3. 광 셀 압축기의 타이밍도

서로 다른 지연을 경험한 두 신호는 2×1 결합기에 의해 결합되어 그림 3과 같이 주기가 $2/V$ 인 광 펄스 쌍 신호들이 생성되어진다. PIC #1 단의 광 스위치에 입력되는 제어신호의 주파수는 $V/2$ 이고, 두 번째 PIC에 입력되는 제어신호는 $V/4$ 의 주파수가 된다. 압축된 펄스열의 간격이 Δt 이면, 지연선의 길이는 $(T - \tau)n$ 이 된다. 이때 n 은 정수이고 연속된 PIC의 위치가 되며, $\tau = \Delta t$ 가 된다. 두 번째 PIC의 2×1 결합기로 출력된 광 펄스열은 $4/V$ 주기의 4개의 펄스 쌍 신호가 Δt 간격으로 재결합된 것이 된다. 위의 과정을 반복하여 최종 n 번째 PIC의 2×1 결합기로 출력되는 셀은 bit수가 2^n 이고 그 주기가 $2^n/V$, 펄스와 펄스간의 간격이 Δt 인 최종 압축셀이 된다. 이 구조는 앞서 언급한 광 셀 압축기의 요구 조건중 광 셀의 길이가 길어질 경우 구현을 위한 하드웨어가 많아지는 단점이 있다.

그림 4에 보인 것은 1996년 발표된 ULPHA 스위치를 이용한 비디오 분배 실험^[3]에서 사용된 셀 압축기 구조이다. 앞서 ULPHA 스위치의 전반적인 설명이 있었지만 이 스위치 구조는 전송되어지는 전기적인 신호를 교환하는 과정에서 광의 형태로 처리되어지는 것을 그 특징으로 하고 있다. 상기 구

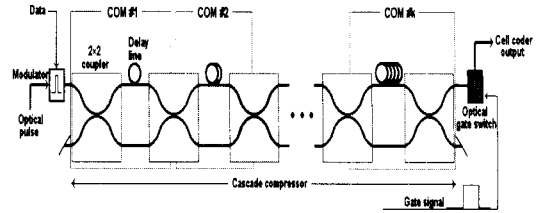


그림 4. 96년 발표된 ULPHA 스위치용 광 셀 압축기

조에서 여러 단의 COM으로 구성된 셀 압축기는 스위치의 입력 부분에 위치하고, 전체 스위치의 구조상 광변조기로 입력되는 초단 광 펄스를 입력 인터페이스 모듈(Input Interface Module)을 통해 전송되어진 전기적인 신호 형태의 데이터를 광변조기의 제어신호원으로 사용함으로써 전광 변환이 이루어진다. 그러므로 광변조기는 셀을 압축하기 위한 압축기의 기능을 수행하기 위한 서브 모듈로 보기에 다소 무리가 있다고 할 수 있다. 단지 광신호를 압축하기 위해서는 펄스 폭이 좁아야 함으로 별도의 초단 펄스 발생원이 요구된다는 점에서 압축기의 일부분으로 포함시킬 수는 있겠다.

상기 구조는 1×2 광 커플러와 한 쌍의 광섬유 지연선, 2×1 광 커플러로 이루어진다. 사용된 장비의 특성상 수동 소자들만을 사용하기 때문에 제어면에서 다소 간소화된 것을 그 특징으로 하고 있다.

주기가 $T (= 2^k/V, 2^k : \text{비트 수}, V : \text{비트율})$ 인 입력되는 전기적인 형태의 셀은 광변조기에 의해 광의 형태로 바뀌고 이것은 다시 직렬형태로 연결된 COM에 입력되게 된다. COM #j의 두 지연선의 상대적인 길이 차이는 $2^{j-1}(1/V - \Delta t)$ 이고, 커플러에 의해 광 펄스의 파워가 분배되기 때문에 동일한 펄스가 위의 지연시간을 간격으로 복제되게 된다. 셀 압축기의 최종 출력단에서는 2^k 의 비트가 Δt 의 간격으로 압축된 형태가 된다. 이 구조는 92년형 압축기와 그 동작 원리면에서 전방 진행형태를 취한다는 점에서 동일하지만 구현을 위한 하드웨어 면에서 수동소자만을 사용한다는 큰 차이가 있다. 또한 그 원리상 수동소자를 사용함으로써 각각의 광 펄스들이 여러 단의 COM을 통과하면서 계속적으로 복제가 되기 때문에 최종 출력단에서 소정의 압축 셀만을 통과시키기 위한 광 게이트 소자가 필수적으로 요한다. 이에 비해 92년형은 각각의 PIC를 통과하는 광 펄스들의 복제가 이루어지지 않는다는 점에서 동작원리상의 차이가 있다.

그림 5는 96년형 구조를 사용하여 3단의 COM을 구성하고, 이를 이용하여 8비트의 광 펄스를 압축시키는 과정을 보인 것이다.

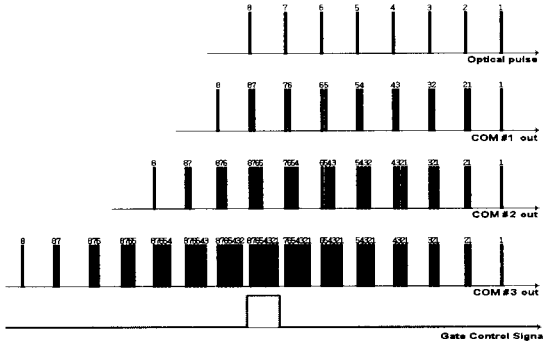


그림 5. 8-비트 압축 타이밍도

그림에서 알 수 있듯이 8비트를 압축하기 위해서는 3단의 COM이 필요하며 복제된 광 펄스열 중에서 최종 압축된 셀을 추출해내기 위해 광 게이트 소자가 필요하다. 이때 게이트 소자의 동작 특성에 있어 최종 압축된 셀과 좌·우 복제 셀들로 인해 92년형에 비해 상대적으로 복제 펄스열 간의 시간 마진이 적기 때문에 정확한 추출이 이루어질 수 있도록 하기 위해서는 제어 신호의 보다 높은 정확도가 요구된다.

이외에도 스위치와 광섬유 지연선, 커플러 등으로 구성된 트리 구조가 있으며, 미국 특허청에 등록된 고속 셀 교환 네트워크를 위한 광 스위치 구조^[4]에 사용된 압축기의 경우 1×2 커플러와 상대적 지연길이 를 가지는 한 쌍의 광섬유 지연선, 2×1 커플러, 각각의 압축기 사이에 불필요하게 복제된 셀을 제거하기 위한 1×1 광 스위치를 사용하고 있다. 각각의 셀 압축기를 k 단 직렬 연결함으로써 2^k 비트를 압축할 수 있는 구조이다. 이러한 구조는 구현을 위한 하드웨어가 너무 많이 소요되므로 적합한 구조로 보기에 다소 문제가 있다.

지금까지 발표된 광 셀 압축기의 공통된 특징은 전방 진행형을 사용한다는 것이다. 전방 진행형은 길이가 긴 광 셀 압축기 구현을 위한 하드웨어가 증가한다는 단점을 가진다.

2.2 광 셀 역압축기

역압축기의 경우 그 구조면에서 압축기와 유사한 구조를 취하고 있지만 광섬유 지연선의 위치가 다소 차이가 있거나 동일 구조에서의 동작 알고리즘

을 달리하여 압축된 셀의 펄스간의 시간 간격을 확장시킨다. 본 절에서는 ULPHA 스위치에 사용된 구조의 광 셀 역압축기를 소개함으로써 기존에 제안된 역압축기 설명을 하고자 한다.

그림 6에 보인 역압축기는 앞서 언급한 92년형 ULPHA 압축기와 구현을 위한 하드웨어면에서 동일한 구조^[5]를 가진다. 역압축기로 입력되는 비트율이 $V_c (=1/\Delta t)$ 이고, N-bit ($2^{k-1} < N \leq 2^k$)의 압축셀은 1×2 광 스위치와 광섬유 지연선, 2×1 커플러로 구성된 PIE (Pulse-Interval-Expander) #1에 입력된다. PIE #1에 있는 1×2 광스위치는 $V_c/2$ 의 제어신호에 의해 입력되는 광 펄스를 두 출력포트로 번갈아 출력시키게 된다. 두 출력포트에 연결된 광섬유 지연선의 상대적인 지연시간 차이는 $(1/V - 1/V_c)$ 로 이것은 최초 스위치로 입력된 압축되기 이전 전송 신호의 1-bit 길이에 해당한다. 두 펄스열은 2×1 커플러에 의해 재결합되고, 이 결합된 펄스열은 다음 단의 PIE로 입력된다. 이와 같은 과정을 되풀이하여 PIE #k 단의 $V_c/2^k$ 로 구동되는 1×2 광 스위치는 $2^{k-1}(1/V - 1/V_c)$ 의 상대적 지연길이를 가지는 두 출력포트의 광섬유 지연선으로 펄스열을 출력시키게 된다. 결과적으로 k 단의 PIE는 마치 이전 역압축기 처럼 동작하여 비트율이 V_c 인 압축셀은 비트율이 $V_c/(1 + V_c T)$ 인 최초 스위치로 입력되는 셀과 동일하게 된다. 각단의 PIE 내부 1×2 광스위치로 분배되는 제어신호는 연속된 1/2 주파수 분주기에 의해 이루어진다. 각각의 1×2 광스위치로 제어신호를 분배하는 과정에서 1×2 광스위치가 정확한 타이밍에 맞춰 동작이 이루어지도록 하기 위해서는 전기적인 지연선이 요구된다. 광 펄스열과의 동기화를 위한 전기적인 지연선을 사용하지 않을 경우 역압축기의 입력단에 광섬유 지연선을 두어 동기를 맞추는 방법도 있을 수 있다. 그러나 이 방법은 전자에 비해 구현을 위한 하드웨어면에서 비효율적이므로 전자를 사용하는 것이 일반적이다.

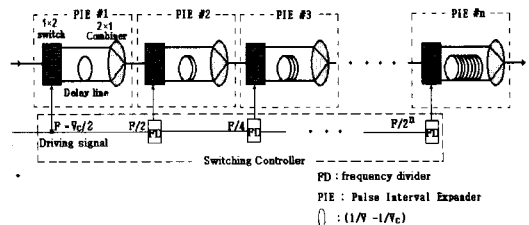


그림 6. ULPHA 스위치에 사용된 광 셀 역압축기

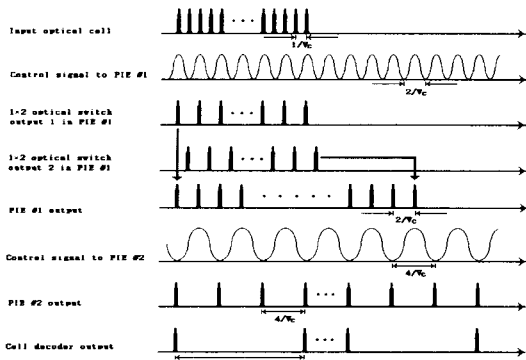


그림 7. 광 셀 역압축 타이밍도

그림 7에 보인 것은 각 PIE에 입력 및 출력되는 광 펄스열과 각 PIE의 1x2 광 스위치를 제어하기 위한 전기적인 구동신호를 보인 것이다.

III. 제안된 광 셀 압축기/역압축기의 구조 및 동작원리

앞서 언급하였듯이 기존의 광 셀 압축기 및 역압축기는 전방 진행형의 구조를 띄고 있기 때문에 광 셀의 크기가 커질 경우 구현을 위한 하드웨어가 매우 증가하게 된다. 이에 반해 제안된 구조는 그림 9에 보인 것처럼 광 캐환루프를 사용하므로써 기존의 광 셀 압축기 및 역압축기 보다 구현을 위한 하드웨어를 1/3 가량 줄일 수 있다.

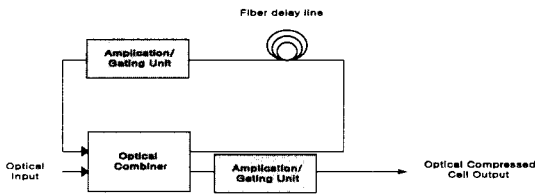


그림 8. 제안된 광 셀 압축기 및 역압축기 블록도

압축기의 구성은 그림 8의 블록도처럼 캐환되어 오는 광 펄스(열)를 새로이 입력되는 광 펄스와 결합시키는 광 커플러, 캐환 루프와 출력단으로 파워 분배된 압축 펄스열을 통제하는 제어 수단, 펄스간의 간격을 압축시키기 위한 광섬유 지연수단 그리고 압축과정에서 오는 광손실 보상을 위한 증폭수단으로 구성된다. 기본 구성은 위에 언급한 바와 같으며, 구현시 캐환 및 출력단에서의 제어 수단으로 반도체 광증폭기(SOA : Semiconductor Optical

Amplifier)를 광 게이트 소자로 이용한다. 결합 수단으로는 2x2 광 커플러를 사용하고, 증폭 수단으로는 광 게이트 소자인 SOA를 사용하므로 ASE를 제거하기 위한 필터가 요구된다.

그림 8의 동작원리를 설명하면, 압축기의 전단에 위치한 동기화 지연선은 시간상에서 입력 ATM 셀들의 시작 위치를 동기시켜준다. 이를 통하여 압축기에서 압축된 셀들은 모두 정확한 타임슬롯에 위치하게 된다. 압축기의 첫 단에 위치한 2x2 광 커플러는 광섬유 루프를 통하여 캐환된 펄스(들)과 새로이 입력되는 광 펄스를 커플링하여 광캐환 루프와 출력단으로 각각 정해진 파워 분배비율에 따라 분배하여 준다.

광 ATM 셀의 주기가 T이고 셀당 512 비트로 구성되어 있다고 가정하면, 이러한 셀들이 연속적으로 전송된다고 할 때 이의 비트율 $V=512/T$ [bits/sec] 이다. 이러한 광 펄스열이 첫 번째 압축기로 입력되어 압축된 후 압축된 펄스열의 비트율이 v [bits/sec] 이라면 광 캐환 루프는 $(1/V - 1/v)$ 만큼의 지연시간을 제공하여야 한다. 이때 지연을 위한 광캐환 루프의 길이는 2x2 광 커플러의 전체 길이와 광섬유 지연선 길이, 그리고 pigtail된 SOA의 전체 길이를 모두 합한 총 광 경로가 된다. 통상 광섬유의 굴절률을 1.5라 할 때 지연시간당 광섬유 길이는 $\lambda = 1.55\mu m$ 에서 20 cm/ns가 된다. 결합수단으로 사용되는 2x2 광 커플러의 출력단에서는 캐환되어 온 펄스와 압축기로 새로이 입력된 펄스가 $1/v$ 의 시간간격으로 서게 된다. 네트워크 상에서 ATM 셀들의 전송속도가 변경되었을 경우에는 광섬유 루프내의 광섬유 지연선의 길이를 조정하므로써 압축을 위한 광펄스간의 지연시간을 조정하게 된다.

첫 번째 압축기로 입력되는 광 펄스열은 m개의 단위로 압축되어 다음 단으로 출력되고 다음 단에서는 첫 단에서와 동일한 동작원리로 보다 큰 단위로 압축된 광 펄스열이 출력된다. 그리고 세 번째 단에서도 같은 원리로 압축이 진행되어 이의 출력단에서는 총 압축된 광 ATM 셀을 내보내게 된다.

광 캐환 루프내의 SOA와 출력단의 SOA는 게이트로서의 역할뿐만 아니라 약해진 광 신호의 증폭원으로서도 기여한다. SOA를 사용하므로써 ASE (Amplified Spontaneous Emission) 잡음 처리 등이 추가로 요구되지만 SOA를 소광비가 우수한 초고속 게이트 소자로서 뿐만 아니라 광신호 증폭용으로 동시에 이용할 수 있다는 잇점을 충분히 살릴 수 있다.

광 펄스열을 m 개 단위로 압축하기 위해서는 m 개 중에서 마지막 광 펄스를 제외한 앞선 광 펄스들은 적어도 한번 이상의 광 케환을 겪어야 한다. 예를 들면 제일 앞선 광 펄스는 $(m-1)$ 번의 광 케환을 겪어야 한다. 따라서 2×2 광 커플러와 광섬유를 여러 번 통과하는 동안 겪게 되는 광 손실을 보상해주어야 한다. 따라서 압축된 광 펄스들이 동일한 광파워를 유지하도록 하기 위해서는 광 케환 루프내에 있는 SOA의 이득을 조절하여 케환후 2×2 광커플러로 입력되는 광 펄스의 파워가 2×2 광 커플러로 새로이 입력되는 광 펄스의 파워와 같도록 하여야 한다. 따라서 SOA의 이득은 광 케환중에 발생하는 광 커플러 손실과 광섬유 지연선의 손실을 합한 합과 같아야 한다.

그림 9는 한 압축기에서 $m=4$ 비트 단위로 압축할 때의 압축과정과 두 개의 SOA 게이트에 대한 제어신호의 타이밍도를 보여준다. 그림에서 두 개의 게이트는 서로 역으로 동작한다는 것을 알 수 있다. 그림 9에서 보여지듯이 제안된 구조의 광 게이팅 제어신호는 단순하며 요구되는 on/off 게이팅의 횟수가 적다. 92년형 ULPHA 구조의 경우 각 단의 1×2 광 스위치들의 동기를 맞추기 위하여 복잡한 제어 신호를 제공하여야 하고, 비트 단위로 스위칭이 이루어져야 하므로 첫단의 스위칭의 횟수가 매우 많은 것을 알 수 있다. 96년형 ULPHA 구조의 경우 제어신호의 요구 특성이 본 논문에서 제안된 구조와 일부 비슷하지만, 복제된 인접 압축비트 단위들로부터 원하는 압축비트 단위만을 차별화하여 선택하여야 하기 때문에 on 동작동안의 펄스의 폭이 짧아야 하며 또한 매우 정확하게 동기가 되어야 한다.

예를 들면, 2.5Gbps 즉 STM-16의 속도로 셀이 입력되고 이를 1/10로 압축한다고 가정할 때 96년

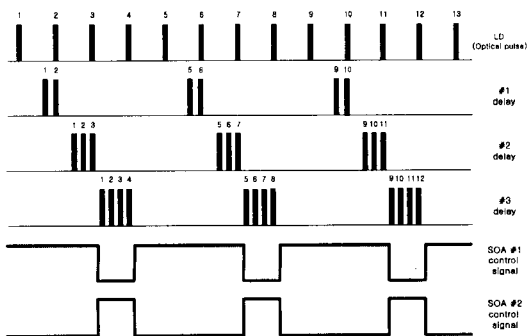


그림 9. 4 비트 압축과정 및 제어신호

형 ULPHA 구조에서는 광게이팅을 위하여 on --> off와 off --> on 경우 모두 상태변이에 요구되는 시간이 각각 약 20ps 보다 작아야 하고 펄스 폭은 0.4ns 이어야 한다. 그러나 본 논문에서 제안된 구조에서는 on --> off와 off --> on 중 어느 한 경우 에대해서만 상태변이에 요구되는 시간이 20ps 보다 작으면 되고 펄스폭은 위의 2배인 0.8ns 가 된다.

그림 10은 압축기로 입력되는 셀의 주기가 T 이고 셀이 512비트로 구성되어 있을 때, (a) 압축기 3단을 직렬 연결하여 (b) 512 비트를 T/n ($n=8$)으로 압축하는 과정과 각 출력단의 SOA 게이트 제어신호를 보인 것이다. 첫 번째 단에서는 광 펄스 열을 $m=8$ 비트 단위로 압축시키고, 두 번째 단에서는 이 8비트 단위 압축 열을 다시 64비트 단위로 압축시키고, 마지막인 세 번째 단에서 이 64비트 단위 압축 열을 다시 512비트 단위로 압축하여 출력시킨다.

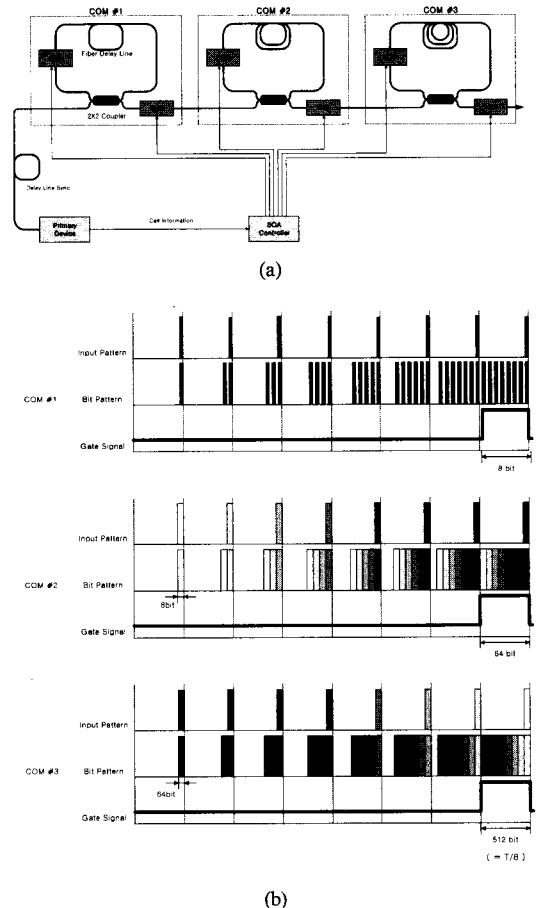


그림 10. 한 셀(512 비트, 주기 T)을 $T/8$ 로 압축하기 위한 (a) 제안된 구조의 3단 직렬연결 (b) 각 단에서의 압축과정 및 제어신호의 타이밍도

이 압축된 512비트가 바로 압축된 한 셀을 의미한다. 3단에 걸친 압축과정에서 두 번째 단은 첫 번째 단보다 광 교환 루프가 8배 더 길어야 하며 세 번째 단은 64배 더 길어야 함을 알 수 있다.

역압축기의 경우 각 단의 압축기내의 광섬유 지연선의 길이 및 SOA 게이트의 제어신호 주기가 역순인 점을 제외하면 압축기와 동일한 구조를 가지므로 구조적인 설명은 생략한다. 다만 연결시 첫단에서 마지막 단으로 갈수록 출력되는 압축 셀의 단위가 작아지며 최종단에서는 압축기의 첫단과 동일한 광섬유 지연선을 뒀으로써 최초의 광 펄스 비트율인 V 를 만들게 된다.

앞서 언급된 여러 압축기 및 역압축기 구조에서 알 수 있듯이 광섬유 지연선에서 오는 광손실은 무시하더라도 광스위치와 광 커플러에서 오는 광손실은 무시할 수 없을 정도로 크기 때문에 광손실을 보상하기 위하여 광증폭기가 필수 기능 모듈이 된다. 그런데 본 논문에서 제안된 구조는 광 게이팅 소자인 SOA가 광증폭기로서의 역할도 동시에 감당하기 때문에 별도의 광증폭기를 필요로 하지 않는다. 그림 11에 보인 것은 본 논문에서 제안된 구조와 92년형 ULPHA 구조, Tree형 구조에 대해 압축기 구현시 요구되는 광 게이트 소자(광 스위치 또는 SOA) 개수를 셀당 비트수를 함수로 하여 비교한 것이다.

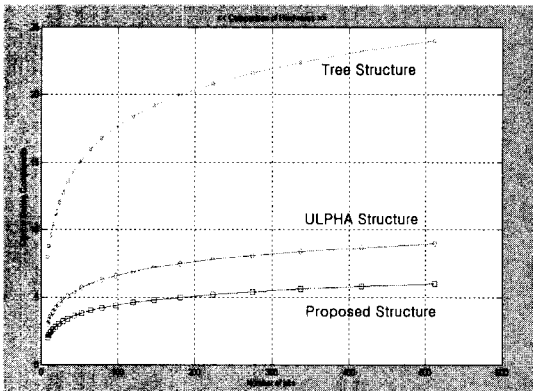


그림 11. 셀당 비트 수에 대한 구현시 요구되는 광 게이팅 소자(광 스위치 또는 SOA) 수

앞으로 광대역 네트워크에서 사용될 광 ATM 셀의 비트수가 약 512라고 가정할 때, 제안된 구조가 기존의 다른 구조들에 비하여 요구되는 광 게이팅 소자의 수가 훨씬 적은 것을 알 수 있다. 그러나 이 밖에도 필수로 요구되는 광증폭기 소자까지 고려한

다면 압축기 구현시 제안된 구조의 소요 하드웨어 절감을 가능할 수 있다. 예를 들면 512비트 압축시 92년형 ULPHA 구조의 경우에는 9단의 직렬 연결을 요구하며 각 단마다 광 스위치 1개와 커플러 1개씩을 요구한다. 그러므로 9단의 경우 18개의 광 부품 모듈을 사용하여야 하며 또 3단마다 광증폭기 1개씩을 사용하여야 한다면 총 21개의 광 부품 모듈을 필요로 한다. 96년형 ULPHA 구조의 경우에도 3단씩 3단계의 직렬 연결을 요구하며 따라서 총 15개의 광 부품 모듈을 필요로 한다. 그러나 제안된 구조는 3단의 직렬 연결만을 필요로 하므로 총 9개의 광 부품모듈만이 요구된다. 그리고 제안된 구조의 경우 앞으로 ASE 문제가 충분히 해결된다면 단지 1단의 압축기만을 사용하여 512비트를 압축할 수 있는 유일한 구조이라는 점이 특징이다. 또한 제안된 구조의 특성상 앞으로 OEIC (Optoelectronic Integrated Circuit)로 집적화하는 것이 유일한 구조라는 것 또한 장점에 속한다.

모든 압축기 및 역압축기에서 기본적으로 고려되어야 할 사항은 펄스 폭이 좁은 광 펄스를 사용하여야 한다는 것이다. 광 교환에서의 압축은 펄스와 펄스간의 시간 간격을 줄이는 것이므로 펄스 폭이 좁을수록 더 많은 펄스를 압축할 수 있다. 최근 모드-잠김 에르븀 첨가 광섬유 링 레이저와 Super-continuum 광섬유를 사용하여 1~3 ps의 초단 광펄스를 안정적으로 생성하였다⁶⁾.

광 교환기 내에서 셀을 압축시키고 다시 역압축시키는 두 과정 중에서 압축보다는 역압축시에 어려움이 더 크다. 이것은 비단 제안된 구조만이 안고 있는 문제가 아니라 현재까지 제안되어 있는 모든 구조에서의 공통적인 문제로, 능동 소자를 통해 높은 속도로 압축된 셀의 비트와 비트간을 누화없이 분리해내야 하기 때문이다. 능동 소자를 사용할 경우 상태 천이 시간의 최소화 및 높은 동작 속도를 요하게 되므로 차후 연구가 계속되어야 할 부분이라 사료된다.

IV. 압축 실험

그림 12는 제안된 압축기의 첫 단만을 이용하여 8 kbps의 광 펄스열에 대해 4비트 단위의 소규모 압축셀을 생성시키기 위한 실험 장치도이다. 본 실험에 사용된 SOA는 변조속도에 있어 많은 성능제한이 있어서 비트율을 더 이상 높이는 것이 어려웠다. 광원으로는 1550.1nm의 단일모드 DFB-LD를

사용하였으며, 이를 통하여 듀티 사이클 1%의 RZ 부호와 -13.68dBm의 광 파워를 가지는 광 펄스를 생성하였다. 실험에 사용된 SOA는 편광에 의존적이기 때문에 광원과 isolator 사이에 편광제어기를 설치하였고, 이를 조절하여 제한 루프를 통과하는 펄스들간의 고른 진폭을 얻고자 하였다.

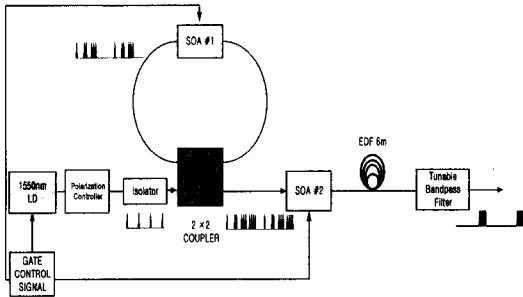


그림 12. SOA를 이용한 4-bit 펄스 압축실험 구성도

SOA #1과 SOA #2로부터 원하는 수준의 게이팅과 광 증폭기능을 얻을 수 있도록 제어신호의 전압 레벨을 조정하였다. 실험에 사용된 SOA 게이팅 제어신호와 광원인 DFB-LD 변조신호의 타이밍도를 그림 13에 보였다. 그림에서 보듯이 SOA #1과 SOA #2는 게이팅에 있어서 서로 반대로 동작하고 있음을 알 수 있다. 즉 SOA #1은 3비트로 압축된 광펄스들이 자신을 통과할 때까지 on 상태를 계속 유지하면서 통과하는 광 펄스들에게 광증폭을 제공하다가 3비트로 압축된 광 펄스열이 자신을 통과하고 나면 바로 off 상태로 바뀐다. 따라서 이어서 들어오는 4비트 단위로 압축된 광 펄스열은 SOA #1을 통과하지 못하고 SOA내에서 흡수되어 제거된다. 그리고 새로운 4비트 단위 압축을 위하여 5번째 비트가 SOA에 입력되기전에 다시 on이 되어 위와 같은 과정을 반복한다. 반면에 SOA #2는 4비트로 압축된 광 펄스들이 자신에게 도달하기 전까지 off 상태를 계속 유지하여 광 펄스들을 통과하지 못하게 하다가 4비트 압축된 광 펄스들이 SOA #2에 입력되기 전에 on이 된다. 그리고 4비트 압축된 광펄스열을 통과시키고 난 후부터 새로운 4비트 단위 압축을 위하여 5번째 비트가 입력되기 전에 다시 off가 되어 위의 과정을 반복한다.

SOA를 게이트로서 이용하는 제안된 구조를 마하-젠더 스위치 혹은 1x2 광스위치를 사용한 구조와 비교해 볼 때, SOA가 지니고 있는 게이팅 기능에서의 우수한 소광비 특성을 이용하여 소광비를 더

욱 개선할 수 있을 뿐만 아니라 동시에 증폭기능도 제공하므로써 수동소자들에 의한 광 파워손실을 보상할 수 있는 장점을 지닌다.

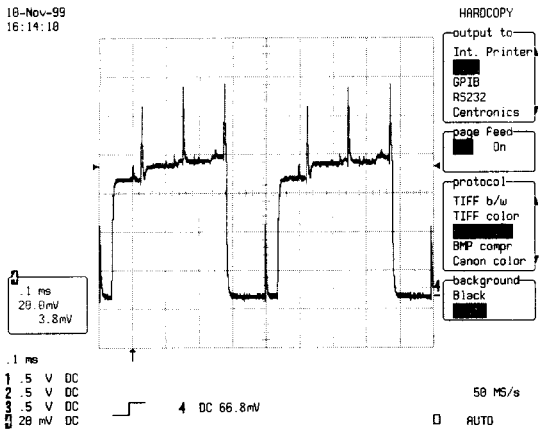
SOA를 사용하므로써 해결해야 하는 ASE 제거 문제는 EDF(Er-doped Fiber)를 사용하므로써 ASE를 대폭 줄일 수 있었다. 이때 EDF에는 펄핑 광파워를 공급하지 않고 단순히 전송로로서의 역할만을 수행하게 하였다.



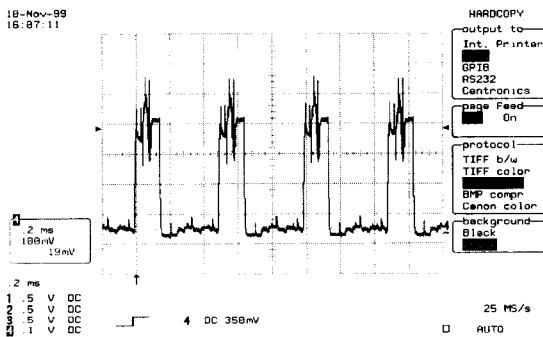
(b)

그림 13. 제어신호 타이밍도

EDF를 사용하므로써 얻어진 ASE 잡음의 감소 정도를 알아보기 위하여 그림 14에 (a) 2x2 광 커플러 출력단에서의 압축펄스 파형과 (b) 출력단의 SOA #2를 통과한 후 바로 가변 대역통과 필터를 거친 압축펄스 파형 그리고 (c) 출력단의 SOA #2를 거친 다음 EDF를 통과한 후에 가변 대역통과 필터를 거친 압축펄스의 출력 파형을 각각 보였다. (a)의 2x2 광 커플러 출력단에서의 압축펄스 파형을 살펴보면, 제한된 펄스 파형들은 SOA #1을 통과하면서 약간의 광증폭을 얻었지만 ASE 잡음과 크기가 거의 비슷하여 알아보기가 힘들었고, 압축기로 새로이 입력된 펄스는 ASE 잡음과 단순히 파워가 합쳐져서 크기가 매우 크게 나타남을 알 수 있다. 여기서 SOA의 성능이 좀 더 나은 것이라면 제한 펄스들의 크기에 있어서 더 좋은 결과를 기대할 수 있었으리라 사료된다. (b)의 출력 파형에서는 대역폭 1nm의 가변 대역통과 필터를 사용하였지만 여전히 SOA #2로부터의 ASE 잡음이 매우 크게 나타나는 것을 알 수 있다. 그러나 그림 (c)로부터 알 수 있듯이 압축펄스를 EDF에 통과시켜 ASE를 흡수시키므로써 전체적인 신호 레벨은 줄어들었지만



(a)



(b)



(c)

그림 14. (a) 2x2 광 커플러의 출력단에서의 압축펄스 파형 (b) 출력단의 SOA#2와 가변 대역통과 필터를 거친 압축펄스 파형 (c) SOA#2를 거쳐 EDF를 통과한 후에 가변 대역통과 필터를 거친 압축펄스의 출력 파형

소광비면에 있어서 대폭 개선된 결과를 얻을 수 있었다.

이전의 1x2 광스위치를 사용한 구조^[7]에서는 압축된 비트들간의 균등한 이득을 얻기가 어려웠으나

본 구조의 실험에서는 이러한 문제를 해결하여 펄스간의 균등한 이득을 얻을 수 있었다. 또한 이전의 구조가 ASE 잡음을 가변 대역통과 필터와 광스위치의 성능에 의존한 반면에 본 실험에선 단순 전송로의 역할을 하는 EDF를 사용하므로써 ASE 잡음을 대폭 줄일 수 있었다. 제안된 구조를 OEIC 기술을 사용하여 구현할 경우 실험에서 겪게 되는 속도 및 손실 등의 제반 문제를 해소할 수 있으리라 보며, 실제 시스템 적용에도 적합하다고 할 수 있다.

V. 결론

시간분할 방식 광 교환기 또는 시간분할/파장분할 하이브리드 방식을 이용한 광 교환기 등 시간분할 개념이 도입된 초고속·대용량 광 교환기에서 광 셀 압축기 및 역압축기가 필수적이다. 그러나 제어 회로가 복잡하지 말아야 하며, 구현시 요구되는 하드웨어 규모를 최소화시킬 필요가 있다. 본 논문에서는 하드웨어를 최소화하며 제어회로가 간단한, SOA 광 게이트 소자와 광 계환 루프를 이용한 새로운 구조의 광 셀 압축기 및 역압축기 구조를 제안하였으며, 제안된 압축기 구조의 동작을 4비트 단위 광 펄스 압축실험을 통하여 증명하였다. SOA 게이트로부터 발생하는 ASE 잡음을 제거하기 위하여 EDF를 사용하였으며 이를 통하여 소광비가 대폭 개선된 4비트 압축펄스열을 얻을 수 있었다.

감사의 글

본 연구는 광주과학기술원 UFON의 ERC 및 BK-21 사업의 일부 지원에 의한 것입니다.

참고 문헌

- [1] Shimazu, Y. and Tsukada, M., "Ultrafast photonic ATM switch with optical output buffers", IEEE J. Lightwave Tech., vol. 10, no. 2, pp. 265~272, Feb. 1992.
- [2] 김광복, 박기오, 안상호, 엄진섭, "시분할-파장분할 방식이 혼합된 라우팅 구조를 가지는 대용량 광 ATM 스위치", 대한전자공학회 논문집, 제36권 S편 2호, pp.141-150, 1999.2.
- [3] Masato Tsukada, Hidetoshi Nakano, "Ultrafast Photonic ATM (ULPHA) Switch and a Video

