

CDMA Cellular Network 에서 액세스 채널의 성능 분석

정회원 박민곤*

Performance Analysis of Access Channel in CDMA Cellular Network

Min-kon Kwag* *Regular Member*

요 약

이동 통신 망에서 초기 호 설정 과정에 필요한 액세스 채널의 접속은 시스템의 성능 및 용량과 밀접한 관련이 있다. 이 논문에서는 IS-95 CDMA 표준에 따른 액세스 채널의 동작 및 구조를 설명하고 관련된 시스템 패러미터를 소개한다. 분석을 통하여, 기지국의 반경, 최대 재전송 횟수, 액세스 채널과 페이징 채널의 메시지 에러율에 따른 액세스 채널이 가질 수 있는 여러가지 성능 통계를 산출하였다. 동일한 슬롯에 2개 이상의 전송이 발생하면 충돌로 간주하는 Slotted aloha 모델에 비해, 동일한 슬롯에서도 1 PN chip 이상의 간격이 있다면 성공적인 도착으로 간주하는 IS-95 CDMA의 throughput 이 훨씬 뛰어남을 알 수 있었고, 주어진 호 차단율에 따른 기지국의 적정 트래픽 채널 수를 유도할 수 있는 기준을 제시할 수 있었다.

ABSTRACT

The contact procedure of access channel necessary to set up the originating call has a close relation with the performance and capacity of the base station system in CDMA cellular network. This paper investigates the structure and the operation of the backward channel of IS-95 CDMA standard and explains the related system parameters. We can derive the throughput of the CDMA access channel depending on the arrivals of the access probes per access channel slot, given the system parameters such as cell radius, the maximum number of retransmission, and the error rates of the access and paging channel. It shows that the performance in throughput is much better in the CDMA IS-95 access channel than in the slotted aloha channel. It also gives the reasonable number of the traffic channels in a cell with the given blocking probability.

1. 개요

고정된 위치를 가지는 기지국과 이동 가능한 단말기로 구성된 이동 통신 시스템에서 초기 호 설정 과정에 필요한 액세스 채널의 통신 방식은 패킷 통신 방식을 사용하고 있다. 액세스 채널의 통신 방식에서 시스템 디자인의 주요 요소는 Throughput과 Access Time Delay이다. 패킷 통신 방식은 초기의 Uncontrolled Packet Collision 형태의 ALOHA에서, slotted ALOHA, Carrier Sense Multiple Access

(CSMA), CSMA with Collision Detection(CSMA-CD)으로 발전해 왔으며, Full Duplex된 채널을 가진 시스템에서 기지국은 Reverse Channel의 Load를 감지하여 Load 상태에 따라 Inhibit Bits를 Forward Channel을 통해 일정 간격으로 전송함으로써 Reverse Channel의 Load를 적절히 유지하여 Collision을 줄이는 Inhibit Sense Multiple Access (ISMA)와 Channel Load Sensing Protocol(CLSP) 등과 같은 Collision을 제어하려는 방식들이 연구되어 왔다^{[1][2]}. High Throughput Performance 를 가지며 Low Peak Power를 사용하는 Code Division

* 현대전자 통신 연구소(mgkwag@hei.co.kr)
 논문번호 : 00056-0214, 접수일자 : 2000년 2월 14일

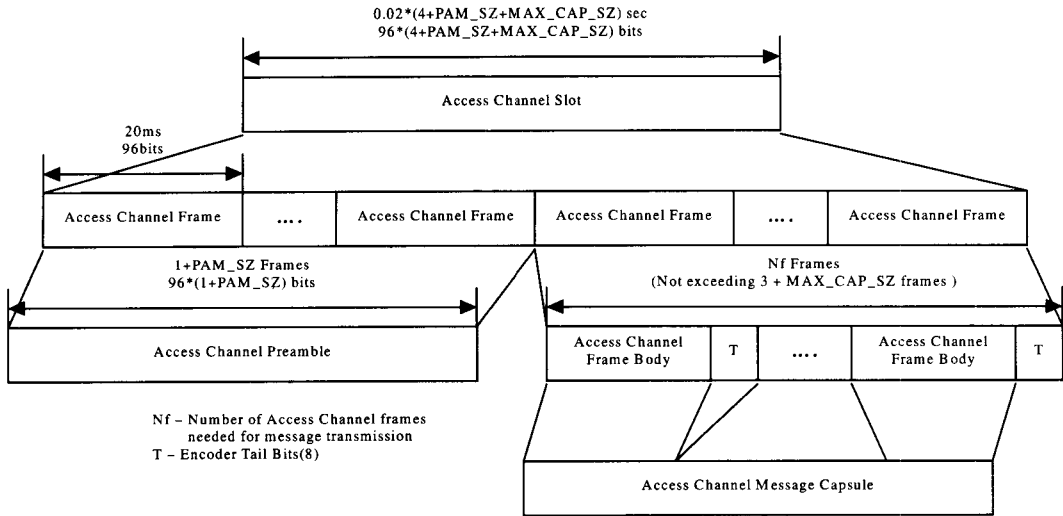


그림 1. 액세스 채널 구조

Multiple Access (CDMA)을 이용한 CDMA-slotted ALOHA에서는 Slot이 시간 축에 의해 나누어지고 사용자는 Slot의 시작 시점에서만 패킷의 전송을 시작하므로 Slot에 도착한 패킷의 간섭 정도에 의해 성공 여부가 결정된다³⁾.

IS-95에서 정의하고 있는 액세스 채널의 통신 방식은 모든 단말기가 동일한 PN(Pseudorandom Noise) Sequence를 사용하여 패킷을 전송하지만 동일한 slot에 도착한 패킷이라도 거리에 의한 일정 이상의 지연이 발생하게 되면 이들을 Offset에 의해 구별할 수 있고, 구별 가능한 패킷에 대해서는 가장 큰 수신 Power를 가지는 패킷이 수신에 성공하게 된다⁴⁾. 액세스 채널을 통해 시스템에 접근을 시도하는 단말기는 접근 시도가 실패할수록 큰 Power를 사용하게 되어 동일 기지국에서 통화 중인 단말기에 치명적인 영향을 줄 수 있다.

본 연구에서는 기지국의 반경, 최대 재전송 회수, 액세스 채널과 페이징 채널의 메시지 에러율에 따른 액세스 채널이 가질 수 있는 최대 성능을 산출하고자 한다. 하지만 전파 환경에 의한 패킷의 에러율이나 액세스 채널을 통해 전송되는 패킷들간의 간섭에 의한 에러율의 증감에 대해서는 충분히 반영하지 못하고 있으나 추후 연구를 통해 보완하고자 한다. 2장에서는 IS-95에서 정의하고 있는 액세스 채널의 구조 및 접속 방식을 살펴보고, 3 장에서는 단말기의 시스템 접속 시도수의 증가에 따른 Throughput 및 Blocking Probability, 평균 재시도 횟수, Offered Load의 변화에 대해 분석하고, 4장에

서는 예제를 통해 분석 결과를 제시하고자 한다.

II. Access 채널의 구조 및 동작

액세스 채널의 Slot 구조는 그림 1 과 같이 액세스 채널 프리앰블과 액세스 채널 메시지 캡슐로 구성되고 액세스 채널 전송은 $4 + \text{MAX_CAP_SZ} + \text{PAM_SZ}$ 개의 액세스 채널 프레임에 초과하지 않는다. 액세스 채널 프리앰블은 $1 + \text{PAM_SZ}$ 의 액세스 채널 프레임 길이를 가지며 모두 0 으로 채워 기지국에서 패킷의 획득이 이루어 지도록 한다. 액세스 채널 메시지 캡슐은 Msg_Length, Message Body, CRC 및 Padding 으로 구성되며 $3 + \text{MAX_CAP_SZ}$ 의 액세스 채널 프레임 길이를 넘지 않는다.

액세스 채널 슬롯은 $(3 + \text{MAX_CAP_SZ}) + (1 + \text{PAM_SZ})$ 개의 액세스 채널 프레임의 길이를 갖는다. 액세스 채널 슬롯은 액세스 채널 프레임의 경계에서 시작하고 끝난다. 액세스 채널 슬롯은 20ms 길이의 프레임으로 표현된 시스템 시간 t 에서 $t \bmod (4 + \text{MAX_CAP_SZ} + \text{PAM_SZ}) = 0$ 이 되는 액세스 채널 프레임에서 시작한다.

단말기는 랜덤 액세스 절차를 사용하여 액세스 채널을 통해 패킷 전송을 시도한다. 랜덤 액세스 절차의 파라미터는 기지국에서 Paging Channel을 통해 전송하는 Access Parameter Message를 통해 수신한다. 단말기가 하나의 메시지를 보내고 그 메시지에 대한 확인을 받을 때까지 또는 실패할 때까지의 전 과정을 Access Attempt라고 하고, Access

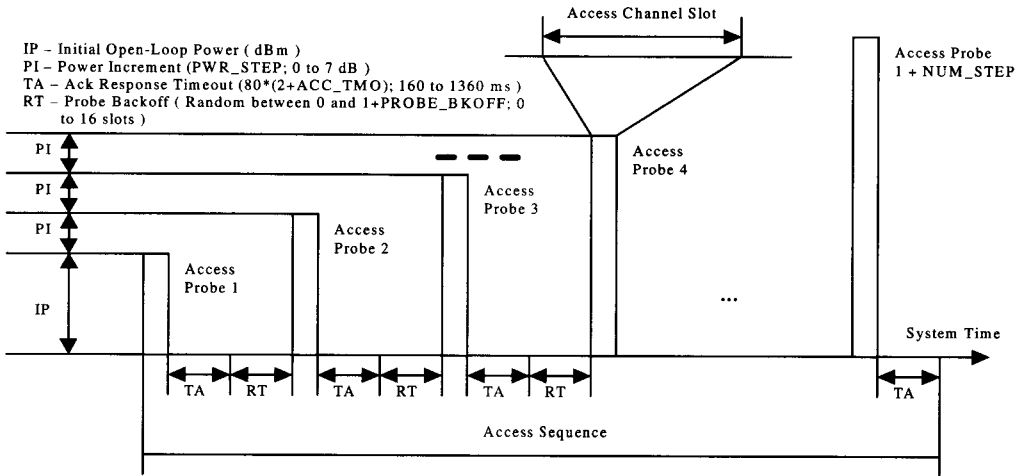


그림 2. Access Channel Attempts

Attempt는 하나 이상의 Access Sequence로 구성되며, Access Sequence에서의 각각의 패킷 전송을 Access Probe라고 한다. Access Sequence는 MAX_REQ_SEQ 또는 MAX_RSP_SEQ 이내(최대 15회)에서 이루어지며, Access Probe는 (1+ NUM_STEP) 이내(최대 16회)에서 이루어진다. 한번의 Access Attempt에서 전송될 수 있는 최대 Access Probe의 수는 MAX_REQ_SEQ*(1+NUM_STEP) 또는 MAX_RSP_SEQ*(1+NUM_STEP)가 된다.

Access Sequence에서 첫번째 Access Probe의 송신 전력은 Open Loop Power Control에 의해 결정되며 그림 2 에서와 같이 Access Probe가 반복될 때 마다 PWR_STEP 만큼의 전력을 증가시켜 전송한다. Access Probe를 전송한 액세스 채널 슬롯의 끝에서 확인 응답 시간이 초과되면 임의의 액세스 채널 슬롯 수 만큼 Probe Backoff한 후에 다음 Access Probe를 전송한다. 확인 응답 시간은

$80*(2+ACC_TMO)ms$ 로 정해지고 Probe Backoff는 0과 $1+PROBE_BKOFF$ 사이의 랜덤 값으로 정해진다. 액세스 채널 슬롯 내에서 Access Probe의 전송 시점은 ESN(Electronic Serial Number)에 의해 결정되는 0과 $2PROBE_PN_RAN-1$ 사이의 값만큼의 PN chip 지연에 의해 결정된다.

하나의 Access Sequence에서 (1+NUM_STEP)만큼의 Access Probe를 전송하고 확인 응답을 받지 못하면 Sequence Backoff 와 Persistence Delay를 수행한 후 다음 Access Sequence를 수행한다. Sequence Backoff는 0과 $1+BKOFF$ 사이의 랜덤 값으로 정해지고 응답 시도가 아닌 경우에만 매 액세스 슬롯 마다 Persistence Test를 수행한다. Persistence Delay는 호 유형별 System Access Priority를 지원할 수 있도록 운용된다.

Sequence Backoff는 Probe Backoff의 연장으로 보고 Probe Backoff에 대해서 살펴보자. 단말기는 페이징 채널을 통해 Ack Message를 받지 못하면

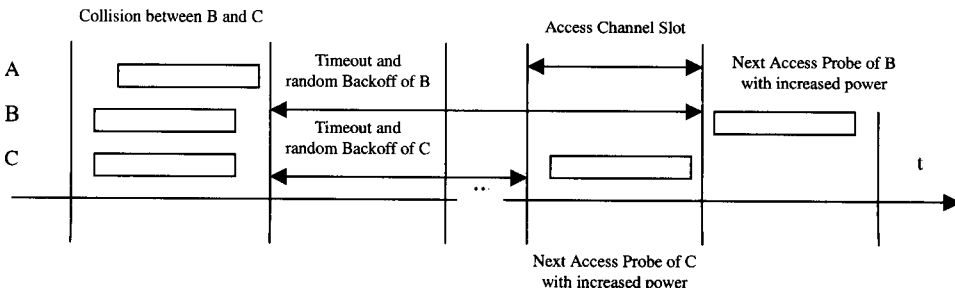


그림 3. 액세스 채널에서의 Probe Backoff

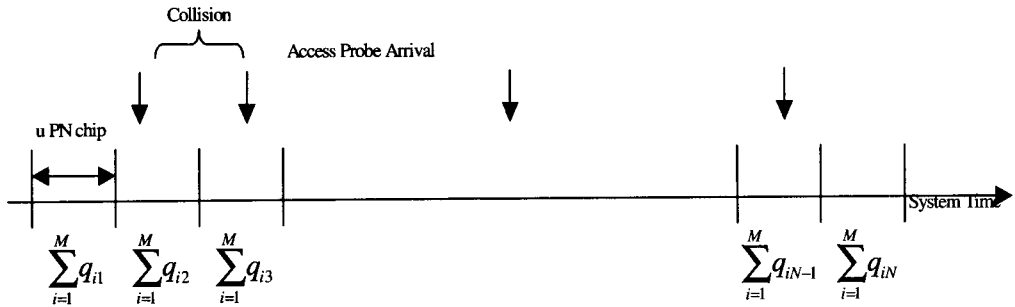


그림 4. 액세스 채널 슬롯에서 여러 Access Probe의 도착 시간

Access Channel 상에서 다른 단말기와 충돌이 발생했거나 충분한 Power로 전송하지 못했기 때문에 기지국에서 수신하지 못했다고 가정한다. 따라서, 단말기는 그림 3 에서처럼 동일한 단말기와의 재충돌을 피하기 위해 랜덤값을 이용하여 다음 Access Probe를 시도할 액세스 채널 슬롯을 결정하고 전송하는 Power를 PWR_STEP 만큼 증가 시켜 재전송한다.

액세스 채널에서 발생하는 Access Probe간의 충돌에 대해 살펴보자. Reverse Link에서의 채널 구별은 Long Code를 사용하는 데 Access Channel의 Long Code Mask는 기지국 식별자와 페이징 채널 번호, 액세스 채널 번호에 의해 결정된다. 따라서 동일한 액세스 채널을 사용하는 단말기는 동일한 Long Code를 사용하게 된다. 기지국은 Access Channel Slot의 시작 시점에서 일정 시간 동안 Long Code의 Offset을 Preamble Search Window Length내에서 조절하면서 Preamble을 찾는다. 하나 이상의 Preamble이 발견되면 Power가 가장 큰 것을 선택하여 Decoding 하게 된다. 이 때 두개 이상의 단말기가 1 PN chip 이하의 지연 차이를 가지게 되면 Access Channel은 이들을 구별하지 못하고 하나의 단말기에서 전송되는 것으로 판단하게 된다. 이러한 경우에 Decoding이 성공하지 못하고 에러가 발생하게 된다⁵⁾. 이러한 Access Probe의 지연은 기지국과의 거리와 PN Randomization에 의해 결정된다. 이상과 같이 단말기에서 Access 채널 접속을 위한 IS-95A의 시스템 Parameter 들의 값은 Table 1 과 같이 설정하기로 한다.

III. 분석 모델

임의의 액세스 채널 슬롯을 관찰하면 새로운

표 1. 액세스 채널을 위한 System Parameter

Access 채널 패러미터	Length	Value
MAX_CAP_SZ	3	0
PAM_SZ	4	3
MAX_REQ_SEQ	4	1
MAX_RSP_SEQ	4	1
NUM_STEP	4	
PWR_STEP	3	6
ACC_TMO	4	5
PROBE_BKOFF	4	1
BKOFF	4	1
PROBE_PN_RAN	4	0

Access Probe 와 재전송에 따른 보다 큰 Power를 가지는 Access Probe 가 기지국과의 거리에 따라 다른 지연 시간을 가지고 도착하게 된다. 분석을 위해 기지국이 임의의 액세스 채널 슬롯에서 수신할 수 있는 최대 지연 시간을 u PN chip 단위로 충분히 작게 나누고, i 번째 Access Probe는 0 또는 1 개가 도착하며 이러한 단위 PN chip 단위 구간의 총 개수를 N 이라 가정하자. 그리고, 임의의 Access Sequence 중 j 번째 u PN chip 구간에서 i 번째 Access Probe의 도착율을 q_{ij} 라 하자. 하나의 단말기에서 새로운 Access Probe와 재전송 Access Probe를 포함하는 최대 Access Probe 전송 수를 M 이라고 하면 그림 4 와 같이 임의의 단위 PN chip 에 도착하는 Access Probe의 수를 생각할 수 있다.

Access Probe의 전송이 성공하여 Access Attempt가 완료되기 위해서는 전후 1 PN chip 이내 다른 Access Probe의 도착이 없어야 하고, 현재의 액세스 채널 슬롯에 도착한 Access Probe 중에 가장 높은 Power를 가져야 하며, Access Channel에서 Decoding이 되어야 하고, Paging Channel에서 Ack Message의 수신에 Error가 없어야

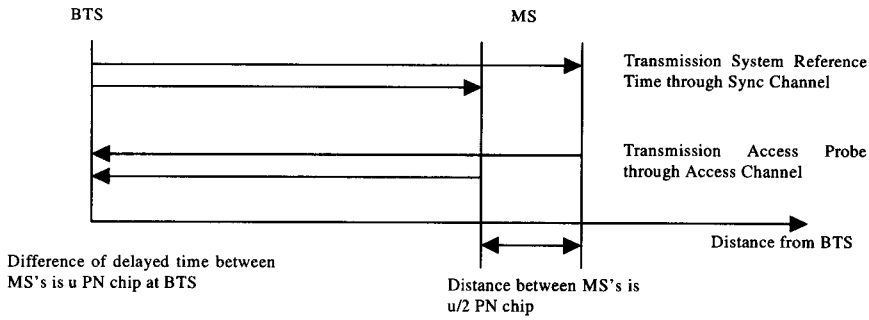


그림 5. 기지국과 단말기 간의 전송 지연

야 한다. 그림 4 에서 처음 두개의 Access Probe의 도착 간격은 $2u (<1)$ PN chip이면 충돌이 발생하게 된다. 뒤에 두개의 Access Probe가 1 PN chip 이상의 도착 간격을 가지면 기지국의 수신 Power가 큰 쪽이 선택되어 수신된다. 1 PN chip이내에 도착한 Access Probe는 구별이 되지 않기 때문에 하나의 Access Probe로 인식되어 높은 Power로 인식될 수도 있고 하나의 액세스 채널 슬롯에 많은 단말기가 Access Probe를 전송하면 간섭이 증가하여 모든 Access Probe가 실패할 수도 있지만 본 연구에서는 이에 대해 고려하지 않고 추후 연구 과제로 남겨 두기로 한다.

기지국 내의 모든 단말기는 완벽한 Open Loop Power Control을 수행하여 기지국에 도착한 모든 Access Probe가 기지국에서 Decoding 될 수 있는 Power를 가지며 재전송 횟수가 같은 Access Probe는 같은 Power를 가진다고 가정하자. 그리고 반사파에 의한 지연의 증가를 고려하지 않는다고 하면 Preamble Search Window Length는 기지국 반경과 단말기의 전송 지연, 기지국의 수신 지연에 의해서만 결정된다고 하자. 기지국이 Access Probe를 수신할 수 있는 u PN chip 구간의 수를 N 이라 하면, N 은 Preamble Search Window Length에서 단말기의 전송 지연과 기지국의 수신 지연을 제외한 값과 같다. 따라서, N 은 기지국 반경을 u PN chip으로 환산한 값과 같다.

따라서 단말기의 시스템 기준 시간은 기지국의 Sync Channel을 통해 수신되므로 기지국과의 거리에 비례하여 지연되어 있다. 그림 5에서처럼 기지국에서 두 단말기간의 거리가 $u/2$ PN chip 차이가 되는 위치에서 각각의 시스템 기준 시간에 의해 동일한 액세스 채널 슬롯에 Access Probe를 전송하면 기지국에서는 u PN chip 차이로 수신된다. 따라서

D_0 를 u PN chip 동안의 전파 이동 거리라고 하면 N 은 기지국 반경을 $D_0/2$ 로 나눈 값과 같다. 기지국의 서비스 영역이 원형 또는 부채꼴을 이루고 있다고 가정하면, 전체 기지국 면적 중에 i 번째 $1/8$ PN chip 지연이 발생하는 구역의 비율은 다음과 같은 식으로 구할 수 있다.

$$\frac{\pi((i+1)D_0)^2 - \pi(iD_0)^2}{\pi(ND_0)^2} \quad (1)$$

기지국 내의 모든 가입자는 균일하게 분포한다고 가정하고, 액세스 채널 슬롯 시간 동안 새로운 Access Probe의 발생율을 λ_0 라 하자. 임의의 Access Probe가 임의의 Access Sequence 중 i 번째이고 j 번째 u PN chip 구간에서 성공할 확률을 β_{ij} 라 하면 식 (1)을 이용하여 q_{ij} 는 다음과 같이 나타낼 수 있다.

$$q_{ij} = \frac{(2j+1)\lambda_0}{N_2} \prod_{k=1}^j (1 - \beta_{ki}) \quad (2)$$

식 (2)에서 전반부는 기지국과의 거리에 따라 가입자의 밀집도에 따른 새로운 Access Probe의 도착율을 나타내고 후반부는 재전송에 의해 발생하는 Access Probe를 의미한다. M 번의 재전송이 이루어지고 실패한 시스템 접근 시도는 재시도 되지 않는 것으로 가정한다. 임의의 Access Sequence 중 i 번째 Access Probe가 j 번째 u PN chip 구간에 도착한 Access Probe들과 비교하여 가장 큰 Power를 가질 확률은, j 번째 u PN chip 구간에 Access Probe가 도착하지 않거나 j 번째 u PN chip 구간에 도착한 모든 Access Probe의 재전송 수가 i 보다 작을 확률과 같다. 정확한 값을 계산하기 위해서는 동일한 Power를 가지는 Access Probe간의 성공

확률을 고려해야 하나 동일한 Power를 가지면 관찰하고자 하는 Access Probe가 실패하는 것으로 가정하자. 이 확률은 다음과 같은 식으로 구할 수 있다.

$$1 - \sum_{k=1}^M q_{ki} \tag{3}$$

임의의 i 번째 Access Probe가 j 번째 단위 PN chip 구간에 도착하였을 때, 현재의 Access Channel Slot에 도착한 모든 Access Probe 중에 가장 큰 Power를 가지면서 전후 1 PN chip 구간 내에 도착한 Access Probe가 없고 Access Channel과 Paging Channel에서 Error가 없을 확률, 즉 Access Attempt가 성공할 확률은 다음과 같이 구할 수 있다.

$$\beta_{ij} = \frac{\prod_{k=1}^N (1 - \sum_{u=1}^M q_{ku}) \prod_{|k \leq j-1/u|} (1 - \sum_{u=1}^M q_{ku})}{\prod_{|k \leq j-1/u|} (1 - \sum_{u=1}^M q_{ku})} \times (1 - r_{-1})(1 - r_{-2}) \tag{4}$$

여기서, r_1 은 Access Channel에서 Demodulation을 실패할 확률이고, r_2 는 단말기가 Paging Channel의 Acknowledgement Message 수신을 실패할 확률이다. 여기서, r_1 은 Preamble 탐색 시점에서 최선의 선택을 했지만 전파 환경의 급변 또는 간섭에 의해 메시지 수신이 실패하는 비율을 반영하기 위한 것이다. 식 (2)와 (4)을 이용하여 반복적으로 대입하면 q_{ij} 와 β_{ij} 를 구할 수 있다. 식 (2)와 (4)에서 β_{ij} 가 감소하면 q_{ij} 가 증가하는 반비례 관계임을 알 수 있다. 그리고, q_{ij} 와 β_{ij} 는 0과 1 사이의 값이고 단조 함수이므로 임의의 값으로 수렴함을 알 수 있다. 액세스 채널을 통해 전송된 임의의 Access Probe가 수신에 실패하는 것을 Blocking되었다고 할 때, 액세스 채널의 Blocking probability를 P_b^{Acc} 라 하면 다음과 같이 계산될 수 있다.

$$P_b^{Acc} = \frac{\sum_{i=1}^M \sum_{j=1}^N (1 - \beta_{ij}) q_{ij}}{\sum_{i=1}^M \sum_{j=1}^N q_{ij}} \tag{5}$$

액세스 채널 슬롯 당 시스템 접근 시도의 처리 개수를 throughput라 하면, throughput S 는 액세스 채널의 Blocking probability를 이용하여 다음과 같

은 식으로 계산된다.

$$S = \sum_{i=1}^M \sum_{j=1}^N q_{ij} (1 - P_b^{Acc}) \tag{6}$$

액세스 채널 슬롯 당 도착하는 Access Probe의 수를 Offered Load (ρ_0)라 하고, 액세스 채널 슬롯 당 수신 처리 되는 Access Probe의 수를 Carried Load (ρ_c)라 하면, ρ_0 와 ρ_c 는 다음과 같이 표현된다.

$$\rho_0 = \sum_{i=1}^M \sum_{j=1}^N q_{ij} \quad \rho_c = \sum_{i=1}^M \sum_{j=1}^N \beta_{ij} q_{ij} \tag{7}$$

액세스 채널 슬롯 당 수신 처리 되는 Access Probe의 수는 시스템 접근 시도의 처리수와 동일하므로 Carried Load는 Throughput과 동일함을 식 (6)과 (7)을 통해서 알 수 있다. 하나의 시스템 접근 시도에 대해 첫 번째 전송을 포함한 i 번째 재 전송된 Access Probe가 성공할 확률을 β_i 라 하면, β_i 는 다음과 같은 식으로 구할 수 있다.

$$\beta_i = \frac{\sum_{j=1}^N \beta_{ij} q_{ij}}{\sum_{j=1}^N q_{ij}} \tag{8}$$

하나의 시스템 접근 시도에 대해 단말기에서 전송한 임의의 Access Probe가 i 번째 시도일 확률, 즉 액세스 채널에서 수신한 Access Probe가 i 번째 시도일 확률을 P_i 라 하면 P_i 는 다음과 같이 정의될 수 있다.

$$P_{i+1} = (1 - \beta_i) P_i \quad i = 1, 2, \dots, M-1 \quad \text{그리고} \\ \sum_{i=1}^M P_i = 1 \tag{9}$$

임의의 단말기에 의한 시스템 접근 시도에 대해 M 개의 Access Probe가 모두 실패하는 것을 Blocking되었다고 할 때, 단말기의 Blocking Probability를 P_b^{MS} 라 하면 다음과 같이 유도될 수 있다.

$$P_b^{MS} = \frac{P_M(1 - \beta_M)}{P_1} \tag{10}$$

임의의 단말기에서 액세스가 성공하거나 실패할 때까지 전송하는 평균 Access Probe의 수 K 는 다음과 같이 구할 수 있다.

$$K = \sum_{k=1}^M \prod_{k=1}^k (1 - \beta_k) \quad (11)$$

임의의 시스템 접근 시도에 대한 지연 시간은 확인 응답 시간과 평균 Probe Backoff 시간의 합에 K 를 곱한 값으로 산출할 수 있다.

IV. 성능 분석

기지국의 반경이 3Km, 5Km, 7Km인 경우에, 액세스 채널 슬롯 당 발생하는 새로운 Access Probe 의 수(λ_0)를 증가시켜가며 q_{ij} 와 β_{ij} 를 구하였다. 현실적인 가정을 위하여 $u = 1/8$ 로 두기로 한다. 그러면, 전체 구간수 N 은 각각 196, 327, 458 이

된다. 최대 Access Probe 전송 수(M)을 8이라 하고, r_1 과 r_2 를 0 이라 할 때, 기지국 반경에 따른 액세스 채널의 Blocking probability P_b^{Acc} , Throughput(S), offered load(ρ_0), 단말기의 시스템 접근 시도 실패 확률 (P_b^{MS}), 평균 Access Probe 전송 수(K)의 변화는 다음 그림 6 과 같다.

기지국의 반경이 클수록 액세스 채널이나 단말기에서 Blocking Probability가 적은 것은 1 PN chip 이내의 간격으로 도착하여 충돌이 발생할 확률이 기지국 반경이 클수록 적어 지기 때문이다. λ_0 가 0.5를 넘어 서면서 K 가 급격한 증가를 보이고 S 가 줄어 들게 된다. λ_0 가 0.5일 때, S 는 최대값으로 0.7이 된다.

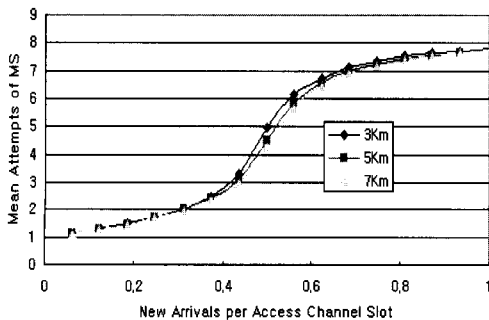
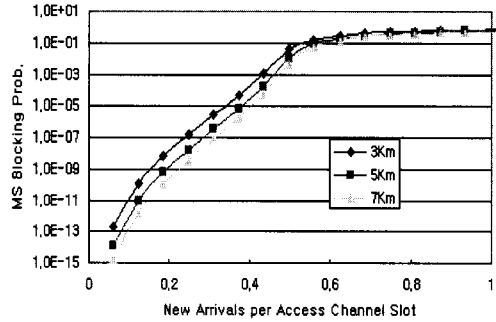
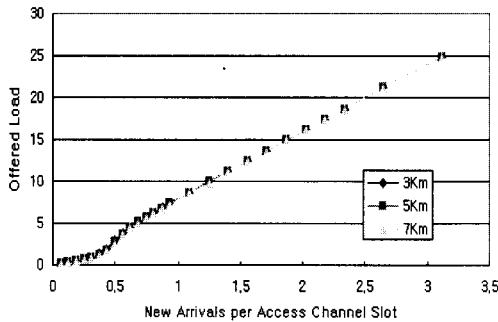
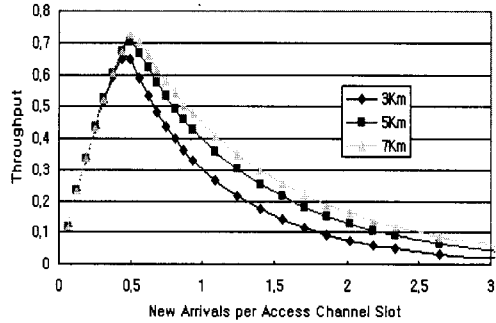
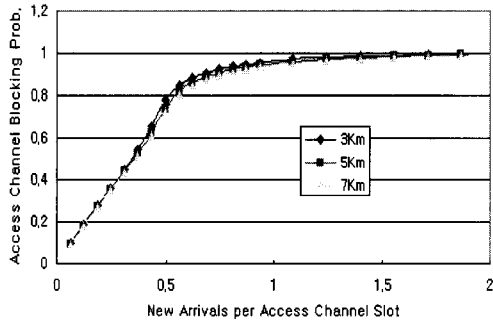


그림 6. 기지국 반경에 따른 액세스 채널의 성능 비교

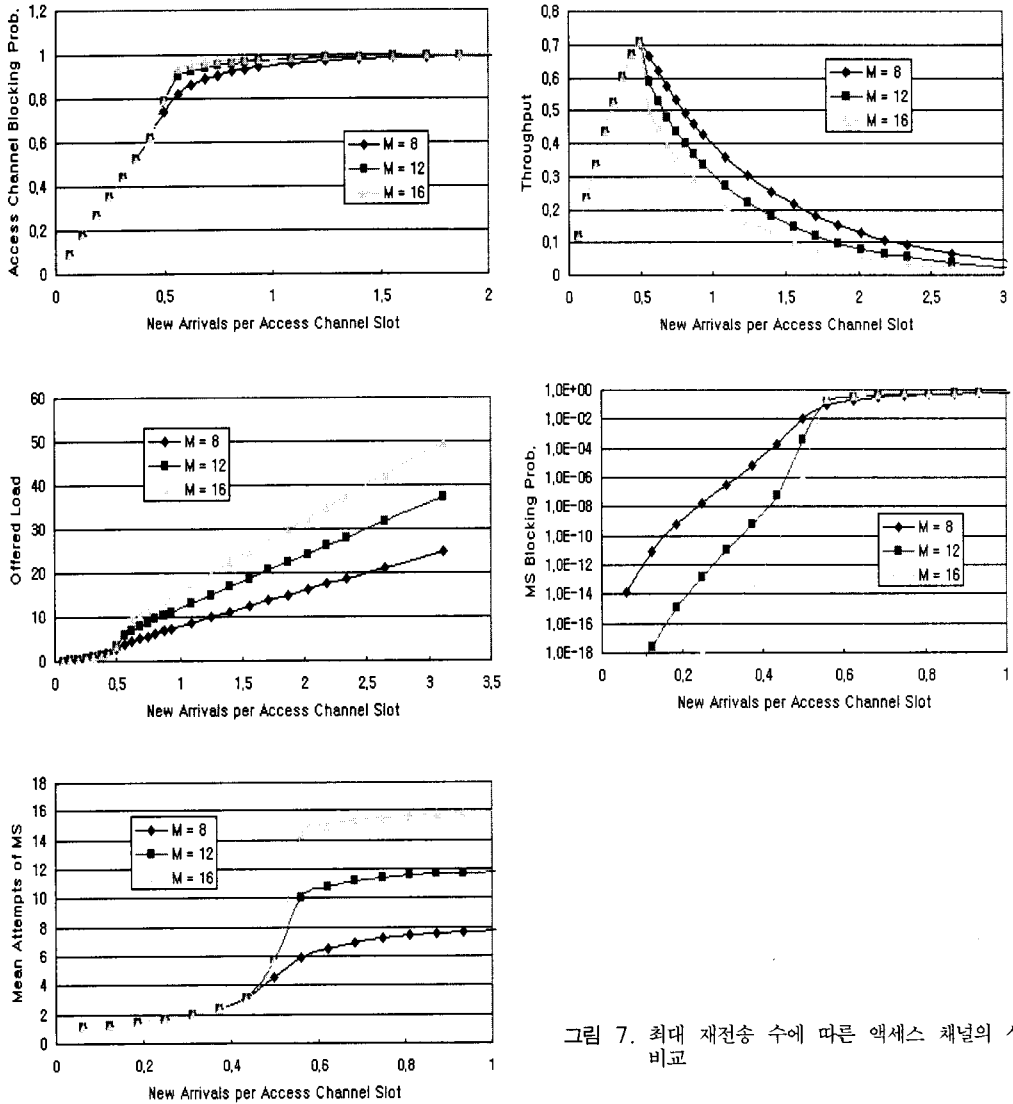


그림 7. 최대 재전송 수에 따른 액세스 채널의 성능 비교

단말기에서 전송하는 최대 Access Probe의 수 (M)가 8, 12, 16인 경우에, 액세스 채널 슬롯 당 발생하는 새로운 Access Probe의 수(λ_0)를 증가 시키며 a_{ij} 와 β_{ij} 를 구하였다. 이 때 기지국의 반경은 5Km이고 N 은 327이다. r_1 과 r_2 를 0이라 할 때, 최대 Access Probe의 수(M)에 따른 Blocking Probability(P_b^{Acc}, P_b^{MS}), Throughput(S), Offered Load(ρ_0), 평균 Access Probe 전송 수(K)의 변화는 다음 그림 7과 같다.

λ_0 가 0.5이하인 경우에는 재전송의 기회를 많이 가지므로 M 이 클수록 Blocking Probability가 적지만

λ_0 가 0.5를 넘어 서면서 P_b 가 급격히 증가하게 되어 이들 간의 차이가 없어진다. Throughput의 경우에는 λ_0 가 0.5이하인 경우에는 이들 간의 차이가 없다가 λ_0 가 0.5를 넘어 서면서 M 이 클수록 S 가 낮아지게 된다. ρ_0 와 K 의 경우도 λ_0 가 0.5이하인 경우에 M 이 클수록 약간 낮은 값을 유지하다가 λ_0 가 0.5를 넘어 서면서 급격한 증가를 보이고 있다. S 는 λ_0 가 0.5일 때 0.7로 최대값을 가진다 액세스 채널과 페이징 채널에서 발생하는 메시지에러율(r_1, r_2)이 0, 0.05, 0.1, 0.15인 경우에, 액세스 채널 슬롯 당 발생하는 새로운 Access Probe

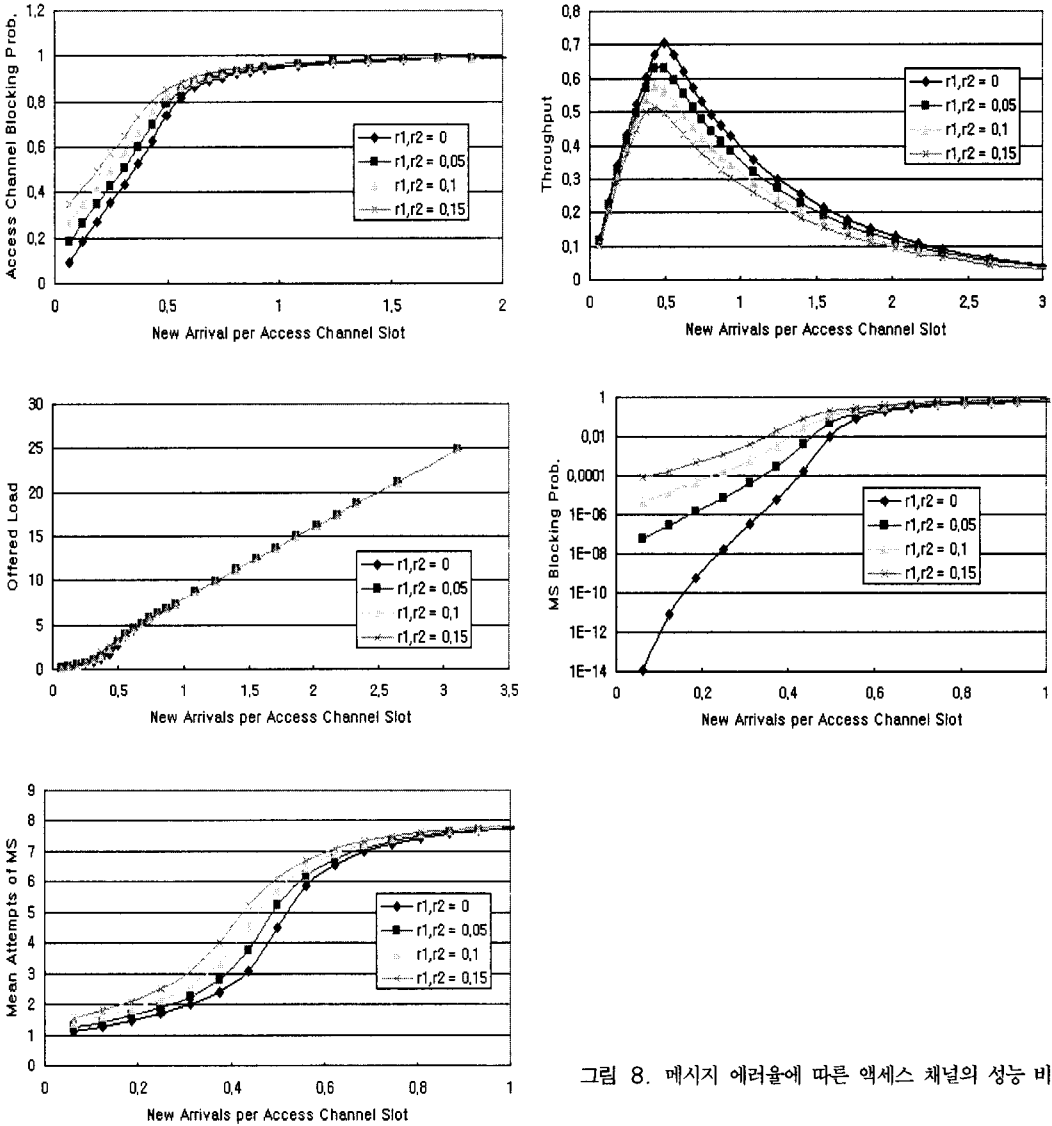


그림 8. 메시지 에러율에 따른 액세스 채널의 성능 비교

의 수(λ_0)를 증가 시켜가며 앞에서 구한 성능 통계량을 구하면 그림 8 과 같다. 이 때, 기지국의 반경을 5Km, $M = 8$ 로 두기로 한다.

λ_0 가 0.5이하인 경우에는 r_1 과 r_2 가 클수록 Blocking Probability가 크지만 λ_0 가 0.5를 넘어 서면서 P_b^{Ac} 와 P_b^{MS} 가 급격히 증가하게 되어 이들 간의 차이가 없어진다. Throughput의 경우에는 λ_0 가 0.4이하인 경우에는 이들 간의 차이가 없다가 λ_0 가 0.4를 넘어 서면서 r_1 과 r_2 가 클수록 S 가 낮아지게 된다. ρ_0 와 K 의 경우에는 r_1 과 r_2 가

클수록 높은 값을 가지며 완만한 증가를 보이고 있다.

일반적인 Slotted Aloha 방식과 액세스 채널의 Throughput을 비교해 보자. Slotted Aloha의 Throughput은 새로운 시도와 재전송을 구별하지 않고 Offered Load에 의해 계산되므로 Offered Load에 따라 그림이 구성되어 있다.

액세스 채널은 메시지 에러율이 높은 경우에도 높은 부하 상태에서 좋은 성능을 보이고 있다. 이것은 Slotted Aloha의 경우에는 동일한 슬롯에 두개 이상의 전송이 발생하면 충돌로 간주하고 모두 재

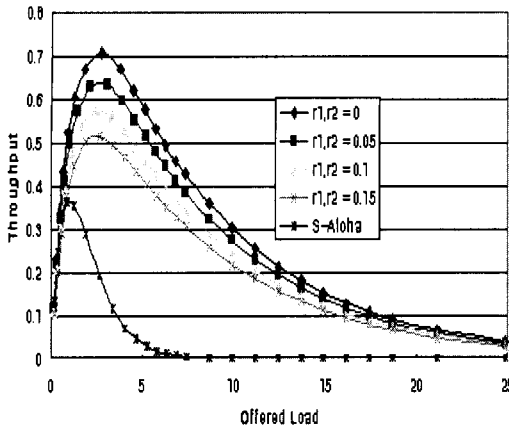


그림 9. 액세스 채널과 Slotted Aloha의 Throughput

전송을 시도하지만 액세스 채널에서는 동일한 슬롯에서도 1PN chip이상의 간격이 있다면 재전송 횟수가 많은 전송을 처리할 수 있기 때문이다. 이 그림에서 주의할 것은 메시지 에러율에 관계없이 Offered Load가 2인 경우에 최대 Throughput을 보이고 있지만, 우리가 관심이 있는 액세스 채널 슬롯 당 도착하는 새로운 Access Probe(λ_0)는 동일한 Offered Load에서 메시지 에러율이 낮을수록 크다는 것이다.

V. 결론

이상으로 살펴본 모든 경우에서 액세스 채널 슬롯 당 발생하는 새로운 Access Probe의 수가 0.5개를 넘는 경우에는 급격한 성능 저하가 발생하였다. 액세스 채널 슬롯이 7개의 액세스 프레임으로 구성되었다면 140ms의 길이가 된다. 이상적인 전파 환경에서 액세스 채널이 최대 성능을 낼 수 있는 시스템 접근 시도수는 시간 당 12,857개가 된다. 액세스 채널과 페이징 채널에서 각각 15%의 에러가 발생한다고 가정하면 단말기의 시스템 접근 시도 실패율이 1%이하가 되기 위해서는 액세스 채널 슬롯 당 발생하는 새로운 Access Probe의 수가 0.35개를 넘지 않아야 한다. 이 때의 시간당 발생하는 시스템 접근 시도수는 9,000개이다. 하나의 액세스 채널과 20개의 트래픽 채널이 설치된 기지국에서 호 시도수가 720BHCA, 위치 등록 시도수는 호 시도수의 5배가 발생한다고 가정하면 액세스 채널을 통한 시간당 시스템 접근 시도수는 4.320개가 된다. 따라서

액세스 채널에 의한 단말기의 Blocking Probability는 1%이하가 된다.

본 연구에서는 하나의 Access Sequence만 있는 것으로 가정하였고 Access Probe간에 의한 간섭에 따른 메시지 에러율의 증가에 대해서는 고려하지 않았다. 액세스 채널 슬롯 당 도착하는 Access Probe의 수가 증가하게 되면 간섭이 증가하게 되어 수신 성공율이 저하하게 될 것이다. 따라서 실제 필드 환경에서는 낮은 성능을 보일 것으로 예상된다. 하지만 본 연구에서는 IS-95에 따른 구성된 액세스 채널의 최대 성능에 대한 한계를 제시하고 있다. 좀더 정확한 성능 산출을 위해서는 액세스 채널에서의 간섭에 대한 연구가 진행되어야 할 것이다.

참고 문헌

- [1] Kenneth J. Zdunek, Packet Radio Performance of Inhibit Sense Multiple Access with Capture, IEEE Transactions on Communications, Vol. 45, No 2, pp. 164-167, February 1997
- [2] Kiyoshi Toshimitsu, A Novel Spread Slotted Aloha System with Channel Load Sensing Protocol, IEEE Journal on Selected Areas in Communications, Vol. 12, No 4, pp. 665-672, May 1994
- [3] Takeshi Sato, Throughput Analysis of DS/SSMA Unslotted ALOHA System with Fixed Packet Length, IEEE Journal on Selected Areas in Communications, Vol. 14, No 4, pp. 750-755, May 1996
- [4] TIA/EIA, Mobile Station-Base Station Compatibility Standard for Dual-Mode Wideband Spread Spectrum Cellular System(IS-95) July, 1993.
- [5] TIA/EIA, IS-95-A, Mobile Station-Base Station Compatibility Standard for Dual-Mode Wideband Spread Spectrum Cellular System, May 1995
- [6] Guang Wan, "Performance Analysis of the Forward and Reverse Control Channels of CDMA Cellular Networks," VTC98, pp. 954-957.
- [7] 황철주, Access Probe 충돌에 의한 접속 시도 실패 확률 분석, 현대전자 기술문서, April 1996
- [8] William Stallings, Data and Computer

