

개선된 위상 천이 제어에 의한 소프트 스위칭 공진형 FB DC-DC 컨버터의 정출력 제어

(The Constant Output Power Control of SSRT FB DC-DC Converter by an Improved Phase-shift Control)

신동률*** · 조용길** · 김동완** · 우정인*

(Dong-Ryul, Shin · Yong-Kil, Cho · Dong-Wan, Kim · Jung-In, Woo)

요 약

본 논문에서는 공진형 Full Bridge DC-DC 컨버터의 고효율 및 고밀도의 직류 안정화 전원장치의 전력제어를 위해서 스위칭 소자에 대한 스위칭 손실과 스위칭 스트레스를 줄이고, 가변입력에 대한 정상상태의 오차를 없애기 위해서 개선된 소프트 스위칭 방법인 디지털 I-PD 위상천이 제어를 설계하여 적용하고자 한다. 공진형 FB DC-DC 컨버터에 대한 회로분석을 통한 모드별 소프트 스위칭 동작 특성을 해석하고, 직렬공진 등가회로로부터 이산시간계 상태방정식을 도출하여 입력에 대한 급변하는 error를 막고, 정상상태 오차없이 추종하도록 하는 디지털 I-PD형 제어를 구성한다. 또한 고속의 소프트 스위칭 공진형 FB DC-DC 컨버터 제어를 위해서 디지털 I-PD제어기에 위상천이 제어를 추가함으로써 컨버터의 중량을 줄이고 스위칭 소자의 스트레스가 경감되는 컨버터를 실현하였다.

Abstract

This paper deals with a control strategy for constant output power of SSRT(Soft Switching Resonant Type) FB(Full Bridge) DC-DC converter by an improved phase shift controller. When the FB DC-DC converter for the high density and the high effect control is operated in high speed switching, the switching loss and switching stress of the switching devices are increased. So, the soft switching method, which has the phase shift control with the digital I-PD controller, must be use in order to reduce its. And the output voltage that controlled by the digital I-PD controller tracks a reference without steady state error in variable input voltage. The validity of control strategy that proposed is verified from simulation results and experimental results by the DSP(TMS320C32)

1. 서 론

최근 직류안정화 전원장치는 각종 전장 기기의 정밀화·경량화 추세에 따라 시스템의 속성성과 신뢰성이 필수적으로 요구되어 오고 있으며, 특히 지구

환경 파괴의 문제와 유한한 화석에너지원의 문제는 풍력 또는 태양광 발전과 같은 대체에너지의 개발을 촉진시키고 있으나, 그 전력밀도가 낮다는 단점을 가지고 있다. 따라서 고전력 밀도의 직류안정화 전원시스템에 대한 양질의 전원기술이 개발되고 있으며, 실

* 정회원 : 동아대 전기공학과 교수
*** 정회원 : 동아대 전기공학과 박사과정 수료

** 정회원 : 동명대 전기전자계열 조교수
접수일자 : 2000년 5월 16일

용전원에서는 출력단에 큰 용량의 인덕터와 커패시터 등을 삽입하거나 또는, 수동소자로 구성된 클램프 회로를 부가하므로써 리플을 제거하여 안정화된 출력을 얻고 있다. 그러나 이러한 방식은 시스템의 부피가 증가되고, 입력전력 및 부하 가변에 대한 출력전력의 속응성이 떨어지므로 컨버터의 스위칭 주파수를 높이는 고속 스위칭 기법이 요구되나, 시스템의 스위칭 손실과 인덕터 손실 등 전력 손실이 주파수에 비례하여 증대하게 되어 스위칭 소자에 많은 스트레스를 가하게 되므로 스위칭 소자의 오동작이나 손실 등을 초래하게 된다. 따라서, 스위칭 손실과 스위칭 스트레스를 감소시키고 고효율 및 고전력 밀도를 얻을 수 있는 고주파 스위칭 컨버터의 개발이 요구되고 있다[1-4].

최근 고효율 및 고전력 밀도의 직류 안정화 전원 장치의 제어방법으로서 공진형 컨버터의 소프트 스위칭(Soft switching) 기법[5-12]이 개발되어 오고 있으며, 이 방법은 스위칭 스트레스와 손실을 줄일 수 있고, 고속 스위칭이 가능하므로 컨버터의 용량을 감소시킬 수 있고, 단위시간당 전력 전송밀도가 크기 때문에 대전력 응용부분에서 유리하다. 또한, 공진형 컨버터의 출력 제어방식으로써 공진 파라미터에 의한 고유 주파수와 인버터 동작 주파수의 비에 따라 출력을 제어하는 방법과 위상천이(Phase shift)에 의한 제어 방법을 채택하고 있다[13-16].

본 논문에서는 공진형 Full Bridge DC-DC 컨버터의 고효율 및 고밀도 전력제어를 위해서 스위칭 소자에 대한 스위칭 손실과 스위칭 스트레스를 줄이고, 가변입력에 대한 정상상태의 오차를 없애기 위해서 개선된 소프트 스위칭 방법인 디지털 I-PD 위상천이 제어를 설계하여 적용하고자 한다. 먼저, 공진형 FB DC-DC 컨버터에 대한 회로분석을 통하여 모드별 소프트 스위칭 동작 특성을 해석한 후 RLC 직렬공진 등가회로부터 이산시간계 상태방정식을 도출하고, 여기에 디지털 시스템을 적용하여 I-PD형 제어계를 구성한다. 스텝상의 목표치 추종을 위해서 입력전압의 응답을 빠르게 하면 계는 불안정하게 되고, 이는 출력이 급변할 때 미분제어기가 샘플링의 차로 표현되기 때문에 불안전 미분이 되어 출력에 큰 overshoot와 undershoot가 나타나기 때문이다. 이와 같이 급변하는 error를 막고, 정상상태 오차없이 추종하도록 하는 디지털 I-PD형 제어기를 구성하

므로 입력전압의 변동에 대해서 편차없이 지령치에 추종하는 출력전압을 얻고, 고속의 소프트 스위칭 공진형 FB DC-DC 컨버터 제어를 위해서 디지털 I-PD 위상천이 제어를 채택하므로써 컨버터의 증량을 줄이고 스위칭 소자의 스트레스가 경감되는 컨버터를 실현하였다.

2. 소프트 스위칭 공진형 FB DC-DC 컨버터

2.1 소프트 스위칭 공진형 FB DC-DC 컨버터의 회로구성

소프트 스위칭 공진형 FB DC-DC 컨버터를 그림 1과 같이 구성하고, 컨버터의 스위칭 소자 $S_1 \sim S_4$ 는 IGBT(Insulated Gate Bipolar Transistor)를 사용하여 구현하고 있다. 또한, C_r, L_r 은 공진용 리액터 및 커패시터이고, $C_1 \sim C_4$ 는 IGBT의 기생 커패시터이며, R 은 저항부하를 나타내고 있다 $D_1 \sim D_4$ 는 환류용 및 회생용의 역병렬 다이오드이고, $D_5 \sim D_8$ 은 전파정류 브리지 다이오드로 사용되고 있다.

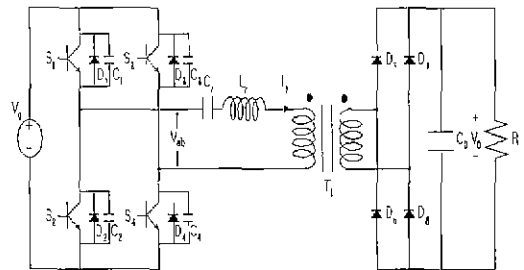


그림 1. 소프트 스위칭 공진형 FB DC-DC 컨버터
Fig. 1. SSRT FB DC-DC converter

2.2 위상천이 제어의 동작원리

그림 1의 DC-DC 컨버터를 위상천이 제어하기 위해서 가해지는 게이트 펄스는 그림 2(a)에서 위상차 $\phi = 0^\circ$ 때의 S_1 과 S_4 및 S_2 와 S_3 의 스위칭 파형과 출력전압 V_{ab} 의 파형을 나타내고 있으며 스위치 S_1 과 S_4 및 S_2 와 S_3 는 각각 반주기의 위상차를 나타내고 있다. 이 경우, 브리지 출력단자 전압 V_{ab} 는 항상 정 또는 부의 전원전압 ($\pm V_g$)으로 나타나

며, 변압기 1차측 전류 I_1 및 출력전압 V_o 의 파형을 그림(c)에 나타내고 있다.

그림 2(b)는 그림2(a)에 비해서 스위칭 각을 $\phi = 90^\circ$ 만큼 위상 천이 시킨 S_1 과 S_4 및 S_2 와 S_3 의 스위칭 파형과 출력전압 ($\pm V_{ab}$) 의 파형을 나타내고 있으며, 변압기 1차측 전류 I_1 및 출력전압 V_o 의 파형을 그림(d)에 나타내고 있다. 그림 2(a)와 그림 2(b)의 스위칭 패턴에서 보는 것처럼 위상천이 각 ϕ 의 변화에 의해서 출력전압 V_{ab} 를 그림 2(c)와 그림 2(d)처럼 제어할 수 있다.

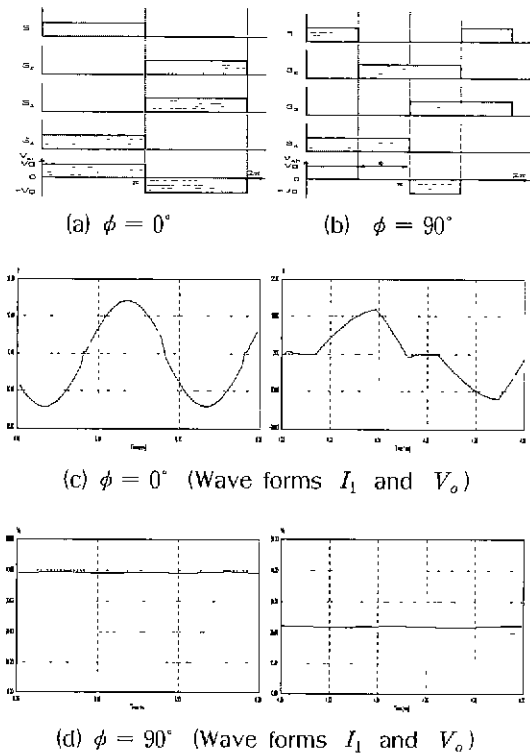


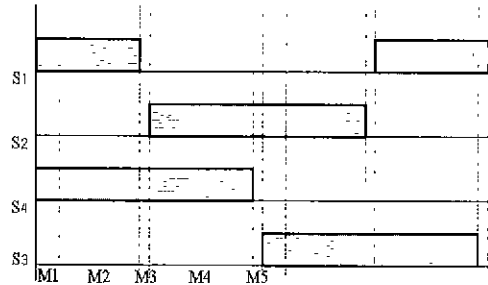
그림 2. 게이트 펄스에 의한 V_{ab} , I_1 , V_o 의 파형 특성

Fig. 2. Wave forms V_{ab} , I_1 and V_o by gate pulse

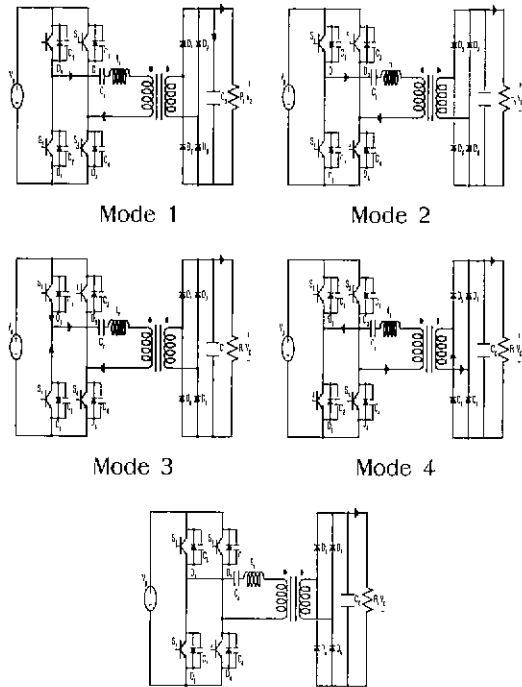
2.3 모드 분류를 통한 소프트 스위칭 공진형 FB DC-DC 컨버터의 동작 특성

그림 3은 그림 1의 DC-DC컨버터를 소프트 스위칭하기 위해서 위상천이 제어한 때의 $S_1 \sim S_4$ 의 게

이트신호의 타이밍 시퀀스와 모드의 관계를 나타내고 있으며, 회로의 동작 특성은 회로 대칭성으로부터 반주기의 동작모드에 관해서만 고려하여 분류하면 다음과 같은 모드별 동작특성은 얻을 수 있다.



(a) Gate pulse timing sequence and mode



(b) Each mode for half period

그림 3. 게이트 펄스에 의한 모드

Fig. 3. Each mode by gate pulse

1) Mode 1 : S_4 는 전류가 영인 상태이므로 영전류 스위칭 턴-온한다.

2) Mode 2 : S_1 과 S_4 는 도통상태이고, C_r 에 입

력전압 V_g 가 충전된다. 그러므로 S_1 의 컬렉트와 에미트 단자사이의 전위차가 영으로 되어 S_1 의 영전압 스위칭 턴-오프의 조건을 가진다.

3) Mode 3 : S_1 이 영전압 스위칭 턴-오프하고, C_1 과 C_r 에 충전된 전압이 DC-DC 컨버터의 출력 전압으로 회로에 공급되어 C_2 가 충전이 되므로서 S_2 의 컬렉트와 에미트 양단에는 전위차가 영으로 되어서 S_2 가 영전압 스위칭 턴-온의 조건을 충족시킨다.

4) Mode 4 : S_2 가 영전압 스위칭 턴-온하며, S_2 와 S_4 를 통하여 C_r 의 충전분을 방전한다. C_r 의 모든 방전이 이루어지면, S_4 에는 전류가 흐르지 않게 되어, S_4 가 영전류 스위칭을 할 수 있는 조건을 충족시킨다.

5) Mode 5 : S_4 가 영전류 스위칭을 하고, C_r 의 방전이 모두 완료된 상태이며, 출력단에는 C_o 의 충전분이 부하를 통하여 방전된다.

2.4 공진형 fb dc-dc 컨버터의 모델링

제안된 경량의 컨버터는 고속스위칭이 필수적이고, 스위칭 패턴 제어를 위한 디지털 제어시스템은 이산시간계 모델링에 의하여 안정화 되도록 한다. 그림 1의 공진형 FB DC-DC 컨버터의 회로로부터 그림 4와 같은 RLC 직렬공진 등가회로를 구할 수 있다.

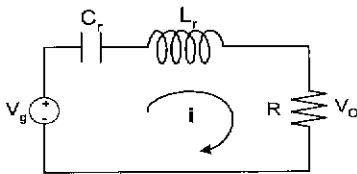


그림 4. 공진형 FB DC-DC 컨버터의 RLC 등가회로
Fig. 4. RLC equiv. circuit of RT FB DC-DC conv.

그림 4의 RLC 직렬공진 등가회로로부터 연속시간계 상태공간 모델과 연속 2차계 모델은 감쇄계수 ξ 및 고유 주파수 ω_n 에 의해서 식(1)과 같이 표현되어 진다.

$$\begin{bmatrix} \dot{x}_1 \\ \dot{x}_2 \end{bmatrix} = \begin{bmatrix} 0 & 1 \\ -\omega_n^2 & -2\xi\omega_n \end{bmatrix} \begin{bmatrix} x_1 \\ x_2 \end{bmatrix} + \begin{bmatrix} 0 \\ 1 \end{bmatrix} u(t) \quad (1)$$

$$y(t) = \begin{bmatrix} \omega_n^2 & 0 \end{bmatrix} \begin{bmatrix} x_1 \\ x_2 \end{bmatrix}$$

연속 2차계모델의 제 1주기체의 오버슈트와 정상치의 비 X_0 는 식(2)와 같다.

$$X_0 = \frac{(V_{peak} - V_{st})}{V_{st}} \quad (2)$$

또한, 감쇄계수 및 고유주파수는 식(3)과 같다.

$$\xi = \frac{(-\ln X_0)}{\sqrt{(-\ln X_0)^2 + \pi^2}} \quad (3)$$

여기서, V_{peak} 는 제 1주기체의 피크치, V_{st} 는 정상치이다

식(1)을 다시 연속시간계와 이산시간계의 상태방정식으로 변환하면 식(4), 식(5)와 같다.

$$\dot{x}(t) = Ax(t) + Bu(t) \quad (4)$$

$$y(t) = Cx(t)$$

$$x(n+1) = Px(n) + Qu(n) \quad (5)$$

$$y(n) = Cx(n)$$

여기서, P, Q 는 연속시간계의 모델로부터 식(6)과 같이 구할수 있다.

$$P = e^{AT} = L^{-1}[(sI - A)^{-1}] \quad (6)$$

$$Q = \int_0^T e^{A\tau} d\tau B$$

따라서, 연속 2차계 모델의 계수행렬 A, B 는 식(7) 및 식(8)과 같이 이산계의 계수행렬 P, Q 로 변환된다.

$$P = e^{-aT}$$

$$\begin{bmatrix} \frac{a}{\omega_0} \sin \omega_0 T + \cos \omega_0 T & \frac{1}{\omega_0} \sin \omega_0 T \\ -\frac{\omega_n^2}{\omega_0} \sin \omega_0 T & -\frac{a}{\omega_0} \sin \omega_0 T + \cos \omega_0 T \end{bmatrix} \quad (7)$$

$$Q =$$

$$\begin{bmatrix} \frac{\omega_n^2}{\omega_0(a^2 + \omega_0^2)} \{ \omega_0 - e^{-aT}(\sin \omega_0 T + \omega_0 \cos \omega_0 T) \} \\ -\frac{1}{\omega_0} e^{-aT} \sin \omega_0 T \end{bmatrix} \quad (8)$$

여기서, C 는 연속계 모델과 동일하므로 식(9)와 같이 표현되어 진다.

$$C = [\omega_n^2 \quad 0] \tag{9}$$

단, $\omega_0 = \omega_n \sqrt{1 - \zeta^2}$, $a = \zeta \omega_n$ 이다.

3. 제어계의 구성

3.1 디지털 I-PD제어기

정상상태 오차를 영으로 만들기 위한 1형 디지털 시스템의 설계에서는 제어대상을 2차계로 근사해두면, 상태변수 x_1, x_2 를 출력 y 로부터 구할 수 있고, 이산시간계에서는 식(10)으로 나타낼 수 있다.

$$x_1(n) = y(n) / \omega_n^2 \tag{10}$$

$$x_2(n) = (x_1(n) - x_1(n-1)) / T$$

여기서, T 는 샘플링 주기이다.

식(10)으로서 제안되는 디지털 I-PD 제어기의 구성도를 그림 5에서 나타내고 있으며, k_1 이 비례(P)이득, k_2 는 적분(I)이득, k_3 는 미분(D)이득이 된다.

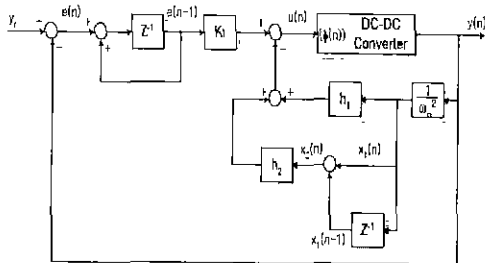


그림 5. 디지털 I-PD형 제어계
Fig. 5. Digital I-PD type control system

그림 5에서 제안한 디지털 I-PD형 제어기를 공진형 FB DC-DC 컨버터 시스템에 적용하고, 실제상의 보상을 위해서는 출력전압 정상치의 관계에 따른 제어입력 $u(n)$ 을 위상천이 각 $\phi(n)$ 으로 변환할 필요가 있다. 그리고, 컨버터의 입력전압은 기동시의 전압강하와 전파정류에 기인하는 정상리플을 포함하기 때문에, 제어입력 $u(n)$ 과 위상천이 각 $\phi(n)$ 의 변환식을 식(11)과 같이 나타내고 동작 입력특성을 보정한다.

$$\phi(n) = \frac{1}{\pi} \cdot \cos^{-1} \frac{u(n)}{u_{peak}} \tag{11}$$

여기서, u_{peak} 는 출력전압 피크치를 의미한다.

4. 시뮬레이션 결과 및 검토

본 논문에서 제안한 제어이론을 검증하기 위해서 소프트 스위칭 공진형 FB DC-DC 컨버터의 파라메타를 표 1과 같이 나타내고, PI제어기를 부가하였을 때와 디지털 I-PD제어기를 부가하였을 때를 비교하여 시뮬레이션 및 실측을 통하여 검증하였다.

표 1. 공진형 FB DC-DC 컨버터의 파라메타
Table 1. Parameters of RT FB DC-DC conv.

입력전압(V_g)	0~100[V]
출력전압(V_0)	0~100[V]
출력전류(A)	20[A]
공진용 인덕턴스(L_r)	71 [μH]
공진용 커패시턴스(C_r)	4 [μF]
트랜스 권수비(N)	1
평활용 커패시턴스(C_o)	80 [μF]
부하저항(R)	3.4 [Ω]
스위칭 주파수(f_s)	10 [kHz]

그림 6은 PI제어기를 사용하여 피드백 제어계를 구성한 위상 천이 소프트 스위칭 공진형 FB DC-DC 컨버터의 회로구성을 나타낸다. 제어계는 PI제어기, 제어입력 $u[n]$ 으로부터 위상차 각 $\phi[n]$ 의 산출부 그리고 위상천이부로 구성되어 있다.

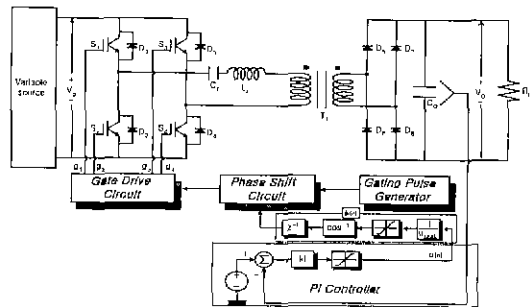
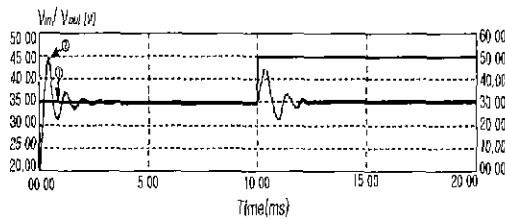


그림 6. PI 제어기를 부가한 소프트 스위칭 공진형 FB DC-DC 컨버터
Fig. 6. SSRT FB DC-DC converter circuit with PI controller

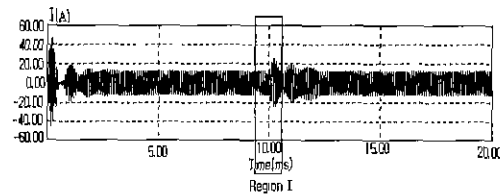
그림 7은 소프트 스위칭 공진형 FB DC-DC 컨버터에 PI제어기를 부가하였을때의 입력전압과 출력전

개선된 위상 천이 제어에 의한 소프트 스위칭 공진형 FB DC-DC 컨버터의 정출력 제어

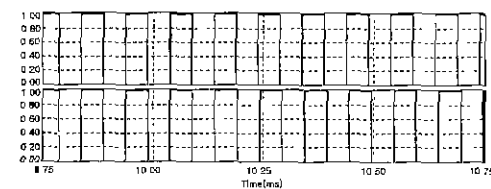
압의 파형과 스위칭 위상 천이 파형 특성이며, 그림 (a)의 응답 ①은 컨버터의 입력전압 변동에 따른 특성을 확인하기 위하여 10[ms] 시점에서 35[V]에서 45[V]로 지령치를 가변하고 있으며, 또한 응답 ②는 입력전압에 대한 출력전압의 파형 특성을 나타내고 있다. 과도시의 오버슈트가 약 50[V]로 심하게 나타나고, 10[ms] 이후는 입력전압의 변동에 대하여 44[V]의 오버슈트가 발생되고 있으며, 약 2.5[ms] 정도의 안정시간이 요구된다. 또한, 그림 7(b)는 트랜스의 1차측 전류파형으로서 그림 7(a)의 출력전압에서처럼 10[ms] 이후 2.4[ms]의 안정시간이 소요되고, 과도특성 또한 양호하지 못하며 속응성이 떨어지는 것을 볼 수 있다. 그림 7(c)는 그림 7(b)의 영역 I 에서 S₁ 과 S₄ 의 게이트 펄스파형을 확대하여 나타내고 있으며, 10[ms] 이후 위상천이가 서서히 시작되고 있음을 알 수 있다.



(a) Input/Output voltage



(b) Primary current of transformer



(c) Enlarged S₁, S₄ gate pulse of region I

그림 7. PI 제어를 가진 소프트 스위칭 공진형 FB DC-DC 컨버터의 파형
Fig. 7. Waveforms of SSRT FB DC-DC converter with PI controller

그림 8은 본 논문에서 제안하는 디지털 I-PD형 제어기를 부가한 위상 천이 소프트 스위칭 공진형 FB DC-DC 컨버터의 제어계를 나타내고 있다.

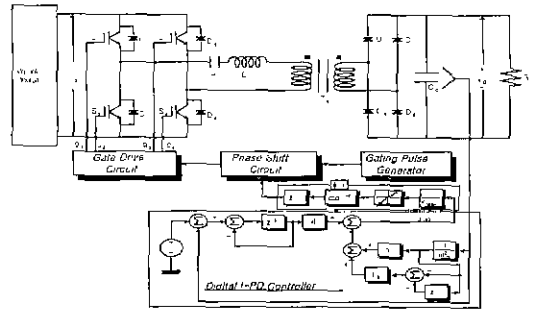
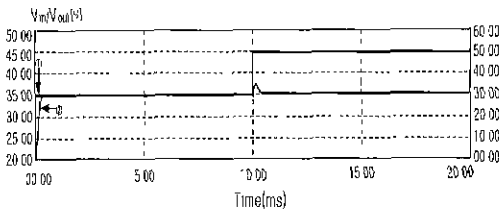


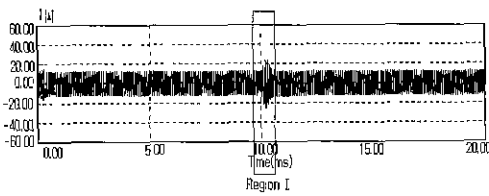
그림 8. 제안한 제어기를 부가한 소프트 스위칭 공진형 FB DC-DC 컨버터
Fig. 8. SSRT FB DC-DC converter circuit with proposed controller

그림 9는 제안된 시스템에 디지털 I-PD형 제어기를 부가한 입력력 전압의 파형과 스위칭 위상 천이 파형 특성이고, 그림 (a)의 응답 ①은 입력전압의 변동에 따른 출력전압의 특성을 고찰하기 위하여 10[ms] 시점에서 35[V]에서 45[V]로 가변하였을 때의 파형을 나타내고 있으며 응답 ②는 출력전압의 파형을 나타내고 있다. 여기서, 출력전압의 오버슈트는 거의 0[V]로되어 PI 제어기를 부가한 경우에 비해 과도특성이 확연히 개선됨을 알 수 있었고, 10[ms] 이후의 입력전압 변동에 대해서는 출력전압은 약 2.5[V]의 overshoot와 정정시간이 0.6[ms] 정도로 요구되어져 PI 제어기를 부가한 경우에 비하여 출력전압의 속응성이 개선되었음을 알 수 있었다. 그리고, 그림 9(b)의 트랜스 1차측 전류파형 또한 그림 9(a)의 출력전압에서처럼 과도특성이 PI 제어기를 부가 12[A] 한 경우에 비하여 양호하며 10[ms] 이후에서 의 지령치에 수렴할 때 0.6[ms]의 정정시간을 가지는 것을 알 수 있었다.

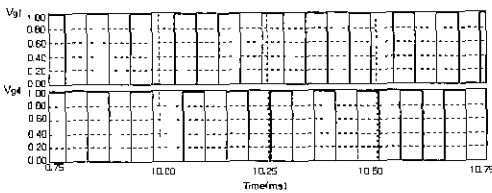
따라서, 본 논문에서 제안한 디지털 I-PD형 제어기를 사용한 결과 입력전압 변동에 대해서 속응성있는 안정 출력 특성을 얻을 수 있었다. 또한 그림 9의 (c)는 입력전압이 10[ms] 시점에서 35[V]에서 45[V]로 가변되었을 때의 게이트 펄스 파형으로서 PI제어기를 사용하였을 경우보다 빠른 위상천이를 보이고 있다.



(a) Input/Output voltage



(b) Primary current of transformer



(c) Enlarged S_1 , S_4 gate pulse of region I

그림 9. 제안한 제어를 부가한 소프트 스위칭 공진형 FB DC-DC 컨버터의 파형
 Fig. 9. Waveforms of SSRT FB DC-DC converter with proposed controller

5. 실험 결과 및 검토

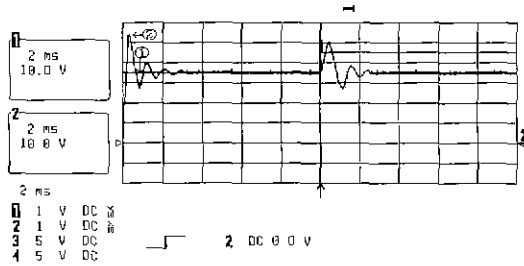
본논문에서 사용된 DC-DC 컨버터 제어용 스위칭 소자로서는 Fuji사의 2MBI30L-060 IGBT를 사용하였으며, 게이트 드라이브 구동소자로서 EXB841을 사용하였다. 그리고 다이오드 모듈은 Semikron사의 SKD 30/16 A1을 사용하였고, 제어기는 8CH A/D 및 4CH D/A변환기와 연산부로 구성된 DSP(TMS320C32)를 이용하여 구현하였으며, IGBT 내부의 기생 커패시터와 공진용 인덕턴스 및 커패시터 등에 의하여 영전류·전압(ZCZVS)스위칭 동작을 하도록 구성하였다.

그림 11은 PI 제어를 부가한 위상 천이 소프트 스위칭 공진형 FB DC-DC 컨버터의 각부의 실측 파형을 나타내고 있다. 그림 11(a)의 파형 ①은 가변 입력전압을 나타내고 있고, 출력전압은 그림 11(a)의

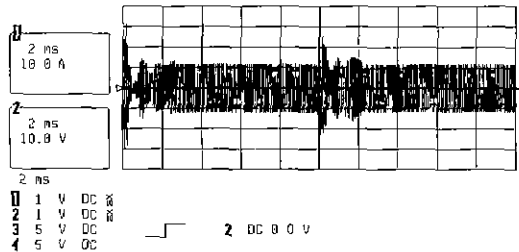
파형 ②로 나타나고 있으며 10[ms]에서 입력전압을 35[V]에서 45[V]로 승압하였다. 과도특성은 약 53[V]의 overshoot를 보이고 있으며, 10[ms] 이후 지령치인 35[V]로 수렴하는데 필요한 정정시간은 시간 약 2.7[ms]가 소요되고 있다. 그림 11(b)는 변압기 1차측의 전류파형으로 과도특성이 불량하며, 10[ms] 시점의 입력전압의 변동에 대해서 약 12[A]의 일정한 전류출력으로 수렴하기까지 2.5[ms] 정도의 정정시간이 요구됨을 알 수 있다. 그리고 그림 7(c)는 10[ms]에서 입력전압을 35[V]에서 45[V]로 승압하였을 때의 파형으로서 ①은 IGBT의 구동드라이브인 EXB841에 의한 S_1 의 스위칭 파형이고, ②와 ③은 IGBT스위칭 소자 S_1 에 걸리는 전압과 전류의 파형으로서 스위칭 소자에 걸리는 스위칭 손실이 많이 발생하고 있는 것을 알 수가 있다.

그림 12는 제안된 제어를 부가한 위상 천이 소프트 스위칭 공진형 FB DC-DC 컨버터의 각부의 실측 파형을 나타내고 있다. 그림 12(a)의 파형 ①은 가변 입력전압의 파형을 나타내고 있으며, 출력전압은 그림 12(a)의 파형 ②로 나타나고 있으며 10[ms]에서 입력전압을 35[V]에서 45[V]로 변동시켰을때에 overshoot가 PI 제어를 사용하였을 때보다 약 85%의 감소를 나타내고 있으며, 10[ms] 이후의 정정시간은 0.5[ms] 정도로 PI 제어를 부가한 경우에 비하여 80% 정도 감소한 것을 보이고 있다. 과도상태 또한 PI제어를 사용하였을 때 보다 확연히 개선되는 것을 알 수가 있었다. 그림 12(b)는 변압기 1차측의 전류파형의 특성 또한 그림 11(b)의 전류파형에 비해서 입력전압의 변동에도 양호한 특성을 나타내며, 10[ms] 시점의 입력전압의 변동에 대해서 0.5[ms]의 정정시간을 가진 후 12[A]의 일정한 출력전류를 나타내고 있다. 그림 12(c)는 10[ms]에서 입력전압을 35[V]에서 45[V]로 승압하였을 때의 파형으로서 ①은 IGBT의 구동드라이브인 EXB841에 의한 S_1 의 스위칭 파형이고, ②와 ③은 IGBT스위칭 소자 S_1 에 걸리는 전압과 전류의 파형으로 위상천이에 따른 스위칭 소자에 걸리는 스위칭 손실이 그림 11(c)의 전압과 전류의 파형 특성보다 스위칭 손실이 거의 발생하지 않는 것을 실측을 통하여 알 수가 있다.

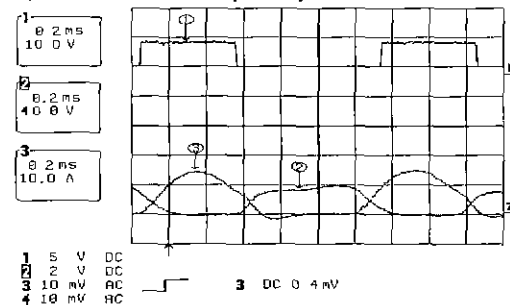
개선된 위상 전이 제어에 의한 소프트 스위칭 공진형 FB DC-DC 컨버터의 정출력 제어



(a) Waveforms of input voltage and output voltage



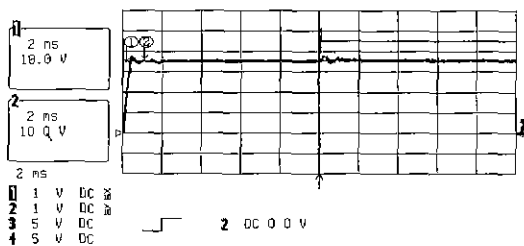
(b) Waveform of the primary curr. of transformer



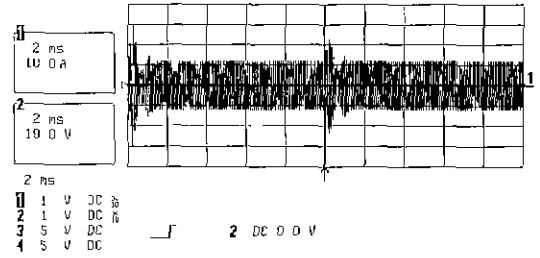
(c) Output volt./curr. by the S_1 IGBT gate driving signal

그림 11. PI제어기를 가진 소프트 스위칭 공진형 FB DC-DC 컨버터의 파형

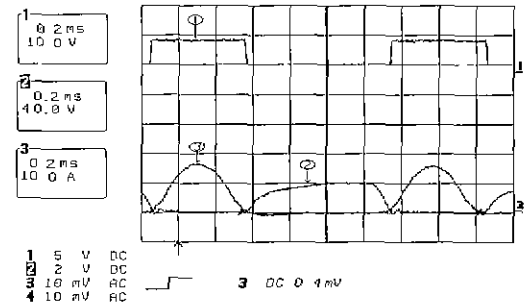
Fig. 11. Waveforms of SSRT FB DC-DC converter with PI controller



(a) Waveforms of input voltage and output voltage



(b) Waveform of the primary curr. of transformer



(c) Output volt./curr. by the S_1 IGBT gate driving signal

그림 12. 제안한 제어를 부가한 소프트 스위칭 공진형 FB DC-DC 컨버터의 파형

Fig. 12. Waveforms of SSRT FB DC-DC converter with proposed controller

6. 결론

본 논문에서는 최근 수요가 급격히 증가하고 있는 직류안정화 전원장치의 중량 감소 및 스위칭 소자의 스트레스 경감과 태양광 및 풍력발전과 같은 대체 에너지 사용에 있어서 가변입력에 대한 안정된 출력을 얻기 위해서 고속 스위칭 및 소프트 스위칭 기법을 가지는 개선된 위상전이 제어기법을 공진형 FB DC-DC 컨버터에 제안하여 다음과 같은 결과를 얻었다.

- 기존에는 거의 고려되지 않았던 입력전압의 변동에 대한 안정한 출력에 따른 제어효과와 출력제어의 속응성을 얻기 위해서 제어대상을 이산시간 모델계로 제안하였다.
- 목표치에 고정도로 추종하는 디지털 I-PD형 제어기를 제안하였다.
- 출력전압의 검출로부터 샘플링 주기마다 입력전압의 변동에 대응하는 보정루프에 의해서 순시 제어

입력을 구하여 입력전원의 변동에 대해서도 안정한 정출력을 얻도록 하였다.

제한한 이론의 타당성을 검증하기 위해서 시뮬레이션과 실측을 통하여 고찰한 결과 디지털 I-PD 제어기에 의한 위상천이 소프트 스위칭 공진형 FB DC-DC 컨버터는 출력단의 인덕터, 커패시터 및 변압기의 용량을 감소시킬 수 있었으며, 또한 스위칭 소자의 스위칭 손실을 줄이므로써 고효율, 고전력 밀도의 전원을 얻었다.

본 논문에서 제안한 제어기에 의한 SSRT FB DC-DC 컨버터는 출력특성에 대한 속응성 및 안정성이 우수하므로 정밀 기기의 전원용으로도 적합하며, 미래의 대체 에너지로 각광받는 태양광발전 등의 입력전압이 일정하지 않는 에너지원에서 일정전압의 출력을 얻기 위한 가변입력 정출력 DC-DC 컨버터로도 활용 가능할 것이다.

참 고 문 헌

- [1] 道平 雅一, 中岡 睦雄, 米森 秀登, 舟木 剛, 河崎 善一郎, 松浦 虎士, "新しい高周波トランスリンクソフトスイッチングPWMコンバータと開ループ特性" IEE Japan, vol. 116-D, no. 5, pp. 546-555, 1996.
- [2] J. A. Sabate, V. Matkovic, "Design Considerations for High-Voltage High-Power Full-Bridge Zero-Voltage-Switched PWM Converter", IEEE-APEC, pp. 275-284, 1990.
- [3] C. P. Henze, H. C. Martin, D. W. Parsley, "Zero-Voltage Switching in High Frequency Power Converters Using Pulse Width Modulation", Proc., IEEE Applied Power Electronics Conf., pp.33, 1988.
- [4] H. Wei, A. Ionovici, "DC-DC Zero-Voltage-Transition Converter with PWM Control and Low Stress on Switches", IEEE-APEC Conf. Rec., pp. 523-529, 1995.
- [5] A. Acik, I. Cadirci, "Active Clamped ZVS Forward Converter with Soft-Switched Synchronous Rectifier for Maximum Efficiency Operation", IEEE Trans. Power Electronics, PE-13, pp. 1237-1242, september, 1998.
- [6] Eun-Soo Kim, Kee-Yeon Joe, Moon-Ho Kye, Yoon-Ho Kim, Byung-Do Yoon, "An Improved Soft Switching FB DC/DC Converter for Reducing Conduction Losses", IEEE-PESC Conf. Rec., pp. 651-656, 1996.
- [7] 이동연, 이병국, 현종석, "보조 스위치의 영전압-영전류 스위칭 특성을 갖는 향상된 Full-Bridge Zero-Voltage-Transition PWM DC/DC 컨버터", Trans. KIEE, vol. 77, no. 9, pp. 1378-1385, 1998.
- [8] 川崎 直或, 野村 弘, "Boost形およびBuck-Boost形DC-DC變換器に對する新制御方式", T. IEE. Japan, vol. 111-D, no. 9, pp. 759-767, 1991.
- [9] F. Chen, X. S. Cai, "Design of Feedback Control Laws for Switching Regulators Based on The Bilinear Large Signal Model", IEEE Tran. Power Electronics, PE-5, pp. 236-245, 1990.
- [10] 畑中 義博, "高周波リンクDC-DCコンバータのソフトスイッチングの検討", T. IEE. vol. 112-D, no. 9, pp. 815-822, 1992.
- [11] C. G. Ro, D. H. Kim, S. S. Nam, "A Study on Characteristic Anaysis and Design of LCC Type High Frequency Resonant Dc-Dc Converter", Trans. KIEE, vol. 46, no. 8, pp. 1167-1173, 1997.
- [12] Ju-Won Baek, Jung-Coo Cho, Chang-Yong Jeong, Dong-Wook Yoo, Heung-Geun Kim, "Novel Zero-Voltage and Zero-Current -Switching (ZVZCS) Full Bldge with a Low Output Current Ripple", Trans. KIEE, vol. 47, no. 10, pp. 1651-1658, 1998.

◇ 저자 소개 ◇

우 정 인 (禹 靖 仁)

1941년 2월 12일생 1963년 2월 한양대 전기공학과 졸업. 1978년 2월 영남대 전자공학과 졸업(석사). 1970년 3월~1979년 2월 부산공업대 전기공학과 조교수. 1984년 2월 중앙대 전기공학과 졸업(박사). 1985년~1999년 일본 동경공업대 객원 연구원. 1979년 3월~현재 동아대 전기공학과 교수.

김 동 완 (金 炯 完)

1960년 2월 1일생. 1984년 동아대 공대 전기공학과 졸업. 1987년 부산대 대학원 전기공학과 졸업(석사). 1995년 부산대 대학원 전기공학과 졸업(박사). 현재 동명대학 전기전자계열 조교수.

조 용 길 (趙 鏞 吉)

1949년 2월 6일생. 1990년 2월 부경대 전기공학과 졸업. 1996년 2월 동아대 전기공학과 졸업(석사). 1997년 3월~현재 동아대 전기공학과 박사과정 수료.

신 동 률 (申 東 律)

1970년 12월 25일생. 1995년 2월 동아대 전기공학과 졸업 1997년 2월 동아대 전기공학과 졸업(석사). 1997년 3월~현재 동아대 전기공학과 박사과정 수료.