

BF 컨버터의 고조파 감쇠에 관한 연구

(A study on the harmonic attenuation of the BF Converter)

최태섭* · 안인수* · 임승하** · 사공석진***

(Tae-Sup Choi · In-Soo Ahn · Seung-Ha Lim · Sug-Chin Sakong)

요 약

본 논문에서는 BF 컨버터의 능동형 PFC 시스템을 구성하고, 전력 변환시 입력 전류를 전원 전압과 동상인 정현파로 제어하는 동시에 출력 전압에 포함되는 고조파 등의 잡음을 제거하고 직류 출력 전압을 제어하기 위한 PWM-PFM 제어 기법을 제시하였다.

부하단에서 필요한 전압과 높은 전력 효율을 얻기 위하여 인버터 단계에서 전류 성형 제어를 실행한 후, 순방향(forward) 컨버터에 의해 다시 직류 전압으로 변환시켜 부하단으로 출력한다. 입력 전압이 30[V]이고, 승압(boost) 인덕터가 1.1[mH]일 때 정격 출력은 전압 50[V], 전류 1[A], 듀티비 0.5 이상으로 하여 부하 저항에 따른 전압 변화를 PWM-PFM 제어 기법을 이용하여 제어하였고, 전류 성형 기법을 이용하여 0.96의 역률로 고조파를 감쇠 및 개선하였다.

Abstract

In this paper, we realize the active PFC(Power Factor Correction) system of BF(Boost Forward) converter with PWM-PFM(Pulse Width Modulation-Pulse Frequency Modulation) control technique to control DC output voltage, to remove the noise like harmonics at output voltage, and to control the input current with sinusoidal wave synchronized by the source voltage.

To achieve the desired load voltage and improved PFC, we first implement current shaping control at the inverting stage and make the converted output DC voltage with forward converter. After making the ratio of output voltage to current as 50V/1A and the duty ratio greater than 0.5. When input voltage is 30V and boost inductance is 1.1mH, we control the voltage changing rate according to the variation of load resistance using a PWM-PFM control technique. And finally we prove experimentally, We attenuated its harmonics and improved PF up to 0.96 using the current shaping technique.

1. 서 론

전력 변환 방법은 크게 수동형 필터를 사용한 수동형 PFC(Power Factor Correction)와 전력용 스위치를 사용하는 능동형 PFC로 구분할 수 있다[1]-[4].

현재 사용되고 있는 전력 변환 컨버터의 주요 문제점인 외부 잡음과 내부에서 발생하는 고조파에 의한 영향은 회로 내부의 임피던스 문제 때문에 출력 전압 파형을 왜곡시킨다.

본 논문에서는 출력 전압에 포함되는 고조파 등의

* 정회원 : 국민대학교 전자공학과 박사과정
** 정회원 : 부천대학 전자과 교수

*** 정회원 : 국민대학교 전자공학부 교수 ·
접수일자 : 2000년 3월 16일

잡음과 직류 출력 전압을 제어하기 위하여 기준 전류의 크기는 PWM(Pulse Width Modulation : 펄스 폭 변조)으로 제어하고, 기준 전류의 위상은 PFM(Pulse Frequency Modulation ; 펄스 주파수 변조)으로 제어한다. 또한, 영 전류에서 반도체 스위치를 동작할 수 있도록 승압 컨버터(Boost Converter)의 입력 전류를 전원 전압과 동위상인 정현파로 제어하도록 전류 성형(current shaping) 기법을 위한 인버터 회로를 포함하여 개선된 능동형 PFC BF(Boost-Forward) 컨버터를 제안한다[5]-[6].

2. PWM-PFM 기법

본 논문에서 제시한 전력 변환 회로는 중소 용량의 직류 변환 장치로 사용할 수 있도록 승압 컨버터와 순방향 컨버터를 사용하였다. 제안한 BF 컨버터의 입력 전류를 전원 전압과 동위상인 정현파로 제어하기 위해서 입력 전류가 성형되어야 하기 때문에 컨버터는 전류 조정 모드이어야 한다. 또한 동시에 직류 출력 전압을 제어하기 위해서 기준 전류의 위상은 PFM 제어를 실행하고, 기준 전류의 크기는 PWM 제어를 하여 조정한다[7]-[10].

그림 1은 본 논문에서 제시한 BF PFC 시스템의 구조를 나타내며, 승압 컨버터와 순방향 컨버터가 직렬로 연결되어 있음을 알 수 있다.

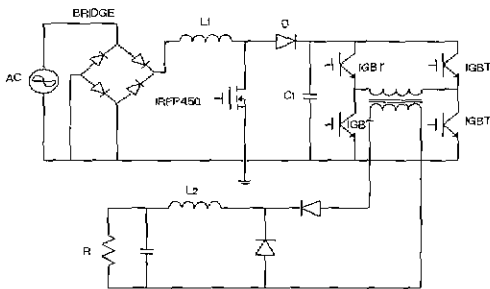


그림 1. 제시한 BF 컨버터
Fig. 1. Proposed Boost-Forward converter.

승압 컨버터에서의 스위칭 동작은 PWM-PFM 기법을 이용하고, 인버터에서의 스위치들은 전류 성형을 위하여 스위칭 동작을 실행한다. 정상 동작을 하는 동안, 승압 컨버터는 연속 전류 모드에서 동작하고, 순방향 컨버터는 연속이거나 불연속 모드에 상관

없이 동작한다. 제한되는 샘플링 신호는 순방향 컨버터 출력 전압으로부터 얻어지며, 이 제한 신호는 승압 컨버터의 스위치를 구동하기 위한 구동 신호의 PWM 및 PFM을 제어한다. 또한 순방향 컨버터의 출력 전압에서 발생하는 리플은 컨버터 스위치의 듀티비(duty ratio)에 대한 제한 제어에 의해 제거된다. 따라서 컨버터 스위치의 듀티비는 출력 전압을 정류하기 위해 사용되고, 동시에 인버터 스위치들은 승압 컨버터의 입력 전류를 성형하기 위해 사용된다.

2.1. PWM-PFM 제어

본 논문에서는 컨버터의 효율을 더욱 증가시킬 수 있도록 PWM 기법과 PFM 기법을 혼합한 PWM-PFM 제어 기법을 제안하였다.

그림 2의 회로도에는 PWM 기법과 PFM 기법의 장점만을 사용하여 본 논문에서 제시한 PWM-PFM 제어를 실현한 회로이다. 먼저 PWM-PFM 회로로 그려진 그림 2 회로에서 'A' 점선 부분의 PFM 회로는 DC-Link의 인덕터 양단의 전위차를 측정하여 오차를 증폭하고 증폭된 값을 PFM의 비교기에서 기준 전압으로 한다. 그리고 연산되어 발생된 PWM 출력

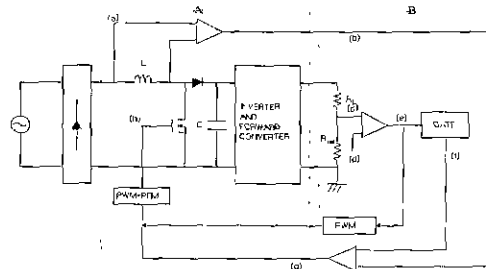


그림 2. PWM-PFM 구성
Fig. 2. PWM-PFM configuration.

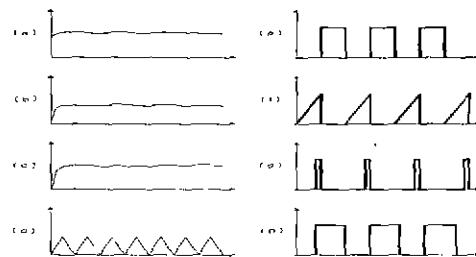


그림 3. PWM-PFM 동작 특성
Fig. 3. PWM-PFM operating characteristics.

BF 컨버터의 고조파 감쇠에 관한 연구

신호의 턴-오프(turn off) 시간을 고정하였으므로 PWM 신호를 반전시키고, 그 신호를 적분하여 램프 함수 형태의 톱니 파형을 발생시킨다. 또한, 그림 2 회로의 'B' 점선 내의 회로는 부하 저항(R_L 과 R_{ref})을 부하 모델로 사용하여 출력 전압을 동일한 파형의 작은 전압으로 강압시킨 후, 기준 삼각 파형과 비교기를 이용하여 변조시키는 방법으로 PWM 파형을 발생시킨다. 이와 같이 설계된 회로의 각 절점에서의 신호 파형은 그림 3과 같다.

그림 4는 마이크로프로세서 80C196을 이용한 PWM-PFM 구성도를 나타낸 것으로, DC-Link 인덕터 양단의 전위차는 비교기로 오차 증폭되어 마이크로프로세서에 적합한 전압 레벨로 정규화(normalize)되어 신호로 조정된 다음 80C196 내에 있는 8비트의 아날로그 채널 중에서 ACH11 포트로 입력된다. 그리

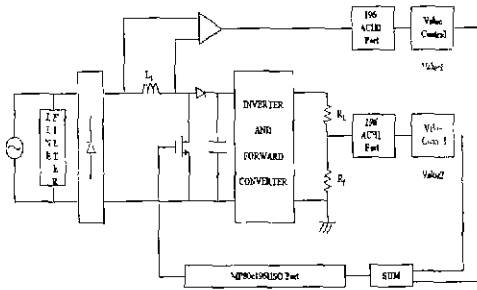


그림 4. 마이크로프로세서를 이용한 PWM-PFM 구성
Fig. 4. PWM-PFM configuration using the microprocessor 80C196.

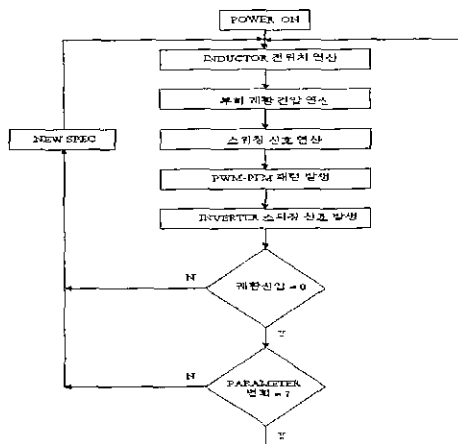


그림 5. 개선된 BF 컨버터 회로의 제어 순서도
Fig. 5. Control flowchart of the advanced BF converter.

고 샘플 앤 홀드된 후 A/D 변환기에 의해 디지털 값으로 변환되어 저장된다. 또한 부하 저항에 의해서 출력된 전압은 아날로그 채널 ACH0 포트로 입력되어 역시 같은 방법으로 저장된다. 이 저장된 두 값은 연산 및 합성되어 80C196의 HSO.0 포트로 출력되어 승압 컨버터의 스위칭 소자 게이트를 구동한다.

그림 5는 본 논문에서 제시한 개선된 능동형 PFC를 위한 BF 컨버터 구동을 위해 각종 스위칭 신호의 발생을 위한 제어기의 동작 순서도이다.

3. 시스템 구성

그림 6은 고조파에 의한 감쇠 개선을 위하여 본 논문에서 제시한 BF 컨버터의 전체 시스템 구성도이다.

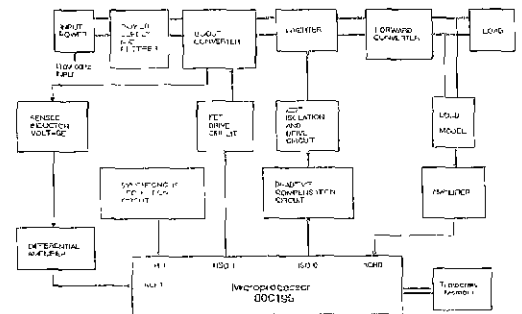


그림 6. 전체 시스템 구성도
Fig. 6. Configuration of the total system.

교류 전원으로부터 입력되어 들어오는 전압은 트랜스포머를 통하여 분리되고 트랜스포머의 2차측에서 출력되는 유도된 전압은 다시 전파 브릿지 정류기에 의해 DC 전압으로 변환된다. 이 DC 전압은 FET로 구동되는 승압 컨버터에 의해 PWM 제어된 승압 DC 전압으로 출력된다. 또한 제어기의 PFM 제어를 위하여 승압 컨버터의 DC-Link에 연결된 인덕터 양단 전압을 측정하여 피라미터로 사용한다.

승압 컨버터의 출력 전압은 평활 캐패시터에 의해 리플이 제거된 전압으로 변화되어 전류 성형을 위한 인버터 회로에 입력 전원으로 공급된다. 인버터 회로는 고속 스위칭 소자인 IGBT와 IGBT 드라이브 회로로 구성되고, 전력 효율을 높이기 위한 IGBT의 게이트 신호는 전압, 전류의 위상이 일치할 수 있도록 +와 -의 교번되는 전류의 위상을 동위상으로 성형시키는 역할을 한다.

송압 컨버터와 인버터 회로의 게이팅 신호, PWM-PFM과 전류 성형을 위한 제어 신호 각각은 마이크로프로세서 80C196으로 구성된 제어기 회로에서 발생시켜 준다. 제어기 회로에 의하여 연산된 출력 신호를 각각의 반도체 스위치로 변환시켜 주기 위하여 제어기 회로에 입력되는 파라미터는 DC-Link 인덕터의 양단 전압과 부하 모델에서 출력되는 전압, 전류이다. 제어기 회로는 이러한 파라미터들과 외부에서 발생된 아날로그 주파수를 입력받아 80C196의 HSO.0 포트와 HSO.1 포트에 PWM 신호와 PFM 신호를 각각 연산하여 출력한다. 그리고 두 신호들을 합성하여 반도체 스위치의 게이팅 신호로 변환시킴으로써 효율을 개선시킬 수 있었다.

본 논문에서 사용한 BF 컨버터 회로를 동작시키는데는 입력 전류의 주기를 조절하기 위하여 이것에 동기된 PWM-PFM으로 동작하는 컨버터와 전류 성형으로 동작하는 인버터의 스위칭이 필요하다. 이때의 동기는 입력되는 전원 전압의 동기에 일치시켜야 하므로 입력 전원 전압의 주파수 60[Hz]를 동기원(source)으로 사용하였다.

그림 7은 동기 신호 검출 회로를 나타낸다. 입력되는 전원 전압으로부터 동기 펄스 신호를 추출하는 회로를 구성하였으며, 그 방법은 전원 라인의 입력 전압 파형의 영점을 검출하여 원 쇼트 펄스로 만드는 방법을 이용하였다. 교류 전원 입력 라인으로부터 비교적 성형하기 쉬운 저전압으로 만들기 위해서 트

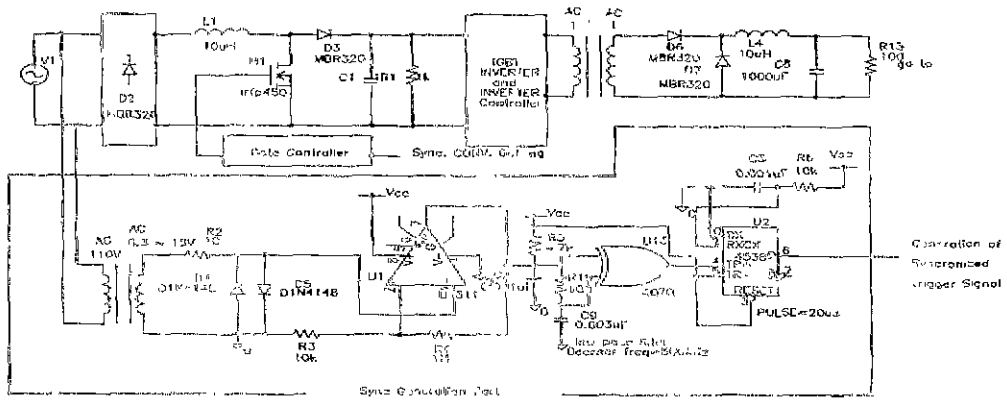


그림 7. 동기 트리거 펄스 발생 회로
Fig. 7. Synchronous trigger pulse generation circuit.

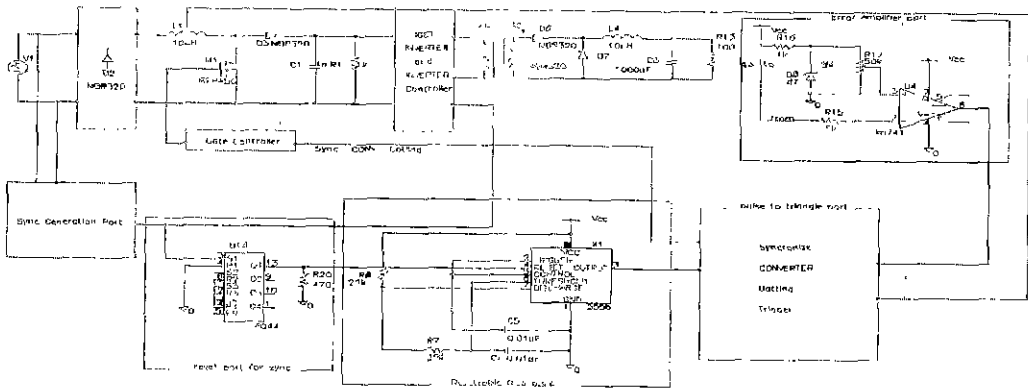


그림 8. 게이팅 신호 발생기의 동기 회로
Fig. 8. Synchronous circuits of the gate signal generation.

랜스포머(transformer)를 거쳐서 같은 60[Hz] 주파수이며 12[V] 정도의 저전압을 출력하고, 정류하여 직류 성분으로 만든 다음에 LM311과 같은 비교기를 이용하여 영점이 되는 시점을 검출한다. 이때 비교기의 개루프에서 이득이 매우 크므로 정확한 영점 검출이 가능하게 된다. 다음 단으로 원 쇼트 멀티 트리거 회로를 이용하여 상승 엣지에서 트리거가 되도록 하면 원 쇼트 트리거 동기 신호를 출력할 수 있다. 이때 출력은 120[Hz]의 동기 트리거 펄스가 발생된다.

그림 8은 승압 컨버터와 인버터의 게이트 신호 발생기의 동기 회로이다. 그림 7에서 발생된 동기 신호를 인버터의 게이팅 신호를 연산 및 출력해 주는 인버터 게이트 신호 발생기의 신호로 입력해 주고, 이 동기 신호가 컨버터의 게이팅 신호도 같이 동기시켜야 하므로 PWM-PFM 신호를 발생시켜 주는 제어기를 같은 동기 신호로 시작 동기시키기 위하여 초기 출력 신호가 영으로 리셋 되어 있는 RS Flip-Flop의 세트 단자로 입력시킨다.

RS Flip-Flop은 주파수 발진기 회로를 입력 전원 전압으로부터의 동기 트리거 신호의 시작 동기에 맞추어 구동되고, PWM 발생 회로의 입력 동기 신호와 컨버터의 부하로부터 검출된 궤환 신호를 비교하여 비교된 오차분을 PWM 신호를 발생하는 회로로 입력한다. 이와 같은 방법으로 컨버터의 시작 동기와 인버터의 게이팅 신호가 처음 전원 라인으로부터 입력되는 입력 주파수에 맞추어 구동될 수 있다.

4. 고조파 개선 및 결과

전원 입력단의 역률을 개선시키기 위하여 전원부는 승압 컨버터로 구성하고, 시스템 제어를 위하여 마이크로프로세서 80C196을 사용하는 BF 컨버터를 설계하였다.

인덕터의 크기에 의해 고주파 전류 리플의 크기가 결정되므로 인덕터 값은 전류 리플을 적절한 수준으로 제한하도록 설정하여야 한다. 인덕터 설계는 정현파 입력 전류의 최대값에서 시작된다. 최대 피크 입력 전류는 최저 입력 전압의 피크에서 발생하고 그 값은 식 (1)과 같다.

$$I_{i(pk)} = \frac{\sqrt{2} \times P}{V_{i(mm)}} \quad (1)$$

인덕터 값은 최저 입력 전압의 최대점에서의 피크 전류와 그때의 듀티비, 스위칭 주파수에 의해 결정된다

$$D = \frac{V_o - V_i}{V_o} \quad (2)$$

$$L = \frac{V_i \times D}{f_s \times \Delta I} \quad (3)$$

실험에 사용된 정격 출력은 다음과 같다.

표 1. 실험에 사용된 정격 출력

입력 전압	출력 전압	출력 전류	저항 부하	승압 인덕터	듀티비
30[V]	50[V]	1[A]	100[Ω] 300[Ω]	1.1[mH]	0.5이상

PWM-PFM 제어 기법을 이용한 능동형 PFC 컨버터를 구현하기 위하여 본 논문에서 제시한 전체 시스템은 전원 및 정류기부, 컨버터부, 인버터부, 제어기부, 부하단으로 구성하였고, 주제어기를 마이크로프로세서 80C196으로 구성하고 디지털 및 아날로그부로 설계하였다.

본 논문에서 제안한 승압 컨버터에 대한 특성을 실험하기 위하여 입력 전원으로 30[V]를 인가하였다. 또한 승압 컨버터의 스위칭 주파수를 연산하기 위하여 기준 삼각파 주파수를 15[kHz]로 주었을 때, PWM 되는 펄스와 인덕터 양단의 전위차로부터 검출된 전압을 기준으로 PFM 되는 펄스를 80C196 제어기로부터 출력하여 실험하였다.

그림 9는 일반적인 승압 컨버터의 시동시 초기 동작에 따른 평활된 출력 전압을 측정된 것이다. 여기서 부하 저항을 300[Ω]으로 하였을 때 시동 시간이 360[ms] 소요되는 것을 알 수 있다.

그림 10은 그림 12와 같은 상태에서 부하 저항을 100[Ω]으로 변환하여 시동시켰을 때의 평활된 출력 전압 상태를 측정된 것이다. 여기서 시동 시간이 그림 12 보다 약간 더 지연되어 520[ms]의 지연 시간을 갖게 된다.

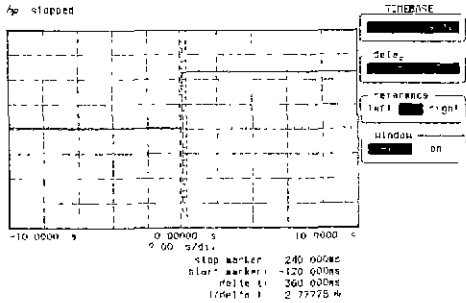


그림 9. 승압 컨버터의 시동시 출력 전압 파형 (부하 저항 : 300Ω)
 Fig. 9. Output voltage waveform of the Boost converter at start. (load resistance:300Ω)

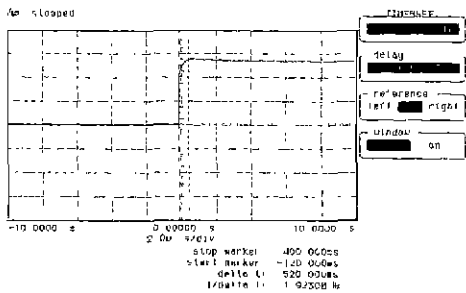


그림 10. 승압 컨버터의 시동시 출력 전압 파형 (부하 저항 : 100Ω)
 Fig. 10. Output voltage waveform of the Boost converter at start. (load resistance:100Ω)

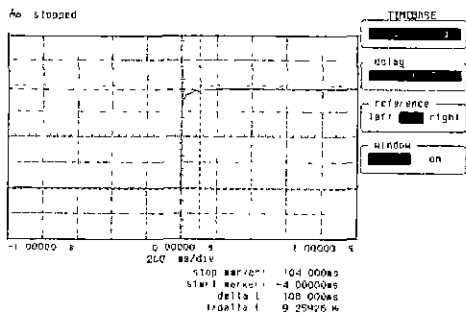


그림 11. BF 컨버터의 시동시 출력 전압 파형 (부하 저항 : 100Ω)
 Fig. 11. Output voltage waveform of the BF converter at start. (load resistance:100Ω)

그림 11은 본 논문에서 제시한 BF 컨버터를 시동 하였을 때 출력 전압을 측정하는 것이다 여기서 부하

저항을 그림 10과 동일한 조건인 100[Ω]으로 변환하여 측정하는 것으로 시동 시간이 108[ms] 지연됨을 알 수 있고, PWM-PFM 제어 및 전류 성형 기법을 실행하므로써 정상 상태로의 추종 시간을 412[ms]를 줄일 수 있었다

그림 12와 그림 13은 인버터의 동작 상태를 비교한 파형이다. 그림 12는 인버터의 오톤작시 즉, 인버터의 게이트 펄스가 동기 신호와 동기화 되지 않은 상태에서 승압 컨버터의 V_{DS} 파형과 인버터의 부하단을 측정하는 것이다. 여기서 인버터 게이팅 펄스가 출력되지 않기 때문에 BF 컨버터는 정상적으로 동작할 수 없다.

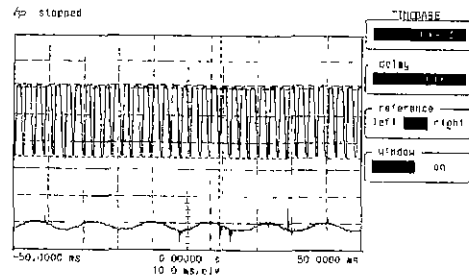


그림 12. 인버터의 오톤작시, 승압 컨버터의 V_{DS} 파형과 인버터의 부하단 파형과의 비교
 Fig. 12. Comparison V_{DS} of Boost converter with load waveform of inverter at out of inverter.

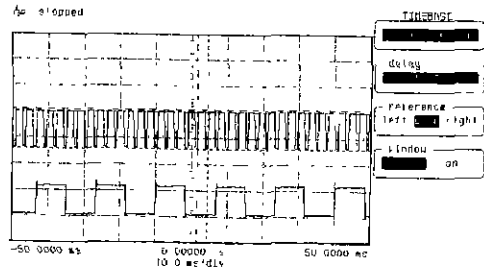


그림 13. 인버터의 정상 동작시, 승압 컨버터의 V_{DS} 와 인버터의 부하단의 파형 비교
 Fig. 13. Comparison V_{DS} of Boost converter with load waveform of inverter at in action inverter.

그림 13은 인버터의 게이트 신호를 정상 동작 시

졌을 때의 출력 상태를 나타낸 것이며, 두 신호의 동기가 일치하고 있다. 또한 컨버터의 V_{DS} 스위칭 파형의 크기가 오동작시의 무한 부하에 대한 크기보다 줄어들게 되고 인버터의 부하단 출력은 2-레벨 파형을 나타내게 된다.

그림 14부터 그림 17은 본 논문에서 제시한 BF 컨버터를 사용하여 출력 전압의 고조파 함유율을 스펙트럼 분석기로 측정한 것으로 그림 14는 BF 컨버터의 부하가 $300[\Omega]$ 이고 인버터의 전류 성형 기법을 적용하지 않고 PWM-PFM 기법만으로 제어할 때, 출력 전압의 고조파 함유율을 분석한 것이다.

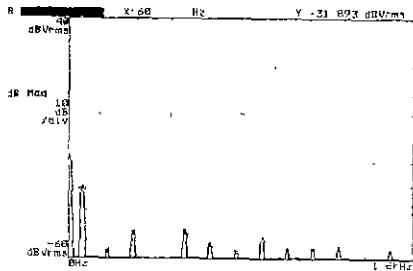


그림 14. 인버터의 전류 성형을 하지 않은 출력 전압의 고조파 분석(부하 저항 : 300Ω)
Fig. 14. Harmonic analysis of the output voltage at not used inverter current shaping. (load resistance : 300Ω)

그림 15는 그림 14와 동일한 조건에서 동기 회로를 이용하고, 전류를 성형하였을 경우 출력 전압의 고조파 함유율을 분석한 것이다.

그림 15는 그림 14 보다 스위칭에 의한 전체 고조파 성분이 감소되고, 저차 고조파의 전압 크기는 크게 줄어들며, 특히 고차 고조파가 거의 제거된다.

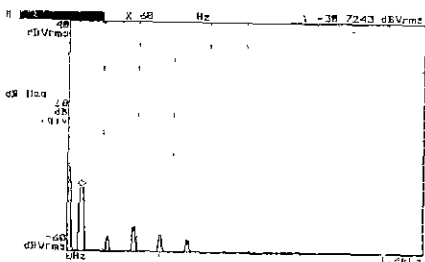


그림 15. 인버터의 전류 성형시 출력 전압의 고조파 분석(부하 저항 : 300Ω)
Fig. 15. Harmonic analysis of the output voltage at using the inverter current shaping. (load resistance : 300Ω)

그림 16과 그림 17은 부하 저항을 $100[\Omega]$ 으로 변화시켰을 경우, 그림 14와 그림 15의 동일한 방법으로 고조파를 분석한 파형이다. 그림 16은 전류 성형을 하지 않았을 경우이고, 그림 17은 전류 성형된 상태에서의 고조파 분석이다. 여기서 그림 17의 전류 성형된 파형에서 전체 고조파 함유율은 그림 15와 마찬가지로 스위칭에 의한 전체 고조파 성분이 감소되고, 저차 고조파의 전압 크기는 크게 줄어들며, 특히 고차 고조파가 거의 제거된다.

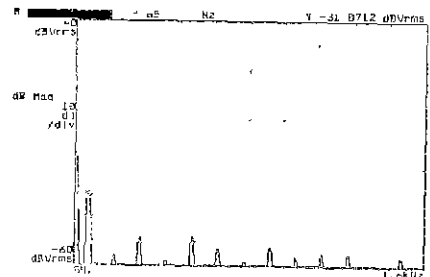


그림 16. 인버터의 전류 성형을 하지 않은 출력 전압의 고조파 분석(부하 저항 : 100Ω)
Fig. 16. Harmonic analysis of the output voltage at not used inverter current shaping. (load resistance : 100Ω)

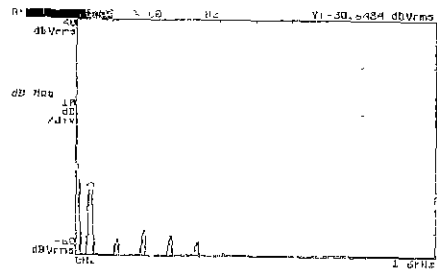


그림 17. 인버터의 전류 성형시 출력 전압의 고조파 분석(부하 저항 : 100Ω)
Fig. 17. Harmonic analysis of the output voltage at using the inverter current shaping. (load resistance : 100Ω)

5. 결 론

현재 사용되고 있는 전력 변환 컨버터의 효율을 감소시키는 주요 문제점은 외부 잡음에 의한 왜곡이나 내부에서 발생하는 고조파에 의한 왜곡에 주로 기인한다.

본 논문에서 제안한 BF 컨버터 시스템에서는 3번

의 변환 동작을 실행한다. 우선 승압 컨버터의 입력 전류를 전원전압과 동위상인 정현파로 제어하며 동시에 출력 전압에 포함되는 고조파 등의 잡음을 제거하고 직류 출력 전압을 제어하기 위하여 기준 전류의 위상을 PWM으로 제어하고, 기준 전류의 크기는 PWM으로 제어하는 PWM-PFM 제어 기법을 적용하였다. 그리고 동기 조정 회로를 적용하고 인버터 회로를 사용하여 상전압과 동위상에 가까운 정현파가 되도록 영 전류에서 반도체 스위치를 동작하는 전류 성형 제어를 실행한 후, 순방향 컨버터에 의해 다시 직류 전압으로 변환시켜 부하 단으로 출력한다.

본 논문에서 제안한 PWM-PFM 제어 특성을 분석하기 위해 주 제어기를 마이크로프로세서 80C196으로 하고 디지털 및 아날로그부 회로를 활용하여 구성하고 실험하였다.

스펙트럼 분석기로 BF 컨버터를 사용하여 출력 전압의 고조파 함유율을 측정하여 다음과 같은 결과를 얻었다.

1) 인버터의 전류 성형 기법을 적용하지 않고 PWM-PFM 기법만으로 제어할 때와 전류 성형을 한 것의 출력 전압의 고조파 함유율을 분석 비교하여 스위칭에 의한 전체 고조파 성분이 감소되고 저차 고조파의 전압 크기를 크게 줄이며, 특히 고차 고조파 성분이 거의 제거되었다.

2) 본 논문에서 제시한 동기 조정 회로 및 전류 성형 기법을 적용한 BF 컨버터는, 일반적인 승압 컨버터 역률 0.89보다 높은 0.96으로 개선되었고 부하 저항 변화에 의한 고조파 성분을 크게 감소시킬 수 있어 전체 시스템의 효율을 향상시킬 수 있었다

참 고 문 헌

(1) Muhammad H. Rashid, "Spice for Power Electronics and Electric Power", Prentice Hall, 1993.
 (2) J. H. Mulkern and N. Mohan, "A Sinusoidal Line Current Rectifier using a Zero-Voltage Switching Step-Up Converter", IEEE IAS pp. 767-771, 1988.
 (3) G. C. Hua, et al, "Novel Zero Voltage Transition PWM Converter", IEEE PESC pp. 55-61, 1992.
 (4) RRidley, S. Kern, B. Fuld, "Analysis and Design of a wide Input Range Power Factor Correction Circuit for Three-Phase Applications", AFEC'93 pp. 299-305, 1993.
 (5) Y. S. Lee, D. K. W. Cheng and S. C. Wong, "A New Approach to the Modeling of the Converters for SPICE Simulation", IEEE Transactions on Power Electronics, Vol 7, No. 4, pp. 741-753, 1992

(6) Y. S. Lee, "Computer-Aided Analysis and Design of Switch-Mode Power Supplies", Marcel Dekker, NY, 1993.
 (7) Muhammad H. Rashid, "Spice for Power Electronics and Electric Power", Prentice Hall, 1993.
 (8) J. H. Mulkern and N. Mohan, "A Sinusoidal Line Current Rectifier using a Zero-Voltage Switching Step-Up Converter", IEEE IAS pp. 767-771, 1988
 (9) G. C. Hua, et al, "Novel Zero Voltage Transition PWM Converter", IEEE PESC pp. 55-61, 1992
 (10) RRidley, S. Kern, B. Fuld, "Analysis and Design of a wide Input Range Power Factor Correction Circuit for Three-Phase Applications", AFEC'93 pp. 299-305, 1993.

◇ 저자소개 ◇

최 태 섭 (崔太燮)

1967년 4월 12일생. 1992년 국민대학교 전자공학과 졸업. 1995년 국민대학교 대학원 전자공학과 졸업(공학석사) 1995년~현재 국민대학교 대학원 박사과정 수료.

안 인 수 (安寅秀)

1967년 12월 10일생. 1992년 국민대학교 전자공학과 졸업. 1994년 국민대학교 대학원 전자공학과 졸업(공학석사) 1995년~현재 국민대학교 대학원 박사과정 수료.

임 승 하 (林承河)

1947년 2월 21일생. 1969년 광운대학교 전자공학과 졸업. 1980년 연세대학교 대학원 전자공학과 졸업(공학석사). 1997년 국민대학교 대학원 전자공학과 졸업(공학박사). 1998년~현재 부천대학 전자과 교수.

사공석진 (司空石鎭)

1951년 3월 23일생. 1976년 고려대학교 전자공학과 졸업. 1981년 고려대학교 대학원 전자공학과 졸업(공학석사). 1985년 고려대학교 대학원 전자공학과 졸업(공학박사). 1976년~1980년 모토로라 연구원. 1990년~1991년 스위스 E.T.H. 조방교수. 1982년~현재 국민대학교 전자공학부 교수.