

도통손실 저감형 역률 보상 AC/DC 컨버터

(A novel PFC AC/DC converter for reducing conduction losses)

강필순* · 최 철** · 박성준*** · 김철우****

(Feel-Soon Kang · Cheul Choi · Sung-Jun Park · Cheul-U Kim)

요 약

본 논문에서는 2단 스위치 구조를 가지는 역률 보상 회로를 적용하여 도통 손실을 저감할 수 있는 새로운 결합형 1단방식 AC/DC half-bridge 컨버터에 대한 토폴라지를 제안하고, 이에 관한 전류 불연속 모드 제어와 소프트 스위칭 특성에 대하여 연구하였다. 도통손실의 저감은 기존의 역률 보상 회로 대신 새로운 형태의 이단 스위치 구조를 가지는 역률 보상 회로를 적용함으로써 이루어진다. 제안된 토폴라지의 타당성 검증을 위해서 입력전압 100[V], 출력전압 50[V]의 500[W]급 컨버터에 대한 시뮬레이션 결과를 제시하고 분석하였다.

Abstract

This paper presents a novel power factor corrected(PFC) single-stage AC/DC half-bridge converter, which features discontinuous conduction mode(DCM) and soft-switching. The reduced conduction losses are achieved by the employment of a novel power factor correction circuitry, instead of the conventional configuration composed of a front-end rectifier followed by a boost converter. To identify the validity of the proposed converter, simulated results of 500[W] converter with 100[V] input voltage and 50[V] output voltage are presented.

Index terms : power factor correction(PFC), discontinuous conduction mode(DCM), soft-switching

1. 서 론

최근 IEC1000-3-2와 같은 고조파에 대한 국제규제의 강화로 입력전류의 고조파 저감과 고역률 보상 회로에 대한 관심이 증대되어 AC/DC 변환기의 입력단에 입력 역률을 보상하기 위한 역률 보상 회로(power factor correction: PFC)의 채용이 거의 일반

화 되어가고 있다. 단상 PFC 회로는 크게 2단(two-stage) 방식과 1단(single-stage) 방식으로 분류한다. 2단 방식은 증압용(boost) 컨버터와 같은 단순한 PFC회로를 이용하여 일정한 DC전압을 만들고 이것을 다시 절연 변압기를 갖는 DC/DC 컨버터를 통해서 원하는 출력전압을 얻는 가장 일반적인 방식이다[1]. DC-link 전압에는 입력전원 주파수의 2배에 해당하는 저주파 리플이 존재하지 않으며, 응답 특성이 빠른 장점을 가진다.

1단 방식은 하나의 전력단으로 입력 역률 보상뿐 아니라 출력 전압도 제어가 가능한 구조이다. 전력단이 하나이기 때문에 원가가 낮고 효율이 높은 장점

*정회원 : 부산대학교 전기공학과 석사과정

**정회원 : 부산대학교 전기공학과 박사과정

***정회원 : 거제대학 전기과 조교수

****정회원 : 부산대학교 전자전기통신공학부 교수

접수일자 2000년 1월 4일

을 가진다. 1단 방식은 크게 두 가지로 나눌 수 있는데, 하나는 입력전류를 연속모드로 제어할 수 있는 절연된 PFC 회로들이고, 다른 하나는 입력전류가 불연속 모드(DCM)로 제어되는 결합된(integrated) PFC 회로들이다. 절연된 PFC 회로들은 입력전류가 연속인 대신에 출력전압에 저주파 리플이 존재하고, 응답특성이 느린 단점을 갖는다. 결합된 PFC회로는 출력전압에 저주파 리플이 없으며, 응답특성도 빠르다. 그러나, 입력전류가 불연속이기 때문에 대용량에 적용하기 어려운 단점을 갖는다[2].

본 연구에서는 도통손실을 저감시킬 수 있는 새로운 결합된(integrated) 1단 방식(single-stage) 역률 보상 AC/DC half-bridge 컨버터를 제안한다. 기존의 역률 보상 회로가 아닌 새로운 형태의 역률 보상회로를 적용하여 도통손실을 저감시킬 수 있고, 이용되는 네 개의 스위치 모두가 소프트 스위칭이 가능하므로 스위칭 손실을 줄일 수 있는 장점을 가진다. 따라서, 제안하는 토폴라지는 고역률화, 도통손실의 저감, 소프트 스위칭의 구현이 가능하여 전체 효율을 증대시킬 수 있다.

2. 기존의 역률 보상 회로

역률 보상 회로의 일반적인 형태는 그림 1과 같이 다이오드 정류 브릿지 다음에 승압용 인덕터가 따라오는 형태이다. 이러한 역률 보상 회로는 스위치 sw_1 이 턴-온되어 부스터 기능을 수행할 경우엔 전류는 $D_1 \rightarrow L_{boost} \rightarrow sw_1 \rightarrow D_4$ 를 통해서 흐른다. 그리고 스위치 sw_1 이 턴-오프되어 파워링을 하는 구간에서는 전류가 $D_1 \rightarrow L_{boost} \rightarrow D_0 \rightarrow C_o \rightarrow D_4$ 를 통하여 흐르게 된다. 그러므로 전류의 흐름상에는 항상 세 개의 반도체 소자가 존재하게 되어 세 번의

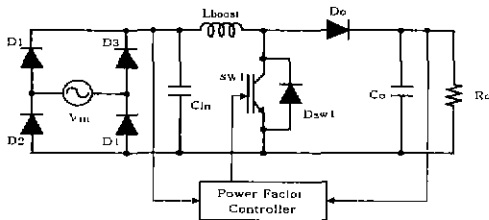


그림 1. 기존의 역률 보상 회로
Fig. 1 Conventional PFC circuitry

도통 손실과 전압강하가 존재하게 된다.

그래서 최근 도통 손실을 저감시키기 위한 역률 보상 회로들이 많이 연구되고 있으며, 그림 2의 입력단에서와 같이 두 개의 스위치 sw_1, sw_2 와 다이오드 D_1, D_2 만으로 구성된 역률 보상 회로도 이미 제안된 바 있다[3]. 그러나, 이러한 2단 스위치 구조의 역률 보상 회로는 출력전압이 입력전압에 의해 결정되고, 부스터 기능을 수행할 때 전류가 스위치를 정·역 방향으로 순환하는 구간이 존재하여 스위치에 불필요한 스트레스를 가중시키는 단점을 가진다.

3. 제안하는 PFC AC/DC 컨버터

3.1 제안하는 컨버터의 구성과 동작

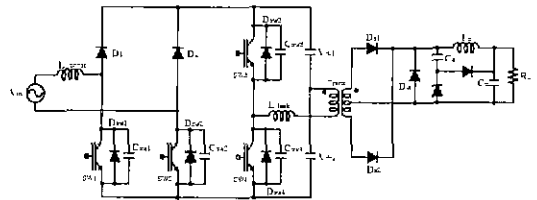


그림 2. 제안하는 역률 보상 AC/DC 컨버터
Fig. 2 The proposed PFC AC/DC converter

본 연구에서 제안하는 새로운 1단 방식의 결합된(integrated) 역률 보상 AC/DC half-bridge 컨버터는 그림 2와 같다. 제안하는 컨버터는 두 개의 스위치 sw_1, sw_2 와 다이오드 D_1, D_2 만으로 구성되는 2단 스위치 구조의 역률 보상 회로와 일반적인 DC/DC half-bridge 컨버터를 결합시켜 하나의 전력단으로 구성하여 전력 변환 효율을 증대시키고, 도통손실을 저감시킬 수 있는 1단 방식의 컨버터이다.

제안한 컨버터의 동작은 스위치 sw_1 이 턴-온되면 $L_{boost} \rightarrow sw_1 \rightarrow D_{sw2}$ 를 통해서 전류가 흘러 부스터 기능을 수행하게 되며, 스위치 sw_1 이 턴-오프되고 커패시터 C_{sw1} 의 양단 전압이 $V_{dc1} + V_{dc2}$ 의 양단 전압과 동일하게 되면 다이오드 D_1 이 도통되어 전류는 $L_{boost} \rightarrow D_1 \rightarrow C_{dc1} \rightarrow C_{dc2} \rightarrow D_{sw2}$ 를 통하여 흘러 파워링을 하게 된다. 따라서, 전류의 흐름 상

에는 항상 두 개의 반도체 소자만이 존재하게 된다. 즉, 부스팅의 경우에는 스위치 sw_1 과 다이오드 D_{sw2} 그리고 파워링의 경우에는 다이오드 D_1 과 D_{sw2} 만이 전류의 흐름 속에 존재하게 되어 도통손실과 전압강하를 저감시킬 수 있으며, 변압기를 채용하여 턴수비에 의한 출력전압의 제어가 가능하다. 그리고 입력전류를 불연속 모드로 동작시킴으로써 1차측 입력 전류가 영이 되는 구간이 존재하게 되어 모든 스위치가 영전압 스위칭이 가능하며, 부스터 구간에서 불필요한 전류가 스위치를 정·역 방향으로 도통하여 스위치에 가하는 스트레스를 억제할 수 있어 스위칭 손실을 저감시킬 수 있다. 또한 입력 전류나 입력 전압의 검출 없이도 일정 시비율로 주소자를 스위칭하면 입력 전류의 피크 값이 저절로 정현파가 되므로(semi-automatic current shaping) 입력전류를 검출하고 제어하는 부가적인 전류 제어기의 필요성[4]을 제거할 수 있다. 그림 3은 전류 불연속 모드에서 입력측의 송압용 인덕터에 흐르는 전류의 파형을 나타낸다.

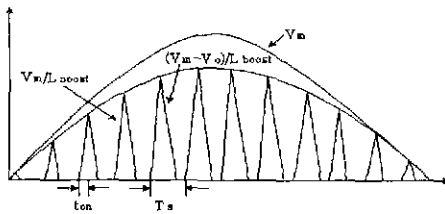


그림 3. 전류 불연속 모드에서의 인덕터 전류
Fig. 3. Inductor current in DCM

그러나, 전류 불연속 모드로 동작시킴으로써 대용량에는 적용하기 어려운 단점을 가지며, 입력전류의 왜곡에 대한 부가적인 연구[5][6][7]가 필요하다.

대부분의 변압기를 채용한 컨버터에서 문제시되는 스위치의 턴-온과 턴-오프 시에 변압기의 누설 인덕턴스와 반도체 소자의 기생 커패시터에 의하여 발생하는 2차측 정류단의 서지(surge)전압의 발생을 저감시키기 위하여 커패시터와 두 개의 다이오드로 이루어진 보조회로를 부가하였다.

제안하는 컨버터는 2단 스위치 구조의 역률 보상 회로가 도통손실을 저감시킬 수 있다는 장점만을 살려 DC/DC 컨버터와 1단 방식으로 구성함으로써 도통손실의 저감과 전력 변환 효율의 증대를 이룰 수

있고, 전류 불연속 모드로 동작시킴으로써 소프트 스위칭이 가능하여 소자의 스트레스가 저감되어 고역률, 고효율, 소형·경량화된 컨버터를 제작할 수 있다.

3.2 동작 모드에 따른 동작회로와 해석

본 연구에서 제안하는 컨버터의 주요 파형을 그림 4에 나타내고, 동작 모드에 대한 해석을 각 모드별로 세분화하여 설명한다. 본 연구에서는 해석의 편의를 위해서 모든 소자는 이상적이고, 회로는 정상상태에서 동작하며, 교류 입력 전압의 주기에 비해 스위칭 주기가 상당히 짧으므로 스위칭 한 주기동안의 교류 입력 전압을 정전압원으로 가정하고, 입력전류가 양인 경우에 대해서 해석한다.

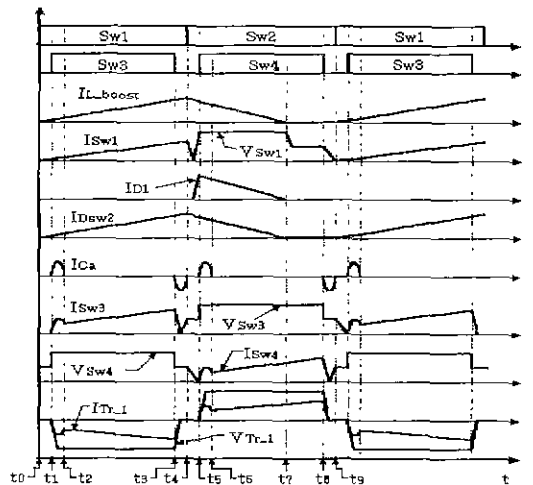


그림 4. 모드에 따른 동작 파형
Fig. 4 Key waveforms in each mode

모드 1 (t_0, t_1) : sw_1 턴-온, 입력전류 상승

t_0 에서 송압용 인덕터 L_{boost} 로 흐르는 전류와 커패시터 C_{sw1}, C_{sw2} 로 흐르는 전류는 모두 제로이고, 2차 측은 다이오드 D_w 로 환류하고 있다. 스위치 sw_1 이 영전압에서 턴-온이 되면 입력전류는 송압용 인덕터 L_{boost} 를 거쳐 스위치 sw_1 과 스위치 sw_2 의 바디 다이오드를 통해서 상승하기 시작한다.

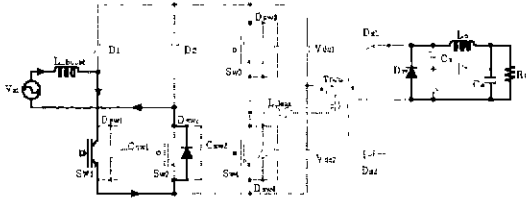


그림 5. 모드 1
Fig. 5. Mode 1

초기의 커패시터 C_{sw1} 의 양단 전압과 입력 인덕터에 흐르는 전류는 식(1)과 (2)에 의해 정의된다.

$$V_{C_{sw1}}(t) = 0 \quad (1)$$

$$I_{L_{boost}} = \frac{V_{in}}{L_{boost}} \cdot t \quad (2)$$

또한 교역률을 얻기 위해서, 스위치의 On-time은 모든 입력구간에 대하여 항상 일정해야만 한다. 이 구간 마지막에서의 승압용 인덕터에 흐르는 전류는 다음의 식(3)과 식(4)에 의해 정의된다.

$$I_{L_{boost}}(t_1) = \frac{V_{in}}{L_{boost}} \cdot t_{on} = I_1 \quad (3)$$

$$\Delta t_1 = t_{on} = \frac{I_1 \cdot L_{boost}}{V_{in}} = \frac{\alpha}{\omega_0} \quad (4)$$

여기서, α 는 감쇠정수, ω_0 는 공진각 주파수, Z_0 는 고유 임피던스이며, 식(5)-(7)에 의해 정의된다.

$$\alpha = \frac{Z_0 \cdot I_1}{V_{in}} \quad (5)$$

$$\omega_0 = \frac{1}{\sqrt{L_{boost} \cdot C_{sw1}}} \quad (6)$$

$$Z_0 = \sqrt{\frac{L_{boost}}{C_{sw1}}} \quad (7)$$

모드 2 (t_1, t_2) : sw_3 턴-온, C_a 충전

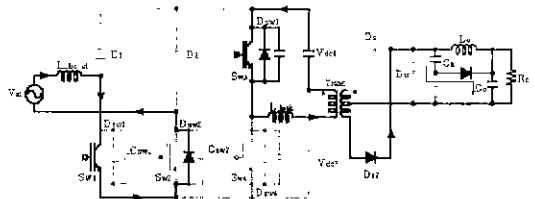


그림 6. 모드 2
Fig. 6. Mode 2

t_1 에서 스위치 sw_3 이 영전압에서 턴-온하면, 보조회로 커패시터 C_a 를 통하여 형성되는 저 임피던스 경로를 통하여 전류의 패스가 형성되어 다이오드 D_w 양단의 전압 스트레스를 저감시킨다.

모드 3 (t_2, t_3) : 일차측이 전부하 담당

보조회로의 커패시터 C_a 의 충전이 끝나면 일차측 커패시터 C_{dc1} 이 전부하를 담당하게 된다. 이 구간에 도 입력 인덕터 전류는 계속 증가하고 있다.

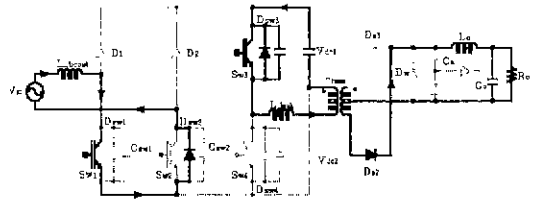


그림 7. 모드 3
Fig. 7. Mode 3

모드 4 (t_3, t_4) : sw_3 턴-오프, C_a 방전

t_3 에서 스위치 sw_3 가 턴-오프 되면, 커패시터 C_{sw3} 가 충전되면서 스위치의 스트레스를 저감시키고, 보조회로의 커패시터 C_a 가 방전하여 부하측에

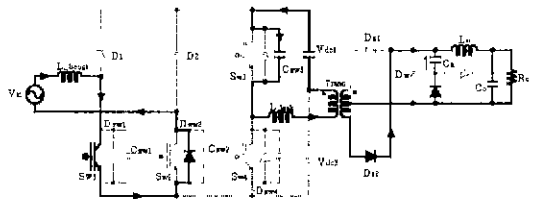


그림 8. 모드 4
Fig. 8. Mode 4

공급되는 전류의 일시적인 강하(Drop)를 방지한다

모드 5 (t_4, t_5) : 입력전류 하강 시작

t_4 에서 스위치 sw_1 은 턴-오프 되고, 커패시터 C_{sw1} 이 충전을 시작한다. 이 구간에서 스위치 sw_2 가 턴-온이 되지만, 전류는 계속 스위치 sw_2 의 역병렬 다이오드 D_{sw2} 를 통해서 흐르게 된다. 입력 인덕터에 흐르는 전류는 감소하기 시작하며, 2차 측은 다이오드 D_w 로 환류하게 된다.

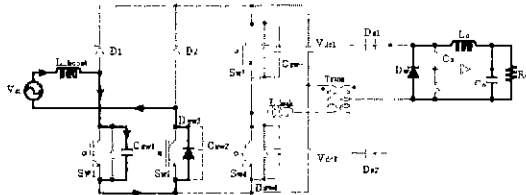


그림 9. 모드 5
Fig. 9. Mode 5

모드 6 (t_5, t_6) : 다이오드 D_1 도통

t_5 에서 커패시터 C_{sw1} 이 완전히 충전되면 다이오드 D_1 이 도통되면서 커패시터 C_{dc1} 과 C_{dc2} 를 충전하게 된다. 만약 입력전류가 승압용 인덕터 L_{boost} 를 충분히 자화 시키지 못하는 구간(zero-crossing)에서는 모드 6과 7이 존재하지 않고 바로 모드 8로 넘어가게 된다.

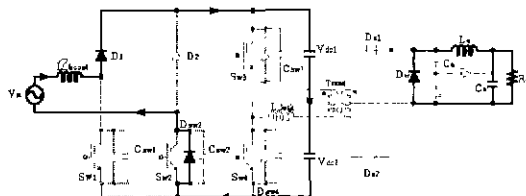


그림 10. 모드 6
Fig. 10. Mode 6

모드 7 (t_6, t_7) : sw_4 턴-온, C_a 충전

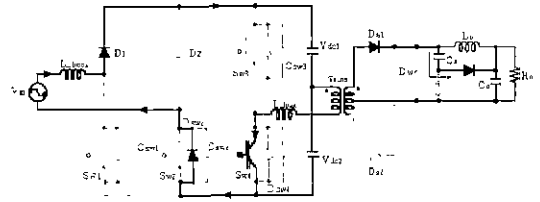


그림 11. 모드 7
Fig. 11. Mode 7

t_6 에서 스위치 sw_4 가 턴-온이 되면 모드 2에서와 동일하게 2차측 보조회로 커패시터 C_a 가 충전된다. 1차측은 여전히 다이오드 D_1 으로 전류의 패스(path)가 형성된다.

모드 8 (t_7, t_8) : 입력 전류 제로 구간

t_7 에서 입력전류는 완전히 제로로 떨어진다. 이 구간은 t_4 까지 승압용 인덕터 L_{boost} 에 저장되었던 에너지가 커패시터 C_{dc1} , C_{dc2} 로 모두 전달되고 승압용 인덕터에 남아 있는 에너지가 없는 상태이다. 회로 설계시 이 구간이 다음 스위칭 시간이 되기 전에 오프로 설계하여야 전류 불연속 모드로 동작할 수 있고, 별도의 전류제어기가 필요 없게 된다.

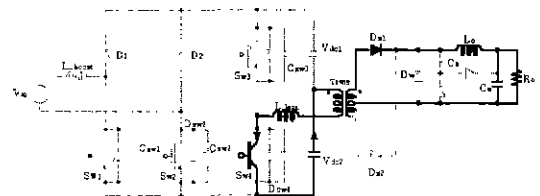


그림 12. 모드 8
Fig. 12. Mode 8

모드 9 (t_8, t_9) : sw_4 턴-오프, C_a 방전

t_8 에서 스위치 sw_4 가 턴-오프 되면, 보조회로의 커패시터 C_a 가 방전을 하고 완전히 방전이 되면 2차 측은 환류 다이오드 D_w 로 환류하게 되며, 1차측은 완전히 영전류 상태가 되어 다음 스위칭 주기의 스위치 sw_1 의 영전압 턴-온이 가능하다.



그림 13. 모드 9
Fig. 13. Mode 9

4. 시뮬레이션 결과 분석

제안한 토폴라지의 타당성 검증을 위해서 입력전

압 100[V], 출력전압 50[V]의 500[W]급의 부하에 대한 시뮬레이션 결과를 제시한다. 그림 14는 제안된 컨버터의 정상 상태에서의 입력 전압과 입력전류의 파형이다. 입력전류를 불연속 모드로 동작시키는 것만으로도 별도의 전류 제어기 없이 입력전류가 입력 전압을 추종하여 정현적으로 됨을 확인할 수 있다. 그러므로, 제안한 토폴라지가 단위 역률로 동작함을 시뮬레이션을 통하여 확인할 수 있다. 따라서, 제안한 새로운 결합된 1단 방식의 역률보상 AC/DC half-bridge 컨버터가 역률 보상 회로의 기능을 충분히 잘 수행함을 확인할 수 있고, 기존의 역률 보상을 위해 적용된 회로에 비교해서 항상 하나가 적은 반도체 소자를 거치기 때문에 도통 손실과 전압강하가

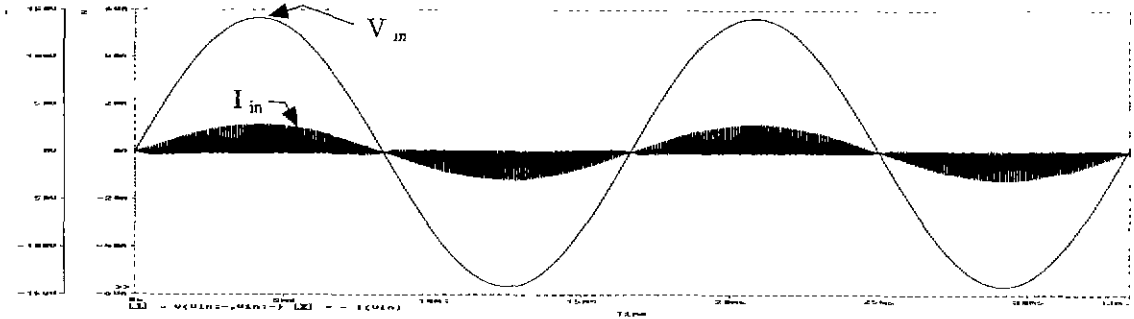


그림 14. 입력 전압과 전류
Fig. 14. Input voltage and current

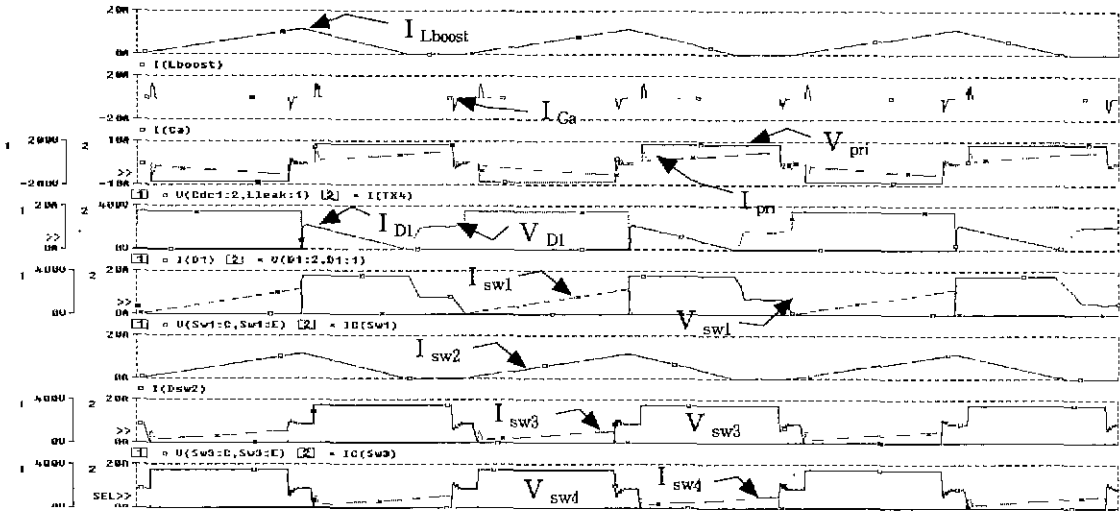


그림 15. 주요 파형
Fig. 15. Key waveforms

줄어들어 효율의증가도 가져올 수 있다.

본 연구의 시뮬레이션에 이용된 회로 정수는 표 1 와 같고, 그림 15는 주요 부분의 파형을 나타낸다. 여기서 $I_{L_{boost}}$ 는 승압용 인덕터에 흐르는 전류, I_{Ca} 는 보조회로 커패시터 전류, V_{pri} 와 I_{pri} 는 변압기 1차측의 전압과 전류, V_{D1} 과 I_{D1} 은 다이오드 D_1 의 전압과 전류, V_{sw1} 과 I_{sw1} 은 스위치 양단의 전압과 전류를 표시하며, sw_2, sw_3, sw_4 는 sw_1 과 동일하게 표시한다.

표 1. 회로 정수
Table. 1 Specifications

항 목	Value
V_{in}	AC 100 [V]
V_{out}	DC 50 [V]
L_{boost}	300 [μ H]
Transformer (primary/secondary)	900 / 200 [μ H]
sw_1, sw_2, sw_3, sw_4	Z1MBI50L-060
$C_{sw1}, C_{sw2}, C_{sw3}, C_{sw4}$	1 [nF]
C_{dc1}, C_{dc2}	1000 [μ F]
Switching frequency	20 [kHz]
Duty ratio / Dead time	0.5 / 2 [μ s]

5. 결론

본 연구에서는 새로운 도통손실을 저감시킬 수 있는 결합된(integrated) 1단 방식의 역률 보상 AC/DC half-bridge 컨버터를 제안하고 시뮬레이션을 통하여 토폴라지의 타당성을 검증하였다. 시뮬레이션의 결과로부터 제안된 컨버터가 단위 역률로 동작하고, 기존의 역률 보상회로와 비교하여 역률 보상을 위한 전류의 흐름상에 항상 하나가 적은 반도체 소자가 존재함으로써 가능한 도통 손실의 저감, 1단 방식의 설계에 의한 시스템 부피의 감소와 전력 변환 효율의 증대를 가져올 수 있다. 그리고 전류 불연속 모드로 동작시킴으로써 소프트 스위칭과 부스팅 구간에서 정·역 방향 순환 전류를 억제할 수 있기 때문에 스위칭 손실의 저감시킬 수 있으며, 별도의 전류 제어기 필요성을 제거할 수 있어 경제성, 고효율, 고역률

의 장점을 가진다.

참고 문헌

- (1) F. S. Kang, S. H. Lee, S. J. Park, C. U. Kim, "A Novel Soft-Switched Single-stage PFC AC to DC Two-Switches Forward Converter", ICMT, pp.49-53, Oct., 1999.
- (2) 조정구, "역률보상회로의 최근연구동향", 전력전자학회지, 제3권, 제1호, 1998. 3.
- (3) Alexandre Ferrari de Souza and Ivo Barbi, "A New ZCS Quasi-Resonant Unity Power Factor Rectifier with Reduced Conduction Losses", IEEE, PESC, pp.1171-1177, 1995.
- (4) M. van der Berg, J. A. Ferreira, "A Family of Low EM, Unity Power Factor Converters", IEEE, PESC, Vol. II, June, 1996.
- (5) Milan M. Jovanovic, Fred C. Y. Lee, "DC Characteristics and Stability of Push-Pull and Bridge-Type Zero-Current-Switched Quasi-Resonant Converters", IEEE Trans. on Power Elec., Vol.4, No.3, July 1989.
- (6) Young-Goo Kang, Anand K. Upadhyay, "Analysis and Design of a Half-Bridge Parallel Resonant Converter", IEEE Trans on Power Elec. Vol.3, No.3, July 1998.
- (7) Kwang-Hwa Liu and Yung-Lin Lin, "Current Waveform Distortion in Power Factor Correction Circuits Employing Discontinuous-Mode Boost Converter", IEEE, PESC, pp. 825-829, 1989.

◇ 저자소개 ◇

강 필 순 (姜鵬淳)

1973년 9월 5일생. 1998년 경상대학교 공과대학 전기공학과 졸업 현재 부산대학교 대학원 전기공학과 석사 과정.

최 철 (崔哲)

1963년 11월 3일생. 1987년 중앙대학교 전기공학과 졸업. 1998년 부산대학교 대학원 전기공학과 졸업(석사). 현재 동 대학원 전기공학과 박사과정. 1986년 11월 LG그룹입사. 현재 LG.OTIS 주차 설계팀 차장.

박 성 준 (朴聖濬)

1965년 3월 20일생. 1991년 부산대학교 공과대학 전기공학과 졸업. 1993년 동 대학원 전기공학과 졸업(석사). 1996년 동 대학원 전기공학과 졸업(박사). 현재 부산대학교 지능기계공학과 박사과정. 거제대학 전기과 조교수.

김 철 무 (金喆禹)

1942년 12월 5일생. 1969년 부산대학교 공과대학 전기공학과 졸업 1974년 일본 전기통신대학 전자공학과 졸업(석사). 1982년 일본 동경 공업 대학 전기전자공학과 객원 교수. 1986년 중앙대학교 전기공학과 졸업(박사). 현재 부산대학교 공과대학 전자전기통신공학부 교수. 당 학회 평의원.