

## 에미터 면적에 따른 BJT의 SPICE 1/f 잡음 파라미터 추출

(Extracting the BJT SPICE 1/f Noise Parameters Based on Emitter Area)

홍헌문\* · 전병석\*\* · 김주식\*\*

(Hyun-Mun Hong · Byeong-Seok Jeon · Ju-Sik Kim)

### 요 약

본 연구에서는 BICMOS 공정으로 제조된 바이폴라 트랜지스터의 SPICE 잡음 파라미터 추출방법을 제시하였다. 기하학적 분석으로부터  $K_f$  값이 에미터 면적에 반비례하고 있음을 보였다. 그리고  $K=0.8 \times 10^{-20}$ ,  $A_f=2$ ,  $\alpha \approx 1$  값이 추출되었다.

### Abstract

In this study, present a method for extracting the BJT SPICE 1/f noise model parameters fabricated by BICMOS process. From the geometric analysis of the  $K_f$ , we show that  $K_f$  is in inverse proportion to emitter area. And it is extracting that  $K=0.8 \times 10^{-20}$ ,  $A_f=2$ ,  $\alpha \approx 1$  values.

### 1. 서 론

바이폴라 접합 트랜지스터(BJT)에서는 열잡음, 산탄잡음, 파워잡음 및 1/f 잡음 등 거의 모든 잡음원들이 발생되고 있다[1]. 열잡음은 BJT의 기생저항 성분인 베이스 분산저항(base spreading resistance), 에미터 및 콜렉터 기생저항들에서 발생된다. 각 저항 성분에 인가되는 전계가 크지 않아서 개별 기생저항 등에서 발생하는 열잡음의 크기는 나이퀴스트(Nyquist) 정리 식으로 추정될 수 있다. 그리고 에미터와 콜렉터의 각 접합 부분에서 발생하는 산탄 잡음은 쇼트키(Schottky) 잡음식으로 계산될 수 있다. 접합 근처의 결함(metallic defect) 및 격자의 어긋남(dislocation)과 같은 결함에 의해 발생하는 것으로 알려져 있는 파워

잡음은 안정된 공정에 의해서 결함이 제거될 수 있으므로[2] 이상적인 공정을 가정하여 그 잡음 성분이 없다고 추정할 수 있다. 그러나 1/f 잡음은 소자의 제조 공정 및 기하학적 구조에 따라 측정값이 다르기 때문에 각 소자에서 발생하는 1/f 잡음의 크기를 예측할 수 있는 모델링이 필요하다. 현재 바이폴라 접합 트랜지스터에서의 1/f 잡음 모델식은 다음과 같이 표시되고 있다.

$$S_{i_n}^{1/f}(f) = K_f \frac{I_B^{A_f}}{f^\alpha} \quad (1)$$

여기서  $\alpha$ 는 보통 1이며,  $A_f$ 는 1과 2사이의 값을 갖는다. 일반적으로 안정된 공정으로 제조된 실리콘 BJT에서는 베이스로부터 에미터로 주입된 전송자들의 이동도 섭동에 의해서 1/f 잡음이 발생되고, 이 경우에는  $A_f \approx 1$ 이 되는 것으로 알려져 있다[3]. 그리고 근래에 1/f 잡음과 백색잡음이 교차하는 주파수

\*정회원 · 동해대학교 전기공학과 전임강사

\*\*정회원 · 충북대학교 전기공학과

접수일자 : 1999년 12월 27일

에미터 면적에 따른 BJT의 SPICE 1/f 잡음 파라미터 추출

$f_L$ 을 이용하여,  $K_f$ 의 특성을 분석하는 방법이 제시된 바 있다[4]. 이 경우에 절점주파수(corner frequency)  $f_L$ 이 소자의 구조 및 바이어스에 의존하게 되므로,  $f_L$ 이  $K_f$ 를 대치하는 모델변수가 된다. 따라서  $f_L$ 의 특성이 예측 가능하지 않으면,  $f_L$ 을 이용하는 분석 방법은 큰 장점을 갖지 못한다.

고속 ECL 디지털 회로 및 고집적 CMOS 회로가 혼합된 아날로그 회로를 구현하기 위해서 BICMOS 공정을 채택하고 있으며[5], 이러한 경우 특히 잡음측면이 중요한 변수가 될 수 있다. 본 연구에서는 BICMOS 공정으로 제조된 바이폴라 트랜지스터의 SPICE 매개변수  $A_f, K_f, \alpha$ 를 추출하며, 특히  $K_f$ 의 기하학적 구조에 따른 특성을 조사하여 그 값을 예측 가능한 값으로 모델링하고자 한다.

## 2. 저주파 잡음 측정 및 파라미터 추출

본 연구에서 사용된 잡음측정은 HP3562A 신호분석기를 사용하였다. 저주파 잡음 증폭기는 초단음 JFET을 이용하여 설계되었고, 증폭기의 저주파 잡음성분은 피시험 회로에 거의 영향을 주지 않았다. 그림 1의 결과는 에미터 면적에 관계없이 소자의  $S_{i_b}^{1/f}(f)$  값이 베이스 전류의 자승에 비례하여 증가하고 있음을 보여주고 있다. 실선은 회귀곡선을 이용하여 그 기울기를 구한 것이다. 그림 1의 결과로부터 SPICE 파라미터  $A_f$  값이 2를 갖고 있음을 유추할 수 있다.

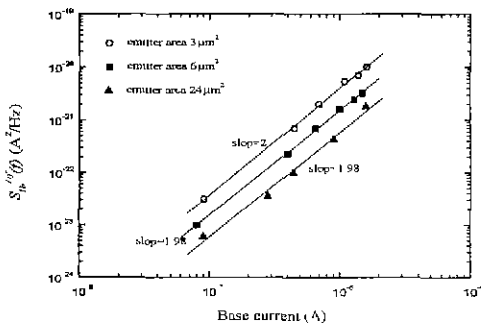


그림 1. 베이스 전류에 따른 전류 잡음스펙트럼 밀도 ( $f=10\text{Hz}$ )  
Fig. 1. Noise spectrum density versus base current ( $f=10\text{Hz}$ )

그림 1로부터  $A_f$  값이 추출되면, 실험조건 및 식 (1)로부터 베이스 전류와 측정된 주파수를 대입하여  $K_f$  값을 찾아 낼 수 있다. 그러나 에미터 면적에 따라  $K_f$  값이 변하기 때문에 면적에 따른  $K_f$  값의 특성을 알아 보기 위하여 그림 2, 3에서와 같이 에미터 면적과 베이스 전류, 베이스 접촉 갯수에 대하여 실험을 수행하였다. 그림 2의 결과는 서로 다른 베이스 전류에 대하여  $S_{i_b}^{1/f}(f)$  값이 에미터 면적에 반비례하고 있음을 보여주고 있다.

그림 3의 결과는 에미터 면적이 같지만 베이스 접촉 갯수가 다른 경우에 대하여 실험한 결과이다. 실험 결과 베이스 접촉 갯수에 따라  $S_{i_b}^{1/f}(f)$  값은 크게 영향을 받지 않는 것으로 사료된다.

공통 에미터 잡음등가회로의 해석에 의해 출력측에서 관측되는 전압잡음스펙트럼은 다음과 같이 주어진다[6].

$$S_{out}(f) = \frac{S_{i_b}(r_b + R_B + r_e + R_E)^2 \beta^2 R_c^2}{Z^2} + \frac{S_{i_c}(r_x + r_b + R_D + r_e + R_E)^2 R_c^2}{Z^2} + \frac{\beta^2 R_c^2 (I_B^2 S_{r_b} + I_E^2 S_{r_e})}{Z^2} + 4k_B T \left[ \frac{\beta^2 R_c^2 (r_b + R_B + r_e + R_E)}{Z^2} + R_L \right] \quad (2)$$

여기서  $R_B, R_E, R_c$ 는 외부 베이스, 에미터, 콜렉터 저항이며,  $r_e, r_b$ 는 트랜지스터 내부의 빌크저항이고,  $\beta$ 는 전류증폭률,  $r_x$ 는 트랜지스터 에미터, 베이스 간 입력저항이다.  $Z = R_B + r_b + r_x + (\beta + 1) \cdot (R_E + r_e)$ 이며,  $I_B, I_E$ 는 각각 베이스, 에미터 전류이며,  $k_B$ 는 볼츠만 상수,  $T$ 는 절대온도,  $S_{i_b}$ 는 에미터 베이스 간 잡음원  $S_{i_c}$ 는 컬렉터 에미터 간 잡음소스이다. 그리고 위의 그림 1, 2, 3으로부터 에미터 베이스 간 잡음소스는 다음과 같이 쓸 수 있다.

$$S_{i_b}^{1/f}(f) = K_f \frac{I_B^2}{f} \quad (3)$$

$$K_f = \frac{K}{\text{Emitter Area}}$$

여기서  $K = 0.8 \times 10^{-20}$ 이다.

그림 4는 실험값과 추출된 파라미터와 식 (2)를 이용하여 수치계산된 값과 비교하여 본 것으로, 기존의 절점 주파수  $f_L$ 을 대입하지 않고도 에미터 면적으로

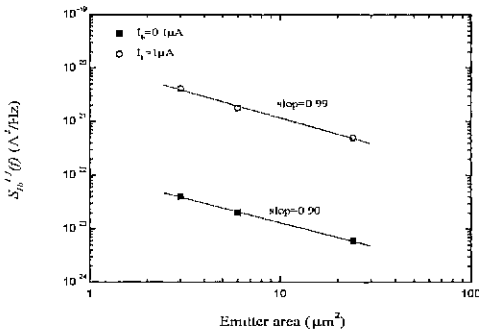


그림 2. 에미터 면적에 따른 전류잡음 스펙트럼 밀도 (f=10Hz)  
Fig. 2. Noise spectrum density versus emitter area (f=10Hz)

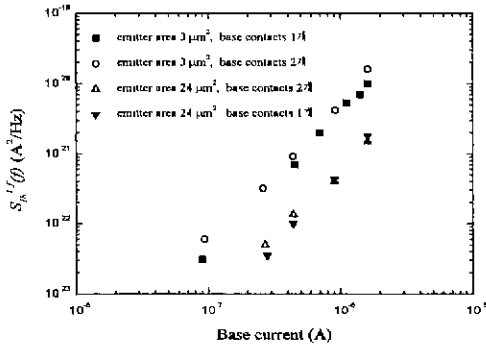


그림 3. 베이스 전류에 따른 전류잡음 스펙트럼 밀도 (f=10Hz)  
Fig. 3. Noise spectrum density versus base current (f=10Hz)

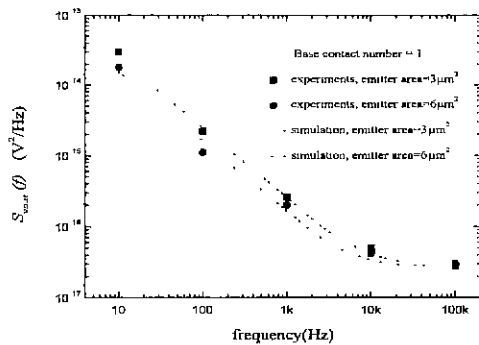


그림 4. 에미터 면적에 따른 잡음전력밀도 (심볼: 측정값, 라인: 시뮬레이션, I<sub>c</sub>=150μA)  
Fig. 4. Noise spectral density of emitter area 3μm<sup>2</sup> operating at I<sub>c</sub>=150μA (symbol : measurements, line: simulation, I<sub>c</sub>=150μA)

모델링 된 수식으로 충분히 설명 할 수 있음을 확인 할 수 있다.

### 3. 결 과

본 논문에서는 BICMOS 공정으로 제조된 BJT의 SPICE 1/f 잡음파라미터를 추출하였다. 특히 에미터 면적이 고려된 K<sub>f</sub>를 수식화 하였고 이러한 수식 적 결과를 바탕으로 베이스 전류의 변화와 에미터 면적의 변화에 따라 시뮬레이션 한 결과, 실험값을 매우 정확하게 설명하고 있음을 확인할 수 있었다. 본 논문에서 제시된 SPICE 파라미터 값 및 에미터 면적으로부터 잡음의 크기는 예측이 가능하기 때문 에 저잡음 아날로그 회로설계에 기여할 수 있을 것 으로 기대된다.

### 참 고 문 헌

- [1] A. van der Ziel, Noise in Solid State Devices and Circuits, John Wiley & Sons, New York, NY, 1986.
- [2] C. D. Motcherbacher and J. A. Connelly, Low Noise Electronic System Design, John Wiley & Sons, New York, N. Y., 1993.
- [3] A. van der Ziel, "Unified Presentation of 1/f Noise in Electronic Device Fundamental 1/f Noise Sources," Proc. IEEE, 76, pp. 233-258, 1988.
- [4] Julio C. Costa, Dave Ngo, Robert Jackson, Natalino Camilleri, and James Jaffee, "Extracting 1/f Noise Coefficients for BJT's," IEEE Trans. Electron Devices, ED-41, No. 11, pp. 1992-1999, 1994.
- [5] Kenneth R. Laker, Willy M. C. Sansen, Design of Analog Integrated Circuits and Systems, McGRAW-Hill, 1994.
- [6] T. G. M. Kleinpenning, "Location of Low-Frequency Noise Sources in Submicron Bipolar Transistors," IEEE Trans. Elec. Dev., ED-39, pp. 1501-1506, 1993.

### ◇ 저자소개 ◇

#### 홍 현 문 (洪鉉文)

1992년 충북대학교 전기공학과 졸업, 1994년 동대학원 전기공학과 졸업(석사), 1996년 동대학원 전기공학과 박사과정 수료, 1998년~현재 동해대학교 전기공학과 전임강사

#### 전 병 식 (全炳錫)

1995년 충북대학교 전기공학과 졸업, 1998년 동대학원 전기공학과 졸업(석사), 2000년 동대학원 전기공학과 박사과정 수료

#### 김 주 식 (金周植)

조명·전기설비학회논문지 1999년 11월호 참조