

# DSP 구현을 위한 적응 전치왜곡 선형화기 구조

## An Adaptive Predistorter Linearizer Architecture for the DSP Implementation

이경우 · 이세현 · 이상설

Kyungwoo Lee · Sehyun Lee · Sangseol Lee

### 요 약

이 논문에서는 DSP로 구현하기에 적합한 적응 전치왜곡 선형화기를 제안한다. 기존에 제안된 선형화기와 달리 애널로그 전치왜곡기를 사용하지 않고 DSP로 전치왜곡을 시행한다. 전치 왜곡기의 출력신호와 후처리기의 출력신호사이의 오차가 글로벌 최소치에 접근하도록 RLS (recursive least square) 적응 알고리즘을 적용한다. 제안된 선형화기에 대한 컴퓨터 시뮬레이션 결과는 좋은 성능을 보인다.

### Abstract

An adaptive predistorter linearizer suitable for the DSP implementation is proposed. Predistortion is performed by the DSP instead of the analog predistorter. RLS algorithm is employed for the optimization process to minimize the errors between the predistorter and postdistorter output signals. Computer simulation results for our linearizer show good performance.

### I. 서 론

최근 이동통신 시장의 폭발적 성장으로 인한 주파수 자원의 포화화 및 멀티미디어 서비스에 대한 개인적 욕구의 증가로 높은 스펙트럼 효율을 가지는 변조방식에 대한 중요성이 크게 증가하고 있다. 16 QAM이나  $\pi/4$  DQPSK 방식이 그것이다. 이들은 기존의 일정 진폭 변조(constant envelope modulation) 방식과는 달리 진폭과 위상을 동시에 변조하므로 전력증폭기의 비선형성(nonlinearity)에 매우 민감하다. 씬별 레벨이 많아질수록 PAR(Peak to Average power Ratio)이 커지고 전력증폭기 비선형성의 영향은 더욱 커진다. 이러한 비선형성의 영향을 줄이기 위해서는 전력증폭기의 출력레벨을 선형영역으로 백오프하여 사용하거나 선형화기를 사용하는 방식

이 사용된다. 전력증폭기를 선형영역으로 백오프하여 사용할 경우 선형성은 보장되나 출력전력과 효율이 떨어지기 때문에 선형화기를 사용하는 방식이 연구되어 왔다<sup>[1]~[9]</sup>.

선형화방식으로 포락선 휘드백(envelope feedback), 카테시안 루프(cartesian loop), 폴라루프(polar loop), 전치왜곡(predistortion), 피드포워드(feedforward)기법등이 제안되어 연구되어 왔다<sup>[1]~[9]</sup>. 그중 전치왜곡방식은 구조가 간단하고 구현이 쉬우면서 선형화능력이 우수하여 많은 연구가 진행되었다. 전치왜곡방식은 주로 DSP에 초점을 둔 룩업 테이블(look-up table)을 사용하는 방식이 연구되어 왔다<sup>[1],[2],[5]</sup>. 하지만 이 룩업 테이블 방식은 많은 양의 메모리가 필요하며 변화에 잘 적응하지 못하는 단점을 가진다. 최근 M. Ghaderi는 기존 메모리를 사용

한양대학교 전자전기공학부(Division of Electronic & Computer Engineering, Hanyang University)

· 논문 번호 : 2000001-098

· 수정완료일자 : 2000년 9월 4일

하는 록업 테이블 방식이 아닌, 선형화 소자의 변화나 주변 환경변화에 잘 적응하는 새로운 전치왜곡기(predistorter)를 제안하였다<sup>[10]</sup>. 또한 후처리기(postdistorter)를 도입하여 RLS 엘거리즘의 뛰어난 최적화 특성을 이용하여 전치왜곡기가 적응특성을 갖도록하였다. 그러나 IF단에서 동위상(Inphase) 성분과 90° 위상(Quadrature)성분을 전치왜곡(predistortion)하게 되므로 엘거리즘 연산에 사용되는 전치왜곡기는 곱셈기, 덧셈기, IQ 모듈레이터로 구성하여야 한다. 또한 IF신호의 진폭을 검출하기 위해 포락선 검파기(envelope detector)를 사용하여야 하며, 이 모든 것이 애널로그 회로로 구성된다. 때문에 엘거리즘에서 정확한 수렴계수가 산출되어도 애널로그 회로의 불완전성에 의해 I,Q신호의 전치왜곡이 정확하지 않을 가능성이 많아 구현이 어렵다.

이 논문에서는 M. Ghaderi가 제안한 구조가 가지는 단점을 극복하기 위해 애널로그 전치왜곡기와 포락선 검파기를 사용하지 않고, 모든 과정이 DSP에서 이루어지도록 제안한다. 이 논문에서 제시된 방식은 DSP에서 직접 연산된 I와 Q를 베이스밴드(baseband)에서 전치왜곡하기 때문에 쉽게 구현할 수 있다. M.Ghaderi가 전치왜곡 다항식의 계수를 갱신하는데 사용한 위상변위 상수연산과 엘거리즘 비교연산에 사용된 증폭기 출력의 진폭 연산을 제거하여 DSP 연산량을 줄인다. RLS 엘거리즘으로 씨물레이션하여 제안된 씨스팀의 선형화 성능을 평가하고<sup>[11]</sup> M. Ghaderi의 결과와 비교한다.

## II. 선형화기 구조

그림 1은 전치왜곡 선형화기를 이용한 대전력 증폭 씨스팀을 나타낸 것이다. 변조된 입력신호의 진폭이  $r(t)$ 이고 위상이  $\theta(t)$ 일 때 증폭기의 비선형 출력은 다음과 같다.

$$v_o(t) = A(r(t)) \cos(\omega_{RF}t + \theta(t) + \Psi(r(t))) \quad (1)$$

여기서  $\omega_{RF}$ 는 캐리어 주파수이고  $A(\cdot)$ ,  $\Psi(\cdot)$ 는 각각 증폭기의 진폭, 위상 전달함수이다. 그림 1에서  $I_i, Q_i$ 는 베이스밴드 QAM 신호의 I, Q 성분을 IF로 90° 위상차 변조(quadrature modulation) 하기 전에 A/D 변환한 것이다.  $I_o, Q_o$

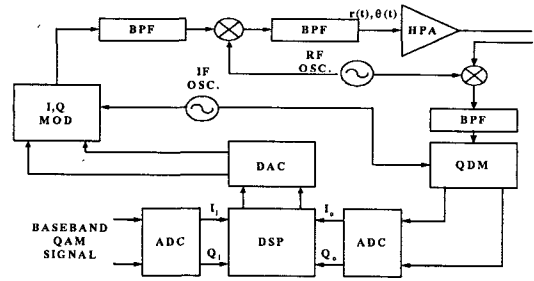


그림 1. 적응 전치왜곡 선형화기를 이용한 대전력 증폭 씨스팀 블럭도

Fig. 1. Block diagram of a high power amplifier system with an adaptive predistorter.

는 전력 증폭기의 출력을 90° 위상차 복조(quadrature demodulation)한 I, Q 신호를 A/D 변환한 것이다. 이 네 신호가 DSP로 입력되며, 이들을 RLS 엘거리즘을 이용하여 최적화하고 그로부터 전치왜곡 다항식의 계수를 추출한다.

그림 2는 RLS 엘거리즘을 구현하기 위한 DSP 연산과정의 상세도이다. DSP로 입력된 동위상성분과 90° 위상성분  $I_i(l), Q_i(l)$ 은 비선형함수  $G_{I,i}(r_i(l)), G_{Q,i}(r_i(l))$ 과 복소 연산을 통해  $I_i(l)G_{I,i}(r_i(l)) - Q_i(l)G_{Q,i}(r_i(l))$ 과  $I_o(l)G_{I,i}(r_i(l)) + Q_i(l)G_{Q,i}(r_i(l))$ 로 IF 변조한다. 여기서  $G_{I,n}(r_i(l)), G_{Q,i}(r_i(l))$ 은 n 번째 연산구간에서의 전치 왜곡기의 이득을 나타내는 다항식으로, 전력증폭기 비선형성의 역함수 특성을 가진다.  $r_i(l)$ 은  $I_i(t), Q_i(t)$ 의 l 번째 연산구간에서의 표본값으로 그림 2의 SQRT에서  $\sqrt{I_i(l)^2 + Q_i(l)^2}$ 를 연산한 값이다. 후처리기 연산다항식은  $I_{op}(l)$ 와  $Q_{op}(l)$ 로 구성한다.  $I_{op}(l)$ 과  $Q_{op}(l)$ 은 그림 2의 AU(arithmetic unit)에서 다음과 같이 연산된다.

$$I_{op}(l) = (I_o(l)I_i(l) + Q_o(l)Q_i(l)) / r_i(l) \quad (2)$$

$$Q_{op}(l) = (Q_o(l)I_i(l) - I_o(l)Q_i(l)) / r_i(l) \quad (3)$$

## III. 선형화 과정과 적응 엘거리즘

RLS 최적화 엘거리즘의 목적 함수는 그림 2의  $e_i, e_q$  제곱으로 이루어지고 이에 대해 후처리기 다항식의 계수에 관한 그래디언트가 계산된다<sup>[11]</sup>. 이

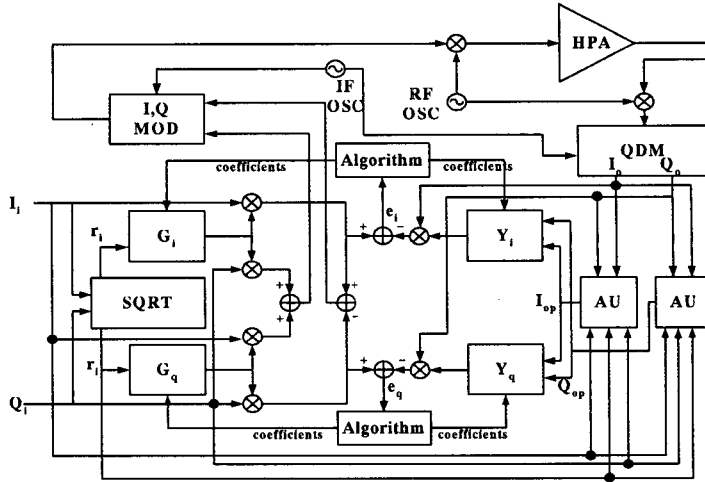


그림 2. 전치왜곡기와 후 처리기가 있는 DSP 연산과정 상세도  
 Fig. 2. Detailed schematic diagram of the DSP process with predistorter/postdistorter.

로써 후처리기의 다항식의 계수에 대해 글로벌 최적화가 가능해지고 안정하게 된다.

$l$  번째 연산구간에서 전치왜곡 다항식과  $n$  번째 연산구간에서 후 처리기의 다항식은 다음 식으로 주어진다.

$$G_{I,l}(r_i(l)) = \sum_{k=1}^M a_{i,k,l} r_i^{k-1}(l) \quad (4)$$

$$G_{Q,l}(r_i(l)) = \sum_{k=1}^M a_{q,k,l} r_i^{k-1}(l) \quad (5)$$

$$Y_{I,n}(I_{op}(l), Q_{op}(l)) = \sum_{k=1}^M w_{i,k,n} I_{op}^{k-1}(l) + \sum_{k=1}^M w_{i,M+k,n} Q_{op}^{k-1}(l) \quad (6)$$

$$Y_{Q,n}(I_{op}(l), Q_{op}(l)) = \sum_{k=1}^M w_{q,k,n} I_{op}^{k-1}(l) + \sum_{k=1}^M w_{q,M+k,n} Q_{op}^{k-1}(l) \quad (7)$$

여기서  $l=1,2,\dots,n$ 이다.  $n$  번째 연산구간에서  $l$  번째 연산구간의 표본으로 구성된 RLS 알고리즘 오차 함수는 다음과 같다.

$$e_i(l) = I_i(l)G_{I,l}(r_i(l)) - I_o(l)Y_{I,n}(I_{op}(l), Q_{op}(l)) \quad (8)$$

$$e_q(l) = Q_i(l)G_{Q,l}(r_i(l)) - Q_o(l)Y_{Q,n}(I_{op}(l), Q_{op}(l)) \quad (9)$$

여기서  $l=1,2,\dots,n$ 이다. 만일  $l=n_c$ 의 연산구

간에서 후처리기의 다항식의 계수가 최적값으로 수렴되면,  $n > n_c$ 에서 두 오차함수는 0이므로 다음 식이 성립된다.

$$I_i(l)G_{I,l}(r_i(l)) = I_o(l)Y_{I,n}(I_{op}(l), Q_{op}(l)) \quad (10)$$

$$Q_i(l)G_{Q,l}(r_i(l)) = Q_o(l)Y_{Q,n}(I_{op}(l), Q_{op}(l)) \quad (11)$$

수렴이후, 즉  $n > n_c$ 일 때 다음 식이 성립한다고 가정한다.

$$G_{I,n}(r_i(n)) = Y_{I,n}(r_i(n), 0) \quad (12)$$

$$G_{Q,n}(r_i(n)) = Y_{Q,n}(r_i(n), 0) \quad (13)$$

가정에 의해 식 (12), (13)을 식 (10), (11)에 대입하면 다음 식이 성립한다.

$$I_i(n)Y_{I,n}(r_i(n), 0) = I_o(n)Y_{I,n}(I_{op}(n), Q_{op}(n)) \quad (14)$$

$$Q_i(n)Y_{Q,n}(r_i(n), 0) = Q_o(n)Y_{Q,n}(I_{op}(n), Q_{op}(n)) \quad (15)$$

증폭기 왜곡출력함수의 진폭  $A(r(t))$ 와 위상  $\Psi(r(t))$ 는 단가 함수(single valued function)이므로  $I_{op}, Q_{op}$  역시 단가함수이다. 따라서 다음 식이 성립한다.

$$r_i(n) = I_{op}(n) = r_o(n) \cos(\theta_o(n) - \theta_i(n)) \quad (16)$$

$$0 = Q_{op}(n) = r_o(n) \sin(\theta_o(n) - \theta_i(n)) \quad (17)$$

여기서  $r_o(n) = \sqrt{I_o^2(n) + Q_o^2(n)}$ 이다. 식 (16), (17)으로부터  $r_i(n) = r_o(n)$  이고  $\theta_i(n) = \theta_o(n)$ 이다. 이에 따라  $I_o(n) (= r_o(n) \cos(\theta_o(n)))$ ,  $Q_o(n) (= r_o(n) \sin(\theta_o(n)))$ 은  $I_i(n) (= r_i(n) \cos(\theta_i(n)))$ ,  $Q_i(n) (= r_i(n) \sin(\theta_i(n)))$ 과 같아진다. 즉 전력 증폭기의 특성이 선형화 된다. 수렴시 엘저리즘에서 후 처리기의 다항식의 계수는 이전 연산구간에서의 계수와 같으므로  $Y_{I,n} = Y_{I,n-1}$ 이고  $Y_{Q,n} = Y_{Q,n-1}$ 이다. 따라서

$$G_{I,n}(r_i(n)) = Y_{I,n-1}(r_i(n), 0) \quad (18)$$

$$G_{Q,n}(r_i(n)) = Y_{Q,n-1}(r_i(n), 0) \quad (19)$$

이 된다. 식 (4), (5), (6), (7)을 식 (12), (13)에 대입하면 다음의 관계식을 얻는다.

$$\begin{aligned} a_{i,1,n} &= w_{i,1,n-1} + w_{i,M+1,n-1} \\ a_{i,k,n} &= w_{i,k,n-1} \quad (k=2,3,\dots,M) \\ a_{q,k,n} &= w_{q,k,n-1} \quad (k=2,3,\dots,M) \end{aligned} \quad (20)$$

이 관계식으로써 전치 왜곡 다항식의 계수를 갱신할 수 있다.  $n$ 번째 연산구간에서의 목적 함수는 다음식으로 주어진다.

$$\begin{aligned} J_I(n) &= \sum_{l=1}^n e_I^2(l) = \sum_{l=1}^n \{ I_i(l) G_{I,l}(r_i(l)) \\ &\quad - I_o(l) [ \sum_{k=1}^M w_{i,k,n} I_{op}^{k-1}(l) \\ &\quad + \sum_{k=1}^M w_{i,k+M,n} Q_{op}^{k-1}(l) ] \}^2 \end{aligned} \quad (21)$$

$$\begin{aligned} J_Q(n) &= \sum_{l=1}^n e_Q^2(l) = \sum_{l=1}^n \{ Q_i(l) G_{Q,l}(r_i(l)) \\ &\quad - Q_o(l) [ \sum_{k=1}^M w_{q,k,n} I_{op}^{k-1}(l) \\ &\quad + \sum_{k=1}^M w_{q,k+M,n} Q_{op}^{k-1}(l) ] \}^2 \end{aligned} \quad (22)$$

식 (21), (22)를 다음과 같이 정리할 수 있다.

$$J_I(n) = \sum_{l=1}^n \{ d_I(l) - w_I^T u_i(l) \}^2 \quad (23)$$

$$J_Q(n) = \sum_{l=1}^n \{ d_Q(l) - w_Q^T u_q(l) \}^2 \quad (24)$$

$1 \times 1$  기준왜곡 동위상,  $90^\circ$  위상 신호 :

$$d_I(l) = I_i(l) G_{I,l}(r_i(l)) \quad (25)$$

$$d_Q(l) = Q_i(l) G_Q(r_i(l)) \quad (26)$$

$2M \times 1$  입력 벡터  $u_i(l)$ ,  $u_q(l)$  :

$$u_i(l) = I_o(l) [1, I_{op}(l), \dots, I_{op}^{M-1}(l), 1, Q_{op}(l), \dots, Q_{op}^{M-1}(l)]^T \quad (27)$$

$$u_q(l) = Q_o(l) [1, I_{op}(l), \dots, I_{op}^{M-1}(l), 1, Q_{op}(l), \dots, Q_{op}^{M-1}(l)]^T \quad (28)$$

$2M \times 1$  후 처리기 다항식의 계수 벡터  $w_i(n)$ ,  $w_q(n)$  :

$$w_i(n) = [w_{i,1,n}, w_{i,2,n}, \dots, w_{i,M,n}, w_{i,M+1,n}, w_{i,M+2,n}, \dots, w_{i,2M,n}]^T \quad (29)$$

$$w_q(n) = [w_{q,1,n}, w_{q,2,n}, \dots, w_{q,M,n}, w_{q,M+1,n}, w_{q,M+2,n}, \dots, w_{q,2M,n}]^T \quad (30)$$

식 (23)~(30)에서  $T$ 는 전치행렬을 뜻한다.  $J_I(n)$ 와  $J_Q(n)$ 를 각각  $w_{i,j,n}$ ,  $w_{q,j,n}$  ( $j=1,2,\dots,2M$ )으로 미분하면 다음의 식을 얻는다.

$$\begin{aligned} \frac{\partial J_I(n)}{\partial w_{i,j,n}} &= \sum_{l=1}^n \{ -2d_I(l) u_i(l) + \\ &\quad 2u_i(l) u_i^T(l) w_i(n) \} \end{aligned} \quad (31)$$

$$\begin{aligned} \frac{\partial J_Q(n)}{\partial w_{q,j,n}} &= \sum_{l=1}^n \{ -2d_Q(l) u_q(l) \\ &\quad + 2u_q(l) u_q^T(l) w_q(n) \} \end{aligned} \quad (32)$$

식 (31), (32)가 각각 0이 될 때  $w_i(n) = w_{io}(n)$ ,  $w_q(n) = w_{qo}(n)$  이면

$$\sum_{l=1}^n u_i(l) u_i^T(l) w_{io}(n) = \sum_{l=1}^n d_I(l) u_i(l) \quad (33)$$

$$\sum_{l=1}^n u_q(l) u_q^T(l) w_{qo}(n) = \sum_{l=1}^n d_Q(l) u_q(l) \quad (34)$$

이다. 여기서

$$\Phi_i(n) = \sum_{l=1}^n u_i(l) u_i^T(l) \quad (35)$$

$$\Phi_q(n) = \sum_{l=1}^n u_q(l) u_q^T(l) \quad (36)$$

$$z_i(n) = \sum_{l=1}^n d_i(l) u_i(l) \quad (37)$$

$$z_q(n) = \sum_{l=1}^n d_q(l) u_q(l) \quad (38)$$

로 치환하면 식 (33), (34)는 다음과 같이 쓸 수 있다.

$$\Phi_i(n) w_i(n) = z_i(n) \quad (39)$$

$$\Phi_q(n) w_q(n) = z_q(n) \quad (40)$$

치환된  $2M \times 2M$  행렬  $\Phi_i(n)$ ,  $\Phi_q(n)$ 이 각각 특이행렬이 아니면  $P_i(n) = \Phi_i^{-1}(n)$ ,  $P_q(n) = \Phi_q^{-1}(n)$ 라 할 수 있고, 따라서 후 처리기 다항식의 계수는 다음과 같다.

$$w_i(n) = P_i(n) z_i(n) \quad (41)$$

$$w_q(n) = P_q(n) z_q(n) \quad (42)$$

이로부터 다음의 RLS 엘거리즘 관계식을 얻는다.

$$k_i(n) = \frac{P_i(n-1) u_i(n)}{1 + u_i^T(n) P_i(n-1) u_i(n)} \quad (43)$$

$$k_q(n) = \frac{P_q(n-1) u_q(n)}{1 + u_q^T(n) P_q(n-1) u_q(n)} \quad (44)$$

$$\varepsilon_i(n) = d_i(n) - u_i^T(n) w_{i0}(n-1) \quad (45)$$

$$\varepsilon_q(n) = d_q(n) - u_q^T(n) w_{q0}(n-1) \quad (46)$$

$$w_{i0}(n) = w_{i0}(n-1) + k_i(n) \varepsilon_i(n) \quad (47)$$

$$w_{q0}(n) = w_{q0}(n-1) + k_q(n) \varepsilon_q(n) \quad (48)$$

$$P_i(n) = P_i(n-1) - k_i(n) u_i(n) P_i(n-1) \quad (49)$$

$$P_q(n) = P_q(n-1) - k_q(n) u_q(n) P_q(n-1) \quad (50)$$

여기서  $k_i$ ,  $k_q$ 는 이득벡터,  $\varepsilon_i$ ,  $\varepsilon_q$ 는 추정오차이고  $P_i(0) = \delta^{-1} I$ ,  $P_q(0) = \delta^{-1} I$ ,  $w_{i0}(0) = w_{q0}(0) = 0$ 이다.  $\delta$ 는 매우 작은 상수이고  $0$ 은  $2M \times 1$  영 벡터이다.

#### IV. 시뮬레이션 결과

그림 3에 이 논문의 시뮬레이션에 이용한 TWTA (traveling wave tube amplifier)의 입출력 AM/AM, AM/PM 특성을 도시한다<sup>[10],[12]</sup>. 이 증폭기는 SSPA (solid state power amplifier)보다 비선형성이 크다. 입력 변조 신호는 25% 레이즈드 코사인 필터(raised

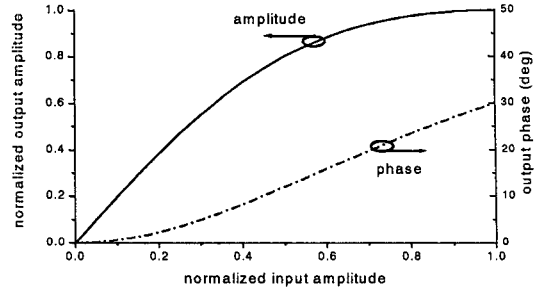


그림 3. TWT 대전력 증폭기의 AM/AM과 AM/PM 특성

Fig. 3. AM/AM and AM/PM characteristics of a TWT high power amplifier.

cosine filter)를 거친 16 QAM 랜덤(random) 변조신호를 사용하고 QDM은 완벽하다고 가정한다<sup>[13]</sup>. 또한 피크 신호 전력에 대해 포화점(saturation point)에서 입력 백오프 2dB를 가정한다. 전치왜곡기를 거친 증폭기의 입력진폭을  $r_d(n)$ 이라 하면 정규화된 증폭기의 진폭 및 위상함수  $A(r_d(n))$ ,  $\Psi(r_d(n))$ 은 다음과 같다.

$$A(r_d(n)) = \frac{2r_d(n)}{1 + r_d^2(n)} \quad (51)$$

$$\Psi(r_d(n)) = \frac{\pi}{3} \frac{r_d^2(n)}{1 + r_d^2(n)} \quad (52)$$

시뮬레이션에 사용된 5차 전치왜곡 다항식은 다음과 같다.

$$G_{I,n}(r_i(n)) = a_{i,1,n} + a_{i,2,n}r_i(n) + a_{i,3,n}r_i^2(n) + a_{i,4,n}r_i^3(n) + a_{i,5,n}r_i^4(n) \quad (53)$$

$$G_{Q,n}(r_i(n)) = a_{q,1,n} + a_{q,2,n}r_i(n) + a_{q,3,n}r_i^2(n) + a_{q,4,n}r_i^3(n) + a_{q,5,n}r_i^4(n) \quad (54)$$

초기치 전치왜곡 다항식의 계수, 후처리기 다항식의 계수 벡터는 각각 다음과 같이 초기화 한다.

$$\begin{aligned} a_{i,1,0} &= 1, a_{i,2,0} = 0, a_{i,3,0} = 0, a_{i,4,0} = 0, a_{i,5,0} = 0 \\ a_{q,1,0} &= 0, a_{q,2,0} = 0, a_{q,3,0} = 0.1, a_{q,4,0} = 0, a_{q,5,0} = 0 \\ w_{i0}(0) &= w_{q0}(0) = 0 \end{aligned} \quad (55)$$

이 논문에서 제안한 전치 왜곡기의 수렴 후 다항식의 계수와 Ghaderi가 제안한 전치 왜곡기의 수렴

표 1. 각 구조에 대한 수렴 후 계수들

Table 1. Coefficients of each predistorter after convergence.

		k					$\delta^{-1}$
		1	2	3	4	5	
제안된 구조	$a_{i,k,0}$	0.4996	0.0063	0.0889	0.0876	-0.0276	$10^8$
	$a_{q,k,0}$	0.0000	0.0000	-0.1357	0.0269	-0.1118	
Ghaderi	$a_{i,k,0}$	0.5001	-0.0012	0.1336	-0.0280	0.0829	$10^{10}$
	$a_{q,k,0}$	-0.0002	0.0029	-0.1497	0.0566	-0.1350	

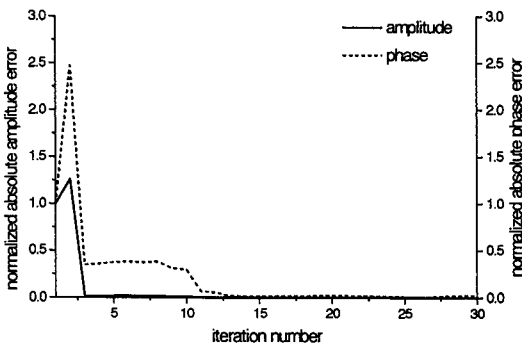


그림 4. 진폭 및 위상의 정규화 된 절대오차 (제안된 구조)

Fig. 4. Normalized absolute error performance for the amplitude and phase (proposed method).

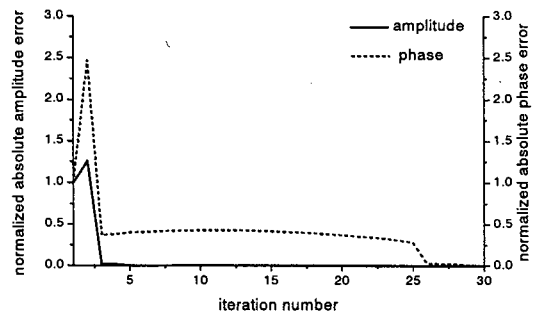


그림 5. 진폭 및 위상의 정규화 된 절대오차 (M. Ghaderi 구조)

Fig. 5. Normalized absolute error performance for the amplitude and phase(M. Ghaderi).

후 다항식의 계수 그리고  $P_i, P_q$  행렬의 초기치 계수를 표 1에 제시한다.

정규화된 입,출력의 진폭 및 위상, 동위상 성분,  $90^\circ$  위상 성분의 오차를 그림 4, 5, 6, 7에 제시한다. 정규화는 0번째 연산구간의 각 수치들로 이루어진다. 이 논문에서 제안한 구조에서 진폭오차는 6번째 연산구간에서, 위상오차는 13번째 연산구간에서, 동위상 성분의 오차는 4번째 연산구간에서,  $90^\circ$  위상 성분의 오차는 10번째 연산구간에서 각각 2% 이내로 수렴한다. M. Ghaderi가 제안한 구조에서 진폭오차는 3번째 연산구간에서, 위상오차는 25번째 연산구간에서, 동위상 성분의 오차는 17번째 연산구간에서,  $90^\circ$  위상 성분의 오차는 25번째 연산구간에서 각각 2% 이내로 수렴한다. 그림 8, 9는 25% 레이드 코싸인 필터를 거친 16QAM 신호 입력에 대한 증폭기 출력 PSD(power spectral density)이다. 증폭

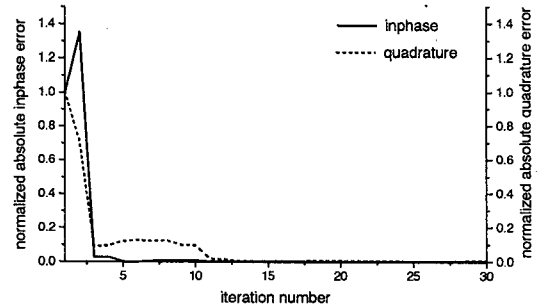


그림 6. 동위상 성분과  $90^\circ$  위상 성분의 정규화된 절대오차 (제안된 구조)

Fig. 6. Normalized absolute error performance for the inphase and quadrature components (proposed method).

기 출력 스펙트럼을 보면 약 30 dB의 개선효과가 있으며 이 논문에서 제안한 구조의 출력 PSD와 M.

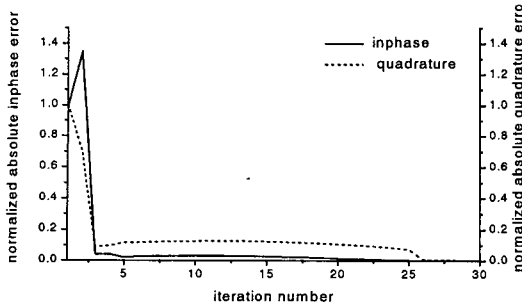


그림 7. 동위상 성분과 90° 위상 성분의 정규화된 절대오차 (M. Ghaderi 구조)

Fig. 7. Normalized absolute error performance for the inphase and quadrature components (M. Ghaderi).

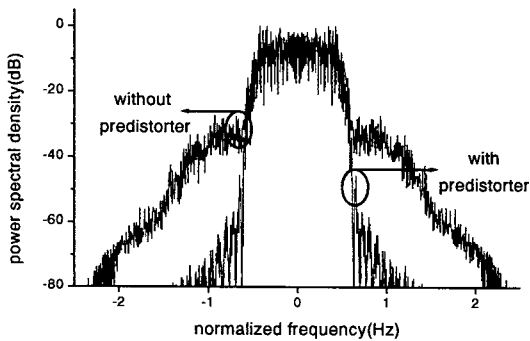


그림 8. 필터링 된 16 QAM 신호의 PSD (제안된 구조)

Fig. 8. PSD of filtered 16 QAM data signal (proposed method).

Ghaderi가 제안한 구조의 출력 PSD는 베이스밴드 I, Q 입력신호 PSD를 거의 복원한다. 그림 10, 11은 증폭기의 특성이 주변 영향이나 다른 인자에 의해 변할 때 전치왜곡 선형화기의 재 수렴성에 대한 시뮬레이션 결과이다. 수렴된 후 15%의 증폭기 이득오차와  $-10^\circ$ 의 위상오차가 발생한다고 가정한다. 증폭기가 선형화 된 후 오차발생 연산구간으로부터 13번째 연산구간에서 2% 이내로 다시 수렴한다. 동 위상 성분과 90° 위상 성분의 오차에 대해서도 오차 발생 연산구간으로부터 13번째 연산구간에서 2% 이내로 수렴한다. 따라서 어떤 환경변화에 의하여 증폭기의 특성이 바뀌더라도 비교적 빠른 속도로

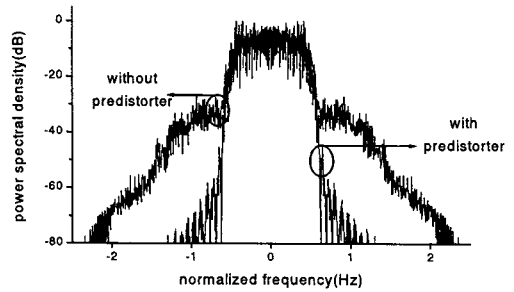


그림 9. 필터링 된 16 QAM 신호의 PSD (M. Ghaderi 구조)

Fig. 9. PSD of filtered 16 QAM data signal (M. Ghaderi).

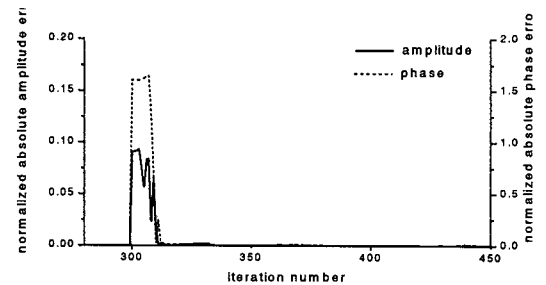


그림 10. 증폭기의 15% 이득변화와  $-10^\circ$ 의 위상변화에 따른 진폭 및 위상의 정규화된 절대오차

Fig. 10. Normalized absolute error of the amplitude and phase with 15% gain and  $-10^\circ$  phase change.

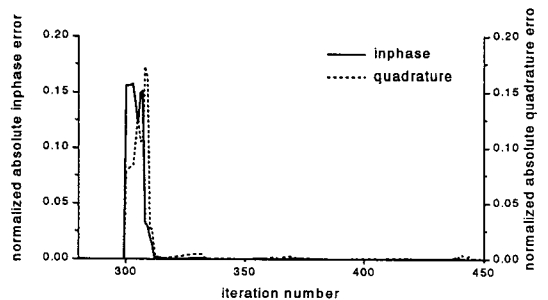


그림 11. 증폭기의 15% 이득변화와  $-10^\circ$ 의 위상변화에 따른 동위상 성분과 90° 위상 성분의 정규화된 절대오차

Fig. 11. Normalized absolute error of the inphase and quadrature component with 15% gain and  $-10^\circ$  phase change.

선형화 됨을 알 수 있다.

## V. 결 론

이 논문에서는 M. Ghaderi가 제안한 IF 캐리어로 변조된 QAM 신호를 애널러그 소자를 사용하여 전치왜곡하는 방식을 사용하지 않고 QAM의 동위상 성분과 90° 위상 성분을 직접 DSP 연산을 통하여 전치왜곡 한 뒤 변조하는 방식을 제안하였다. 애널러그 소자를 이용하여 시스템을 구성하면 제작과 튜닝이 어렵고 정확성이 떨어진다. 반면 DSP로 구현하여 시스템을 구성하면 애널러그 부분을 간단하게 하고 연산이 정확하여 효과적으로 선형화기를 구현할 수 있다. 제안된 DSP를 이용한 선형화기의 시뮬레이션 결과는 우수한 성능을 나타내었다. 제안된 선형화기는 주변영향에 의한 증폭기의 특성변화에 대해서도 적응성이 우수하다.

## 참 고 문 헌

[1] Steve C. Cripps, *RF power amplifiers for wireless communications*, Artech House, pp. 179-217, pp. 251-281, 1999.

[2] James K. Cavers, "Amplifier linearization by adaptive predistortion," *United States Patent*, no. 5,049,832, Sep., 1991.

[3] A. A. M. Saleh and J. Salz, "Adaptive linearization of power amplifiers in digital radio systems," *Bell Syst. Tech. J.*, vol. 62, no. 4, pp. 1019-1033, 1983.

[4] Majid Boloorian, "The frequency-hopped cartesian feedback linear transmitter," *IEEE Trans. Veh. Tech.*, vol. 45, no. 4, pp. 688-706, Nov.,

1996.

[5] James K. Cavers, "The effect of quadrature modulator and demodulator errors on adaptive digital predistorters for amplifier linearization," *IEEE Trans. Veh. Tech.*, pp. 456-466, May, 1997.

[6] Jean-Serge Cardinal, "New adaptive double envelope feedback (ADEF) linearizer for solid state power amplifier," *IEEE Trans. Microwave Theory Tech.*, vol. 43, no. 12, July, 1995.

[7] P. B. Kenington and D. W. Benett, "Linear distortion correction using a feedforward system," *IEEE Trans. Veh. Tech.*, vol. 95, pp. 74-81, Feb., 1996.

[8] 박일, 이상설, "워드워드 선형 전력증폭기의 특성개선," 대한전자공학회 논문지, 제34권, D편 제11호, pp. 1-7, 1997. 11.

[9] 박일, 이상설, "워드워드 선형 전력증폭기의 주신호 제거회로 적응특성 해석," 대한전자공학회 논문지, 제35권, D편 제10호, pp.13-21, 1998. 10.

[10] M. Ghaderi, S. Kumar, D. E. Dodds, "Fast adaptive polynomial I and Q predistorter with global optimisation," *IEE Proc.-Commun.*, vol. 143, no. 2, pp. 78-86, Apr., 1996.

[11] S. Hakin, *Adaptive filter theory*, Prentice Hall, pp. 483-506, pp. 563-587, 1996.

[12] A. A. M. Saleh, "Frequency-independent and frequency-dependent nonlinear models of TWT amplifiers," *IEEE Trans. COM-29*, pp. 1715-1720, Nov., 1981.

[13] S. Hakin, *Communication system*, John Wiley & Sons, pp. 427-434, 1994.



이 경 우



1969년 4월 15일생  
1991년 2월: 한양대학교 전자통신  
공학과(공학사)  
1996년 8월: 한양대학교 대학원 전  
자통신공학과(공학석사)  
1997년 3월~현재: 한양대학교 전  
자전기공학부 박사과정

[주 관심분야] 마이크로파 회로설계 및 해석

이 상 설



1937년 5월 30일생  
1961년: 한양대학교 전기공학과(공  
학사)  
1974년: 연세대학교(공학박사)  
1977년: 프랑스 그르노블대학(공학  
박사)  
1995년: 한양대 공과대학 학장

1996년: 대한전자공학회 회장  
현재: 한양대학교 전자전기공학부 교수  
[주 관심분야] 안테나 및 전자파이론

이 세 현



1974년 2월 15일생  
1999년 2월: 한양대학교 전자통신  
공학과(공학사).  
1999년 3월~현재: 한양대학교 대  
학원 전자통신공학과 석사과정  
[주 관심분야] 마이크로파 회로설  
계 및 해석