

TCM/PSK의 양자화 Radix-trellis Viterbi 복호

Radix-trellis Viterbi Decoding of TCM/PSK using Metric Quantization

이 호 경

Ho-Kyoung Lee

요 약

본 논문에서는 기존의 컨볼루션 부호화(강판정 비터비 알고리즘 사용)에 이용된 Radix-trellis 개념의 디코딩 방법을 Ungerboeck의 TCM/PSK 부호화 변조에 적용하여 TCM/PSK의 고속 복호 방식을 제안한다. 구체적인 예로서 16-state, trellis 부호화 8-ary PSK의 경우를 다루었다. Radix-4와 Radix-16 격자 디코딩에 대하여 path metric(PM) 및 branch metric(BM) 값의 계산과정을 설명하고 모의 실험을 통하여 I-Q 값, branch metric 값 및 path metric 값 양자화 레벨에 따른 성능을 분석하여 이들의 적정 양자화 이진 심벌(binary digit) 수를 도출하였다.

Abstract

In this paper we propose a decoding algorithm of Ungerboeck TCM/PSK in the concept of Radix-trellis, which has been applied to the decoding of convolutional codes for the high speed decoding. As an example we choose 16-state trellis coded 8-ary PSK. For Radix-4 and Radix-16 trellis decoding, we explain the path metric(PM) and the branch metric(BM) calculation. By using the simulation, we evaluate the bit error rate(BER) performance according to the number of binary digits for I-Q value, PM and BM registers. The proper number of binary digits of each register has been derived.

I. 서 론

디지털 통신방식에 대한 연구 추세는 과거의 변복조(modulation/demodulation)와 채널 부호(channel coding) 방식을 분리하여 설계하던 단계를 넘어 이들 두 부분을 하나의 단위로 설계하는 개념의 부호화 변조(coded modulation) 방식으로 가고 있다. 이중 TCM(trellis coded modulation) 방식^{[1],[2]}은 전화선 모델에 적용한 TCM/QAM 방식을 시작으로 위성 및 방송을 비롯한 무선 통신 분야에도 실용화를 위한 연구가 활발히 진행되고 있다^{[3],[4]}. 특히 위성 통신 채널을 이용한 155 Mbps 급의 고속 통신을 위한

TCM/PSK의 실용화가 진행되고 있다^[5]. 길쌈부호(convolutional code)에 적용한 Radix-trellis 개념의 Viterbi 디코딩^{[6],[7]}에 대한 연구는 hamming distance를 path metric(PM), branch metric(BM)으로 사용하고 Radix 구조의 trellis를 사용한 비터비 디코딩을 함으로서 고속의 디코딩을 가능하게 하고 있다. TCM의 Viterbi 디코딩의 양자화에 관한 연구^{[8]~[10]}는 I-Q 값 및 Phase 값의 양자화에 관한 논문으로 최근까지 이에 대한 연구가 활발히 진행되고 있다. 본 논문에서는 이들 논문의 개념을 발전시켜 Radix 구조 Viterbi 디코딩을 적용하여 고속 디코딩을 제안하고, 양자화 관점에서 이러한 복호기의 성능을 시뮬레이션하여

「본 논문은 정보통신부에서 지원하는 대학기초연구지원 사업을 받아 수행된 연구 결과임.」

홍익대학교 전파공학과(Dept. of Radio Science and Engineering, Hongik University)

· 논문 번호 : 20000215-017

· 수정완료일자 : 2000년 5월 24일

분석하고자 한다.

구체적인 예로서 이론적인 성능이나 복잡도 면에서 실용성이 있는, Ungerboeck에 의해 제안된 16-state, 8-ary PSK TCM 방식에 Radix 구조 Viterbi 디코딩을 적용하는 방법을 제안하고 시뮬레이션을 통하여 성능을 분석한다. Radix-trellis 개념을 도입하여 병렬 연산을 이용해 디코딩 함으로써 디코딩 속도를 빠르게 할 수 있도록 하였으며 제안된 방법이 디코더의 구현에 적합하도록 신호벡터와 BM 및 PM 값을 양자화 할 때, 성능을 저하시키지 않고 시스템의 복잡도를 최소화할 수 있는 적정 양자화 레벨을 시뮬레이션을 통해서 도출한다. II장에서는 Ungerboeck에 의해 제안된 16-state, 8-ary PSK TCM 부호기를 제시하고, III장에서는 Radix-4 및 Radix-16 디코딩 방법에 대하여 설명하며, IV장에서는 I-Q 값, BM 값, PM 값 양자화에 따른 BER 성능을 모의 실험을 통하여 분석하여 적정 양자화 레벨을 제시한다. 끝으로 V장에서는 연구 결과를 정리하고 결론을 맺는다.

II. 시스템 모델

그림 1은 본 논문에서 고려한 Ungerboeck의 TCM 부호화 16 states 8-ary PSK의 인코더를 나타내고 있다. 그림 1의 systematic 귀환 길쌈 부호기의 출력은 8-ary PSK 신호 성좌(signal constellation)의 한 신호, Q_n 을 출력하게 된다. 출력신호는 신호 공간(signal space) 상의 벡터로 나타내며 전송 채널은 AWGN (additive white Gaussian Noise) DMC(discrete memoryless channel)로 가정한다. 수신 단에서 수신 벡터 열을 이용한 maximum likelihood decision rule를 적용한 Viterbi 복호를 실행한다. Viterbi 복호 방법은 Radix-4 및 Radix-16 ACS(add compare selection) 유닛을 적용한다. 그림 2는 본 논문에서 가정한 시스템의 개념적인 블록도이다.

III. Radix-4 및 Radix-16 trellis 디코딩

그림 3(a)는 II장에서 설명한 TCM/PSK의 참고문헌 [1]의 trellis 구조를 나타내고 있다. 각 discrete 신호 구간이 trellis 상에서 한 전이(transition)로 표현된다. 16개의 각 states에 4개의 branch가 합쳐지게 되는 trellis 구조를 가지고 있다. 이는 참고 문헌 [6], [7]의 Radix-4 구조와 동일하게 설명될 수 있다. 그림 3(b)는 그림 3(a)의 trellis 구조에서 두 신호 구간을 한 전

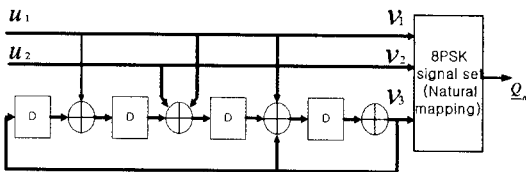


그림 1. Systematic encoder of 16-state 8-ary PSK/TCM

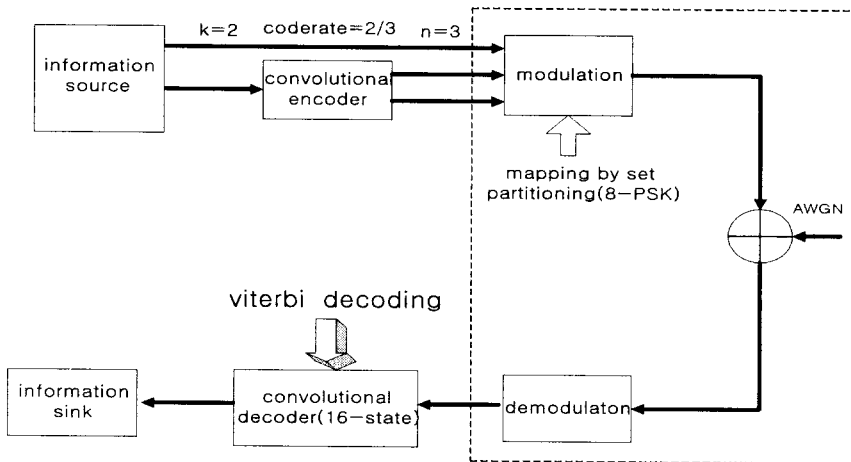


그림 2. AWGN 전송채널에서의 TCM 구조

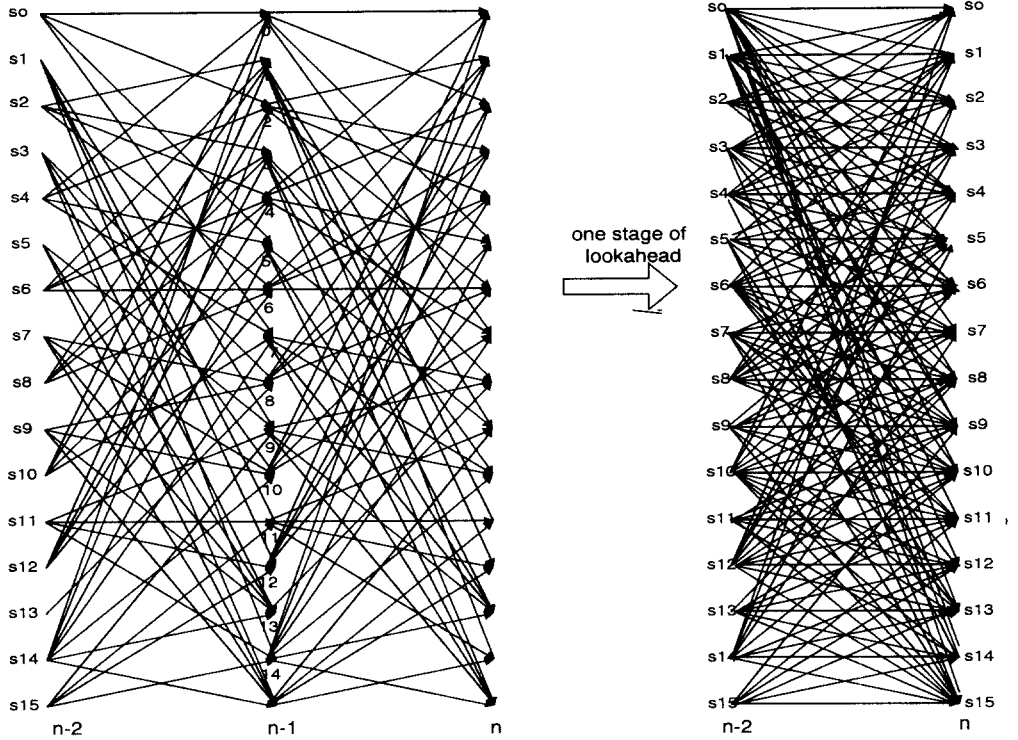


그림 3. (a) Radix-4 개념의 trellis 구조, (b) Radix-16 개념의 trellis 구조

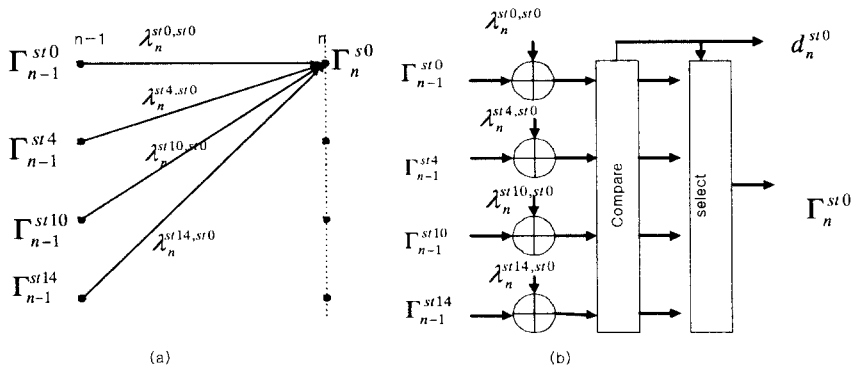


그림 4. (a) Radix-4 trellis, (b) 4-way ACS

이(transition)로 표현한 것이다. 즉 각 전이에서 한 states로 16개의 branch가 모이는 구조를 가지게 되며 Radix-16이라고 부른다. Radix-16 trellis 구조를 이용한 Viterbi 복호를 하는 경우 복호의 복잡도는 증가 하지만 복호 속도는 병렬 연산을 함으로서 대략 2 배정도 증가시킬 수 있는 것으로 알려져 있다^{[6],[7]}.

그림 4(a)는 그림 3(a) Radix-4 구조의 time n에 state 0(st0)로 모이는 subtrellis를 보이고 있다. 여기서

$\lambda_n^{st_i, st_j}$ 는 n번째 신호 구간에 수신 벡터와 Trellis 구조상에서 state st_i 에서 st_j 로 전이되는 branch에 할당된 신호 벡터의 내적을 나타내는 BM 값으로 다음과 같이 계산된다.

$$\mathcal{L}_n \circ \mathcal{S}_i = r_{nx} s_{ix} + r_{ny} s_{iy} \tag{1}$$

여기서 r_n 은 n번째 신호구간에 수신되는 수신 신호의 I, Q- channel 상관기의 출력값으로 구성되는

벡터로 나타낸 것이다. s_n 는 그림 3(a)의 trellis 상에서 상태 st_i 에서 st_j 로 전이되는 branch에 할당된 신호의 벡터를 나타낸다. r_{nx}, s_{ix} 는 r_n, s_n 의 I-channel 값을 나타내고 r_{ny}, s_{iy} 은 r_n, s_n 의 Q-channel 값을 나타낸다. $\Gamma_{n-1}^{st_i}$ 는 time $n-1$ 에서 state i 의 survivor path의 PM 값을 나타낸다.

그림 4(b)는 그림 4(a)의 subtrellis로 표현되는 디코딩을 위한 4-way ACS 유닛을 나타내고 있다. 여기서 출력 Γ_n^{st0} 는 4개의 경로를 통해 state 0 들어오는 최대 path metric를 나타낸다. 즉

$$\Gamma_n^{st0} = \max(\Gamma_{n-1}^{st0} + \lambda_n^{st0, st0}, \Gamma_{n-1}^{st4} + \lambda_n^{st4, st0}, \Gamma_{n-1}^{st10} + \lambda_n^{st10, st0}, \Gamma_{n-1}^{st14} + \lambda_n^{st14, st0}) \quad (2)$$

이다. 그리고 결정 값 d_n^{st0} 은 식 (2)에서 최소가 되는 값의 이전 state가 저장되어 역추적을 통해 전송 신호 결정을 할 수 있게 한다.

그림 5(a)는 임의의 두 단계($n-2 \rightarrow n-1 \rightarrow n$) Radix-4 디코딩 과정으로부터 전이 붕괴(iteration collapse)되어 한 단계($n-2 \rightarrow n$)의 Radix-16 trellis의 state 0로 합해지는 subtrellis를 보이고 있다. 각각의 출력 상태수는 4개의 선처리(preprocessor) 상태수를 가지고 있기 때문에 가지 경로 과정의 전이(iteration)는 2비트 씩 디코딩하는 Radix-4와 달리 전체 격자가 16개의 가능한 경로로 디코딩 하게 되어 4 비트씩

디코딩 하므로 16-way ACS UNIT을 통해서 실현 된다. 그림 5(b)는 Radix-16 16-way ACS를 보이고 있다. $\lambda_n^{st_i, st_0}$ 는 Radix-16 trellis상의 state i 에서 state 0로 전이되는 branch의 BM 값으로 두 신호 구간 동안 수신되는 신호 벡터(r_{n-1}, r_n)와 해당 branch에 지정된 8-ary PSK 신호(s_1, s_2)의 내적으로 다음과 같다.

$$\begin{aligned} r_{n-1} \cdot s_1 + r_n \cdot s_2 &= r_{n-1x} s_{1x} + r_{n-1y} s_{1y} \\ &+ r_{nx} s_{2x} + r_{ny} s_{2y} \end{aligned} \quad (3)$$

여기서 아래첨자 x, y 는 벡터의 I-channel, Q-channel 값을 나타낸다. Time n 에서 State 0의 PM 값은 다음과 같이 16개의 가능한 값 중 최대값을 선택 한다.

$$\Gamma_n^{st0} = \max(\Gamma_{n-2}^{st0} + \lambda_n^{st0, st0}, \Gamma_{n-2}^{st1} + \lambda_n^{st1, st0}, \dots, \Gamma_{n-2}^{st15} + \lambda_n^{st15, st0}) \quad (4)$$

결정값 d_n^{st0} 은 식 (4)의 최대값을 가지는 time $n-2$ 에서의 state 값이 출력된다.

IV. 신호 벡터 및 Branch metric 양자화 및 모의 실험 결과

참고문헌 [1] TCM/PSK 부호화 변조 방식의 설계

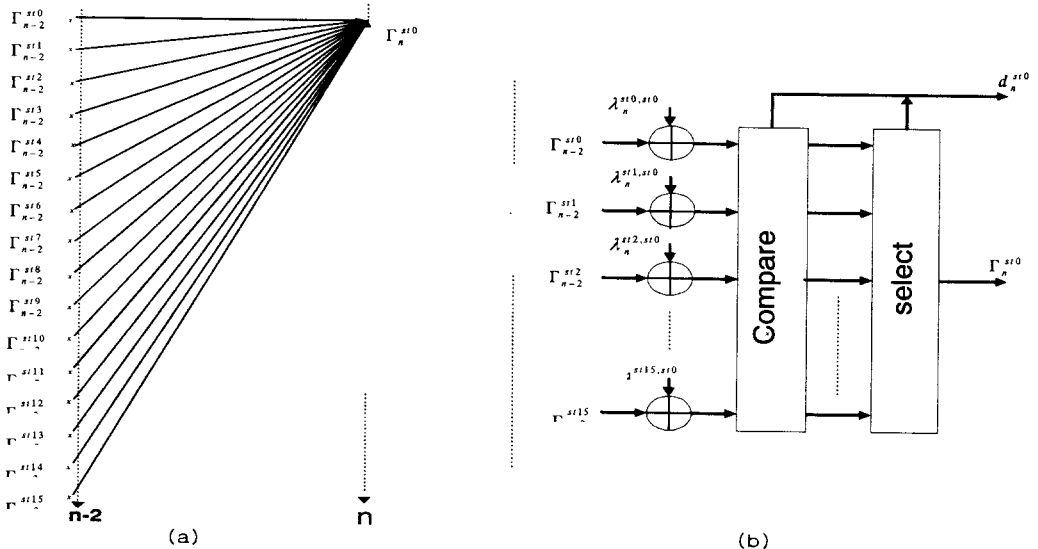


그림 5. (a) Radix-16 trellis, (b) Radix-16 16-way ACS

는 앞장에서 거론한 신호 벡터의 값을 연속된 값 (continuous value)으로 가정하여 설계하였다. 그러나 DSP 칩이나 ASIC 설계를 위해서는 양자화에 대한 성능 분석이 필요하다. 본 장에서는 신호 벡터의 I-Q 값에 대한 양자화 및 BM 및 PM 값의 양자화에 따른 BER 성능을 모의 실험을 통하여 분석한다. 여기서 양자화 방법은 균일 양자화(Uniform Quantization)을 이용한다. 여기서 양자화 레벨은 각 값을 저장하는 레지스터의 이진 심벌 자리 수로 표시한다.

우선 Radix-4 trellis를 이용한 비터비 디코딩에서 I-Q 값에 대한 양자화 레벨에 대해 고려하였다. 표 1은 수식 (1)의 신호 벡터의 I-Q 양자화를 4 자리수 및 5 자리수를 이용한 경우에 BM의 레지스터 자리수를 5 자리에서 11 자리까지에 대한 BER 값을 모의 실험을 통하여 구한 결과이다. E_b/N_0 값은 7 dB로 했으

표 1. E_b/N_0 가 7dB이고 I-Q 양자화 자리수 및 BM 양자화 자리수에 따른 BER 성능

I-Q 자리수 \ BM 자리수	4	5
5	1.1×10^{-5}	7.7×10^{-6}
6	6.2×10^{-6}	5.4×10^{-6}
7	6.03×10^{-6}	4.29×10^{-6}
8	5.00×10^{-6}	4.10×10^{-6}
9	5.49×10^{-6}	3.70×10^{-6}
10		3.70×10^{-6}
11		3.70×10^{-6}

표 2. I-Q 양자화 5자리수, BM 레지스터 7 자리수일 때 PM 레지스터 자리수에 따른 BER 성능

PM 레지스터 자리수	BER
10	1.80×10^{-1}
11	1.65×10^{-1}
12	1.33×10^{-1}
13	3.96×10^{-2}
14	3.51×10^{-6}

며 PM 값을 저장하는 레지스터의 자리수는 충분히 설정하였다. 모의 실험 결과 5 자리 I-Q 양자화를 이용하고 7 자리 BM 레지스터를 이용하는 경우가 복잡도 및 성능 열화면에서 적정값으로 판단되어 이 경우에 대한 PM 레지스터의 적정 자리 수를 알아보기 위하여 표 2와 같이 모의 실험을 통하여 결과를 얻었다. 그 결과 PM 레지스터의 비트 수를 14로 했을 때가 적정값임을 알 수 있다.

그림 6은 가산 백색 가우시안 잡음(AWGN) 환경 하에서 부호화 되지 않은 QPSK 방식과 TCM 부호화된 8-PSK 방식의, Radix-4 와 Radix-16 trellis 구조에서의 모의 실험 결과이다. 양자화 모의 실험의 경우 앞에서 고려한 5 자리수 I-Q 양자화를 사용하였으며, Radix-4의 경우는 식 (1)의 BM 값에 대해서 7 자리 레지스터를 사용하고 Radix-16의 경우는 식 (3)의 BM 값에 대해서는 8 자리수의 레지스터를 사용하여 모의 실험을 수행한 결과이다. 실험 결과를 볼 때 양자화로 인한 BER이 10^{-4} 일 때 약 0.35 dB 정도의 성능 열화가 생김을 알 수 있었다. 또한 Radix-4와 Radix-16이 성능면에서 거의 같음을 확인할 수 있다. 그림 7은 BM 레지스터 자리수에 따른 Radix-16 Viterbi 복호의 성능을 나타내고 있다. 5 자리에서 7 자리로 증가할 때, 디코더의 성능은 개선되지만 7비트에서 10비트 양자화 BER 성능은 거의 차이를 보이지 않음을 확인할 수 있었다. 여기서 PM 레지스터의 자리수는 충분히 크게 하여 모의 실험을 하였

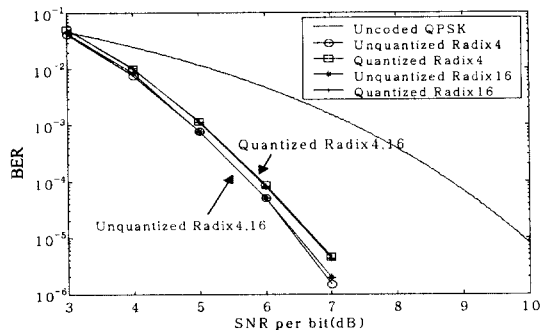


그림 6. 5 자리수 I and Q 양자화 값과 7 자리수 BM (branch-metric) 값을 이용한 양자화된 Radix-4, 8 자리수 BM 값을 이용한 양자화 Radix-16 및 비양자화 Radix-4, Radix-16 Viterbi 복호의 BER 성능

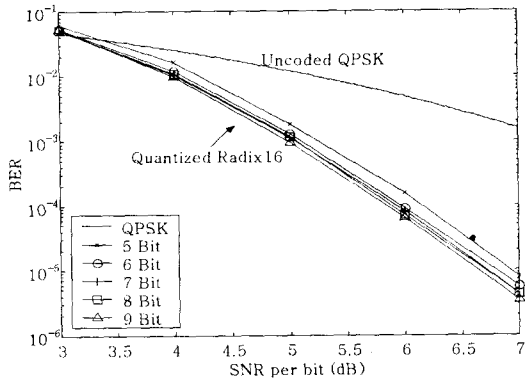


그림 7. Branch-metrics 양자화 비트수에 따른 Radix-16 성능 비교

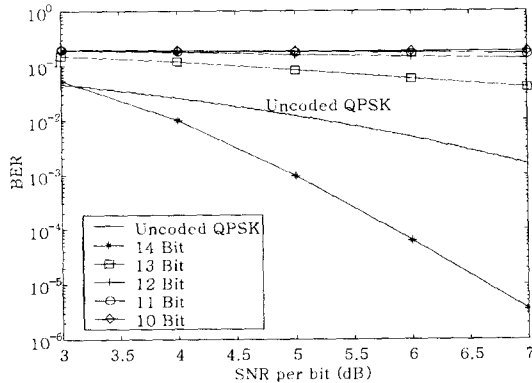


그림 8. 누적된 PM(path metric)값 양자화 자리수에 따른 Radix-16 성능 비교

다. 그림 8은 Radix-16 Viterbi 복호에 대하여 BM (branch-metric) 레지스터의 자리수를 7 비트로 고정시키고 식 (4)의 PM(path metric)값을 위한 레지스터의 자리수를 14 자리를 시작으로 점점 줄여나갈 경우의 BER 성능을 보이고 있다. PM 레지스터의 자리수가 14 자리 이상일 때는 그림 7에서의 경우에서 확인할 수 있는 바와 같이 PM 값을 양자화 하지 않은 경우의 성능과 거의 일치함을 확인할 수 있다. 이 경우 13 자리수에서부터 BER 성능이 크게 열화되는 것을 확인할 수 있었다.

V. 결 론

본 논문은 고속 통신망에 적용하기 위한 TCM/

PSK 방식의 고속 Viterbi 복호 방식으로서 Radix 개념의 Viterbi 복호 방식을 다루었다. 본 논문에서 다루고 있는 부호를 2/3인 trellis coded 8-ary PSK는 각 state에 4개의 branch가 모이는 경우로서 기본적으로 Radix-4 개념의 Viterbi 복호를 사용할 수 있다. 이러한 Radix-4 개념의 trellis를 Radix-16 개념으로 변환함으로써 시스템의 복잡도는 증가하지만 병렬 연산을 통하여 복호 속도를 증가시킬 수 있다^{[6],[7]}. 참고 문헌 [6], [7]에서는 Hamming distance를 Branch 값으로 하는 길쌈 부호의 Radix 개념의 Viterbi 복호를 다루고 본 논문에서는 이를 TCM 복호에 적용하기 위하여 squared Euclidean distance 개념의 Branch 값을 양자화하여 적용하였다. 모의 실험을 통하여 Radix-4 및 Radix-16의 Viterbi 복호를 실현해 보았다. 모의 실험에서는 병렬 연산기(parallel processor)를 사용할 수 없었기 때문에 연산 속도에 대한 비교는 할 수 없었고 참고 논문 [6], [7]에서 설명한 같은 논점에서 고속 복호가 가능함을 설명하였다. 그리고 I-Q 값, BM 값 및 PM 값 양자화 레벨에 따른 BER 성능 분석을 하였다. 이를 통하여 Radix-4 및 Radix-16에서 적정 양자화 레벨에 대한 자료를 제시하였다. I-Q 값은 Radix-4 및 Raix-16에 공통으로 5 자리수 양자화가 적합한 것으로 사료된다. BM 값은 Radix-4의 경우는 7 자리수 Radix-16의 경우는 8 자리수가 적정한 것으로 판단된다. 식 (1)과 (3)의 BM 값이 같은 정밀도를 갖기 위해서는 식 (3)의 BM 값을 저장하기 위한 자리수가 한자리 더 필요하게 된다. 마지막 PM 값의 양자화 자리수는 14 자리수가 적당한 것으로 모의 실험 결과를 정리할 수 있다.

참 고 문 헌

- [1] G. Ungerboeck, "Channel coding with multilevel/phase signals", *IEEE Trans. Inform. Theory*, vol. IT-28, pp. 55-67, Jan., 1982.
- [2] G. Ungerboeck, "Trellis-coded modulation with redundant signal sets, Part II: State of the art," *IEEE Commun. Mag*, vol. 25, pp. 12-21, Feb., 1987.
- [3] Grand Alliance HDTV Specification submitted to the ACATS Technical Sub Group, Feb., 22, 1994.

- [4] Grand Alliance HDTV Specification vol. 2, Dec., 7, 1994.
- [5] D. Delanuelle, "A Pragmatic Coding Scheme for Transmission of 155 Mbits/s SDH and 140 Mbits/s PDH Signals over 72 MHz Transponders," *Proc. ICDSC-10*, Brighton, UK, May, 15-19, 1995.
- [6] P. J. Black and Y. H.-Y. Meng, "A 140Mb/s, 32-state, radix-4 Viterbi decoder," in *ISSCC Dig. Tech. Paper*, Feb., 1992, pp. 70-71.
- [7] Eric Luthi, Emmanuel Casseau "High rate output Viterbi decoder," *Proceedings of the European Design and Testing Conference* pp. 1066-1409, 1996. 3.
- [8] Frank Carden and Michael D. Ross, "Fast TCM Decoding: Phase Quantization And Integer Weighting", *IEEE Trans. Communications*, vol. 42, no. 2/3/4, pp. 808-812 Feb./March/April, 1994.
- [9] O. N. Ucan, M. Uysal and S. Paker, "Performance of Combined Trellis Coded Quantization/Modulation over Microwave Channel" *IEEE International Conference on Telecommunications*, vol. 4, June, 1998.
- [10] D. Rhee, and R. H. Zaragoza, "Error Performance Analysis of a Concatenated Coding Scheme with 64/256-QAM Trellis Coded Modulation for the North American Cable Modem Standard", *IEEE International Symposium on Information Theory*, Aug., 1999.

이 호 경



1981년 2월: 서울대학교 전자공학과 (공학사)
 1987년 8월: Northrop University, 전자공학과 (공학석사)
 1994년 8월: University of Southern California (공학박사)
 1983년 8월~1985년 8월: IBM-Korea

기술부

1994년 8월~현재: 홍익대학교 전파공학과 조교수

[주 관심분야] 위성통신, 이동통신, 디지털 변복조, 부호화 변조