

UHF대역 가변 세라믹 대역통과 여파기의 설계

Design of Tunable Ceramic Bandpass Filter in UHF Band

김윤조* · 황희용* · 성규제** · 윤상원* · 장익수*

Yun-Jho Kim* · Hee-Yong Hwang* · Gyu-Je Sung** · Sang-Won Yun* · Ik-Soo Chang*

요 약

본 논문에서는 세라믹 동축 공진기와 Varactor Diode를 이용하여 800 MHz~900 MHz에서 2단 가변 대역통과 여파기를 설계 제작하였다. ABCD Parameter를 이용하여 π 형 Inverter를 T형 등가회로로 변환하여 Varactor Diode 수를 2개로 최적화하였다. 가변대역은 800 MHz~900 MHz이며 삽입손실을 $4.5 \text{ dB} \pm 0.5 \text{ dB}$ 이내 반사손실은 15 dB 이상으로 설계하였다. 제작된 대역통과 여파기는 Simulation 결과와 잘 일치하였다.

Abstract

A 2-pole tunable bandpass filter was designed and fabricated using ceramic coaxial resonators and varactor diodes for UHF band. By inspection of frequency characteristics of the T- and π -type inverter equivalent circuits, we can design a two-pole tunable BPF with only two varactors. The measured data of the filter show 800 MHz-900 MHz tunable center frequency range, 4.5 dB insertion loss, 0.5 dB passband ripple and at least 15 dB return loss, which agree well with the simulated results.

I. 서 론

현재 이동 통신 시스템에서 전기적인 제어가 가능한 부품의 필요성이 점차 증가하고 있는 추세이다. Varactor Diode는 역바이어스 전압을 인가하면 저항과 Inductance는 변하지 않고 전압의 크기에 따라 Capacitance만 변하는 특성이 있다. 지금까지 Tunable Filter 논문은 공진기에만 Varactor Diode를 사용하여 원하는 주파수내에서 균일한 삽입손실과 대역을 유지하기가 어려웠다^{[1]~[3]}. 본 논문에서는 기존 설계방식을 변형하여 Varactor Diode의 Capacitance가 공진기와 Coupling Capacitance 역할을 하도록 설계함으로써 2개의 Varactor Diode를 사용하여 균일한 삽입손실과 대역을 유지하는 2단 대역통과 여파기를 설계 제작하였다. 좋은 삽입손실을 얻기 위해 세라믹 동축 공진기를 사용하였다.

II. 이론 및 해석

UHF 대역내인 800 MHz~900 MHz에서 설계 제작하고자 세라믹 동축 공진기를 사용했으며, Varactor Diode를 공진부 또는 Coupling Capacitor로 사용하였다. 그림 1은 Varactor Diode의 모델링이며, 이를 기초로 전압에 따른 Varactor Diode의 변화를 실험적으로 측정된 값을 그래프로 나타낸 것이 그림 2이다.

2-1 Varactor Diode의 등가회로 및 DeLoach 측정^{[4],[5]}

그림 1의 (a)는 Package 성분인 L_p, C_p 를 포함한 Varactor Diode의 등가회로 모델을 나타낸다. 일반적으로 동작 주파수가 낮을 수록 Package에 의한

* 서강대학교 전자공학과 초고주파 연구실(Dept. of Electronics Eng., Sogang Univ.)

** 한경대학교 전자공학과(Dept. of Electro. Eng., Hankyong National Univ.)

· 논문 번호 : 991208-10S

· 수정완료일자 : 2000년 1월 18일

기생 성분을 무시할 수 있으므로 본 실험에서는 그림 1의 (b)를 사용하였다. DeLoach 측정 방법은 직렬 공진을 이용하기 때문에 그림 1의 (b)와 같은 Diode 모델에 정확하게 응용 가능하므로 그림 2와 같이 단순한 직렬 공진회로가 된다. 측정시 Diode는 이 기판의 50 Ω line과 Ground Pad사이에 Shunt로 연결된다. 그림 3은 Network Analyzer에 이 회로를 연결한 상태의 등가회로를 나타낸다. Zero Bias 상태에서의 Diode 등가회로의 전체 Series Impedance를

$$Z_d = R_s + j\omega L_s + \frac{1}{j\omega C_s} \quad (1)$$

로 표현하면 S_{11} 은

$$S_{11} = \frac{Y_c - (Y_d + Y_c)}{Y_c + (Y_d + Y_c)} = \frac{-Y_d}{2Y_c + Y_d} \quad (2)$$

이고 $S_{21} = 1 + S_{11}$ 이므로

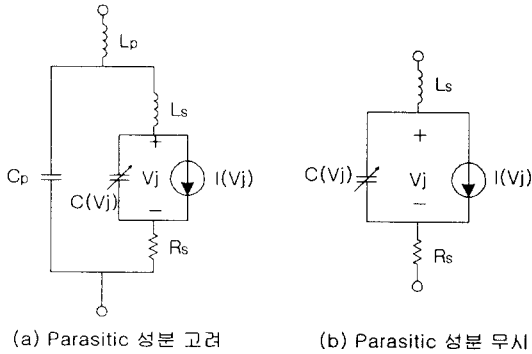


그림 1. Varactor Diode 등가회로
Fig. 1. Equivalent circuit of varactor diode.

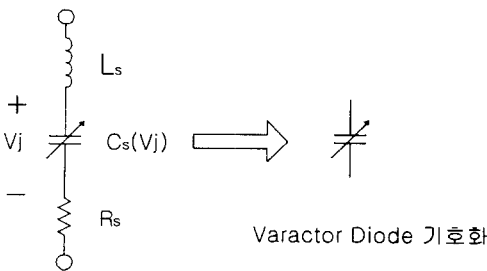


그림 2. Reverse Bias 상태의 Diode 등가회로
Fig. 2. Equivalent circuit of diode under reverse bias.

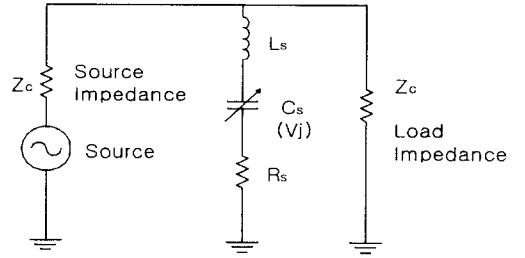


그림 3. Diode 측정을 위한 등가회로
Fig. 3. Equivalent circuit for diode measurement.

$$S_{21} = 1 - \frac{Y_d}{2Y_c + Y_d} = \frac{2Y_c}{2Y_c + Y_d} \quad (3)$$

가 된다. 공진 시 L_s, C_s 가 Short가 되므로 $Z_d = R_s$ 가 된다. 따라서 공진 시 S_{21} 은

$$S_{21} |_{\omega=\omega_0} = \frac{2R_s}{2R_s + R_c} \quad (4)$$

가 된다. Network Analyzer에서 측정되는 공진 시의 Loss(dB) 관점에서 S_{21} 을 삽입손실의 크기 L 로 나타내면

$$|S_{21}|^2 = \frac{1}{L} \quad (5)$$

와 같이 된다. 식 (5)를 식 (4)에 대입하여 R_s 에 관해 정리하면

$$R_s = \frac{R_c}{2(\sqrt{L}-1)} \quad (6)$$

가 된다. Zero 전압에서의 Capacitance C_s 는 다음과 같이 구할 수 있다. 식 (1)을 식 (3)에 대입하면

$$S_{21} = \frac{R_s + j(\omega L_s - 1/\omega C_s)}{(R_s + R_c/2) + j(\omega L_s - 1/\omega C_s)} \quad (7)$$

가 된다. 공진주파수에서의 Loss보다 3dB 만큼 위에서의 S_{21} 은

$$|S_{21}|^2_{\omega=\omega_2} = \frac{2}{L} = \frac{R_s^2 + (\omega_2 L_s - 1/\omega_2 C_s)^2}{(R_s^2 + R_c/2)^2 + (\omega_2 L_s - 1/\omega_2 C_s)^2} \quad (8)$$

가 되므로 위의 (8), (9) 두 식을 정리하면

$$C_s = \frac{f_1 - f_2}{f_1 f_2} (\sqrt{L} - 1) \left(1 - \frac{2}{L}\right)^{\frac{1}{2}} \frac{1}{\pi R_c} \quad (9)$$

가 되고 $\omega_0 = \frac{1}{\sqrt{L_s C_s}}$ 의 관계로부터

$$L_s = \frac{1}{4\pi^2 f_0^2 C_s} \quad (10)$$

임을 알 수 있다. 식 (6), (9), (10)을 이용하여 C_s , L_s , R_s 를 측정 한 결과가 그림 4이다.

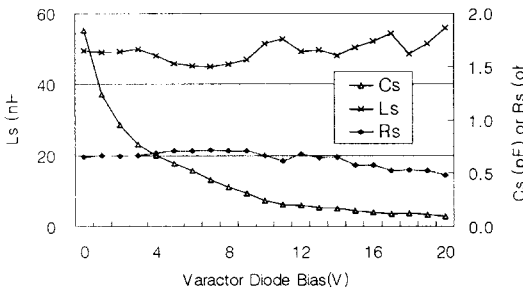


그림 4. Varactor Diode parameters의 측정값
Fig. 4. Measured results of varactor diode parameters.

그림 4를 보면 전압에 증가하면서 C_s 는 작아지지만 L_s , R_s 는 큰 변화가 없음을 알 수 있다.

2-2 세라믹 동축 공진기 등가회로 및 측정^[6]

세라믹 동축 공진기는 그림 5와 같이 모델링하였다. 세라믹 동축 공진기의 소자값 R_c , L_c , C_c 는

$$R_c = \frac{Q_u}{b}, \quad C_c = \frac{b}{2\pi f_0}, \quad L_c = \frac{1}{\omega_0^2 C_c} \quad (11)$$

Q_u 는 Network Analyzer로 측정 한 Unloaded Q 이고 Slope Parameter $b = \omega_0 C$ 이므로 식 (12)를 b 에 대해 정리하면 식 (11), (12)에 의해 세라믹 동축 공진기의 소자값을 알 수 있다. 식 (12)의 각 Parameter값들은 50Ω line에 세라믹 동축 공진기를 Shunt로 연결하고 Ripple의 Element Value g_0 , g_1 을 정하고 Source와 Load Impedance, Line이 50Ω이므로 J 와 Y_0 는 1/50이다. 그리고 공진 주파수와 원하는 Ripple 만큼의 BW를 측정함으로써 b 를 구

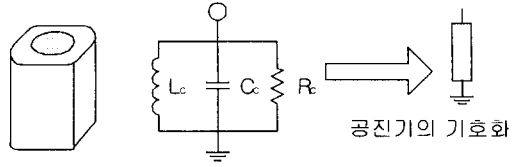


그림 5. 세라믹 동축 공진기 등가회로
Fig. 5. Equivalent circuit of ceramic coaxial resonator.

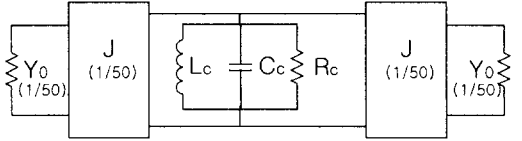


그림 6. 세라믹 동축 공진기 측정을 위한 등가회로
Fig. 6. Equivalent circuit for measurements of ceramic coaxial resonator.

할 수 있다. 그림 6은 세라믹 동축 공진기 측정 시 등가회로이다.

2-3 J-inverter를 이용한 2단 대역통과 여파기 설계^[7]

본 논문의 가변 대역통과 여파기는 병렬 공진기만을 이용하므로 그림 7 J-inverter로 구현한다. 그림 7의 Inverter는 식 (12)~(15)를 이용하여 구할 수 있다.

$$J_{01} = \sqrt{\frac{W G_S b}{g_0 g_1}} \quad (12)$$

$$J_{12} = W b \sqrt{\frac{1}{g_1 g_2}} \quad (13)$$

$$b = \omega_0 C_r = \frac{1}{\omega_0 L_r} \quad (14)$$

$$W(\text{Fractional BW}) = \frac{\omega_2 - \omega_1}{\omega_0} \quad (15)$$

그림 7은 C-coupling을 이용한 그림 8과 L-coupling을 이용한 그림 9의 회로도도 나타낼 수 있다. Inverter값을 이용하여 각 소자 값들은 식 (16)~(23)으로 구할 수 있다.

$$C_{01} = \frac{J_{01}}{\omega_0 \sqrt{1 - \left(\frac{J_{01}}{G_S}\right)^2}} \quad (16)$$

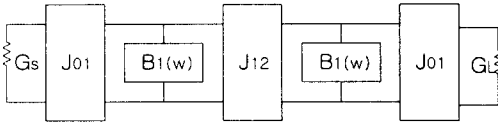


그림 7. J-inverter를 이용한 2단 대역통과 여파기
Fig. 7. 2-pole bandpass filter using J-inverters.

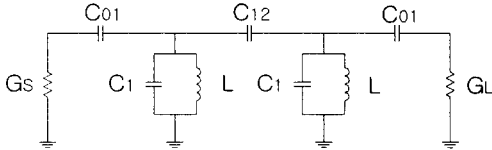


그림 8. C-coupling을 이용한 대역통과 여파기 회로도
Fig. 8. Bandpass filter using C-coupling.

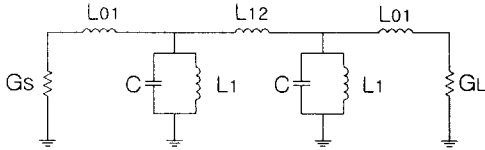


그림 9. L-coupling을 이용한 대역통과 여파기 회로도
Fig. 9. Bandpass filter using L-coupling.

$$C_{01}^e = \frac{C_{01}}{1 + \left(\frac{\omega_0 C_{01}}{G_s}\right)^2} \quad (17)$$

$$C_{12} = \frac{J_{12}}{\omega_0} \quad (18)$$

$$C_1 = C_r - C_{01}^e - C_{12} = \frac{1}{\omega_0^2 L} - C_{01}^e - C_{12} \quad (19)$$

$$L_{01} = \frac{1}{\omega_0 G_s J_{01}} \sqrt{G_s^2 - J_{01}^2} \quad (20)$$

$$L_{01}^e = \frac{1 + (\omega_0 L_{01} G_s)^2}{(\omega_0 G_s)^2 L_{01}} \quad (21)$$

$$L_{12} = \frac{1}{\omega_0 J_{12}} \quad (22)$$

$$L_1 = \frac{1}{\frac{1}{L_r} - \left(\frac{1}{L_{01}^e} + \frac{1}{L_{12}}\right)} \quad (23)$$

III. 설계 및 실험

본 논문에서는 세라믹 동축 공진기와 J-Inverter

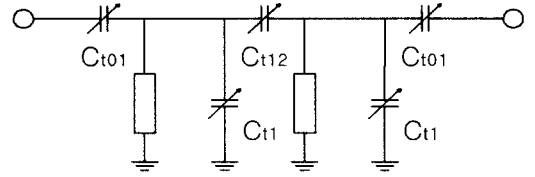


그림 10. 5개의 Varactor Diode를 이용한 2단 대역통과 여파기
Fig. 10. 2-pole bandpass filter using five varactor diodes.

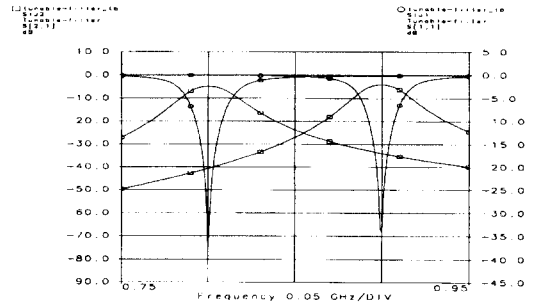


그림 11. 5개의 Varactor Diode를 이용한 여파기 Simulation 결과
Fig. 11. Bandpass filter simulation using five varactor diode.

를 이용한 2단 가변 대역통과 여파기로 설계하였다. 우선 구현하고자 하는 대역 내에서 균일한 대역폭 및 삽입손실을 유지하기 위해서 그림 8의 C-coupling 대역통과 여파기 설계로 그림 10과 같이 5개의 Varactor Diode를 공진기와 Coupling Capacitor로 사용하였다. 그림 11과 12는 Simulation 및 제작 후 측정 결과이다.

800 MHz에서 삽입손실은 8 dB, 반사손실은 45 dB이고, 900 MHz에서 삽입손실은 7.8 dB, 반사손실은 42 dB이다. 다시 그림 13과 같이 Varactor Diode를 3개로 줄이고자 초단 Coupling의 Varactor Diode를 Chip Capacitor로 교체하였다^[8]. 가변대역에서 주파수를 hopping하면 800 MHz에서는 초단 Coupling이 커 대역이 좁아지면서 삽입손실이 나빠지고 900 MHz에서는 대역은 넓어지면서 초단 Coupling이 작아 반사손실이 나빠진다. 개선방법으로 그림 14처럼 초단 결합소자를 Inductor로 교체하면 공진기에 첨가되는 Inverter의 영향에 의한 Slope Parameter의

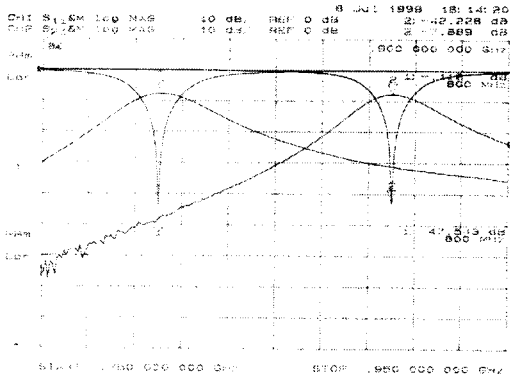


그림 12. 5개의 Varactor Diode를 이용한 여파기 측정 결과

Fig. 12. Measured results of bandpass filter using five varactor diodes.

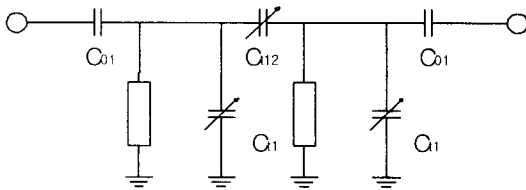


그림 13. 초단 Coupling에 Varactor Diode 대신 Capacitor를 이용한 경우

Fig. 13. Circuit using capacitors in stead of varactor diodes at first coupling stage.

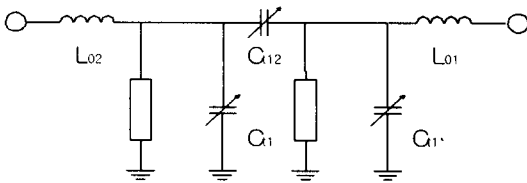


그림 14. 초단 Coupling에 Varactor Diode 대신 Inductor를 이용한 경우

Fig. 14. Circuit using inductors instead of varactor diodes at first coupling stage.

변화 폭이 적절해져서 대역 내에서 균일한 대역폭과 삽입손실을 얻을 수 있었다. 800 MHz에서 삽입손실은 8.3 dB, 반사손실은 30 dB이고, 900 MHz에서 삽입손실은 8 dB, 반사손실은 20 dB이다. 그림 14 설계로 L-coupling이 C-coupling보다 Slope Parameter의 변화 폭이 작음을 알 수 있다. 그래서 Varactor Diode

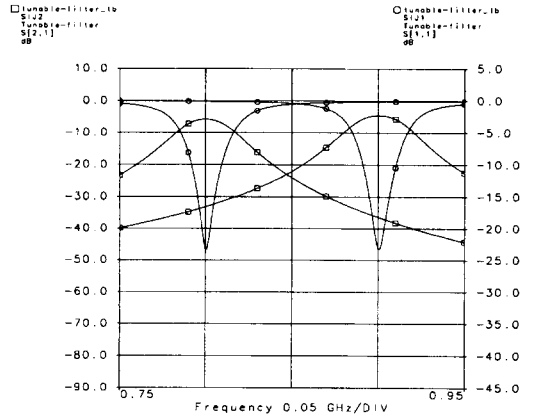


그림 15. 3개의 Varactor Diode를 이용한 여파기 Simulation 결과

Fig. 15. Bandpass filter simulation using three varactor diodes.

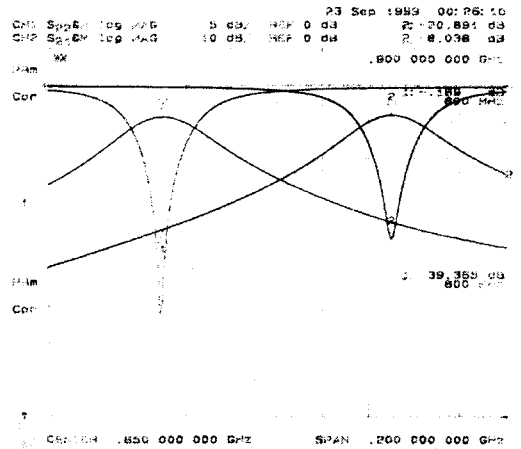


그림 16. 3개의 Varactor Diode를 이용한 여파기 측정 결과

Fig. 16. Measured results of bandpass filter using three varactor diodes.

를 1개 더 줄이고자 그림 9의 L-coupling 대역통과 여파기를 설계하고 Varactor Diode를 공진기 Capacitor로 사용하여 가변대역에서 주파수를 Hopping하였다. 하지만 중간단 Coupling의 영향에 의한 Slope Parameter의 변화로 대역폭이 주파수에 따라 변화하였다. 이를 개선하고자 ABCD Parameter를 이용하여 π 형 Inverter를 T형 등가회로로 변환하였다. 그림 17은 변환된 회로도로서 Varactor Diode은 공

진 주파수뿐만 아니라 Coupling도 변화시키는 기능이 있다. 그림 5 세라믹 동축 공진기의 소자값 C_c 를 그림 9의 집중소자값 C 로 놓고 식 (20)~(23)을 이용해 여파기를 설계한다. 여기서 그림 5의 세라믹 동축 공진기의 L_c 도 고정된 값이므로 그림 18 (a)의 L_1 을 그림 18 (b)의 L_c 와 임의의 L_e 로 등가화

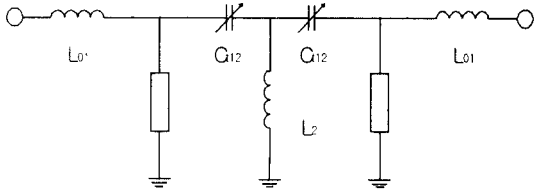
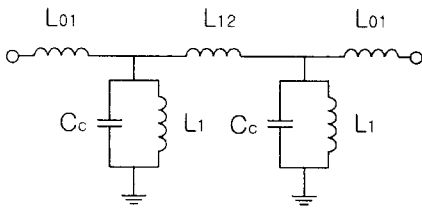
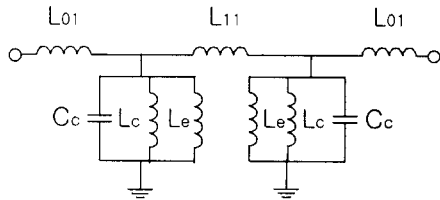


그림 17. 2개의 Varactor Diode로 구현한 2단 대역통과 여파기

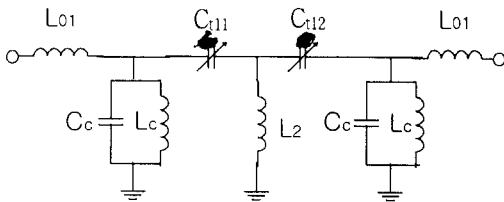
Fig. 17. 2-pole bandpass filter using two varactor diodes.



(a)집중소자로 설계한 여파기



(b)세라믹 동축 공진기를 적용한 여파기



(c)T형 등가회로를 이용한 여파기

그림 18. J-inverter를 T형 등가회로로 변환하는 과정
Fig. 18. Conversion process of J-inverter to T-type equivalent circuit.

할 수 있다. 그리고 ABCD Parameter를 이용하여 그림 18 (b)의 π 형 회로 L_{11} 와 L_c 를 그림 18 (c)의 T형 C_{112} 와 L_2 로 설계할 수 있다. C_{112} 는 가변 Capacitor이므로 주파수에 따라서 값을 조절할 수 있다. 제작 결과 초단 Coupling을 Inductor로 구현하고 중간단 π 형 J-Inverter를 T형으로 설계하여 2개의 Varactor Diode로써 20% 범위에서 변하는 대역폭과 균일한 삽입 손실을 얻을 수 있었다. 삽입손실의 차는 0.5 dB 이내이며, 800 MHz 3 dB 대역폭을 기준으로 900 MHz 3 dB 대역폭이 16% 정도 좁아졌다.

800 MHz에서 삽입손실은 4.5 dB, 반사손실은 17 dB

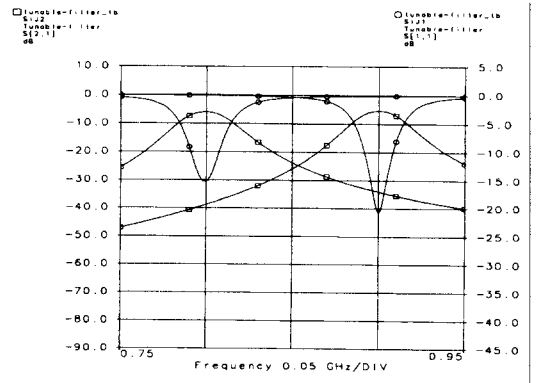


그림 19. 2개의 Varactor를 이용한 여파기 Simulation 결과

Fig. 19. Bandpass filter simulation using two varactor diodes.

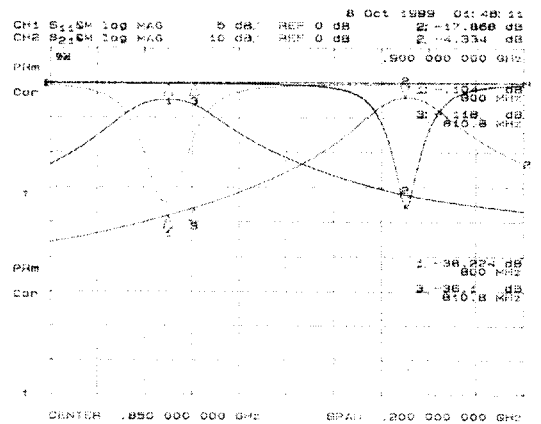


그림 20. 2개의 Varactor를 이용한 여파기 측정 결과
Fig. 20. Measured results of bandpass filter using two varactor diodes.

이고, 900 MHz에서 삽입손실은 4.3 dB, 반사손실은 17 dB이다.

IV. 결 론

본 논문은 2개의 Varactor Diode를 이용하여 2단 대역통과 여파기를 제작하는 방법을 제시하였다. 그림 10과 같이 균일한 삽입손실과 대역폭을 가지는 2단 가변 대역통과 여파기를 제작하려면 5개의 Varactor Diode가 필요하다. 그러나 인버터의 특성을 이용하면 보다 적은 수의 Varactor Diode로 균일한 삽입손실과 대역폭을 얻을 수 있다. 결합소자를 변화시키면 동시에 coupling과 공진기 Slope Parameter 및 공진주파수가 변화된다. 이 원리를 이용하여 공진기 사이 J-inverter를 T형 등가회로 대치함으로써 Varactor Diode수를 2개로 줄일 수 있었다.

참 고 문 헌

[1] B. S. Virdee, "Tunable Dielectric Resonator BandPass Filter," *Asia-Pacific Microwave Conference*, 1998, pp. 1353~1357.
 [2] H. Matsumura and Y. Konish "An active

microwave filter with dielectric resonator," *IEEE MTT-S Microwave Symp. Dig.* 1979, pp. 323~325.
 [3] H. Serhan, B. Jarry and P. Guillon, "Automatic frequency control techniques for microwave active filter," *1997 MTT-S International Microwave Symposium Digest 2. (1997 Vol. II [MWSYM])*, pp. 697~700.
 [4] 김성중, "PCS 수신단용 평형 주파수 혼합기의 설계", 서강대학교 공학석사 학위논문, 1995, pp. 6~13.
 [5] Stephen A. Maas, *Microwave Mixer*, 2ed., 1993, pp. 25~34.
 [6] 최주영, "소형 세라믹 동축공진기를 이용한 대역통과 여파기의 설계", 서강대학교 공학석사 학위논문, 1997, pp. 26~28.
 [7] G. L. Mattaei, *Microwave Filter, Impedance Matching Network, And Coupling Structure*, 1980, pp. 427~437.
 [8] 박병호, 윤상원, 장익수, "광대역 VHF 마이크로 스트립 가변대역통과 여파기의 설계," 대한 전자공학회 마이크로파 및 전파전파 연구회 학술발표회 논문집. no. 10, 1992, pp. 837~841.

김 윤 조



1997년 2월: 청주대학교 정보통신과(공학사)
 1996년 11월~1998년 12월: (주) KMW Filter 개발 Part 근무
 1999년 2월~현재: 서강대학교 대학원 석사과정
 [주 관심분야] 마이크로파와 밀리미터파 통신대역 여파기, 수동 소자 및 회로

윤 상 원



1977년: 서울대학교 전자공학과(공학사)
 1979년: 서울대학교 대학원 전자공학과(공학석사)
 1984년 9월: University of Texas, Austin(공학박사)
 1984년 9월~현재: 서강대학교 전자공학과 교수
 [주 관심분야] 마이크로파와 밀리미터파 통신대역의 소자, 회로 및 시스템

성 규 제



1986년 2월: 서강대학교 전자공학과(공학사)
1988년 2월: 서강대학교 대학원 전자공학과(공학석사)
1988년 3월~1993년 7월: 국방과학연구소 연구원
1998년 2월: 서강대학교 대학원 전자공학과(공학박사)

1998년 3월~현재: 국립한경대학교 전자공학과 전임강사
[주 관심분야] 초고주파 필드해석 및 여파기 설계

황 희 용



1992년: 서울대학교 전자공학과(공학사)
1995년: 서강대학교 대학원 전자공학과(공학석사)
1995년 9월~현재: 서강대학교 대학원 박사과정

[주 관심분야] 마이크로파와 밀리미터파 통신대역의 여파기 및 수동 소자 및 시스템

장 익 수



1967년 2월: 서울대학교 전자공학과(공학사)
1970년 2월: 서울대학교 대학원 마이크로파공학(공학석사)
1979년 2월: 서울대학교 대학원 마이크로파공학(공학박사)
1977년~현재 서강대학교 교수

1982년 9월: Univ. of Wisconsin at Madison 방문교수
1997년 3월~1998년 2월: 서강대학교 공과대학장
1999년 3월~현재: 서강대학교 대학원장
[주 관심분야] RF 회로 디자인