

선형열처리법으로 직접 접합된 Si 기판 및 산화된 Si 기판의 접합 특성

이진우 · 강춘식 · 송오성* · 류지호**

서울대학교 재료공학부

*서울시립대학교 재료공학과

**대전대학 기계자동차학부

Bonding Characteristics of Directly Bonded Si wafer and Oxidized Si wafer by using Linear Annealing Method

Jin-Woo Lee · Choon-Sik Kang · Oh-Sung Song* and Ji-ho Ryu**

School of Materials Science and Engineering, Seoul National University, Seoul 151-742

*Dept. of Materials Science and Engineering, 90 Cheonnong-dong, Tongdaemun-gu, Seoul 130-743

**Division of Machine & Automobile, Daecheon College, San 6-7, Kwansan-ri, Jupo-myun, Boryeong-si, Chungnam, 355-830

(2000년 3월 20일 받음, 2000년 8월 14일 최종수정본 발음)

초 흑 실온에서 직접 접합된 실리콘 기판의 접합 강도를 향상시키기 위하여 기존의 고온 로내 열처리법을 대체할 수 있는 저온 선형 열처리법을 개발하였다. 한 개의 열원과 타원형 반사경으로 구성된 선형 열처리법은 접합면의 간격이 열처리 온도의 증가와 더불어 감소하는 특성과 온도 증가와 더불어 접합면에 생성되는 기체상의 밀도가 증가하는 현상을 응용하여 접합면의 기체상을 밀도차이를 이용하여 기판 외부로 방출시키는 방법으로서 Si || Si 기판상 및 Si || SiO₂/Si 기판상의 직접 접합에 적용하여 보았다. IR camera와 HRTEM으로 직접 관찰한 접합면은 실온에서 접합면에 침투한 외부 불순물에 의한 비접합 영역을 제외하고는 자체 생성된 기체상에 의한 비접합 영역은 나타나지 않았고 매우 깨끗한 접합계면을 나타내었다. 접합된 기판상은 Crack opening법과 인장시험법을 적용하여 접합 강도를 측정하였다. 접합 강도는 열처리 온도의 증가와 더불어 점차로 증가하였고, 두 측정방법 모두 동일한 경향성을 나타내었다.

Abstract Linear annealing method was developed to increase the bond strength of Si wafer pair mated at room temperature instead of conventional furnace annealing method. It has been known that the interval of the two mating wafer surfaces decreases and the density of gaseous phases generated at the interface increases with increase in annealing temperature. The new annealing method consisting of one heat source and a light reflecting mirror used these two phenomena and was applied to Si || Si and Si || SiO₂/Si bonding. The bonding interface observed directly by using IR camera and HRTEM showed clear bonding interface without any unbonded areas except the area generated by the dusts inserted into the mating interface at the room temperature. Crack opening method and direct tensile test was applied to measure the bond strength. The two methods showed similar results. The bond strength increased continuously with the increase of annealing temperature.

Key words : Linear Annealing Method, Silicon direct bonding, unbonded area, bond strength

1. 서 론

실리콘 기판 및 산화막이 형성된 기판 위에 단결정의 실리콘 박막을 형성하여 소자의 동작속도를 개선하고 누설전류 및 랙치업(Latch up)과 같은 기생현상을 억제하고자 많은 연구가 수행되었으나 현재는 1986년 IBM의 J.B. Lasky¹⁾와 Toshiba의 M. Simbo et al²⁾에 의하여 개발된 실리콘 기판 직접 접합과 SIMOX³⁾법에 연구가 집중되고 있다. SIMOX 기술은 최종적으로 형성된 박막이나 산화막의 품질이 기판 접합법에 비해 떨어지지만 기판 전역에 걸쳐 품질이 고르다는 장점이 있다. 반면 실리콘 직접 접합법으로 제조된 박막이나 산화막은 SIMOX 법에 비해 그 품질은 월등히 뛰어나지만, 기존의 로내 열처리법을 적용할 경우

우 기판 전체가 동시에 가열되기 때문에 접합 계면에서 생성된 비접합영역⁴⁾이 그대로 계면에 잔류하게 되어 기판 전체가 균일하게 접합되기 어렵다는 단점을 지니고 있다.

선형열처리법은 상기 로내열처리법을 개선하여 저온에서 비접합 영역을 효과적으로 제거하고자 개발되었다. 선형열처리법은 고밀도 할로겐 램프를 반사경을 이용하여 기판 표면에 집속방법으로 기판 표면온도가 500°C 이하의 저온에서 동작시켜도 단시간내에 접합이 진행되는 특징이 있다. 따라서 기존의 전기로를 이용한 1000°C 2hr 이상 고온열처리에 의한 직접접합보다 저온에서 짧은 시간내에 계면에서 포획되는 기포를 억제하여 최종 SOI 기판의 접합강도를 향상시킬 수 있는 방법이다. 실리콘 직접 접합에서 접합률과 밀접하게 연관된 비접합영역의 생성은 세정단계 및 열처리

단계와 밀접한 관계를 가지고 있다. 특히 초청정환경에서 세정을 하였다 하더라도 열처리 단계에서 접합계면에 생성되는 기체상이 또 다른 비접합영역을 유발한다. 이러한 기체상의 생성을 억제하기 위하여 초진공상태에서의 접합⁵⁾, 저온 열처리⁶⁾, 표면활성화법⁷⁾ 등 다양한 연구가 진행되고 있다. 그러나 이러한 기체상이 대부분 500°C 이하의 온도에서 생성되기 때문에^{1,2)}, 저온 열처리의 목적은 기체상의 제거보다는 고온 열처리로 인한 기판의 열충격이나 도판의 재배열과 같은 문제점을 억제하려는 것에 목적을 두고 있다. 선형열처리법은 선형열원이 특정속도로 이동함에 따라 생기는 온도구배에 따라 접합시 계면에서 생기는 기체상이 계면에 폭획되지 않고 외부로 제거됨으로써 비접합면이 확기적으로 억제될 수 있고 표면온도가 500°C 이하에서 진행되므로 고온열처리에 의한 열변형, 도편트 재배열 등을 효과적으로 방지할 수 있는 장점이 있다.

본 연구는 선형열처리기를 Si || SiO₂/Si 조합의 기판쌍들의 직접접합제조에 적용 가능성을 알아보기 위해 기판의 표면온도를 실온에서 800°C 까지 변화시키면서 각 기판쌍조합의 접합강도를 razor crack opening법과 인장시험법으로 측정하였고, IR카메라와 수직단면 투과전자현미경을 이용하여 접합률과 접합계면의 미세구조를 관찰하여 접합신희성을 확인해 보았다.

2. 실험 방법

2.1 실온 초기 접합

실리콘 직접 접합법의 접합률에 영향을 미치는 두 가지 요소 중 첫번째 것이 기판의 세정이다. 기판의 세정은 세정환경과 세정용액에 영향을 받는다. 세정환경은 적어도 Class 100 이상의 높은 청정 환경을 요구하며 일반적으로 이 이하의 환경에서는 실온 접합시 접합 계면의 오염을 피할 수 없다고 알려져 있다.⁸⁾ 따라서 본 연구는 Class 100의 청정 환경에서 수행되었다.

본 연구에 사용된 실리콘 기판은 4" p-type (100) 기판과 약 450 Å 두께의 열산화막이 형성된 실리콘 기판이었다. 세정액은 H₂SO₄ : H₂O₂ = 3 : 1인 SPM (Sulfuric Peroxide Mixture) 와 D.I. Water였고, 용액에 의한 세정이 끝난 기판들은 Spin Drier로 건조시켰다. 건조가 끝난 후 세정된 기판은 실온에서 연마된 표면을 마주보게 하여 접촉시켰다. 접촉된 기판은 계면의 수소결합으로 인하여 곧바로 초기 접합 상태로 되었다.

2.2 열처리 공정 개발 및 적용

초기 접합된 기판의 접합 강도를 향상시키기 위하여 기존의 로내 열처리법과는 다른 선형 열처리법을 개발하였다. 장비는 한 개의 할로겐 램프와 램프에서 방사된 빛을 초기 접합된 기판 위에 집속할 수 있는 타원 반사경 및 열원을 일정한 속도로 기판 위를 이동시킬 수 있는 이송장치로 이루어져 있다. 그림 1에 본 선형 열처리 장비의 개략도를 나타내었다. 반사경에 의하여 집속 되는 열원에 의하여 기판 위의 약 1mm의 가열 영역이 최대 1000°C 정도까지의 고온 상태로 가열될 수 있었다. 열원의 이동속도는 약 0.1mm/

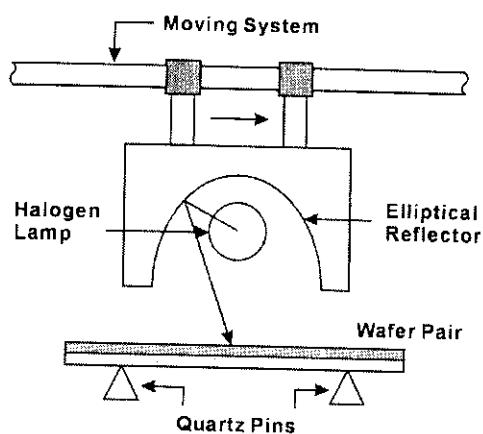


Fig. 1. A schematic illustration of Linear Annealing Equipment. One halogen lamp and a hemi-elliptic mirror reflector around the lamp with a moving system

sec였다. 선형 열처리기에 의하여 전면이 가열된 기판은 대기중에서 냉각되었고, 가열부터 냉각까지 소요된 시간은 30분 미만이었다. 가열 조건은 각각 230°C, 400°C, 800°C, 980°C 이었다.

2.3 접합 강도의 측정

열처리가 끝난 기판쌍들은 접합강도를 측정하기 전에 일반적으로 사용되는 IR camera¹³⁾를 이용하여 접합면 전체를 직접적으로 관찰하였고, HRTEM (High Resolution Transmission Electron Microscope) 을 이용하여 접합 단면을 관찰하였다.

접합 강도를 측정하기 위하여 일반적으로 적용되는 Razor-blade crack opening⁹⁾법과 인장시험법^{10~12)}을 적용하였다. 인장 시험법은 직접적으로 접합 강도를 얻을 수 있는 방법이지만 인장 훌더에 기판쌍을 부착하는 접착제의 강도보다 높은 접착력을 지닌 접착제가 드물기 때문에, 면도날을 기판 접합면에 삽입하여 생성된 기포의 크기를 분리된 기판 표면의 표면에너지로 환산하는 Crack opening 법이 상대적으로 자주 이용되고 있다. 그림 2에 두 측정방법을 개략적으로 도시하였다. Crack-opening 법의 경우 측정 결과의 신뢰성을 알아보기 위하여 하나의 조건으로 열처리된 기판의 3곳에 면도날을 삽입하여 생성된 균열의 평균적인 길이를 접합 강도로 계산하였고, 면도날 삽입 깊이가 생성된 균열의 깊이에 미치는 영향을 측정하기 위하여 면도날을 약 3mm씩 추가로 삽입하여 균열의 깊이를 측정하였다.

Crack opening 법에 적용된 기판과 동일한 조건으로 열처리된 기판에 대하여 직접 인장 시험을 실시하였다. 인장 시험을 위하여 기판을 15mm × 15mm의 인장 시편 크기로 잘라내었고, 인장 시편을 에폭시 접착제를 이용하여 인장 훌더와 접착시켰다. 이와 같은 크기로 4" 기판 한 장 당 동일한 열처리 조건을 지닌 조각 시편을 약 24개 정도 획득할 수 있어 강도 측정의 신뢰도를 높일 수 있었다. 에폭시 접착제를 부착하는 방법에 대하여 B. Muller et al¹⁰⁾와 F. Pégion et al¹¹⁾은 훌더와 시편의 테두리에 접착제를 부착하였고, T. Abe et al¹²⁾은 두 접착표면에 직접적으로 적용

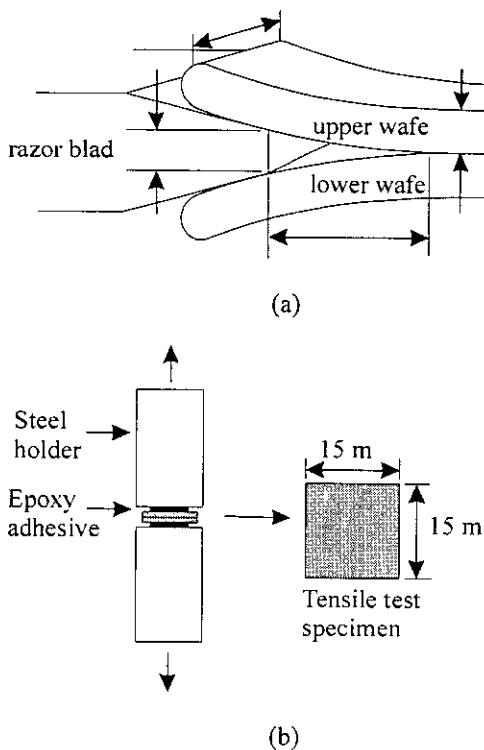


Fig. 2. Bonding strength measurement of SOI wafers (a) razor-blade crack opening method (b) direct tensile test

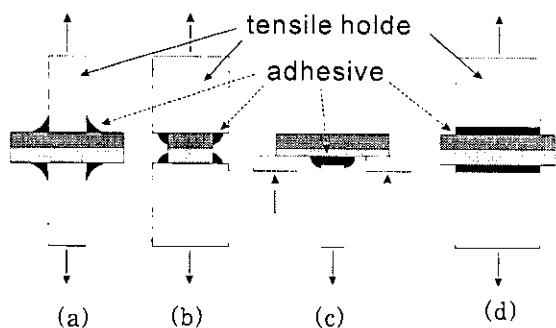


Fig. 3. Various tensile test methods (a) B. Mller and A. Stoffel¹⁰ (b) F. Pigeon et al¹¹ (c) T. Abe et al¹² (d) This work

하였다. 본 연구는 언급한 두 방법 중에서 후자와 같이 접착하는 시편과 훌더의 표면에 접착제를 직접적으로 부착하였으나 T. Abe et al처럼 훌더의 표면적을 초과하는 양을 적용하지는 않았고 접착제가 조각 시편의 표면을 넘지 않도록 하였다. 그림 3에 인장 시편에 예폭시 접착제를 부착하는 방법에 대하여 나타내었다. 인장시험기의 인장 속도는 0.5mm/sec로 하였다.

3. 결과 및 고찰

3.1 열처리된 기판쌍의 접합면 관찰

그림 4에 선형 열처리법으로 접합한 $\text{Si} \parallel \text{Si}$ 접합 기판쌍의 IR camera 결과를 나타내었고, 그림 5는 $\text{Si} \parallel \text{SiO}_2/\text{Si}$ 접합 기판의 IR camera 결과이다. 그림과 같이 접합면은 980°C에서 열처리된 결과를 제외하고는 접합률 99% 이상의 매우 높은 값을 나타내고 있다. 단, 980°C에서 열처리된

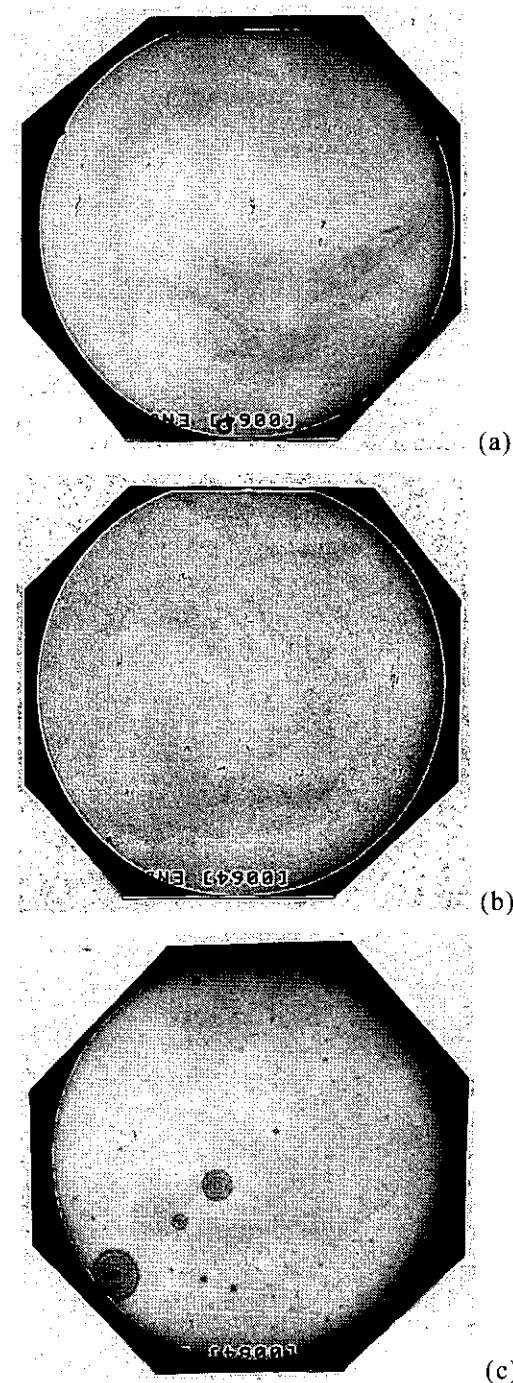


Fig. 4. Results of IR camera observation of $\text{Si} \parallel \text{Si}$ wafer pair after linear annealing process (a) 230°C annealed (b) 400°C annealed (c) 980°C annealed

두 결과에 원형의 기포가 생성된 것은 열처리 과정에서 생성된 것이 아니라 실온에서의 초기 접합시에 접합될 계면에 침투한 불순물에 의한 생성된 것으로서, 기포에 비해 상대적으로 큰 규모의 이러한 비접합 영역은 1000°C 이상의 고온 열처리로도 제거할 수 없는 것으로 알려져 있다.¹⁴ 따라서 이러한 결함의 발생을 억제하기 위하여 더욱 청정한 환경이 요구된다고 할 수 있다. 실제로 상당수의 실리콘 직접 접합 연구가 Class 1의 극청정환경하에서 수행되고 있다.¹⁵ 로내 열처리의 경우 열처리 온도가 1000°C 미만일 경우 접합

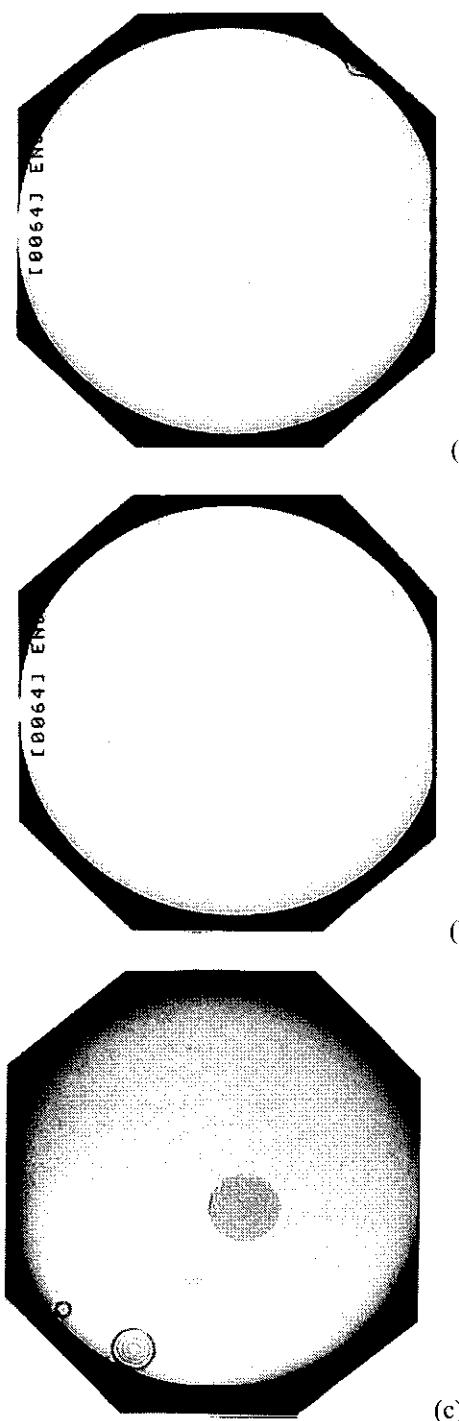


Fig. 5. Results of IR camera observation of $\text{Si} \parallel \text{SiO}_2/\text{Si}$ wafer pair after linear annealing process (a) 230°C annealed (b) 400°C annealed (c) 980°C annealed

계면에 기체상의 비접합 영역이 발생하고 1000°C 이상의 온도에서는 기체상이 기판내부에 흡수된다고 하였다.²⁾ 그러나 선형 열처리법을 적용하였을 경우 그림 4 및 그림 5 와 같이 외부 오염원에 의한 비접합 영역 및 900°C 이상의 고온 열처리를 제외하고는 로내 열처리에서 발견되는 기체상을 발견할 수 없었다.

그림 6은 800°C의 온도에서 열처리 된 $\text{Si} \parallel \text{Si}$ 기판상의

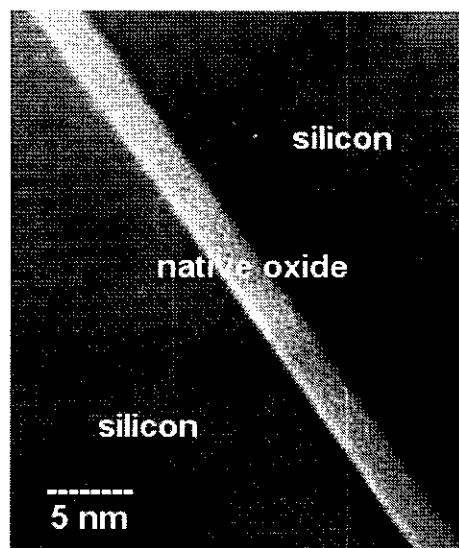
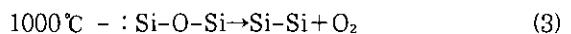
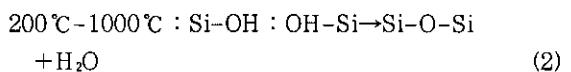
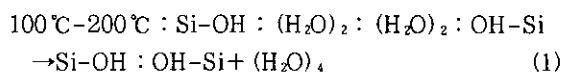


Fig. 6. HRTEM results of $\text{Si}-\text{Si}$ bonded interface annealed at 800°C.

접합 단면을 HRTEM로 관찰한 것으로서 실온 세척과정에서 접합 계면에 생성된 약 25 Å 두께의 자연 산화막을 볼 수 있다. 그럼에서 보는 바와 같이 상하의 자연 산화막 사이의 접합 계면을 확인할 수 없을 정도로 접합이 잘 되어 있음을 알 수 있다.

Q.-Y.Tong et al^[16]과 R.Stengl et al^[17]은 열처리 온도가 증가할수록 두 접합하는 기판 표면의 간격이 감소한다고 보고하였다. 또한 열처리와 더불어 접합 계면에 H_2O 기체상이 발생하여 서로 응축하고 비접합 영역을 형성한다고 하면서, 다음과 같은 온도에 따른 접합 계면의 화학반응을 통하여 기체상의 밀도가 가열온도의 상승과 더불어 증가한다고 하였다.



선형 열처리법은 이와 같은 접합 표면 간격의 감소와 기체상의 밀도변화 이론을 응용한 것이다. 초기 접합 후 열처리되는 기판은 그 표면에 선형 가열에 의하여 온도 구배를 형성하게 되고 동시에 고온대 하부의 접합 표면 간격은 좁고 저온대의 접합 표면 간격은 넓게 된다. 또한 고온대 하부에서 접합면에 발생한 기체의 밀도가 저온대 보다 상대적으로 높기 때문에 생성된 기체의 밀도차이가 기체를 이동시키게 되어, 결과적으로 기체를 접합면의 외부로 방출하게 된다. 따라서 그림 4(c)에서 보듯이 실리콘 기판의 높은 열전도 특성으로 인하여 국부 가열 효과가 기판 전면적 가열 효과에 가까워지는 고온에서는 로내 열처리와 비슷한 열 효과가 발생하여 그림에서 보는 것과 같은 “점” 모양의 기체

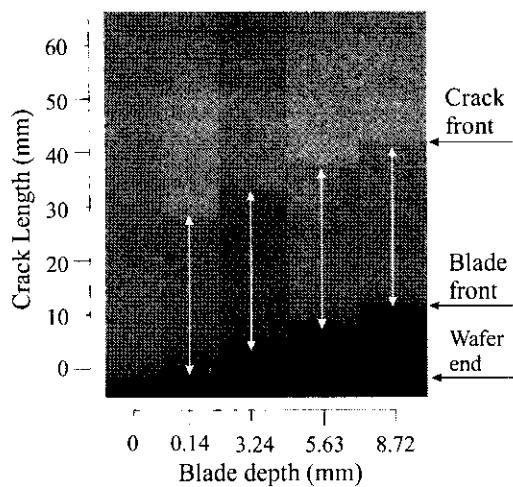


Fig. 7. Series of IR images showing constant crack length not related with blade inserted depth.

상에 의한 작은 기포들이 발생하였으나, 로내 열처리와는 반대로 오히려 저온에서는 깨끗한 접합면을 나타내었다. 반면에 그림 5(c) 에서는 980°C의 고온에서도 작은 기포들을 발견할 수 없었고 이것은 접합면의 열산화막에 기체상이 흡수된 것으로 보인다.

3.2 접합 강도 측정 결과

그림 7은 Crack opening 법의 신뢰성을 알아보기 위하여 면도날을 약 3mm간격으로 기판계면으로 추가 삽입하였을 때 생성된 균열의 길이변화를 IR camera를 이용하여 관찰한 것이다. 그림과 같이 면도날의 삽입된 깊이가 증가하는 만큼 균열도 따라서 기판 계면 속으로 진행하고 있다. 그러나 생성된 균열의 길이는 결과적으로 거의 변화가 없는 것을 그림으로부터 알 수 있다.

생성된 균열의 길이로부터 다음의 식¹⁸⁾을 이용하여 접합 강도를 측정한 결과를 로내 열처리법을 적용한 다른 연구결과와 같이 그림 8에 나타내었다.

$$\gamma = \frac{3Et_w^3t_b^2}{16L^4}$$

γ = Surface energy (mJ/m^2)

E = Young's modulus of Si(100) = $1.66 \times 10^{11} \text{ N/m}^2$

t_b = Blade thickness = 0.1mm

t_w = Si wafer thickness = 525 μm

L = Crack length (mm)

그림에서 보듯이 접합 강도는 열처리 온도의 상승과 더불어 지속적으로 증가하고 있다. 그러나 Q.-Y. Tong et al¹⁶⁾의 연구결과에서 보이는 접합 강도가 일정한 온도구간은 나타나지 않았다. 그런데 강도는 Si || Si 조합이 Si || SiO₂/Si 보다 약간 높은 강도를 나타내었다. 본 결과에서 700°C 이상의 온도로 열처리한 기판에 대해서는 면도날을 기판의 접합면에 삽입할 수가 없을 정도로 접합 강도가 높았기 때문에 측정할 수 없었다.

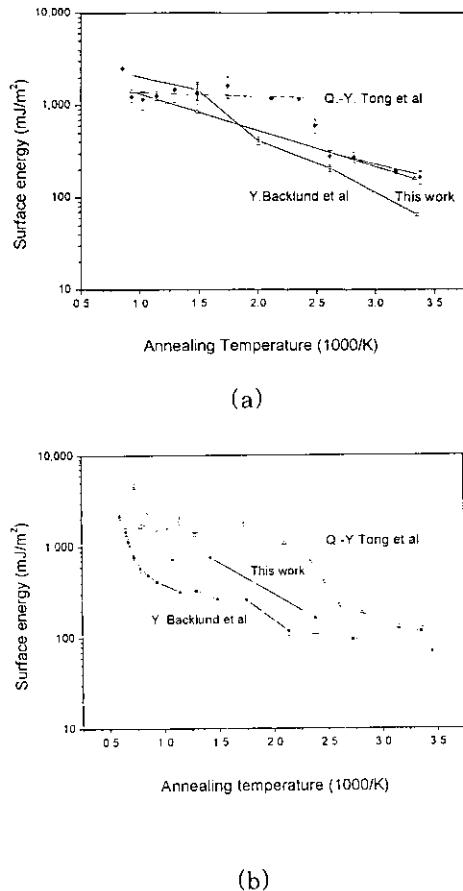


Fig. 8. Results of surface energy measured by Razor-blade crack opening method (a) Si || Si bonding pair (b) Si || SiO₂/Si bonding pair

그림 9는 선형 열처리된 기판쌍을 인장시험한 결과이다. 인장시험의 결과도 Crack opening법과 마찬가지로 열처리 온도의 증가와 더불어 접합 강도가 지속적으로 증가하고 있는 것을 알 수 있다. 그런데 접합 강도는 Si || Si 기판쌍이 Si || SiO₂/Si 기판쌍보다 약간 낮은 강도를 나타내었다. 이것은 Crack opening 법을 적용한 결과와 상반되는 것이다. 인장 시험 역시 700°C 이상의 온도로 열처리 된 기판에 대해서는 조각 시편과 인장 훌더를 부착시킨 예폭시 접착제보다 접합된 기판의 강도가 높았기 때문에 접착제에서 파괴 및 분리가 발생하여 접합 강도를 측정할 수 없었다.

기존의 연구결과¹⁶⁾는 Si || SiO₂/Si 조합이 약간 높은 접합 강도를 나타낸다고 하였으나 본 연구결과로부터 어느 조합이 더 높은 강도를 나타낸다고 하기는 어렵다고 생각된다. Si || Si 조합은 실제로 Si 기판과 Si 기판사이의 접합이 아니라 세척과정에서 표면에 발생한 자연 산화막 사이의 접합이고, Si || SiO₂/Si 조합 역시 한 쪽 실리콘 기판도 표면에는 자연산화막이 형성되어 자연산화막과 열산화막의 접합이다. 결국 두 조합이 모두 산화막 사이의 접합이라는 공통적인 특성을 지니고 있기 때문에 비슷한 접합 강도를 나타내는 것으로 생각된다.

결론적으로 본 선형 열처리법을 적용하여 기존의 로내 열

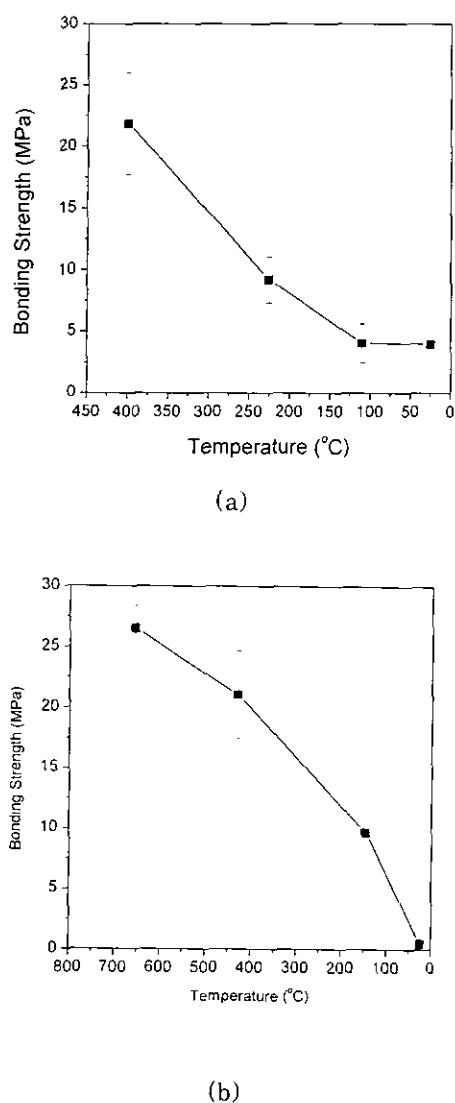


Fig. 9. Bonding strength measured by tensile test (a) $\text{Si} \parallel \text{Si}$ bonding pair (b) $\text{Si} \parallel \text{SiO}_2/\text{Si}$ bonding pair

처리법을 적용하였을 때보다 접합 강도면에서 부족하지 않고, 저온에서 열처리 하였을 때에도 깨끗한 접합 계면을 나타내었다.

4. 결 론

로내 열처리법의 기체상 생성에 의한 비접합 영역의 발생을 억제하기 위하여 가열되는 기판위에 온도구배를 형성하는 선형 열처리법을 개발하였고 실리콘 기판의 직접 접합에 적용하였다. 기판의 조합은 $\text{Si} \parallel \text{Si}$ 과 $\text{Si} \parallel \text{SiO}_2/\text{Si}$ 였고, 열처리 후의 접합면은 실온 초기 접합시의 외부 오염원에 의한 비접합 영역을 제외하고는 로내 열처리법의 경우보다 깨끗한 접합면을 나타내었다. 또한 Crack opening 법과 인장시험법을 이용하여 접합 강도를 측정한 결과 기존의 로내 열처리법의 경우와 마찬가지로 열처리 온도의 상승에 따라 접합 강도가 증가하였고, 700°C 이상 온도로 열처리 된 기판은 접합 강도 측정법을 적용할 수 없을 정도로 높은 접합

강도를 보였다. 또한 접합 강도는 $\text{Si} \parallel \text{Si}$ 조합이나 $\text{Si} \parallel \text{SiO}_2/\text{Si}$ 조합이 모두 비슷한 값을 나타내었다.

감사의 글

본 연구는 에너지관리공단 2000년도 에너지학술진흥사업 지원으로 수행되었습니다. 이에 감사드립니다.

참 고 문 헌

1. J.B. Lasky, Appl. Phys. Lett. Vol. **48**, 78 (1986).
2. M. Shimbo, K. Furukawa, K. Fukuda, K. Tanzawa, J. Appl. Phys. Vol. **60**(8), 2987 (1986).
3. K. Izumi, MRS Bulletin, Vol. **23**, No. 12, 20 (1998).
4. K. Mitani, V. Lehmann, R. Stengl, D. Feijoo, U. Gosele, and H. Z. Massoud, Jpn. J. Appl. Phys., Vol. **30**, No. 4, 615 (1991).
5. U. Gosele, H. Stenzel, T. Martini, J. Steinkirchner, D. Conrad, and K. Scheerschmidt, Appl. Phys. Lett., **67**, 3614 (1995).
6. Q.-Y. Tong, W.J. Kim, T.H. Lee, and U. Gosele, Electrochem. & Solid-State Lett., **65**, 1572 (1994).
7. G. Kissinger and W. Kissinger, Sens. Actuators, A, **36**, 149 (1993).
8. B.K. Ju, M.H. Oh, and K.H. Tchah, J. Mat. Sci., **29** (1993).
9. T. Martini, J. Steinkirchner, and U. Gosele, J. Electrochem. Soc., Vol. **144**, No. 1, 354 (1997).
10. B. Müller, and A. Stoffel, J. Micromech. Microeng. Vol. **1**, 161 (1991).
11. F. Pigeon, B. Biassé, and M. Zussy, Electronics Letters, Vol. **31**, No. 10, 792 (1995).
12. T. Abe, K. Sunagawa, A. Uchiyama, K. Yoshizawa, and Y. Nakazato, Jpn. J. Appl. Phys., Vol. **32**, 334 (1993).
13. W.P. Maszara, G. Goetz, A. Caviglia, J. B. McKitterick, J. Appl. Phys. Vol. **64**, No. 10, 4943 (1988).
14. W.P. Maszara, B.-L. Jiang, H. Baumgart, and G.A. Rozgonyi, J. Appl. Phys. Vol. **69**, No. 1, 257 (1991).
15. R. Stengl, K.-Y. Ahn, and U. Gosele, Jpn. J. Appl. Phys., **27**, L2364 (1988).
16. Q.-Y. Tong, and U. Gosele, Semiconductor Wafer Bonding : Science and Technology, pp. 107, John Wiley and Sons. Inc. U.S.A. (1999).
17. R. Stengl, T. Tan, and U. Gosele, Jpn. J. Appl. Phys. Vol. **28**, No. 10, 969 (1989).
18. P.P. Gillis, and J.J. Gilman, J. Appl. Phys., Vol. **35**, No. 3, 647 (1964).