

# Sputtering법으로 제조된 Tungsten Nitride 박막의 저항변화에 미치는 급속 열처리 영향

이 기 선

공주대학교 공과대학 신소재공학부

## Effect of Rapid Thermal Annealing on the Resistivity Changes of Reactively Sputtered Tungsten Nitride Thin Film

Kee Sun Lee

Division of Advanced Materials Engineering, Kongju National University, Kongju, 314-701

(1999년 9월 20일 받음, 1999년 11월 19일 최종수정본 받음)

**초 록** 비정질  $W_Nx$  박막이 반응성 스퍼터링법으로 제조되었다. 비정질 형성을 위한 질소의 농도범위는 10~40at%이었다. 비정질  $W_{62}N_{33}$  박막은 1273K에서 1분 동안 급속 열처리되어 저항이 낮은 등축정의  $\alpha$ -텅스텐 상과 과잉의 질소로 변태되었다. 이러한 박막의 저항은 순수한 텅스텐 박막과 유사하였다.  $\alpha$ -텅스텐 상으로부터 방출된 과잉의 질소는  $\alpha$ -텅스텐/다결정 실리콘의 계면에 편석되었다. 편석된 질소는  $Si_3N_4$  나노 결정으로 균일한 확산 장벽층을 형성시켰고, 저항이 높은 텅스텐 실리사이드의 반응을 억제하였다.

**Abstract** The amorphous tungsten nitrides,  $W_Nx$ , film could be fabricated by reactive sputtering process. The nitrogen concentration for the amorphization ranges from 10 at% to 40 at%. The amorphous  $W_{62}N_{33}$  film was crystallized into low resistivity  $\alpha$ -tungsten phase with equiaxed grains and excess nitrogen after the rapid thermal annealing for 1 min at 1273K, which was similar to the resistivity of the sputtered pure tungsten film. The excess nitrogen was depleted from  $\alpha$ -tungsten crystals and then segregated at  $\alpha$ -tungsten/poly-Si interface. The segregated nitrogen has favored the formation of the homogeneous diffusion barrier layer comprised of silicon nitride,  $Si_3N_4$ , nano-crystals, which undertaken the inhibition of the high resistivity tungsten silicide reaction.

**Key words** : amorphous materials, electrical properties, phase transformation, thin film, segregation

## 1. 서 론

초대규모 집적회로(ULSI Circuits)의 집적도가 지난 25년간 2년을 주기로 배가되어 왔다. 이러한 추세로 개발된다면 약 10년내에 4Gbit DRAM이 현실화 될 것으로 예측되고 있다.<sup>1)</sup> 그러나, ULSI의 집적도가 증가됨에 따라서 Gate의 RC-delay는 회로의 성능을 크게 제한할 것으로 예측된다.<sup>2)</sup> 이를 개선하기 위해서 저항이 낮은 다양한 Metal Silicide계열의 전극재료가 검토되고 있지만 선풍 0.25 $\mu$ m이하의 ULSI 회로에 쓰이기 위해서는 이들에 비해서 약 10배의 저항 감소가 요구되고 있다. 이에 따라 W/poly-Si gate 구조가 대안으로 제시되고 있으나<sup>3,4,5)</sup> 약 600 $^{\circ}$ C 이상의 온도에 노출될 때에 W과 Si의 계면에서 Silicide reaction이 쉽게 일어나며, 계면에 발생된 침상(spike)의 tungsten silicide(WSix)는 gate line의 단락 및 저항을 증가시켜 MOS 특성을 열화시킬 수 있다고 보고되고 있다.<sup>7,8)</sup> WSix의 생성을 억제하기 위해서 확산 장벽층(diffusion barrier layer)이 필요하다. Tungsten nitride( $W_Nx$ ), tungsten silicon nitride( $WSiNx$ ), TiN film 등

이 주요한 대응 재료로써 보고되었다.<sup>9)</sup> 그러나,  $W_Nx$ 는 저항이 높고 고온에서 불안정한 단점이 있으며<sup>10)</sup>, TiN은 재료의 고유 저항이 낮고, 안정한 장점을 갖고 있으나 박막 형성시에 미세한 columnar 구조의 형성으로 금속 W 박막의 전기저항을 증가시키는 문제점을 갖고 있었다.<sup>8)</sup>

이 연구에서는 공정을 단순화하고 추가적인 확산 장벽층이 없는 새로운 개념의 W/poly-Si gate 구조가능성을 제시하고자 한다. 이를 위해서 금속 W 박막을 제거하고 대신  $W_Nx$  층을 금속 전극 박막의 두께로 하여  $W_Nx$ /poly-Si gate 구조를 형성시킨 후 급속 열처리(RTP: Rapid Thermal Processing) 공정으로  $W_Nx$ 를 분해하는 방법을 착안하였다. 또한, 열처리 과정에서 자발적으로 방출되는 질소가 W/poly-Si 계면에 편석되어 WSix 반응을 억제할 것으로 기대하였다. 이 연구의 범위는  $W_Nx$  박막의 형성과정, 상변태 및 전기저항 변화 등으로 한정하였다.

## 2. 실험 방법

기판에 수직 방향 결정면이 (100)인 n-type silicon wafer상에  $SiO_2$ 를 약 70 Å 증착시킨  $SiO_2$ /Si-wafer를

substrate로 사용하였다. 증착전에 substrate를 희박 HF solution과 청정수 (super clean water) bath 속에 dipping 하여 세정되었다. sputtering 전에 chamber의 초기 진공도는 turbo molecular pump와 cryogenic pump를 이용하여 약  $10^{-7}$  torr.로 유지하였다. WN<sub>x</sub> film은 Ar+N<sub>2</sub> gas 분위기에서 W target의 sputtering에 의해 reactive sputtering법으로 제조되었다. 박막내의 질소 농도는 유입 가스의 질소 비율 N<sub>2</sub>/(N<sub>2</sub>+Ar)에 의해 조절되었고, 증착 속도를 고려하여 박막의 두께는 1000 Å로 일정하게 유지하였다. 박막내의 잔류응력은 기관재료인 silicon wafer의 곡률을 측정하여 평가하는 방법으로 Tenco사의 stress gauge가 이용되었다. 박막의 결정구조는 X-ray diffraction법으로 조사되었는데, 이때 2θ는 30~50° 범위로 한정되고, target은 CuKα가 사용되었다. 박막의 조성은 RBS (Rutherford Back scattering Spectroscopy)와 AES (Auger Electron Spectroscopy)를 통해서 분석되었다. WN<sub>x</sub> 박막의 질소 농도는 질소가스의 비율을 변화시킴으로써 0~55 at% 조성범위에서 변화되었다. 박막의 열처리에는 급속열처리 (RTP: Rapid Thermal Processing) 장치를 이용하여 온도 873~1273K, 시간 1min의 조건으로 실시되었으며, 열처리에 따른 텅스텐의 산화를 방지하기 위해 고순도 Ar 가스로 불활성 분위기를 형성시켰다. 박막의 전기저항은 Prometrix (Omnimap R55 model) 장비에 의해서 4단자법 (four point probe method)으로 평가되었다. 박막의 미세조직은 SEM (Scanning Electron Microscopy)과 TEM (Transmission Electron Microscopy)으로 관찰되었다. 박막내의 성분 원소들의 농도 분포 및 계면 반응에 관한 조사는 AES (Auger Electron Spectroscopy), SIMS (Secondary Ion Mass Spectroscopy) 및 XPS (X-ray Photo Electron Spectroscopy)를 통해서 분석되었다.

3. 결과 및 고찰

그림 1은 reactive sputtering된 순수한 tungsten 및 다양한 농도의 질소를 함유한 tungsten nitride (WN<sub>x</sub>) 박막에 대한 X-ray diffraction 시험 결과이다. 그림 1(a)는 순수한 tungsten 박막의 회절 peak에 해당한다. 질소가 7at%일 때는 그림 1(b)와 같이 순수 tungsten peak은 사라지고, 대신에 β-tungsten 구조를 나타내며, 10~40at% 일 때는 broad peak만이 나타난 것으로 보아 비정질 구조로 확인되었다. 그러나, 45at% 이상에서는 결정상인 W<sub>2</sub>N 상이 나타난 것으로 보아 결정질 상으로 변화됨을 알 수 있었다. 이로부터, 박막의 질소 농도가 약 10~40at%일 때 WN<sub>x</sub>는 비정질 상으로 존재할 수 있음을 확인하였다. 박막을 결정질 재료가 아닌 비정질 재료로 형성하려는 이유는 박막내의 void channel과 같은 결함 발생 가능성을 감소시키고, 결정화시에 결정을 균일하고 이방성이 없도록 유도하기 위한 의도라고 할 수 있다.

그림 2는 순수한 tungsten 및 tungsten nitride (WN<sub>x</sub>) 박막의 잔류응력과 전기저항을 나타낸다. 순수한 텅스텐 박

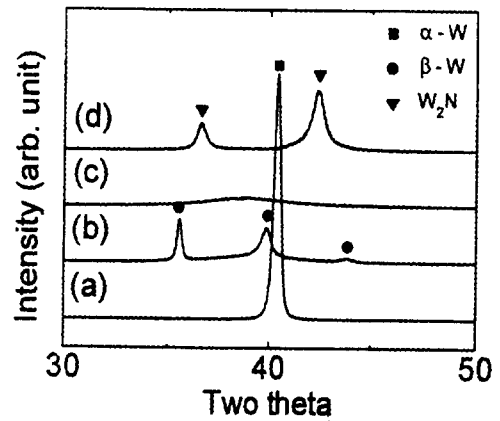


Fig. 1. X-ray diffraction results of reactive sputtered tungsten and tungsten nitrides films with various nitrogen concentration. (a) pure W (b) N<sub>2</sub> = 7at% (c) N<sub>2</sub> = 10at% (d) N<sub>2</sub> = 45at%

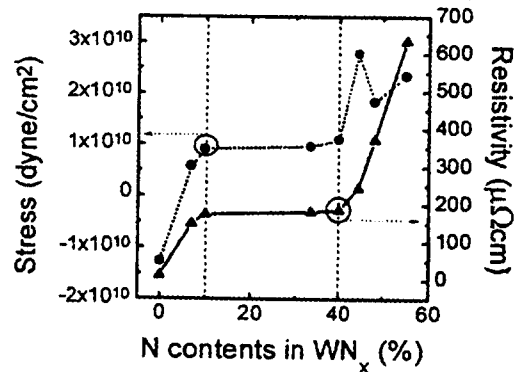


Fig. 2. Effect of nitrogen concentration on the stress and resistivity of reactive sputtered tungsten nitride films.

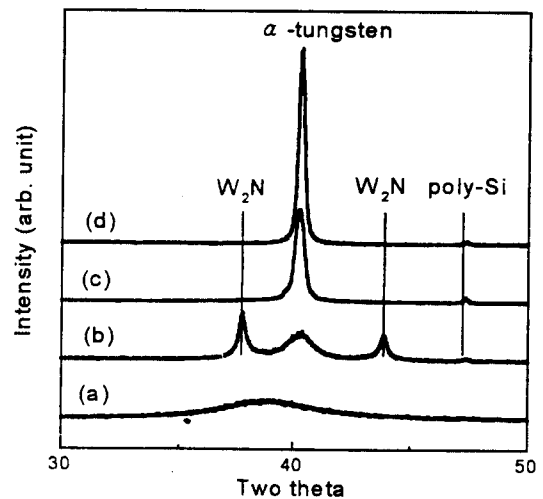


Fig. 3. X-ray diffraction results showing the effect of RTA-temperature on the crystallization of the W<sub>67</sub>N<sub>33</sub> amorphous film. (a) as deposited (b) RTA-873K (c) RTA-1173K (d) RTA-1273K.

막은 압축응력을 나타냈고, 질소가 첨가됨에 따라서 적어도 40at%까지는 인장 응력으로 발달되었다. 잔류응력은 질소의 농도가 10at%까지 증가됨에 따라 급격히 감소되었고, 10~40at% 범위내에서 질소 농도에 의존하지 않는 경향을 나타냈다. 이러한 사실은 박막의 비정질화 현상과 관련

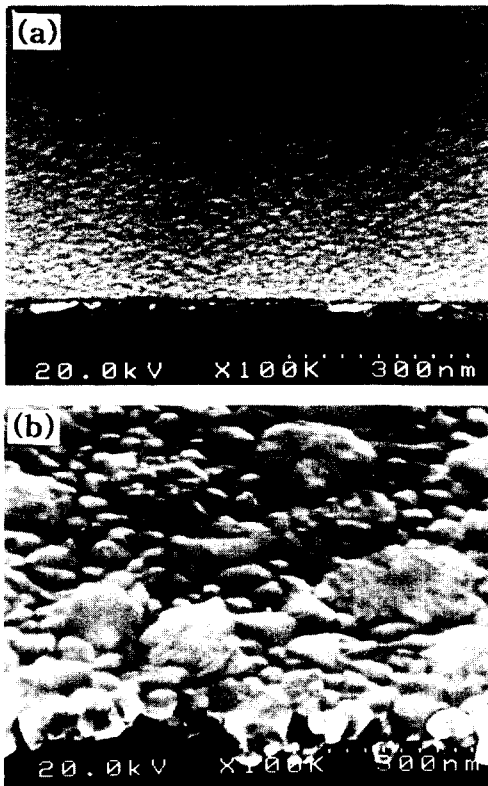


Fig. 4. Scanning electron micrographs showing the microstructures of  $W_{67}N_{33}$  film (a) as deposited and (b) rapid thermal annealed at 1273K.

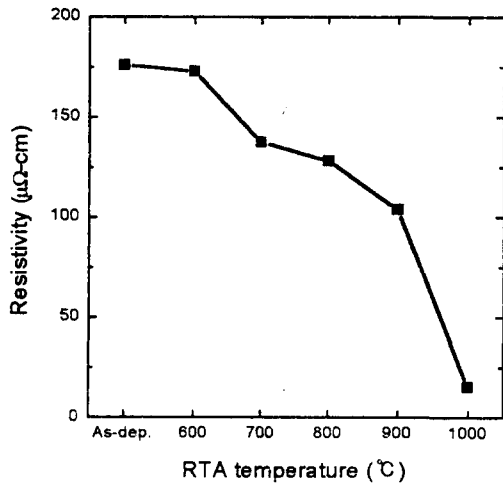


Fig. 5. Effect of RTA-temperature on the resistivity of  $W_{67}N_{33}$  film.

이 있을 것으로 보인다. Buckel 등<sup>11)</sup>에 의하면 박막 형성 시에 intrinsic stress는 1) 박막과 기지의 열팽창 계수 차이, 2) 잔류 기체, 3) 박막과 기지의 격자 상수 차이, 3) 재결정, 4) 공극 및 전위, 5) 상변태 등에 기인하는데, 금속 박막의 경우에 재결정이 큰 영향을 미친다고 보고되고 있다. 따라서, 질소 농도가 증가하면서 결정질이 아닌 비정질 상을 나타내므로 비정질 형성 구간에서 잔류응력은 보다 낮게 나타나는 것으로 볼수 있으며, 질소의 농도 변화에 크게 의존하지 않는 것이라고 추정된다. 전기저항은 질소의

함량에 의존해서 증가되었으며, 비정질인 경우  $150\mu\Omega\text{-cm}$  이상으로 높게 나타났다.

그림 3은 비정질이 형성될 수 있는 조성 중에서 대표적으로  $W_{67}N_{33}$  박막에 대해서 각각의 고온에서 1분 동안 급속 열처리에 따른 결정구조의 변화를 X-ray diffraction 시험으로 조사한 결과이다. 온도가 873K 인 경우에  $\alpha\text{-W}$ 과  $W_2N$  결정 상의 회절 peak, 1173K에서는  $\alpha\text{-W}$ 의 회절 peak, 1273K에서는 보다 큰 강도로  $\alpha\text{-W}$ 의 회절 peak들이 관찰되었다. 이로부터, 비정질  $W_{67}N_{33}$  박막은 열처리에 따라서 amorphous $\rightarrow$ crystalline  $W_2N\rightarrow\alpha\text{-W}$  단계의 상변태를 일으키며, 이러한 과정을 통해서 과잉의 질소가 감소될 수 있음이 확인되었다.

그림 4는  $W_{67}N_{33}$  박막의 급속 열처리 전과 후의 미세조직을 주사전자현미경으로 관찰한 결과이다. 그림 4(a)는 비정질의 전형적인 미세조직이며, 그림 4(b)는 1273K에서 급속 열처리된 것으로 수백 Å 크기의 결정립과 부분적으로 결정립 성장이 일어나서 수천 Å 크기로 조대화된 결정립이 혼재된 것을 나타낸다. X-ray diffraction 결과와 비교할 때 이들은  $\alpha\text{-W}$ 이다. 일반적으로 sputtering된 박막의 결정조직이 미세한 columnar 형태를 갖는 것과 비교할 때 등축결정인  $\alpha\text{-W}$ 의 형태는 전기저항을 감소시키고자 하는 측면에서 주목할만한 결과이다.

그림 5는 급속 열처리 온도에 따른  $W_{67}N_{33}$  박막의 전기저항 변화를 나타낸다. 증착 박막은 약  $175\mu\Omega\text{-cm}$ 의 높은 저항을 나타냈고, 열처리 온도의 증가에 따라 급격히 감소하다가 1273K에서 1분간 급속 열처리한 조건에서는  $12\sim 14\mu\Omega\text{-cm}$ 로 감소되었다. 이는 sputtering법으로 제조된 순수한 텅스텐 박막의 전기저항과 유사한 결과이다. 일반적으로 열처리에 의해서 텅스텐/poly-Si 계면에 silicide가 생성되면 저항이 급격히 증가하는데, 이 경우는 순수한 텅스텐의 저항에 접근하는 것으로 보아 silicide의 형성이 억제된 것으로 예측된다.

그림 6은  $W_{67}N_{33}$  비정질 박막의 급속 열처리에 따른 박막내의 농도 분포를 AES로 분석한 결과이다. 1173K에서 1분 동안 열처리된 경우 상당량의 질소가 박막내에 잔류하

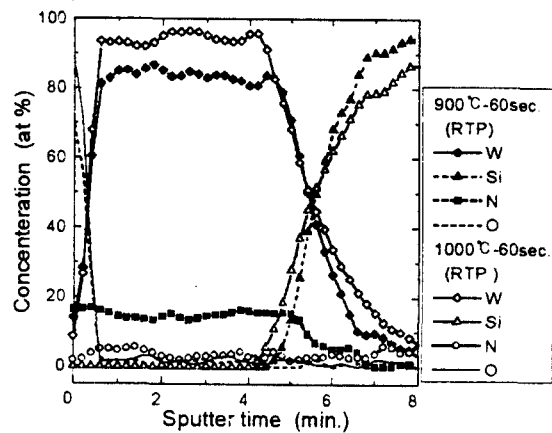
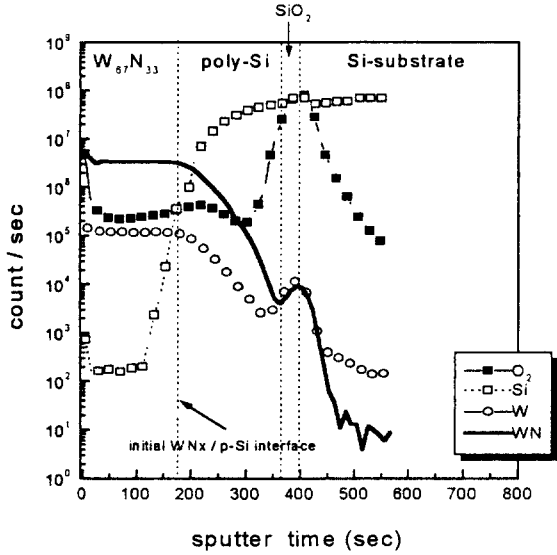
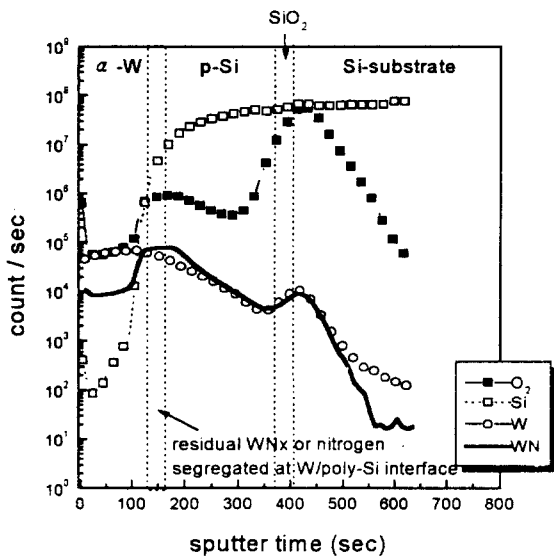


Fig. 6. AES depth profiles of  $W_{67}N_{33}/\text{poly-Si}/\text{SiO}_2/\text{Si}$  rapid thermal annealed at 1173K and 1273K, respectively.



(a)



(b)

Fig. 7. SIMS depth profiles in the  $W_{67}N_{33}/poly-Si/SiO_2/Si$  (a) as deposited and (b) rapid thermal annealed at 1273K, respectively.

였으나, 1273K에서는 같은 시간 열처리한 경우 잔류한 질소의 양은 무시될 정도로 작았다.

그림 7은  $W_{67}N_{33}$  비정질 박막의 급속 열처리에 따른  $W_{67}N_{33}/poly-Si$  계면 반응을 조사하기 위해 SIMS를 이용하여 분석한 결과이다. 열처리 전과 비교할 때  $W_{67}N_{33}/poly-Si$  계면에 얇은 질화물 층이 형성된 것을 알 수 있었다. 이들은 silicon nitride 혹은 tungsten nitride 계열로 추정되었다.

그림 8은  $W_{67}N_{33}$  비정질 박막을 1273K에서 1분 동안 열처리하여  $W_{67}N_{33}/poly-Si$  계면을 투과 전자현미경으로 관찰한 것이다. 계면의 형태가 굴곡이 없이 편평하므로 sili-

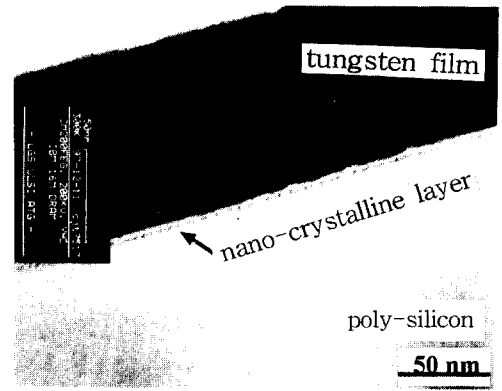


Fig. 8. Transmission electron micrograph showing the cross section Microstructure of  $W_{67}N_{33}/poly-Si$  rapid thermal annealed at 1273K.

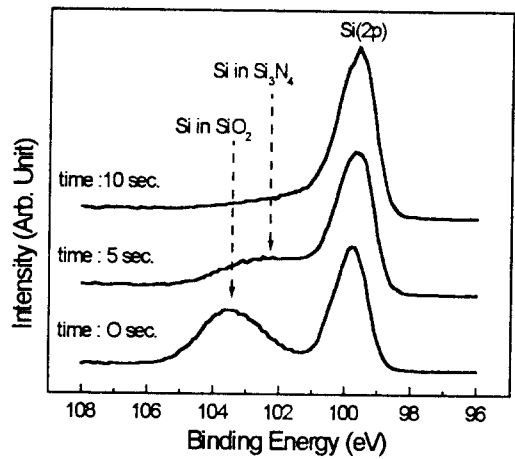


Fig. 9. XPS depth profiles with increasing the sputtering time after removing W layer in the RTA-treated  $W/poly-Si/SiO_2/Si$ .

cide reaction과 같은 심한 반응은 나타나지 않은 것으로 보이며, 대신에 매우 작은 결정들로 보이는 얇은 층이 관찰되었다. 이를 확인하기 위해서 XPS 분석을 시도하였다.

그림 9는  $W_{67}N_{33}$  비정질 박막을 1273K에서 1분 동안 열처리한 시편에 대해서 1차 sputtering에 의해서 대부분의 텅스텐 층을 제거한 후에 2차 sputtering을 하면서 XPS 분석을 실시한 결과이다. 5초 동안 sputtering한 후에 새로운 peak이 관찰되었는데, 결합 에너지를 분석한 결과 silicon nitride,  $Si_3N_4$  결정에서 Si의 결합에너지와 일치하였다. 이로부터 TEM을 통해서 관찰되었던 얇은 결정 층은  $Si_3N_4$  결정들로 이루어진 것이라고 추정된다.

따라서, reactive sputtering법으로 제조한 tungsten nitride,  $W_{67}N_{33}$  비정질 박막을 고온에서 급속 열처리함으로써 전기저항이 낮은 순수한 tungsten 박막을 얻을 수 있고, 방출된 질소의 일부가  $W/poly-Si$  계면에 편석되어 자발적으로  $Si_3N_4$  결정 층을 형성시킨다. 이러한 방법으로 gate electrode를 구현한다면 silicidation 역제를 위한 추가적인 확산 장벽층이 필요하지 않게 되어 공정의 단순화가 가능할 것으로 기대된다.

## 4. 결 론

Reactive Sputtering 법으로 비정질 tungsten nitride (WNx) film이 제조될 수 있으며, 비정질 형성을 위해서 10~40%범위의 질소 농도가 필요하다.  $W_{67}N_{33}$  비정질 박막은 고온에서 급속 열처리함으로써 결정화시킬 수 있다. 이러한 결정화 과정을 통해서 전기저항이 낮은 결정질의 순수한  $\alpha$ -tungsten 박막을 얻을 수 있으며, 방출된 질소의 일부가 W/poly-Si 계면에 편석되어 자발적으로 얇고 균일한  $Si_3N_4$  결정 층이 형성되었다. 계면에서 생성된  $Si_3N_4$  결정 층은 silicidation을 억제하는 확산 장벽(diffusion barrier)의 역할을 하였다.

## 참 고 문 헌

1. M. Uekubo, T. Oku, K. Nii, M. Murakami, K. Takahiro, S. Yamaguchi, T. Nakano, and T. Ohta, *Thin Solid Film*, **286**, 170 (1996).
2. K. Kasai, Y. Akasaka, *IEDM*, 497 (1993).
3. P. S. Murarka, *J. Vac. Sci. Technol.*, **17**, 775 (1980).
4. P. S. Murarka, *Ann. Rev. Mater. Sci.*, **13**, 117 (1983).
5. T. Ito, H. Horie, T. Fukano, and H. Ishikawa, *IEEE Trans. Electron Devices*, **RD-33**, 464 (1986).
6. K. Kasai, Y. Akasaka, K. Nakajima, S. Suehiro, K. Suguro, H. Oyamatsu, M. Kinugawa, and M. Kakumu, *IEDM Tech. Dig.* 497 (1994).
7. A. D. Feinerman, *J. Electrochem. Soc.* **137**, 3683 (1990).
8. Y. Akasaka, S. Suehiro, K. Nakajima, T. Nakasugi, K. Miyano, K. Kasai, and H. Oyamatsu, *IEEE Trans. Electron Device*, **43**, 11, 1864 (1996).
9. Wittner, *J. Vac. Sci. Technol.*, **A3**, 1797 (1985).
10. K. Affolter, H. Kattelus, and M-A. Nicolet, *Proceeding of Mat. Res. Soc. Symposium*, **47**, 167 (1985).
11. W. Buckel, *J. Vac. Sci. Tech.* **6**, 606 (1969).