

단위 역률을 갖는 3상 BUCK 다이오드 정류기에서의 새로운 DC 리플-전압 저감 기법

李東潤, 崔翼, 宋重鎬, 崔宙燁, 金光培, 玄東石

A New DC Ripple-Voltage Suppression Scheme in Three Phase Buck Diode Rectifiers with Unity Power Factor

Dong-Yun Lee, Ick Choy, Joong-Ho Song, Ju-Yeop Choi,
Kwang-Bae Kim, Dong-Seok Hyun

요약

본 논문에서는 3상 강압형 다이오드 정류기에서 출력전압의 저주파 리플 전압을 감소시키기 위한 새로운 제어기법을 제안한다. 제안한 펄스 주파수 변조 기법은 강압형 다이오드 정류기의 출력전압과 넓은 부하 범위에 대한 주 스위치의 영전류 스위칭을 보장하기 위해 적용된다. 본 논문에서 적용된 펄스 주파수 변조 기법은 일반적으로 입력전류의 낮은 고조파와 단위 역률의 장점을 지니고 있다. 또한 출력전압에서 보여진 저주파 리플전압을 감소시키기 위해 효과적으로 사용되어진다. 제안된 제어기법을 자세하게 설명하며 그 타당성을 검증하기 위해 시뮬레이션 및 실험을 통하여 검증한다.

ABSTRACT

A technique to suppress the low frequency ripple voltage of the DC output voltage in three-phase buck diode rectifiers is presented in this paper. The proposed pulse frequency modulation method is employed to regulate the output voltage of the buck diode rectifiers and guarantee zero-current switching of the switch over the wide load range. The pulse frequency control method used in this paper shows generally good performance such as low THD of the input line current and unity power factor. In addition, the pulse frequency method can be effectively used to suppress the low frequency voltage ripple appeared in the dc output voltage. The proposed technique illustrates its validity and effectiveness through the respective simulations and experiments.

Key Words : pulse frequency modulation (PFM), low total harmonic distortion (THD), high power factor, low frequency voltage ripple

1. 서론

최근 많은 응용분야에서 거의 정현적인 입력전류를 만들어내는 AC/DC 정류기가 널리 사용되고 있으며, 이러한 정류기에 대해 많은 연구가 활발히 이루어지고 있다. 그러나, 역률 개선 (Power Factor Correction) 기능을 갖는 경우 대부분이 승압형 컨버터 형태를 취하고 있다. 하지만, 일반적인 전기통신 전원 장치의 경

우, 전체 시스템의 전압 변환은 높은 입력전압에서 낮은 출력전압으로 강압하는 전압의 변압호름을 가지고 있다. 또한 3상 전원에서의 PFC를 이루기 위해 단일 스위치를 이용한 저가의 시스템에 많은 관심이 이루어지고 있다.^[1-2]

본 논문에서는 최근 발표된 단일 스위치 3상 Zero-Current-Switching(ZCS) 강압형 정류기 회로^[1]를 이용하여 출력전압의 저주파 리플전압 감소를 이루

는 제어회로에 관한 연구를 수행하였다. 본 논문에서 사용된 회로는 전 부하에 대한 입력 전류의 THD는 약 5%미만이며, 또한 모든 전력용 반도체 소자는 ZCS 조건하에서 동작이 이루어지므로 시스템의 전체 효율은 스위칭 손실의 감소에 의해 상당히 높다.^[12-14] 그리고 다중 공진형 컨버터에 따른 이 시스템의 제어는 펄스 주파수 변조 기법이 사용되었으며, 이로 인해 부하 가변에 대해 출력전압 조절과 역률제어를 이룰 수 있었다. 기존의 펄스 주파수 변조 기법은 기본적으로 출력 부하와 동작 주파수 사이의 관계를 통하여 이루어진다. 따라서, 이러한 펄스 주파수 변조 기법은 특히 부하 변화에 대해 민감하게 대처하여 빠른 출력전압 조절이 가능하게 되는 장점을 가지고 있다.^[15] 하지만, 이런 출력전압은 입력전원에 따른 저주파 리플-전압을 갖게 되고 이에 따른 리플 전류가 발생하게 된다. 이런 리플 전류는 출력측에 연결된 DC-Link 커패시터를 통하여 흐르게 된다. 이것은 커패시터 동작 온도를 상승시키며 커패시터의 전기적인 수명을 단축시키게 되는 문제점을 가지고 있다. 뿐만 아니라, 이런 저주파 리플-전압은 전압 제어기에 피드백 되고 입력전류의 파형 왜곡을 유발하게 된다. 따라서, 이런 문제점을 해결하기 위해서는 상대적으로 전기적인 커패시터의 용량을 증가시키거나 또는 출력 저주파 LC 필터의 크기를 증가시켜야만 된다. 이것은 시스템의 비용상승과 전체 크기를 증가시키게 하는 단점을 지니고 있다.

따라서, 본 논문에서는 출력전압의 저주파 리플 전압 저감을 이룰 수 있는 새로운 제어기법을 제시하고자 한다. 제안한 제어 기법은 저주파 리플-전압의 저감을 이루기 위해 부가적인 회로나 소자를 추가하지 않고 출력 전압의 리플-전압만을 피드백하여 제어 부프에 피드포워드 적용하여 간단히 이루어진다. 제안한 새로운 DC 리플-전압저감에 관한 제어기법의 자세한 원리 및 그 타당성을 시뮬레이션 및 실험 결과를 통하여 검증한다.

2. 동작원리 및 모델링

2.1 회로 설명

그림 1은 단일 스위치 3상 강압형 정류기의 기본 회로도이며 그림 2는 컨버터의 주요 파형을 나타내고 있다. 이 회로에서 인덕터 L_r 과 커패시터 $C_{r1,2,3}$ 그리고 커패시터 C_d 는 공진 회로를 형성한다. 그리고 입력 리액터 $L_{a,b,c}$ 는 입력전류의 고조파 필터링 및 돌입전류

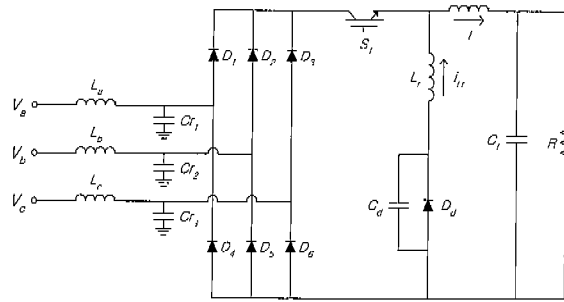


그림 1 단일 스위치 Buck 다이오드 정류기의 회로도
Fig. 1 Basic circuit of the single-switch three-phase buck diode rectifier

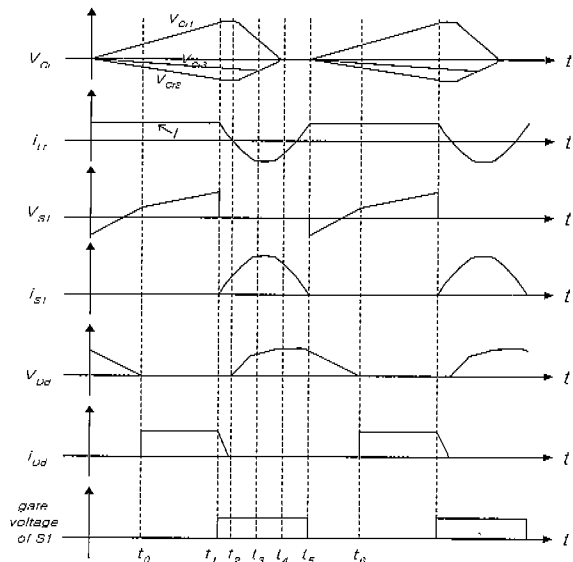


그림 2 컨버터 주요 소자의 이상적인 파형
Fig. 2 Ideal waveforms of the converter

제한 등의 역할을 하고 있으며, 스위치는 공진 회로의 동작에 의해 영전류 스위칭을 이루게 되고 다이오드는 영전압 스위칭 조건으로 동작한다.

그림 3은 공진 커패시터 C_{r1} 의 전압 파형을 나타내고 있다. 그림 3(a)는 커패시터 C_{r1} 의 전압이 입력 전류에 비례하여 정현적으로 충·방전이 이루어지는 파형을 나타내고 있다. 따라서 스위칭 주파수가 입력 주파수보다 훨씬 높다면 입력 전류는 입력전압 모양을 따라가게 된다. 또한 스위칭 한주기 동안의 커패시터 C_{r1} 의 전압 파형은 그림 3 (b)처럼 3구간으로 나누어진다. a 구간에서는 입력전류 i_a 에 비례하여 선형적으로 증가하고, b 구간에서는 $C_{r1,2,3}$ 의 전압이 0 될 때까지 공진하고, c 구간에서는 영전압을 유지한다. a

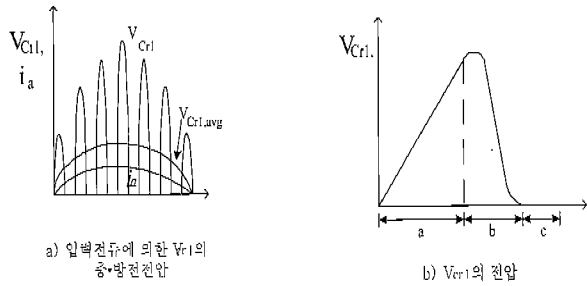


그림 3 공진 커패시터 Cr1의 전압파형
Fig. 3 Voltage waveforms of the resonance capacitor Cr1

구간이 b 구간과 c 구간을 합한 것 보다 길다면, 입력 전류는 입력전압 모양에 더욱 가깝게 따라가게 된다. 따라서, 이것은 입력 전류가 고 역률, 낮은 THD 특성을 가지게 한다는 것을 알 수 있다.

2.2 동작원리 및 모델링

동작모드의 구분은 표 1과 같이 크게 스위치가 오프 되어 있을 때와 스위치가 온 되어있을 때로 나뉘지고, 이는 다이오드 D1~D6 또는 Dd의 도통에 따라 모두 8개의 동작모드로 구분되어진다. 먼저, 스위치가 오프 되어있을 때, 다이오드 Dd가 오프 되어있으면 모드 1로 동작하고, Dd가 온 되어있으면 모드 2로 한다. 스위치가 온 되어있을 때는 기본적으로 다이오드 D1 ~ D6 중 2개의 다이오드가 도통할 때와 다이오드 D1 ~ D6 중 3개의 다이오드가 도통할 때, 다이오드 D1 ~ D6 이 모두 도통할 때로 나뉘어진다. 스위치가 턴-온되면, 입력 선간전압의 크기에 따라 D1 ~ D3 중 1개의다이오드와 D4 ~ D6 중 1개의

표 1 모드 구분
Table 1 Operation mode classification

스위치 S1	다이오드 D1 ~ D6	다이오드 Dd	모드
OFF	OFF	OFF	모드 1 (0 ~ t0)
		ON	모드 2 (t0 ~ t1)
ON	D1 ~ D6중 2개의 다이오드 도통	OFF	모드 3 (t2 ~ t3)
		ON	모드 4 (t1 ~ t2)
	D1 ~ D6중 3개의 다이오드 도통	OFF	모드 5 (t3 ~ t4)
		ON	모드 6
다이오드 D1 ~ D6 이 모두 도통	OFF	모드 7 (t4 ~ t5)	
	ON	모드 8	

다이오드가 켜지는데, 이 때, 다이오드 Dd가 오프 되어있으면 모드 3이 되고, Dd가 온 되어있으면 모드 4로 동작한다. 그림 2의 t3에서와 같이 Vr이 Vb나 Va와 같아지면, 다이오드 D1 ~ D6중 3개의 다이오드가 도통하게되고, 다이오드 Dd가 오프 되어있으면 모드 5, Dd가 온 되어있으면 모드 6으로 동작한다. 첨자 p는 vCr1, vCr2, vCr3중 전압이 가장 높은 것이고, 첨자 q는 전압이 가장 낮은 것, 첨자 r은 중간을 의미한다. t4 에서와 같이 vCr1, vCr2, vCr3이 0 이되면, 다이오드 D1 ~ D6는 모두 도통하게되고, 마찬가지로 다이오드 Dd가 오프 되어있으면 모드 7, Dd가 온 되어있으면 모드 8이 된다. 각 동작모드의 모델링은 식 (1-12)와 같으며 기술하지 않은 전압, 전류 방정식은 이전 모드의 전압, 전류 방정식과 같다. 모드 3, 4, 5, 6에서 커패시터 Cr1, Cr2, Cr3의 전압방정식은 Cr1의 방정식만을 기술한다. 커패시터 Cd의 전압방정식은 다이오드 Dd가 꺼져있을 때는 식 (5)와, 켜져있을 때는 식(7)과 같으므로 모드 3과 4, 모드 5과 6, 모드 7과 8은 함께 기술한다.

모드 1 (0 ~ t0)

$$\frac{di_{L_a}}{dt} = -\frac{1}{L_a} (V_a - v_{Cr_1}) ;$$

$$\frac{di_{L_b}}{dt} = -\frac{1}{L_b} (V_b - v_{Cr_2}) ; \tag{1}$$

$$\frac{di_{L_r}}{dt} = -\frac{1}{L_c} (V_c - v_{Cr_3})$$

$$\frac{dv_{Cr_1}}{dt} = -\frac{1}{Cr_1} i_{L_a} ;$$

$$\frac{dv_{Cr_2}}{dt} = -\frac{1}{Cr_2} i_{L_b} ; \tag{2}$$

$$\frac{dv_{Cr_3}}{dt} = -\frac{1}{Cr_3} i_{L_r}$$

$$\frac{di_{L_f}}{dt} = \frac{1}{L_f + L_r} (v_{C_d} - v_{C_r}) \tag{3}$$

$$\frac{di_{L_r}}{dt} = -\frac{1}{L_f + L_r} (v_{C_d} - v_{C_r}) \tag{4}$$

$$\frac{dv_{C_d}}{dt} = -\frac{1}{C_d} i_{L_r} \tag{5}$$

$$\frac{dv_{C_r}}{dt} = \frac{1}{C_f} (i_{L_f} - \frac{v_{C_r}}{R}) \tag{6}$$

모드 2 (t₀ ~ t₁)

$$\frac{d i_{C_d}}{dt} = 0 \quad (7)$$

모드 3 (t₂ ~ t₃), 모드 4 (t₁ ~ t₂)

$$\begin{aligned} \text{if } v_{Cr_1} &= V_p, \\ \frac{d v_{Cr_1}}{dt} &= -\frac{1}{Cr_1} (i_{L_a} + i_{L_r} - i_{L_l}); \\ \text{if } v_{Cr_1} &= V_q, \\ \frac{d v_{Cr_1}}{dt} &= -\frac{1}{Cr_1} (i_{L_a} + i_{L_f} - i_{L_l}); \\ \text{if } v_{Cr_1} &= V_r, \\ \frac{d v_{Cr_1}}{dt} &= -\frac{1}{Cr_1} i_{L_a} \end{aligned} \quad (8)$$

$$\frac{d i_{L_f}}{dt} = -\frac{1}{L_f} (V_p - V_q - v_{C_f}) \quad (9)$$

$$\frac{d i_{L_r}}{dt} = -\frac{1}{L_r} (v_{C_f} + V_q - V_p) \quad (10)$$

모드 5 (t₃ ~ t₄), 모드 6

$$\begin{aligned} \text{if } v_{Cr_1} &= V_p, V_r > 0 \\ \frac{d v_{Cr_1}}{dt} &= \frac{1}{Cr_1 + Cr_r} (i_{L_a} + i_{L_{b_w}} + i_{L_l} - i_{L_r}); \\ \text{if } v_{Cr_1} &= V_p, V_r < 0 \\ \frac{d v_{Cr_1}}{dt} &= \frac{1}{Cr_1} (i_{L_a} + i_{L_r} - i_{L_l}); \end{aligned}$$

$$\begin{aligned} \text{if } v_{Cr_1} &= V_q, V_r > 0 \\ \frac{d v_{Cr_1}}{dt} &= \frac{1}{Cr_1} (i_{L_a} + i_{L_f} - i_{L_l}); \end{aligned}$$

$$\begin{aligned} \text{if } v_{Cr_1} &= V_q, V_r < 0 \\ \frac{d v_{Cr_1}}{dt} &= \frac{1}{Cr_1 + Cr_r} (i_{L_a} + i_{L_{b_w}} + i_{L_f} - i_{L_l}); \\ \text{if } v_{Cr_1} &= V_r, V_r > 0 \\ \frac{d v_{Cr_1}}{dt} &= \frac{1}{Cr_1 + Cr_p} (i_{L_a} + i_{L_{b_w}} + i_{L_r} - i_{L_l}); \end{aligned}$$

$$\begin{aligned} \text{if } v_{Cr_1} &= V_r, V_r < 0 \\ \frac{d v_{Cr_1}}{dt} &= \frac{1}{Cr_1 + Cr_q} (i_{L_a} + i_{L_{b_w}} + i_{L_l} - i_{L_l}); \end{aligned}$$

(11)

모드 7 (t₄ ~ t₅), 모드 8

$$\frac{d v_{Cr_1}}{dt} = 0 ; \frac{d v_{Cr_2}}{dt} = 0 ; \frac{d v_{Cr_3}}{dt} = 0 \quad (12)$$

3 제안한 펄스 주파수 제어 기법

본 논문에서 사용한 단일 스위치 3상 ZCS 강압형 정류기는 부하변화에 대해 안정적인 출력전압을 얻기 위해서는 펄스 주파수 변조 기법을 사용하여 제어를 수행한다. 이것은 기본적으로 스위치 턴-온 시간이 공진 소자들의 파라미터에 의해 결정되므로, 듀티비가 감소하면 충분한 공진 현상이 발생할 수 없고 스위치는 ZCS로 동작할 수 없게 된다. 따라서, 턴-온 시간을 일정하게 유지하고 오프 시간을 제어하는 펄스 주파수 변조 기법이 타당하다. 그리고 그림 4는 부하의 용량 가변에 따른 일정 출력전압을 만들기 위하여 필요한 출력과 스위치의 스위칭 주파수와와의 관계를 나타낸다. 그림에서 알 수 있듯이 출력이변에 의해 거의 선형적으로 변화함을 알 수 있다.

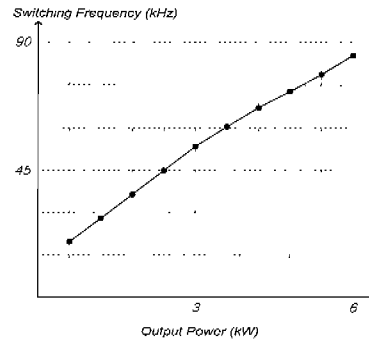


그림 4 출력 대 스위칭 주파수
Fig. 4 Output power vs. switching frequency

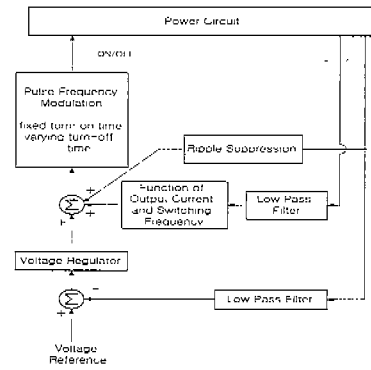


그림 5 제어 블록도
Fig. 5 Control block diagram

그림 5는 ZCS 강압형 정류기의 펄스 주파수 제어 기법을 나타낸 제어 블록도 이다. 이 제어방식은 크게 3가지 제어루프로 구성되어 있으며 시스템에 필요한 스위칭 주파수는 이들 제어루프에 의해 결정된다. 이 제어 루프에서 스위칭 주파수를 결정함에 있어 중요한 인자는 출력전압을 제어하기 위한 PI 제어루프이며 또한 정상상태에서 측정된 부하전류와 스위칭 주파수 사이의 함수를 근간으로 해서 얻어진다. 이중, 부하전류는 시스템의 스위칭주파수가 부하변동에 따라 변화하기 때문에 일종의 외란 형태로 고려되어진다. 이러한 제어루프에 의해 출력전압조절은 과도상태 뿐만 아니라 부하 가변 시에도 세밀한 조절을 이루게 된다. 다른 제어루프는 DC 출력전압에서의 저주파 리플-전압 저감을 이루기 위해 제안한 제어 루프이다. 제안한 리플-저감은 출력 전압의 저주파 리플 성분만을 필터링 하여 제어 회로에 피드포워드 함으로써 이루어진다.

단일 스위치 3상 영전류 스위칭 강압형 컨버터의 출력과 스위칭 주파수가 선형적으로 비례한다고 가정하면, 출력전압의 저주파 리플 전압을 감소 시키기 위한 스위칭 주파수는 식 (13)과 같이 구할 수 있다. 이때 K_1 은 출력에 대한 스위칭 주파수의 이득(gain)이고, K_2 는 최소 주파수가 된다. 또한 출력 전압과 전류를 함께 고려한 스위칭 주파수 차이 (Δf_s)는 식(14)와 같이 나타난다.

$$f_s \text{ (Switching frequency)} = \frac{K_1 \times P \text{ (Output power)}}{K_2 + \Delta f_s} \quad (13)$$

where, K_1 : 기울기, K_2 : y 절편

$$\Delta f_s = k_r \left[\frac{V_{dc} \times V_{dc}}{R} - \frac{V_{dc-ref} \times V_{dc-ref}}{R} \right] \quad (14)$$

where, K_r : Ripple suppression gain

DC 출력전압에서의 저주파 리플-전압은 전력회로에 어떤 전력 반도체 소자의 사용이나 전기적으로 큰 용량의 커패시터 사용 없이 기존의 펄스 주파수 변조 기법에 제안한 리플 저감 회로를 추가하여 쉽게 감소될 수 있다. 그림 6는 제안한 리플-전압 저감을 이루기 위한 스위칭 주파수가 결정되는 자세한 제어블록도를 나타내었다.

리플-전압 저감을 위한 제어 신호는 측정된 DC전압으로부터 고역 통과 필터와 역 이득을 통하여 쉽게 얻어진다. 여기서 고역 통과 필터의 차단 주파수는 360Hz의 저주파 리플-전압의 ac 성분만을 고려하기 위한 필터 값으로 선택된다. 그림 7에 리플-저감을 이루기 위한 제어 신호가 실제 DC 리플-전압 파형으로부터 얻어지는 것을 보여준다. 그림 7(a)는 실제 출력 DC 전압 파형이다. 그림 7(b)는 출력 DC 전압에서 고역 통과 필터를 통과하여 출력 전압에서의 저주파 리플 전압만을 필터링 한 파형이다. 그리고 그림 7(c)는 필터링한 파형에 역-이득을 인가한 파형이며 이 파형에 의해 출력전압의 저주파 리플성분은 보상이 이루어지게 된다. 그림 8은 스위칭 주파수의 제어 신호가 부하전류와 리플-전압의 ac 성분에 의해서만 결정되어

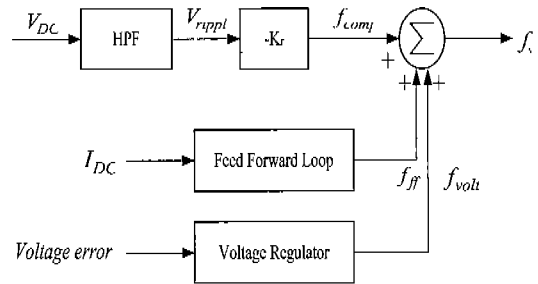


그림 6 스위칭 주파수 결정을 위한 자세한 블록도
Fig. 6 Detailed block diagram for determination of the switching frequency

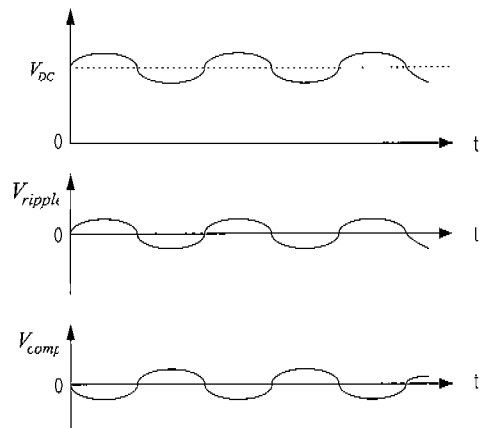


그림 7 Ripple Suppression 회로의 파형
Fig. 7 Waveforms in the ripple suppression circuit

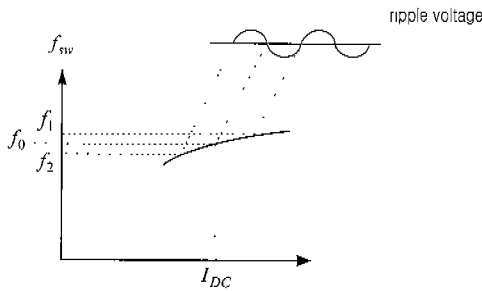


그림 8 스위칭 주파수 결정의 그래프
Fig. 8 Graphical presentation of the switching frequency determination

지는 것을 그래프로 나타내고 있다. 스위칭 주파수의 증가는 리플-전압 파형의 양의 범위에서 이루어지며 반면 스위칭 주파수의 감소는 부의 영역에서 이루어진다. 따라서 제안한 제어기법을 적용 시 시스템의 출력 저압에서의 저주파 리플 전압을 감소시킬 수 있다.

4. 시뮬레이션 및 실험 결과

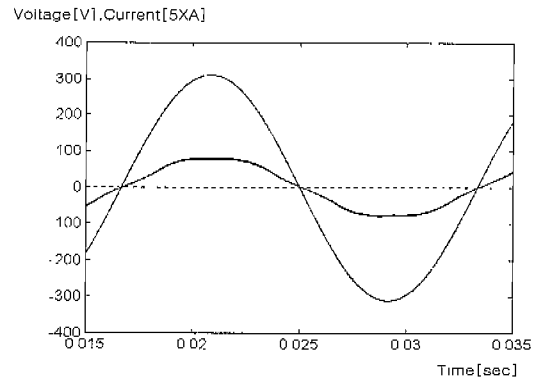
제안한 단일 스위치 3상 강압형 정류기의 저주파 리플-전압 감소를 이루기 위한 제어기법의 타당성을 검증하기 위해 시뮬레이션 및 실험을 수행하였다. 시뮬레이션 및 실험은 다음과 같은 조건하에서 동일하게 이루어졌다. 입력전압:3상 60Hz 380 Vac, 출력 전압:350Vdc, 6kW 컨버터를 제작하였으며, 수동소자의 파라메타는 각각 다음과 같다. $L_{abc}:1mH$, $C_{r1,2,3}:180nF$, $L_r:40 \mu H$, $C_d:120nF$, $L_f:2mH$, $C_f:175 \mu F$,

4.1 시뮬레이션 결과

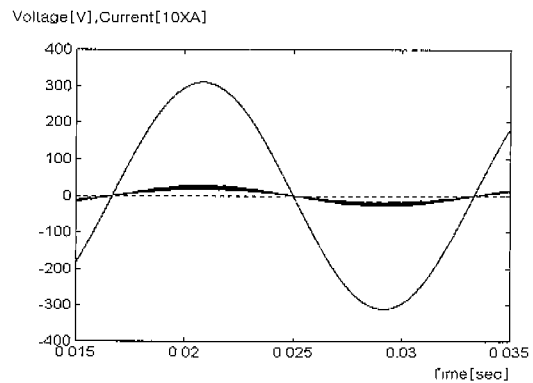
그림 9는 입력전압과 전류를 나타내고 있다. 그림 9(a)는 100% 부하조건일 경우 그리고 그림 9(b)는 10% 부하조건에서의 제안한 펄스 주파수 제어 기법을 적용 시 시뮬레이션을 수행한 각각의 결과를 나타낸다. 파형으로부터 전부하 범위에서 단위 역률을 나타내고 있음을 알 수 있다.

그림 10은 컨버터 주요소자의 전압과 전류를 나타내고 있다. 파형으로부터 알 수 있듯이 스위치는 영전압 턴-온과 영전류 턴-오프가 이루어짐을 알 수 있으며 또한 이론적인 파형과 거의 동일함을 알 수 있다.

그림 11는 제안한 제어기법 적용시의 출력전압 파형을 나타내고 있다. 파형에서 알 수 있듯이 리플-저감 기법을 사용하지 않았을 경우 저주파 즉 360Hz리플이 출력전압에 포함되어 있다. 하지만 0.08sec에서 제안한



(a) 100% 부하 시



(b) 10% 부하 시

그림 9 100%, 10% 부하 시 입력 전압과 전류 파형
Fig. 9 Input voltage and current waveforms under 100% and 10% load condition

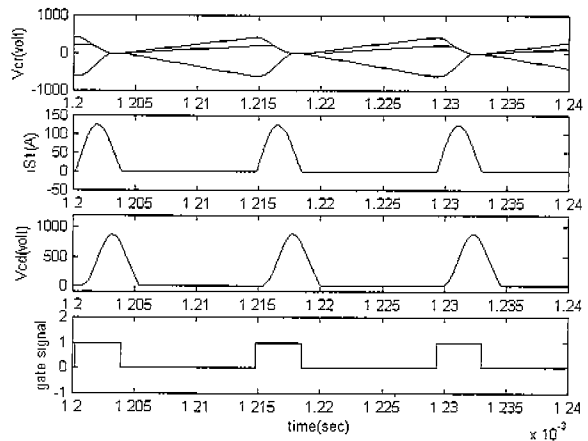


그림 10 컨버터 주요소자의 전압과 전류 파형
Fig. 10 Voltage and current waveforms of the converter

리플-저감 제어기법을 적용 하였을 경우 출력전압의 저주파 리플전압이 현저히 감소함을 알 수 있다.

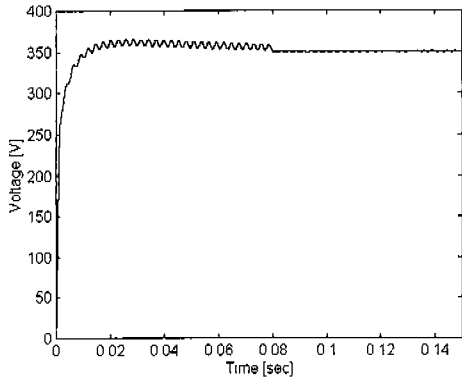


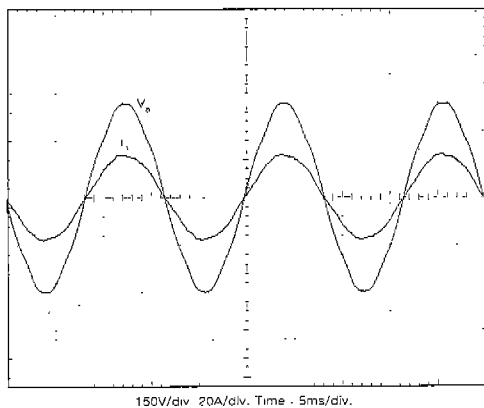
그림 11 제안한 제어방식 적용 시 출력전압 (0.08sec에서)
Fig. 11 Output voltage waveform with proposed control methods (at 0.08sec)

4.2 실험 결과

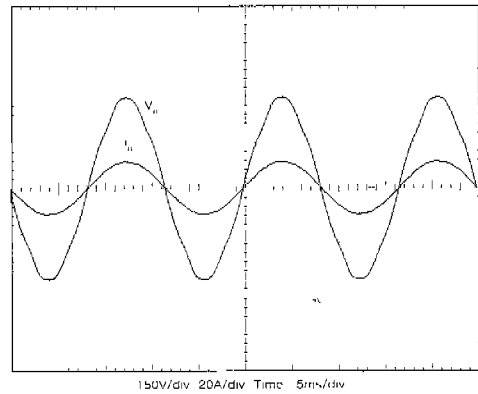
본 논문에서 실험을 수행하기 위해 사용된 소자는 각각 다음과 같다.

- 주 스위치 : SGL40N150(1500V/40A),
- 다이오드 : IXYS DSEI 60-10(1000V/60A).

그림 12는 100%와 50%에서의 입력 전압 과 전류를 나타내고 있다. 실험결과로부터 각각의 부하에서 시뮬레이션결과와 동일한 단위 역률을 얻을 수 있음을 확인할 수 있었으며 또한 입력전류의 낮은 THD를 확인할 수 있다. 실제 실험에서 측정된 역률은 약 0.998이었으며, THD는 약 4.9%이었다.

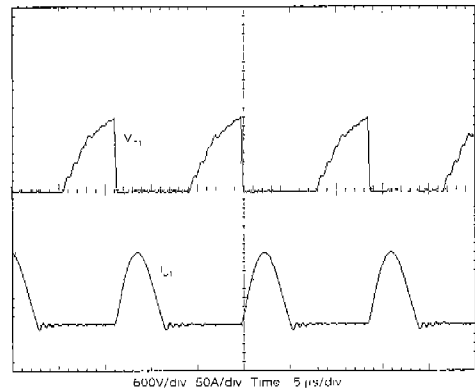


(a) 100% 부하 시

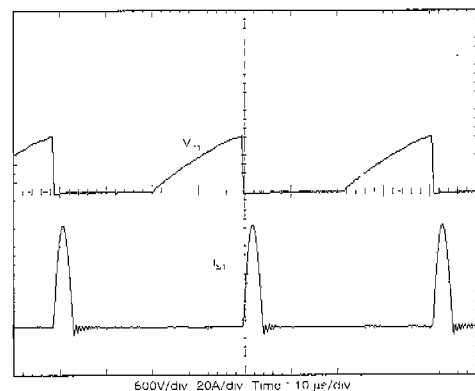


(b) 50% 부하시

그림 12 100%, 50% 부하의 입력 전압과 전류
Fig. 12 Input voltage and current waveforms under 100% and 50% load condition



(a) 100% 부하시

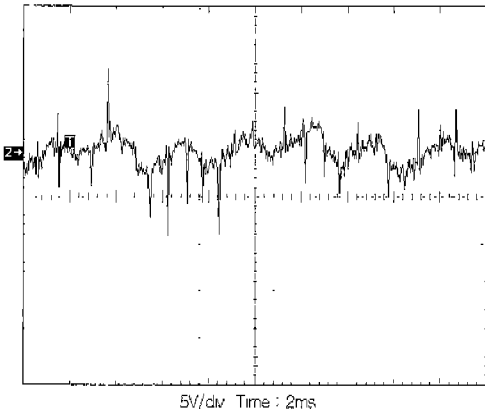


(b) 10% 부하시

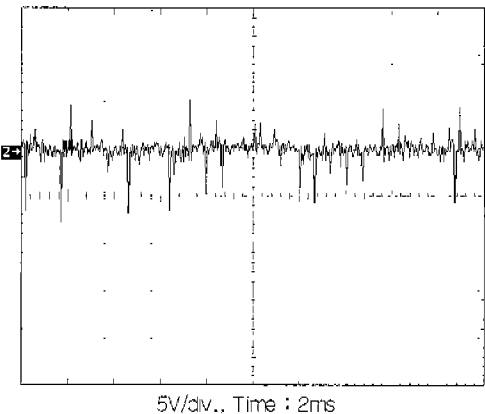
그림 13 100%, 10%부하의 스위치 전압과 전류
Fig. 13 Voltage and current waveforms of the main switch under 100% and 10% load condition

그림 13은 100% 그리고 10%부하에서의 스위치의 전압과 전류를 각각 나타내고 있다. 파형으로부터 알 수 있듯이 영전압 턴-온 및 영전류 턴-오프 스위칭이 턴-온 및 턴-오프 시 각각 이루어짐을 확인 할 수 있다.

그림 14는 50% 조건에서의 컨버터의 출력전압 파형을 나타내고 있다. 그림 14(a)는 제안한 제어기법을 적용하지 않은 경우의 실험결과를 나타내고 있다. 리플의 크기(peak to peak)는 약 5V정도로 약 1.4%의 저주파 리플-전압 성분을 확인 할 수 있다. 그림 14(b)는 제안한 리플-저감 기법을 적용하였을 경우의 실험 파형이다.



(a) 기존 제어기법의 출력전압



(b) 제안한 제어기법의 출력전압

그림 14 50% 조건에서의 컨버터의 출력전압 파형
Fig. 14 Waveform of the converter under 50% load condition

출력 DC 전압에 저주파 리플-전압이 현저히 감소하였음을 알 수 있으며 본 논문에서 제안한 리플-저감 제어기법의 타당성을 확인 할 수 있었다.

5. 결론

본 논문에서는 저주파 DC 리플-전압 저감을 이루기 위한 새로운 제어기법을 제안하였다. 그리고, 제안한 제어기법의 그 타당성을 검증하기 위해 시뮬레이션 및 실험을 수행하였다. 제안한 제어기법은 장점은 다음과 같다.

- 단위 역률과 낮은 THD의 입력전류를 가진다
- 넓은 부하범위에서의 턴-온 및 오프시 영전류 스위칭을 보장한다.
- 제안한 제어 기법에 의한 출력 DC 전압에 의한 360Hz 저주파 리플-전압이 현저히 감소하였다.
- 리플-전압의 감소에 따른 출력 DC 커패시터의 전기적인 용량을 감소시킬 수있다.

따라서, 이와같은 특성을 갖는 제안한 펄스 주파수 제어를 적용한 단일 스위치 3상 영전류 스위칭 Buck 다이오드 정류기는 통신용 전원장치 및 각종 정류기 분야에 안정적인 전원을 공급하는 전원장치로 더욱더 적합할 것으로 사료된다.

참고 문헌

- [1] Yungtaek Jang and M.M. Jovanovic, Design considerations and performance evaluation of a 6KW, single-switch, three-phase, high-power-factor, multiresonant, zero-current-switching buck rectifier, IEEE INTELEC Conference proceedings, paper no.30-3, 1997.
- [2] D.S.L. Simonetti, J. Sebastian, and J. Uceda, Control conditions to improve conducted EMI by switching frequency modulation of basic discontinuous PWM preregulators, IEEE Power Electronics Specialist Conference, pp. 1180-1187, 1994.
- [3] F. S. Dos Reis, J. Sebastian, and J. Uceda, Applying FM control to PFP converters, IEEE Industrial Electronics Conference Proceedings, pp.1814-1819, 1996.
- [4] M. M. Jovanovic, D. M. C. Tsang, and F. C. Lee, Reduction of voltage stress in integrated high quality rectifier regulators by variable-frequency control, IEEE Applied Power Electronics Conference, pp. 569-575, 1994.
- [5] Joong-Ho Song, Yong-Duck Kim, Dong-Yun Lee, Ick Choy, and Joo-Yeop Choi, "Control characteristics of Single-Switch, Three-Phase Buck Rectifiers" ICPE'98, pp 658-662, 1998.

< 저 자 소 개 >



이동윤(李東潤)

1968년 8월 19일생. 1998년 한양대 대학원 전기공학과 졸업(석사). 1998~현재 동 대학원 전기공학과 박사과정 재학중. 1998~현재 한국과학기술연구원 지능제어 연구센터 학생연구원.



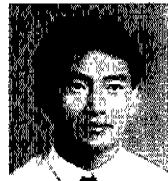
최 익(崔翼)

1956년 6월 5일생. 1979년 서울대학교 전기공학과 졸업. 1981년 동 대학원 전기공학과 졸업(석사). 1990년 동 대학원 전기공학과 졸업(박사). 1982년~현재 한국과학기술연구원 지능제어연구센터장, 책임연구원.



송중호(宋重鎬)

1957년 1월 30일생. 1980년 서울대학교 전기공학과 졸업. 1982년 동 대학원 전기공학과 졸업(석사). 1993년 한국과학기술원 전기 및 전자공학과 졸업(박사). 1995~1996년 미국 위스콘신대학 객원연구원. 1982~1985년 이화전기 개발실. 1985~현재 한국과학기술연구원 지능제어연구센터 선임연구원.



최주엽(崔宙燁)

1961년 2월 11일생. 1983년 서울대학교 전기공학과 졸업. 1990년 미국 Texas Univ. 졸업(석사). 1994년 미국 Virginia tech. 제어공학과 졸업(박사). 1983년~1988년 이화 전기 개발실. 1994년~1995년 Virginia tech. Post Doc. 1995년~2000년 2월 한국과학기술연구원 지능제어연구센터 선임연구원. 2000년 3월~현재 광운대 전자정보통신공학부 조교수. 당 학회 편집위원.



김광배(金光培)

1941년 2월 15일생. 1967년 서울대 공대 전기공학과 졸업. 1978년 MIT. CAES 연수. 1990년 서울대 대학원 제어계측공학과 졸업(공박). 현재 한국과학기술연구원 책임연구원. 대한전기학회 회장.



현동석(玄東石)

1950년 4월 8일생. 1973년 한양대 공대 전기공학과 졸업. 1978년 동 대학원 전기공학과 졸업(석사). 1986년 서울대 대학원 전기공학과 졸업(공박). 1984~1985년 미국 토레도대학 객원교수. 1988년~1989년 원형공과대학 객원교수. 현재 한양대 공대 전자전기공학부 교수. 당 학회 회장.