

컴팩트 형광램프용 일단계 전자식 안정기의 해석 및 설계

論 文
49B-6-9

Analysis and Design of Single-stage Electronic Ballast for a Compact Fluorescent Lamps

金 鍾 吉* · 孫 永 大**
(Jong-Kil Kim · Young-Dae Son)

Abstract - Analysis, design and practical implementation of a single-stage electronic ballast for compact fluorescent lamps are presented in this paper. The proposed topology is based on a single-stage ballast which combines a boost converter and a half-bridge series resonant inverter. High power factor is achieved by using the boost semi-stage operating in discontinuous conduction mode, and inverter semi-stage operated above resonant frequency to provide zero voltage switching is employed to ballast the fluorescent lamp. Analytical and experimental results from the ballast system with 36W fluorescent lamps have demonstrated the feasibility of the proposed single-stage electronic ballast.

Key Words : Single-stage electronic ballast, Compact fluorescent lamp, ZVS

1. 서 론

최근 에너지 절약과 자원 절약이라고 하는 시대적인 요청으로부터 각종 고효율 광원의 개발에 따라 전력사용량이 적은 방전등에 대한 기대는 커지고 있다. 특히 방전현상을 이용해서 전기에너지를 광으로 변환하는 광원은 램프 점등시에 나타나는 부성저항 특성 때문에 반드시 점등회로를 필요로 한다. 따라서 이 방전램프의 점등회로, 즉 안정기의 성능 개선을 위해 많은 노력을 기울여 왔다[1].

이 방전등 안정기에 대한 개선의 역사를 보면 먼저 자기회로식 안정기의 자기회로와 구성재료의 개량이며, 그 다음이 점등회로의 전자화이다. 이 점등회로의 전자화에 대해서는 최근 신소재·전자디바이스의 사용, 고주파변환 등의 새 기술 특히 스위칭 전자기술의 도입에 따라 소형경량화, 고효율화, 조명시스템의 고기능화가 활발히 진전되어 그 기술적 양상도 변해가고 있다[2].

그리고 방전등은 그 종류와 점등방식등이 아주 다양하나 안정기는 그 요구되는 기본동작기능이 공통적인 것으로 방전등을 확실하게 시동·재시동하여 안정된 점등을 지속제어하기 위한 일종의 변환장치이다. 따라서, 방전등의 광원특성과 안정기의 변환특성과는 밀접한 관련을 가지므로 이 양특성의 정합을 어떻게 성립시킬 것인지, 사용조건 및 경제성을 고려한 최적설계지침을 명확히 해 둘 필요가 있다.

현재, 우리나라 총 발전량의 18% 가량이 조명에 사용되고 있으며, 조명용 전력의 80% 이상이 형광등에 사용되고 있다. 형광램프는 부성저항 특성을 가지며 높은 시동전압을 필요로 하고 점등후 정격전류를 유지하기 위해 안정기가 필

요하게 된다. 조명용 형광램프의 점등회로에 사용하는 전자식 안정기에 있어서는, 형광램프에 인가하는 수십 μ 의 정현파 교류전압을 발생하기 위해 공진형의 고주파 인버터[3]가 폭넓게 이용되고 있다. 이것은 이 방식이 상용교류 주파수에서 형광램프를 점등시키는 경우에 비해 발광효율이 증가하며, 깜박거림이 없는 특징을 가지고 있기 때문이다. 또한, 전자식 안정기의 소형·경량화, 고효율화[2,5]에 있어서도 유리하다. 이와 같은 이유로 조명분야에서 전자식 안정기의 필요성은 더욱 커지고 있으나 이론적인 뒷받침은 부족한 형편이다. 조명용 공진형 고주파 인버터의 기본회로방식으로는 통상 일석식, 정전류 푸시풀형 및 해프브리지형[4] 인버터를 들 수 있다. 일석식은 회로구성이 간단하고 저비용화가 도모되지만 주스위치 소자에 입력전압의 2~4배의 비교적 높은 전압스트레스가 걸린다. 전류푸시풀형은 주스위치 소자에 비교적 작은 구형파의 전류밖에 흐르지 않으므로 스위치 소자의 손실이 작은 특징을 가지고 있지만, 권선부품이 많고 전압스트레스도 비교적 크다. 이들 방식에 비해 해프브리지형은 스위치 소자를 2개 사용하지만 권선부품이 적고 또한, 주스위치 소자의 양단에는 입력전압과 같은 전압스트레스 밖에 생기지 않는다. 이 때문에 현시점에서는 주스위치 소자로서의 트랜지스터의 내압과 가격의 관계를 고려할 경우, 해프브리지형이 가장 낮은 비용으로 해결된다고 생각된다.

인버터에서 사용되는 스위칭 소자는 출력전압·전류 파형이 특정 형태를 갖도록 구동되므로 고전압 스트레스를 받거나 스위칭 전력손실이 문제가 된다. 이러한 턴온과 턴오프시의 스위칭 손실은 전체 전력손실에 상당한 부분을 차지하므로 소자 양단의 전압, 전류가 영인 상태에서 스위칭 하게 되면 위의 단점은 제거되거나 최소화된다. 해프브리지 병렬부하 직렬공진형 인버터(Half-Bridge Parallel Loaded Series Resonant Inverter : HB PLSRI)는 전압과 전류가

* 準 會 員 : (株)하나메카트로닉스 研究員

** 正 會 員 : 東西大 情報通信工學部 副教授 · 工博

接受日字 : 2000年 2月 22日

最終完了 : 2000年 5月 26日

LC 공진회로에 의해서 강제로 제로크로싱 하게 되므로 스위칭 손실을 줄이도록 구동할 수 있다.

또한, 최근들어 역률과 전고조파왜율에 대한 각종 규제가 강화되면서 전자식 안정기의 역률보상에 관하여 많은 연구가 이루어져 왔다. 역률보상회로는 입력전류파형을 교류전원의 파형과 같도록 하면서 정류기를 통해 직류전압을 만드는 회로이다. 역률보상회로는 크게 수동형과 능동형으로 구분된다. 수동형은 인덕터와 커패시터 또는 다이오드로 구성되어 제어회로가 필요없이 간단하지만, 일반적으로 크고 무거우며, 0.95 이상의 고역률을 얻지는 못한다. 그러나 능동형은 트랜지스터의 스위칭 동작으로 인덕터 전류를 단속하여 교류전원과 거의 같은 모양의 입력전류를 얻을 수 있으므로 고역률을 얻을 수 있다. 그러나, 트랜지스터의 제어를 위해 복잡한 회로가 필요해지는 단점이 있다.

일반적으로, 전자식 안정기에서 브리지 정류기와 공진형 해프브리지 인버터 사이에 능동 역률보상기를 삽입하여 역률과 왜곡문제를 해결할 수 있다. 그러나, 이와같이 2개의 전력처리단으로 구성된 안정기들은 넓은 입력전압 범위내에서 고역률을 유지할 수 있는 반면, 최종 비용이 많이 들고 신뢰성이 떨어지며, 시스템 효율을 낮추는 복잡한 회로구성이 불가피하다. 이에 대한 대책으로서 단일 전력처리단에 기초한 고역률 전자식 안정기에 대한 여러 가지 회로 형태가 제안되었다[7].

본 연구에서는 콤팩트 형광램프 구동용 전자식 안정기로서, 공진점 이상에서 동작하는 해프브리지형 고주파 공진형 인버터와 역률보상을 위한 부스트 컨버터를 결합하여, 스위칭 소자를 공유시킨 단일 전력처리단에 주안점을 둔 회로방식을 제안하고 그 기본동작특성에 대해 검토한다. 즉, 전자식 안정기 시스템을 구성하기 위한 이론적인 근거를 마련하기 위하여 제안한 회로를 동작 모드별로 해석하고, 그 결과를 토대로 동작주파수 및 회로 소자값을 결정한다. 제안된 일단계 안정기는 종래의 2단계 안정기에 비해 제어기의 크기 저감 및 시스템 신뢰성면에서 상당히 개선될 수 있으며, 36W 콤팩트 형광램프를 모델로 한 실험을 통해 고역률 전자식 안정기 시스템 구현의 타당성을 입증하였다.

2. 공진형 전자식 안정기의 회로구성

그림 1은 일반적인 전자식 안정기 시스템 블록을 나타내며, 크게 역률보상단과 인버터단으로 구분된다. MCU단은 소프트웨어 점등 및 조도제어를 담당하는 제어구동신호를 출력하는 부분으로서 본 연구에서 구현하지는 않았지만 원칙 마이크로컨트롤러와 구동회로부로 구성된다.

그림 2는 그림 1에 나타나 있는 역률보상단(PFC)과 램프 구동 인버터단을 결합한 전자식 안정기의 회로도도를 나타낸다. 그림 2(a)에서 알 수 있듯이 종래의 2단계 안정기의 각 단에서 동작하던 2개의 스위치 M_{boost} 와 M_2 는 공유되어 하나의 스위치 M_2 로 합병되어 동작하게 되며, 결국 그림 2(b)와 같은 일단계 전자식 안정기(Single-stage ballast : SSB)를 구성하게 된다. 즉, 2개의 전력 처리단이 직렬로 연결된 종래의 안정기에서 스위치들을 공유하여 동작시킨 구성이다. 역률보상단은 불연속 전류모드(DCM)에서 동작하는 부스터 컨버터로 구성되는데, 이는 저항기 에뮬레이터

(Resistor Emulator : RE)의 성질을 가지므로 듀티비와 스위칭 주파수가 일정할 때 입력전류의 평균값은 자동적으로 정현 선전압 파형을 따르게 되고 교류입력측의 고역률을 보증하게 된다[6]. 또한, 이 안정기 회로형태에서 HB PLSRI는 램프구동을 담당한다. 그러므로, 공유후의 스위치 M_2 는 부스트단(boost semi-stage)뿐만 아니라 HB PLSRI단(PLSRI semi-stage)에도 속하는 소자가 된다.

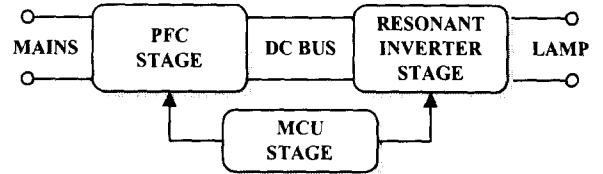
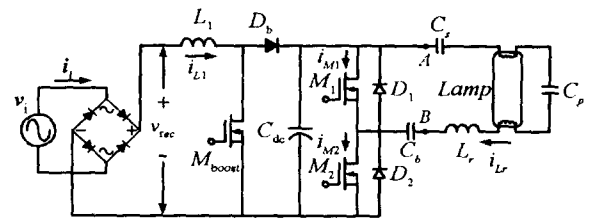
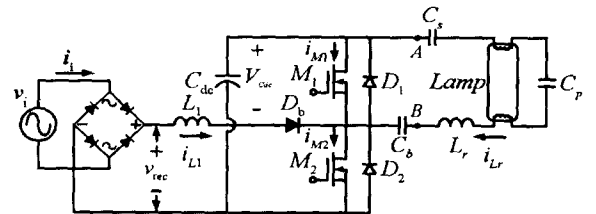


그림 1 전자식 안정기의 블록도
Fig. 1 Block diagram of Electronic ballast



(a) 종래의 2단계 안정기 회로
(a) Conventional two-stage ballast



(b) 제안한 1단계 안정기 회로
(b) Proposed single-stage ballast

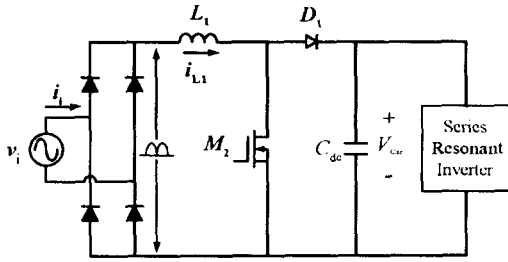
그림 2 전자식 안정기 회로
Fig. 2 The circuit diagram of electronic ballast

3. 일단계 전자식 안정기의 해석 및 설계

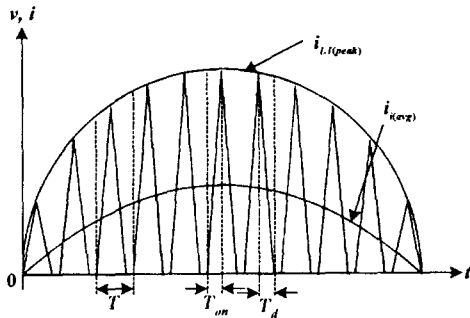
3.1 부스트 역률보상단

그림 3은 그림 2에 보인 부스트 역률보상단의 제어 개념을 설명하는 등가회로와 인덕터 전류파형이다. 이 경우 인덕터의 전류는 전류 불연속 모드로 동작하며, 램프구동 인버터단은 하나의 블록으로 표시하였다. 앞서 서술했듯이 부스트 역률보상단은 불연속 모드로 동작시 고역률을 얻을 수 있으며, M_2 턴온시 영전류 스위칭(ZCS)을 하기 때문에 스위칭 손실을 줄일 수 있으며, 다이오드의 역회복 특성에 의한 손실도 저감되므로 값싼 저주파 다이오드의 사용이 가능

하다. 커패시터 C_{dc} 는 정류된 순시 선전압이 거의 영이 될 때에도 충분한 전압 레벨을 유지하도록 충분한 용량을 가져야 한다. 부스트 역률보상단의 주 설계 파라미터는 부스트 유도성분 즉, 인덕터 소자값이며 이를 구하기 위해 다음의 과정을 거친다.



(a) 등가회로
(a) The equivalent circuit



(b) 인덕터 전류 파형
(b) Inductor current waveform

그림 3 부스트 역률보상단
Fig. 3 The boost PFC semi-stage

그림 3(b)에서 알 수 있듯이 인덕터 L_1 에 흐르는 전류파크의 포락선은 다음 식과 같이 입력선전압 $v_i = V_m \sin \omega_1 t$ 의 파형을 따르게 된다.

$$i_{L1(peak)} = \frac{V_m \cdot DT}{L_1} \cdot |\sin \omega_1 t| \quad (1)$$

여기서, T 와 $D(=T_{on}/T)$ 는 스위치 M_2 의 스위칭 주기와 듀티비를 나타내며, ω_1 은 전원 각주파수이다. 그림 3에서 알 수 있듯이 M_2 가 턴오프 될 때, L_1 을 흐르는 전류는 출력으로 방전되면서 서서히 감소하게 되므로 부스트 컨버터의 동작원리에 따라 전류가 하강하는 방전시간 T_d 는 다음 식으로 표현된다.

$$T_d = V_m \cdot T_{on} / (V_{C_{dc}} - V_m) \quad (2)$$

식 (2)에서 알 수 있듯이 정류된 선전압이 낮은 값을 가질 때는 인덕터 전류의 상승은 느리지만 하강은 빠르므로 인덕터 전류는 불연속이 되지만, 이와 반대로 정류된 선전압이 높은 값을 가질 때는 전류의 상승은 빠르나 방전시간이 길어져 천천히 방전하게 되므로 전류연속이 되어 입력전류

의 왜곡을 가져올 수 있다.

불연속 모드로 동작시 $T_d \leq (1-D)T$ 이므로 식 (2)와의 관계에서 불연속 인덕터 전류를 보충하기 위해서는 다음과 같은 부등식을 만족해야 한다.

$$D \leq 1 - \delta \quad (3)$$

여기서, $\delta = V_m/V_{C_{dc}}$ 이고 $V_{C_{dc}}$ 는 그림 3(a)에 표시된 직류 링크전압이다. 따라서, 직류 링크전압은 교류 입력 피크전압의 2배 이상이어야 한다. δ 는 역률보상단과 인버터단의 관계에서 중요한 역할을 하며, δ 가 작아질수록 선전류의 파형은 더욱 정현적이 되며 역률도 높아진다[2].

턴온 시간과 방전시간 동안의 평균 인덕터 전류로 구성된 평균 선전류는 다음 식과 같다.

$$\begin{aligned} i_{i(avg)} &= \frac{(T_{on} + T_d) \cdot I_m}{2T} = \frac{I_m}{2} \left(\frac{DV_{C_{dc}}}{V_{C_{dc}} - V_m} \right) \\ &= \frac{D^2 T}{2L_1} \cdot \frac{V_m}{(1-\delta)} \end{aligned} \quad (4)$$

또한, 부스트단에 유입되는 한 주기동안의 입력전력의 평균은 다음 식으로 결정된다.

$$\begin{aligned} P_{i(avg)} &= \frac{1}{T_l} \int_0^{T_l} V_m \cdot i_{i(avg)} \cdot \sin^2 \omega_1 t \, dt \\ &= \frac{V_m^2}{4L_1} \cdot \frac{D^2 T}{(1-\delta)} \end{aligned} \quad (5)$$

여기서, T_l 은 입력 선전압의 주기이다. 식 (5)의 입력전력이 램프구동 인버터단에 흡수되는 전력과 같다면 직류링크 전압 $V_{C_{dc}}$ 는 일정하게 유지될 수 있다. 그러므로, 입력전력을 램프로 입력되는 전력과 같게 두면 다음 식과 같이 부스트 역률보상단의 인덕턴스 값을 구할 수 있다.

$$L_1 = \frac{1}{(1-\delta)} \cdot \frac{V_m^2 \cdot D^2}{4P_o \cdot f_s} \quad (6)$$

여기서, P_o 는 램프 입력전력, f_s 는 스위칭 주파수를 나타낸다.

그림 4는 식 (6)에 의해 δ 와 P_o 의 함수로 주어지는 부스터 인덕턴스 값을 나타낸다.

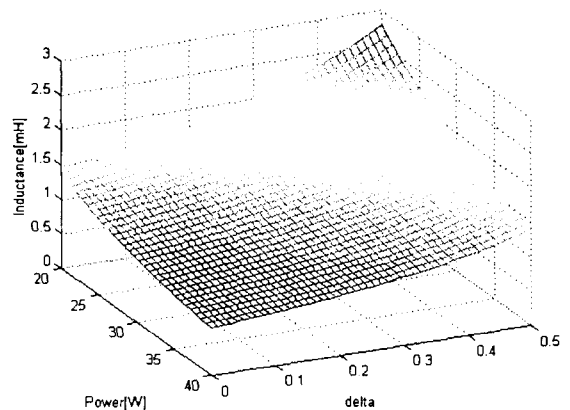


그림 4 부스트단의 인덕턴스
Fig. 4 The Inductance of boost semi-stage

3.2 헤프브리지 인버터단

인버터단에서의 주된 설계 파라미터는 램프구동부의 공진성분이다. 그림 5(a)는 헤프브리지 직렬공진 인버터의 간단한 회로이며, (b)는 해석을 위한 등가회로이다. 그림 2(b)에서 커패시터 C_{dc} 는 충분히 커서 한 스위칭 주기동안 일정 전압 V_{Cdc} 를 유지하는 것으로 가정한다. 그러므로, 그림 2(b)에 보인 인버터 회로의 해석시 그림 5(a), (b)와 같이 단순화 시켜서 해석할 수 있다. 점등전 램프저항 R_{lamp} 는 매우 크므로 개방회로로 모델링 할 수 있고, 점등후에는 램프저항 값은 상당히 떨어지므로 직렬공진회로의 임피던스를 지배하게 된다. 그러므로, 정상상태에서 R_{lamp} 는 공진성분 L_r 과 C_s 로 이루어진 직렬회로의 선형저항으로 모델링 할 수 있다. 전력스위치 M_1/D_1 과 M_2/D_2 는 이상적이고 스위칭 주파수 f_s 로 서로 교대로 동작한다는 가정하에, A와 B점을 교차하는 전압 v_{AB} 는 구형파 형태로 나타나는데, 이는 크기가 V_{Cdc} 인 양의 구형파를 갖는 M_1/D_1 양단의 전압과형에서 직류차단 커패시터 C_b 에 의해 직류분이 차단된 결과이며 스위치의 듀티비가 50%일 때 영축에 대해 대칭이 된다. 즉, M_1 이 온일 때 $v_{AB} = -V_{Cdc}/2$ 이고 M_2 가 온일 때는 $v_{AB} = V_{Cdc}/2$ 가 된다. 그러므로, LC 직렬공진 인버터의 동작은 그림 5(b)에서와 같이 구형파 전압원 v_{AB} 로 구동되는 등가 선형회로로 서술된다. 또한, LC 공진회로의 필터링 효과로 인해 고차 고조파 성분을 고려할 필요가 없어지며, 공진회로의 파형은 정현적으로 되므로 입력전압의 기본파 성분만 고려한다.

그림 5(b)에 나타난 공진회로는 램프특성을 고려하여 점등전과 점등후로 나누어서 해석할 수 있다. 이 등가회로는 L_r , C_s 의 직렬공진과 L_r , C_p 의 병렬공진이 복합된 구조이며 경부하에서는 병렬공진이, 중부하에서는 직렬공진의 영향이 크게 나타난다.

점등전에는 램프의 등가저항이 매우 크기 때문에 개방회로라고 가정하면 C_s 와 C_p 가 직렬로 이루어진 병렬공진회로 특성을 가지게 된다. 그러므로 이때의 공진주파수와 Quality factor는 아래와 같다.

$$\text{공진주파수(점등전)} : f_r = 1 / \left[2\pi \sqrt{L_r \cdot \left(\frac{C_s \cdot C_p}{C_s + C_p} \right)} \right] \quad (7)$$

$$\text{Quality factor(점등전)} : Q_s \approx 0 \quad (8)$$

점등후에는 램프의 등가저항이 낮아지므로 병렬 커패시터 C_p 의 영향이 상대적으로 줄게 되며 부하가 커질수록 직렬공진회로의 특성을 가지게 된다. 이때의 공진주파수와 Quality factor는 아래 식과 같다.

$$\text{공진주파수(점등후)} : f_r = 1 / \left[2\pi \sqrt{L_r \cdot C_s} \right] \quad (9)$$

$$\text{Quality factor(점등후)} : Q_s = \frac{\omega_r L_r}{R_{lamp}} \quad (10)$$

인버터 스위칭 주파수는 식 (7), (9)에 표시한 공진주파수보다 큰 스위칭 주파수일 때 M_1 의 턴온시 영전압 스위칭(ZVS)이 보증된다. 또한, 공진커패시터 C_s 와 C_p 는 식 (7)과 (9)를 이용하여 구할 수 있으며, 공진인덕터 L_r 은 점등후의 식 (9)를 이용하여 구할 수 있다.

공진회로에 공급되는 전압 v_{AB} 의 기본파 성분은 푸리에 분석에 의해 다음 식과 같이 표현된다.

$$v_1 = \frac{2V_{Cdc}}{\pi} \sin(2\pi f_s t) \quad (11)$$

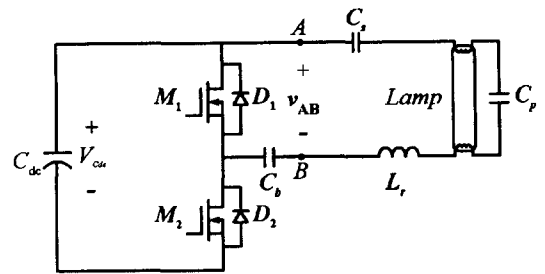
또한, 인버터의 전압이득은 다음 식과 같다.

$$G_v(j\omega) = V_o / V_{AB}(j\omega) = 1 / [1 + C_p/C_s(1 - f_u^2) + jQ_s(f_u - 1/f_u)] \quad (12)$$

여기서, $f_u = f_s/f_r$ (주파수 비)이다.

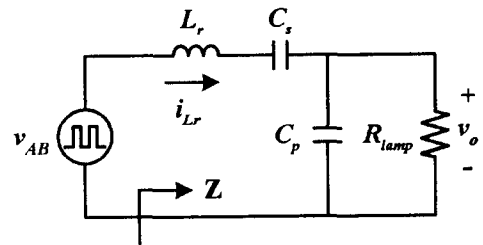
따라서, 전압이득의 크기는 다음 식으로 표현된다.

$$|G_v(j\omega)| = \frac{1}{[1 + (C_p/C_s)(1 - f_u^2)]^2 + Q_s^2(f_u - 1/f_u)^2}^{1/2} \quad (13)$$



(a) 헤프브리지 직렬공진 인버터

(a) A simplified circuit of the half-bridge series resonant inverter



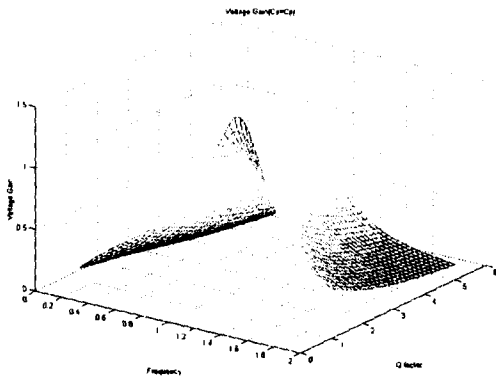
(b) 해석적인 등가회로

(b) The analytical equivalent circuit

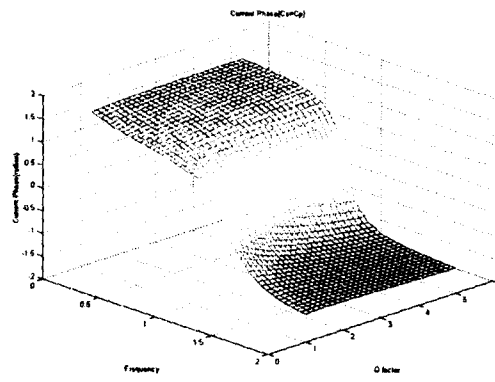
그림 5 헤프브리지 인버터단

Fig. 5 The half-bridge inverter semi-stage

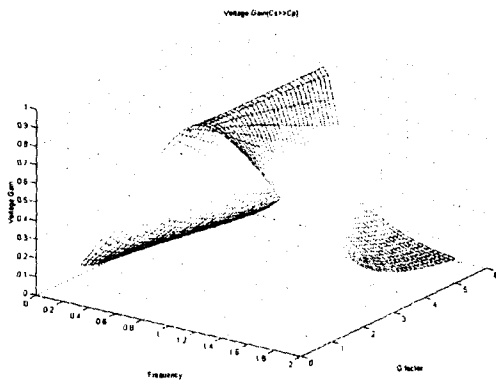
식 (13)에서 알 수 있듯이 C_p/C_s 의 값에 따라서 인버터의 전압이득이 변화함을 알 수 있으며, 이것은 또한 회로의 공진특성(직렬 또는 병렬)을 결정하게 된다. 그림 6은 $Q_s=1$ 에서 5까지 변화하고 C_p/C_s 값의 세 경우에 대한 전압이득의 크기를 나타낸 것이다. 본 연구에서 적용한 PLSRI는 직렬공진과 병렬공진회로의 최상의 특성을 동시에 가지므로, 직렬공진회로의 경부하시 전압조절의 어려움과 병렬공진회로의 부하감소에 따른 입력전류변동이 거의 없다는 단점을 제거할 수 있다. 또한, C_p/C_s 값이 작아질 수록 인버터는 직렬공진회로의 특성(그림 6(b))을, 커질 수록 병렬공진회로의 특



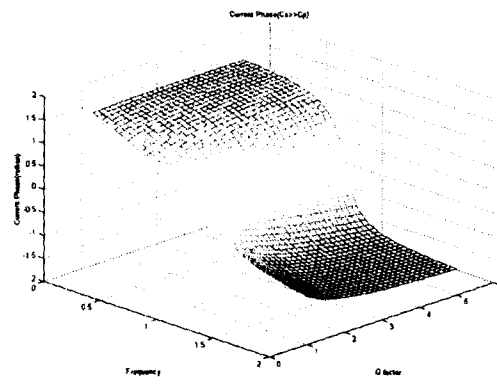
(a) $C_s = C_p$



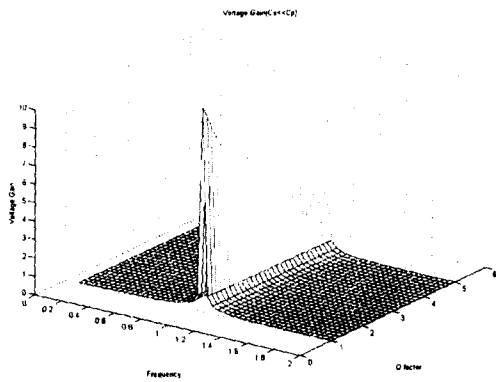
(a) $C_s = C_p$



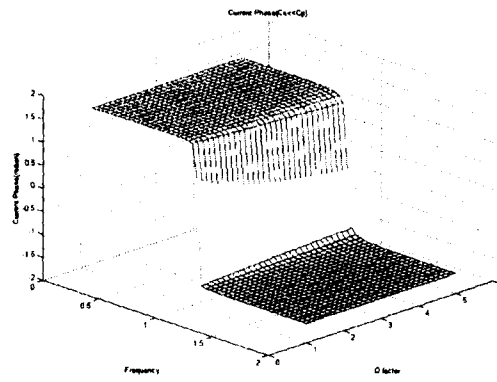
(b) $C_s \gg C_p$



(b) $C_s \gg C_p$



(c) $C_s \ll C_p$



(c) $C_s \ll C_p$

그림 6 해프브리지 PLSRI의 전압이득
Fig. 6 Voltage gain of the half-bridge PLSRI

그림 7 공진회로 전류위상
Fig. 7 Phase of the resonant current

성(그림 6(c))을 나타냄을 알 수 있다. 본 연구의 PLSRI는 그림 6(b)와 같이 직렬공진회로에 가까운 특성을 나타낸다. 이 경우 경부하시 전압이득 곡선의 선택도는 줄어드나 스위칭 소자의 턴온시 ZVS동작을 보증하기 위해 식 (7)과 (9)로부터 구한 소자값이므로 불가피하다.

그림 5(b)에서 입력단에서 본 공진회로의 임피던스 Z는

다음 식과 같다.

$$Z = j\omega L_r + \frac{1}{j\omega C_s} + \frac{R_{lamp}}{1 + j\omega C_p R_{lamp}} \quad (14)$$

공진회로의 전류위상은 U_{AB} 의 기본파를 위상기준으로 할

때 회로 임피던스의 역수의 위상과 같으므로 식 (14)로부터 다음 식을 유도할 수 있으며 그림 7에 이를 나타내었다.

$$\theta_i = \tan^{-1} \left(\frac{C_p}{C_s} \frac{f_u}{Q_s} \right) - \tan^{-1} \left[\frac{Q_s(f_u - 1/f_u)}{1 + C_p/C_s(1 - f_u^2)} \right] \quad (15)$$

4. 전자식 안정기의 모드별 동작원리

그림 10은 제안한 안정기 회로의 각 모드별 동작파형을 보인 것이며, 스위칭 주파수 f_s 가 공진주파수 f_r 보다 큰 경우이다. 게이트 구동신호의 음영부분은 신호가 존재할 수 있는 허용구간 즉, 스위치 전류가 음인 구간 동안에 턴온되어야 함을 나타내며, 게이트 구동신호 v_{GS1} 과 v_{GS2} 는 서로 충분한 데드타임(그림 10에는 나타내지 않음)을 가지는 것으로 가정한다.

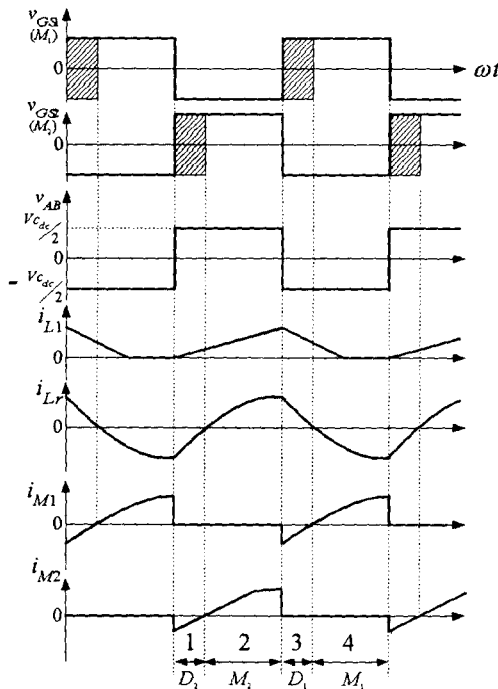


그림 10 각 모드별 동작파형
Fig. 10 Waveform illustration on each mode of the circuit

회로의 정상상태 동작은 하나의 스위칭 주기에 4가지 동작모드를 가진다. 첫째로, 그림 10의 모드 1(에너지 축적 및 회생모드)에서는 그림 11(a)에서도 알 수 있듯이 스위치 M_2 가 턴온(M_1 은 턴오프)되어 인덕터 전류가 영에서 순시 선전압의 기울기로 선형적으로 증가하게 되므로 인덕터 L_1 에 전원측으로부터 에너지가 축적되고, 동시에 공진전류 i_{Lr} 은 C_{dc} , D_2 와 LC 공진탱크를 통하여 직류링크단으로 회생하면서 영으로 감소한다. 그러므로, 다이오드 D_2 에는 i_{Lr} 과 i_{L1} 의 차에 해당하는 전류가 흐른다. 둘째로, 모드 2(에너지 축적 및 전달모드)에서 공진전류 i_{Lr} 은 인덕터 전류 i_{L1} 이 점점 증

가하는 동안에 방향이 바뀌어 스위치 M_2 를 통해 흐르게 되므로 M_2 에는 i_{Lr} 과 i_{L1} 을 합한 전류가 흐른다. 이 모드에서는 커패시터 C_{dc} 에 충전된 에너지가 LC 공진탱크에 전달된다. 즉, 인버터단은 구형파전압을 발생하여 LC 공진회로를 거쳐 부하에 이를 공급하게 되므로 구형파에 포함되어 있는 고차 고조파 성분은 필터링 된다. 따라서, 전술했듯이 구형파의 고조파 성분들은 LC회로에 의해 감쇄되므로 구형파의 기본파 성분만 고려한 회로해석이 가능해진다. 스위치 M_2 가 턴오프(M_1 은 턴온)되면 모드 3(충전 및 환류 모드)이 시작되며 인덕터 L_1 에 흐르는 전류는 순시선전압에서 커패시터 전압 V_{Cdc} 을 뺀 기울기를 가지고 C_{dc} 를 충전하면서 감소한다. 즉, 인덕터 L_1 에 저장된 에너지는 다이오드 D_1 을 거쳐 커패시터 C_{dc} 를 전압 V_{Cdc} 로 충전하며, 동시에 공진전류 i_{Lr} 도 D_1 을 통해 흐르게 되므로 i_{Lr} 과 i_{L1} 을 합한 전류가 D_1 에 흐르게 된다. 공진전류 i_{Lr} 의 극성이 음으로 다시 바뀌는 순간 모드 4(충전 및 idle 모드)가 시작되며, 이 구간동안 M_2 가 턴오프(M_1 은 턴온)상태를 유지하므로 램프전류는 M_1 을 통해 흐르며 다이오드 D_1 은 역바이어스 된다. 그러므로 스위치 M_1 에는 i_{Lr} 과 i_{L1} 의 차에 해당하는 전류가 흐른다.

지금까지의 과정을 요약하면 아래와 같다.

4.1 모드 1 : 에너지 축적 및 회생모드

스위치 M_2 가 턴온(M_1 은 턴오프)되면, 인덕터 L_1 전류는 재로점부터 입력전압에 비례하는 기울기로 증가한다.

$$i_{L1} = V_{rec}/L_1 \cdot t \quad (16)$$

여기서, V_{rec} 는 정류된 전압 ($|V_m \sin \omega t|$)의 크기이다. 전원에너지는 L_1 에 축적되고, 동시에 공진전류 i_{Lr} 은 C_{dc} , D_2 및 LC 공진회로를 통해 회생하면서 서서히 0으로 증가하며 다음 식과 같다.

$$i_{Lr} = V_{Cdc}/\beta L_r \cdot \exp(-\alpha t) \cdot \sin \beta t \quad (17)$$

$$\left(\alpha = \frac{R_{lamp}}{2L_r}, \beta = \sqrt{\frac{1}{L_r C} - \left(\frac{R_{lamp}}{2L_r}\right)^2} \right)$$

여기서, C 는 C_s 와 C_p 의 등가 커패시턴스이다. 그러므로, 다이오드 D_2 에는 전류 i_{Lr} 과 i_{L1} 의 차이만큼 흐르게 된다.

$$|i_{M2}| = |i_{Lr}| - |i_{L1}| \quad (18)$$

4.2 모드 2 : 에너지 축적 및 전달(transfer)모드

이 모드에서는 그림 10과 11(b)에 나타나 있듯이 공진전류 i_{Lr} 이 스위치 M_2 를 통해 흐르는 동안 인덕터 전류 i_{L1} 은 차츰 선형적으로 증가한다. 그러므로, 스위치 M_2 에는 i_{L1} 과 i_{Lr} 을 합한 전류가 흐르게 된다. 이 모드에서는 모드 1과 모드 3 구간 동안 커패시터 C_{dc} 에 충전된 에너지가 인버터단의 구형파 출력전압을 통해 LC 공진회로의 부하 즉, 형광램프에 전달된다.

4.3 모드 3 : 충전(pumping) 및 환류모드

그림 11(c)에서 알 수 있듯이 스위치 M_2 가 턴오프 될 때 인덕터 L_1 에 흐르는 전류는 커패시터 C_{dc} 을 충전하며, 다음 식과 같이 선전압에서 커패시터 전압 V_{Cdc} 을 뺀 기울기로 감소한다.

$$i_{L1} = (V_{rec} - V_{Cdc})/L_1 \cdot t \quad (19)$$

즉, 이 전류로 인해 인덕터 L_1 에 축적된 에너지가 다이오드 D_b 와 D_1 을 거쳐 전압 V_{dc} 만큼 커패시터 C_{dc} 에 충전되며, 이와 동시에 공진전류 i_{Lr} 은 다이오드 D_1 을 통해 환류한다. 그러므로, 다이오드 D_1 에는 i_{Lr} 과 i_{L1} 을 합한 전류가 흐르게 되며 그 절대값은 각 전류성분의 부호에 따라 결정된다.

4.4 모드 4 : 충전(pumping) 및 idle모드

그림 10에서 알 수 있듯이 모드 3에서 공진전류가 0을 지나 음으로 극성이 바뀌면서 모드 4가 시작되는데, 이 구간 동안에 트랜지스터 M_1 은 턴온 되고 M_2 는 오프상태이므로, 램프 전류는 M_1 을 통해 흐르며 다이오드 D_1 은 역바이어스가 된다(그림 11(d)). 그러므로, 스위치 M_1 에는 전류 i_{Lr} 및 i_{L1} 의 차가 흐르게 되며, 일정시간 뒤 i_{L1} 은 영으로 되고 i_{Lr} 만이 스위치 M_1 을 통해 idle 동작을 하게 된다.

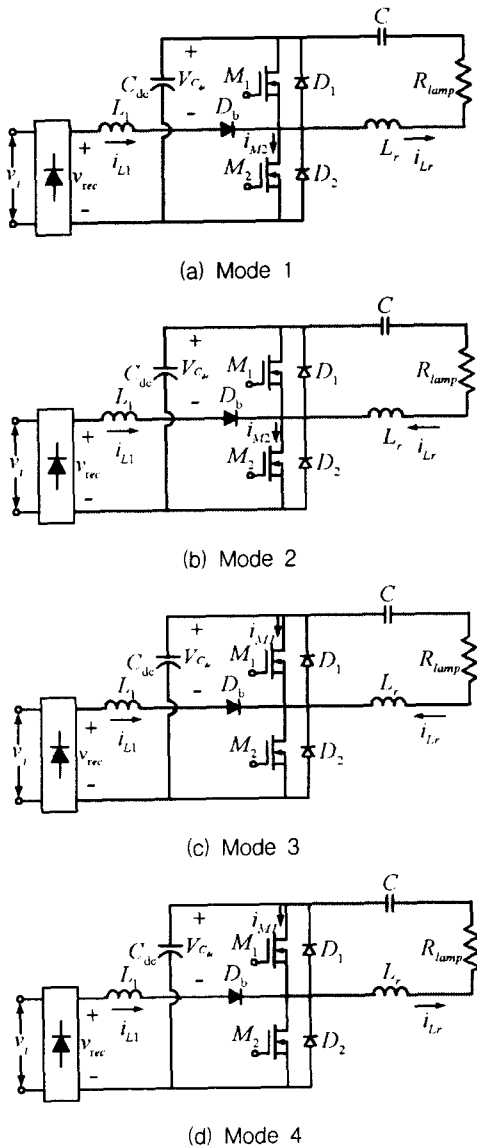


그림 11 각 모드별 회로 동작
Fig. 11 Circuit operation on each mode

5. 설계 과정

역률보상부를 포함하는 제안한 SSB의 설계과정은 다음과 같이 정리할 수 있다:

① **인버터 스위칭 주파수 f_s 선택** : 이 값은 스위치 M_1 과 M_2 가 턴온시에 ZVS 동작을 하도록 선택되는데, 식 (7)보다 큰 값을 가져야 한다. f_s 가 결정되면 C_s 와 C_p 가 선정되며 식 (9)로부터 공진 인덕터값을 선정할 수 있다. 커패시터의 값은 다양하지 못하므로 먼저 커패시터 C_s 값을 선택하고 인덕터 L_r 값을 조정한다.

② **부스트단의 전압변환비 δ 의 선택** : 스위칭 소자에 걸리는 전압 스트레스를 가능한 한 최소화 하기 위해 직류 링크전압 V_{dc} 은 가능한 낮아야 하지만, 불연속 동작모드를 만족하기 위해 충분히 커야 한다. δ 는 역률보상단과 인버터단의 관계에서 매우 중요한 역할을 하며, δ 가 작아질수록 선전류의 파형은 더욱 정현파에 가깝게 되며 역률도 높아진다. 듀티비 D 가 0.5이면 식 (3)에 의해 δ 가 정해진다.

③ **부스트단의 인덕턴스 값 결정** : 그림 4에서 램프의 입력전력과 부스트단의 전압변환비 δ 에 의해서 인덕턴스 L_1 값을 결정할 수 있다.

6. 실험 결과 및 고찰

본 연구에서는 제안한 SSB 안정기 모델을 3절과 5절에서 설명한 설계이론 및 과정에 따라 직접 구현하여, 설계된 시스템의 개념과 실현가능성을 입증하였다. 시뮬레이션 및 실험에 사용한 SSB규격과 소자 및 제어 파라미터를 표 1에 나타내었으며, 36W FPL36EX-N 오스람 램프를 실험모델로 사용하였다.

그림 12는 그림 2(b)에 제시한 안정기 회로동작 시뮬레이션 파형을 나타내며, 4절에서 서술한 이론적인 동작원리와 잘 일치함을 알 수 있다. 또한, 세 번째 파형에서 알 수 있듯이 식 (2)에서 설명한 정류된 선전압이 낮은 값을 가질때 이므로 인덕터 전류의 상승은 느리지만 하강은 빠르며 인덕터 전류가 불연속이 되고 있다.

그림 13과 그림 14는 듀티비가 0.5이고 스위칭 주파수가 50kHz일 때 교류 입력전압 및 입력전류와 램프 전압 및 전류를 측정한 실험 파형이다. 그림 13에서 전압과 전류의 위상의 거의 동일하므로 역률이 거의 1이 됨을 알 수 있다.

그림 15는 정류된 선전압과 부스트 입력전류 파형인데, 고주파 스위칭 동작에 따른 불연속 동작을 보인다.

그림 16의 파형은 M_1 턴온시 영전압 스위칭(ZVS)이 이루어지는 것을 나타내며, 이 동작에 의해 스위칭 손실이 저감된다. 그림 17은 스위치 M_2 의 동작(양단전압)과 인덕터 전류 i_{L1} 을 중첩시킨 파형이며 전류 불연속모드 동작이 수행됨을 나타낸다.

그림 18은 해프브리지 인버터단의 AB구간 출력전압 파형이다. 전압파형을 기준으로 할 때 공진전류는 식 (15)에서 정의된 위상지연이 생긴다.

각 동작구간에 해당하는 실험파형은 시뮬레이션 결과와 잘 일치함을 알 수 있고, 램프도 안정하게 동작하였다.

표 1 안정기 규격과 설계 파라미터

Table 1 SSB specifications and designed parameters

SSB 규격		설계 파라미터	
V_i	110V _{rms}	f_s	50kHz
f_l	60Hz	D	0.5
P_o	36W	δ	0.5
I_o	0.32A _{rms}	L_r	2.5mH
f_r	48kHz(점등전) 12kHz(점등후)	L_1	2.5mH
M_1	IRF820	C_s	68nF
M_2	IRF820	C_b	0.68 μ F
D_b	1N4937	C_p	4.7nF

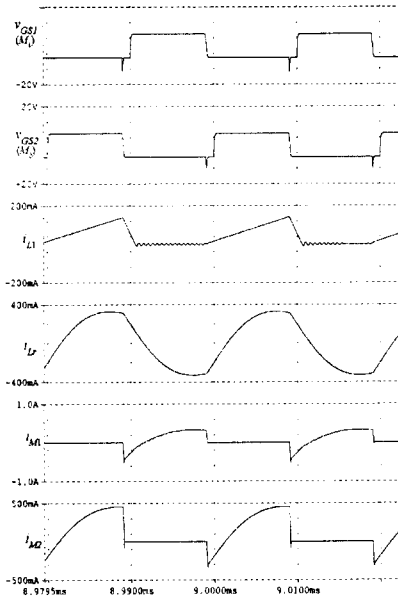


그림 12 시뮬레이션 결과
Fig. 12 PSpice simulation results

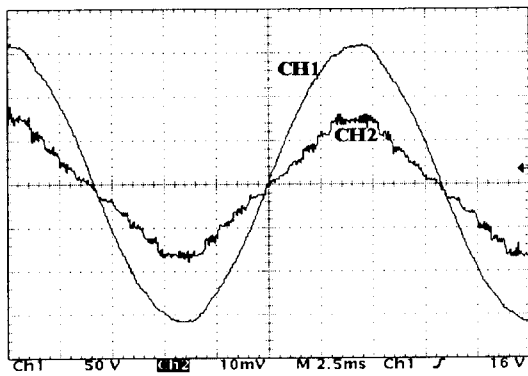


그림 13 교류 선전압 및 전류의 실측파형
Fig. 13 Measured waveform for AC line voltage and current(50V, 200mA /div.)

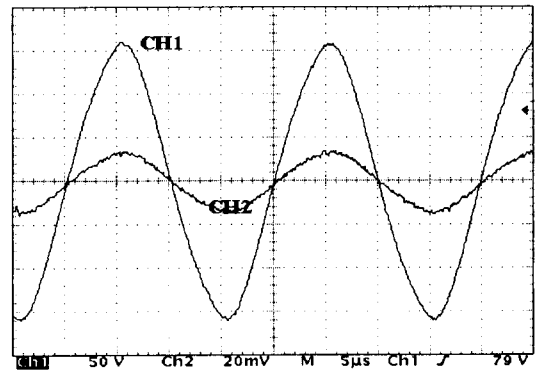


그림 14 램프전압 및 램프전류 실측파형
Fig. 14 Measured waveform for lamp voltage and lamp current(50V, 400mA /div.)

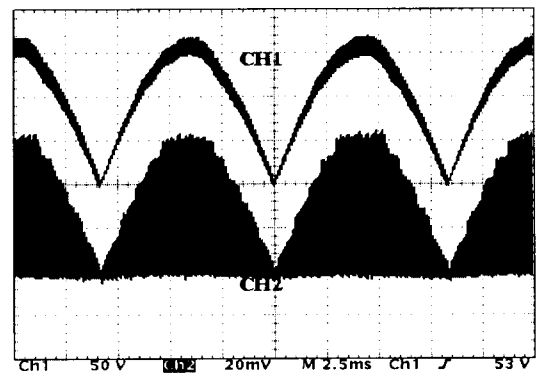


그림 15 정류된 교류선전압 및 부스트 입력전류 실측파형
Fig. 15 Measured waveform for rectified AC input voltage and boost semi-stage inductor current(50V, 200mA, /div.)

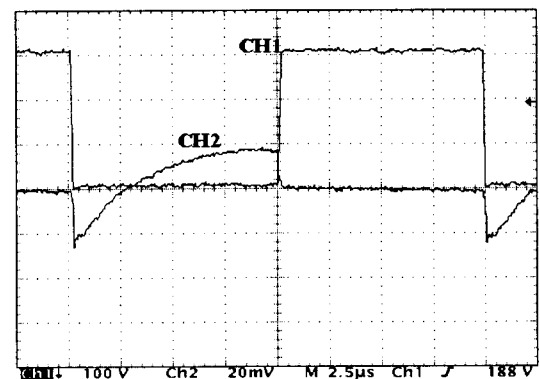


그림 16 스위칭 소자 M_1 의 전류(轉流)(v_{M1} 및 i_{M1})
Fig. 16 Commutation of switching device M_1 (v_{M1} , i_{M1}) (100V, 200mA /div.)

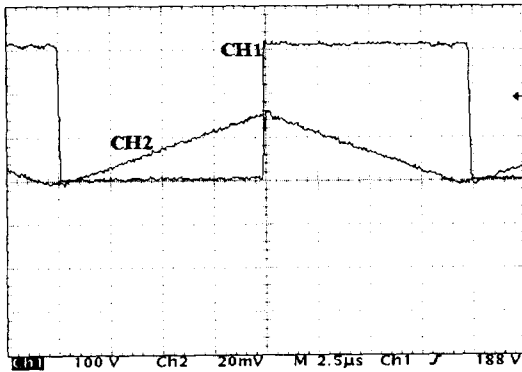


그림 17 스위칭 소자 M_2 의 전류(轉流) (v_{M_2} 및 i_{L1})
 Fig. 17 Commutation of switching device M_2 (v_{M_2} , i_{L1})
 (100V, 200mA /div.)

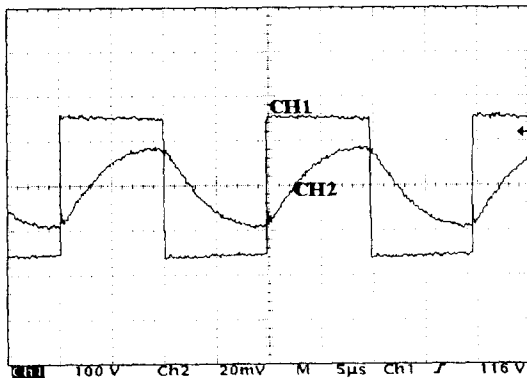


그림 18 인버터 출력전압 v_{AB} 및 공진전류 i_{Lr}
 Fig. 18 Measured waveform of inverter output voltage v_{AB} and resonant current i_{Lr} (50V, 200mA /div.)

7. 결 론

본 논문에서는 부스터 컨버터와 병렬부하 직렬공진 인버터를 결합한 일단계 인버터 안정기를 제시하였다. 종래의 이단계 안정기 각단에서 독립적으로 동작하던 스위치들이 결합하여 일단계 안정기를 구성하며, 시뮬레이션과 실험을 통해 안정기의 기본 동작특성을 검토하였다.

높은 입력역률은 불연속 전류모드에서 동작하는 부스트단에 의해 얻을 수 있고 입력전류는 자연적으로 정현적인 입력전압과 같은 형태로 나타난다. 이것은 적은 비용으로 높은 역률을 얻기 위한 간단하고 효과적인 방법이고 시스템의 크기를 줄일 수 있다.

형광램프를 점등하기 위한 직렬공진 인버터는 안정적으로 동작되었으며, 특히 턴온시 영전압 스위칭으로 동작하므로 효율이 증가하게 된다.

36W 형광램프에 대해 제안한 설계과정에 따라 시스템을 제작하였다. 듀티비가 50%이고 50kHz의 스위칭 주파수와 110V 입력전원에서 실험결과를 얻었다. 또한, 220V의 입력

전원에 대해서도 타당한 결과를 얻을 수 있을 것으로 사료된다. 본 연구에서 제안된 방법은 향후 새로운 안정기의 개발에 유용할 것으로 기대된다.

참 고 문 헌

- [1] 김능수 & 이상국, 최근 방전등 안정기의 기술현황, KINITI, 조사연구보고 1호(BW-1), 1992.
- [2] A.Maamoun, "An Efficient High Frequency Electronic Ballast for Fluorescent Lamps", *JIASC'95*, Vol.IE-4, pp. E-17~E-22, 1995.
- [3] R.L.Steigerwald, "A Comparison of Half-Bridge Resonant Converter Topologies", *IEEE Trans. on Power Electronics*, Vol.3, No.2, pp.174~182, April 1988.
- [4] M.K.Kazimierczuk, "Class D voltage-switching MOSFET power amplifier", *IEE PROCs-B*, Vol.138, No.6, pp. 285~296, Nov. 1991.
- [5] Yuuji Takahashi, Masahiko Kamata & Keichi Shimizu, "Efficiency Improvement of Electronic Ballast", *IEEE IAS'97*, Vol.3, pp.2284~2290, Oct. 1997.
- [6] Kwang-Hwa Liu and Yung-Lin Lin, "Current Waveform Distortion in Power Factor Correction Circuits Employing Discontinuous-Mode Boost Converters", *IEEE PESC'89*, pp.825~829, 1989.
- [7] J.L.Freitas Vieira, M.A.Co and L.D.Zorzal, "High Power Factor Electronic Ballast Based on a Single Power Processing Stage", *IEEE PESC'95*, pp.687~693, 1995.

저 자 소 개



김종길 (金鍾吉)

1975년 1월 19일 생. 1997년 동서대 전자공학과 졸업. 2000년 동 대학원 전자공학과 졸업(석사). 2000년~현재 (주)하나메카트로닉스 연구소 연구원
 Tel : 051-611-7081, Fax : 051-611-7082
 E-mail : jkk0119@netian.com



손영대 (孫永大)

1963년 3월 16일 생. 1985년 한양대 공대 전기공학과 졸업. 1987년 동 대학원 졸업(석사). 1993년 동 대학원 졸업(공학박). 현재 동서대 정보통신공학부 부교수
 Tel : 051-320-1754, Fax: 051-320-1750
 E-mail : ydson@dongseo.ac.kr