

Pb(Zr,Ti)O₃ 강유전체 박막 이력곡선의 변형에 관한 연구

이은구 · 이종국 · 이재갑* · 김선재**

조선대학교 금속재료공학부 (BK 21 핵심분야 지능재료 개발 및 산업화 팀)

*국민대학교 금속재료공학과

**한국원자력연구소 원자력재료기술개발팀

Studies on the Deformation in the Hysteresis Loop of Pb(Zr,Ti)O₃ Ferroelectric Thin Films

Eun Gu Lee, Jong Kook Lee, Jae Gab Lee,* and Sun Jae Kim**

Div. Metallurgy and Materials Engineering, Chosun University

(BK 21 Team for Development of Intelligent Materials and Its Applications)

*Dept. Metallurgical Materials Engineering, Kookmin University

**Advanced Nuclear Materials Development Team, Korea Atomic Energy Research Institute

(2000년 3월 4일 받음, 2000년 4월 12일 최종수정본 받음)

초 록 다양한 Zr/Ti비율을 갖고 있는 강유전체 PZT박막을 졸-겔 법으로 증착하였고 상부 백금전극의 제조방법과 열처리 온도의 변화에 따라 강유전체 특성을 측정하여 이력곡선의 변형 원인을 조사하였다. Pt/PZT/Pt 캐패시터는 상부 백금전극을 반응성 이온 식각(RIE) 하는 과정에서 생성된 dc plasma 전압에 의하여 양의 방향으로 분극되었고 도메인 계면에 포획된 전하에 의해 내부전장이 발생되었다. PZT박막은 sputtering으로 상부전극을 증착하는 과정에서 이력곡선의 중간이 잘록하게 되는 시효현상이 관찰되었다. 상부전극을 제작한 후 열처리는 포획된 전하를 제거시켜 양호한 이력곡선 특성을 되찾게 하였다. Zr/Ti비율이 감소함에 따라 내부전장이 증가하였으며 내부전장이 없어지는 열처리온도가 증가하였다.

Abstract Deformation in the hysteresis loop of Pb(Zr,Ti)O₃ (PZT) thin films with various Zr/Ti ratios has been studied by varying the top electrode preparation method and the annealing temperature. Pt/PZT/Pt capacitors was found to be positively poled due to dc plasma potential generated during reactive ion etch (RIE) of Pt. Internal field is formed by space charges trapped at domain boundaries. Aging phenomenon such as constriction in the middle of the hysteresis loop was observed in the PZT film with top electrode deposited by sputtering. Top electrode annealing restores the hysteresis loop by removing the space charges. As Zr/Ti ratio decreases, voltage shift increases and annealing temperature at which internal field disappears also increases.

Key words : sol-gel, aging, ferroelectricity, thin films

1. 서 론

최근 높은 유전율, 우수한 압전성 및 강유전 특성을 갖고 있는 Pb(Zr,Ti)O₃ (PZT) 재료는 반도체 공정 기술의 발달로 박막화 및 미세 패턴 형성이 가능해져서 기억소자 및 센서 등에 실용 가능성이 높아짐에 따라 많은 연구가 진행되고 있다.^{1,2)} 그러나, 반도체 공정에 강유전체 특성을 접목하여 비휘발성 기억소자인 ferroelectric random access memory (FRAM) 소자로 응용하기 위해서는 확산방지막, 미세패턴 형성과 같은 집적공정 개발은 물론 fatigue, retention, imprint 등과 같은 신뢰성 문제를 해결하여야 한다.

PZT박막의 전극으로 RuO₂, La_{0.5}Sr_{0.5}CoO₃ (LSCO)와 같은 전도성 산화막이 양호한 fatigue 특성을 나타내는 것으로 알려져 있으나^{3~5)} 누설전류가 증가하는 문제로 인하여

Pt전극이 가장 많이 사용되고 있다. 그러나, Pt를 sputtering으로 증착하고 reactive ion etching (RIE)으로 미세 패턴 형성시 높은 에너지 광양자 방출과 고 에너지 이온 충돌로 인하여 PZT박막에 결함이 발생할 수 있으며 따라서 후 열처리 공정이 필요하다.^{6~8)}

낮은 Zr/Ti 비율의 PZT박막은 morphotropic phase boundary (MPB, 53/47) 조성의 박막에 비하여 결정화 온도가 낮고 이력곡선의 squareness가 좋아서 기억소자용으로 더욱 많은 관심을 끌고 있다.⁹⁾ 그러나, Zr/Ti 비율에 따른 이력곡선의 변형에 대한 연구는 강유전체의 기본적인 물성에 대한 연구임에도 불구하고 아직까지 연구가 미흡하다. 따라서, 이 논문에서는 Pt sputtering과 RIE 공정에서 유발되는 결함이 여러 조성의 PZT박막의 이력곡선 특성에 주는 영향과 이 손상을 치유하기 위한 열처리 조건에 대하여 설명하고자 한다.

2. 실험 방법

본 실험에서는 사용한 precursor는 lead acetate-3-hydrate, zirconium isopropoxide, titanium isopropoxide이며 butoxyethanol 용매로 합성하였다. Zr/Ti 비율은 60/40에서 20/80까지 변화시켰으며 박막 제조 시 증발되는 PbO의 손실을 보상하기 위하여 PbO를 16% 과량 첨가하였다. SiO₂/Si 기판 위에 Pt과 Ti의 두께를 각각 100nm, 10nm 증착하고 700°C에서 5분간 공기 중에 산화시켜 Pt과 기판과의 접착력을 증대시켰다. PZT박막은 3회 spin coating하였으며 각 층마다 200°C에서 1분간 건조시킨 후 400°C에서 2분간 열분해시켰다. Perovskite 결정화는 600°C에서 30분간 하였으며 최종 두께는 200nm 이었다. 상부 전극으로 80nm Pt를 기판을 가열하지 않고 dc magnetron sputtering시켰고 감광막을 마스크로 하여 Ar gas로 식각하였다. 그 후 700°C까지 변화시키면서 공기 중에서 10분간 열처리한 후 전기적 특성 변화를 관찰하였다. 일부 시편은 상부전극을 shadow mask를 사용하여 증착하였다. 또한, 상부전극을 Nd:YAG laser (355nm, 10Hz, 2.5J/cm²)를 사용하여 pulsed laser deposition (PLD) 법으로 증착한 후 RIE로 패터를 형성하여 sputtering 법으로 증착한 시편과 비교하였다.

PZT박막의 우선방위는 X-ray 회절 패턴을 사용하였으며 600°C 결정화 이후에는 회절 패턴에 변화가 없었으며 조성에 관계없이 모두 (111) 우선방위를 나타내었다. Polarization-electric field (P-E) 이력곡선 특성은 1kHz sine파를 인가하여 modified Sawyer-Tower 방법으로 측정하였다.

3. 결과 및 고찰

그림 1에 상부전극을 sputtering에 의해 증착하고 RIE로 식각하여 제작한 PZT(20/80) 박막의 상부 전극 열처리 온도에 따른 이력곡선 특성을 나타내었다. 열처리하지 않은 시편의 이력곡선은 전압 축을 따라 왼쪽으로 크게 이동되었으며 이는 내부전장이 밀리로 향하고 있다는 것을 의미한다. 이러한 결과는 RIE 방법으로 Pt을 식각하는 과정에서 발생된 dc plasma 전압에 의하여 PZT박막이 양의 방향으로 분극되었으며 양전하와 음전하가 각각 전극의 위와 아래 계면에 포획되었기 때문으로 판단된다. 200°C에서 열처리한 시편에서 전압이동이 최대가 되었으며 열처리온도가 증가함에 따라 이력곡선의 일부분이 우측으로 이동하는 것을 관찰할 수 있었으며 500°C 이상에서 열처리한 시편의 경우 내부전장이 없어졌다.

300~400°C에서 열처리한 시편에서 이력곡선 중간이 잘룩한 현상이 관찰되었다. 이러한 현상은 Ti 농도가 높은 시편에서 심하게 관찰된 것으로 보아 Ti-ion의 결함과 관련이 있는 것으로 판단된다. 300°C에서 열처리한 시편에서 관찰되는 작은 잔류분극 값은 중간이 잘룩한 현상과 내부전장에 의한 전압이동의 복합된 현상 때문으로 판단된다.

20/80조성의 Curie 온도 부근인 450°C에서 열처리한

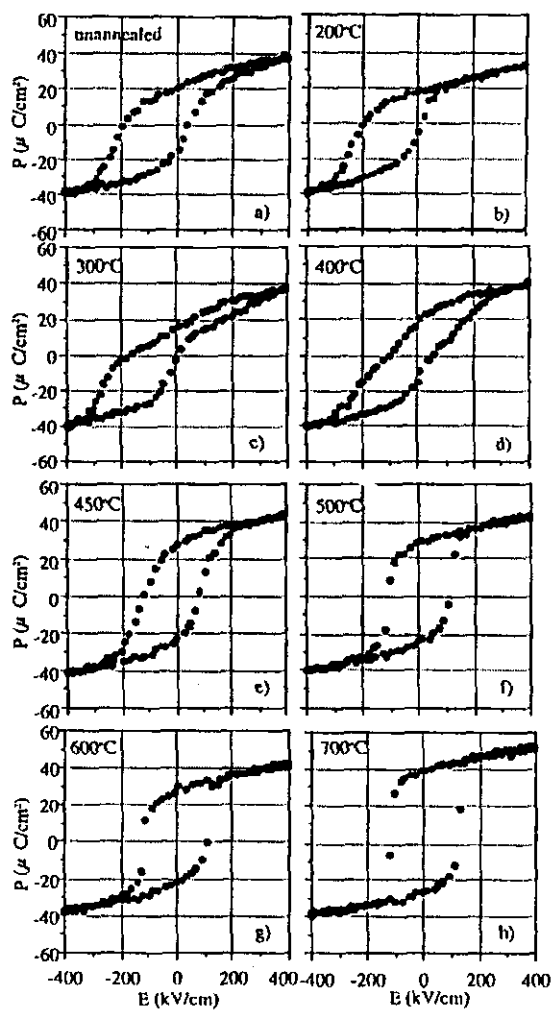


Fig. 1. Hysteresis loops of PZT(20/80) films with various top electrode annealing temperature.

시편의 경우 중간이 잘룩한 현상이 없어진 것으로 보아 중간이 잘룩한 현상은 유전율이 낮은 비 강유전체 층의 존재와 같은 결정 결함은 아닌 것으로 판단된다. 500~600°C에서 열처리한 시편은 대칭성이 양호한 이력곡선을 보여주고 있다. 그러나, 잔류분극 값이 700°C에서 열처리한 시편에 비해 작게 나타났는데 이러한 현상은 Pt sputtering시 생성된 유전율이 낮은 비 강유전체 층이 요인이거나^{10,11)} 또는 전극 계면에 포획된 전하에 의한 내부전장이 도메인 움직임을 방해하고 있기 때문으로 볼 수 있다.¹²⁾

상부전극을 shadow mask를 사용하여 sputtering 법으로 제작한 PZT(20/80) 박막의 이력곡선을 그림 2에 나타내었다. 증착 후의 이력곡선에서 중간이 잘룩한 이중 이력곡선 현상이 관찰되었고 이 시편을 300°C에서 열처리한 시편의 이력곡선은 초기의 시편에 비해 전체적으로 약간 수축되었다. 상부전극을 shadow mask를 사용하여 제작한 캐패시터를 +P,과 -P, 상태로 분극시킨 후 200°C에서 10분간 열처리한 후 이력곡선의 변화를 관찰하였다. 분극시킨 상태에 따라 이중 이력곡선의 크기가 다르며, 전압이동과 내부전장의 방향이 다른 것을 알 수 있다. 또한, +P,의 효과가 -P,보다 큰 것으로 관찰되었는데 이는 initial 박막

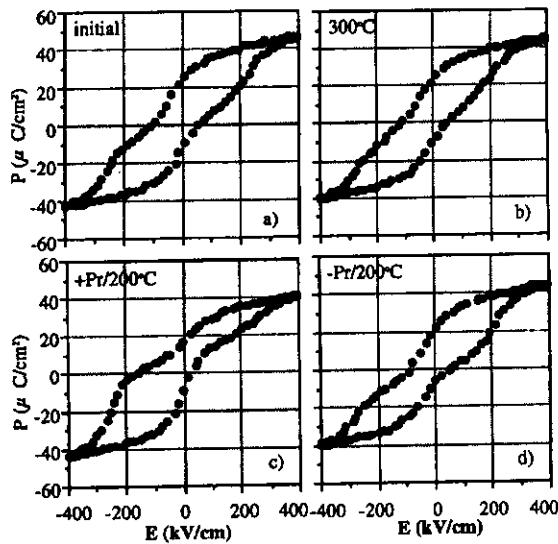


Fig. 2. Hysteresis loops of PZT(20/80) films with top electrode formed by shadow mask.

(그림 2-a)의 +P가 -P보다 크기 때문에 판단된다. 그림 2-c)는 그림 1-c)와 매우 유사한 것으로 보아 상부 Pt전극을 RIE하는 과정에서 박막이 분극되고 공간전하의 포획이 가속화되는 것을 알 수 있다.

상부전극을 pulsed laser deposition (PLD) 법으로 증착한 후 RIE로 패턴을 형성한 캐패시터를 제작하였다. 그림 3에 상부전극을 PLD 법으로 증착한 PZT (20/80) 박막의 이력곡선을 나타내었다. 증착 후의 이력곡선은 중간이 잘룩하지 않았으나 300°C에서 열처리한 시편의 이력곡선은 중간이 잘룩하였다. 이러한 결과로 보아 중간이 잘룩한 현상은 공간전하의 포획과 관련된 것으로 판단된다. PZT (20/80) 조성 이외에서도 이력곡선의 중간이 잘룩한 현상이 관찰되었으나, Ti 농도가 높은 시편에서 더욱 심하게 나타나는 이유는 Ti^{4+} 가 Zr^{4+} 보다 쉽게 환원되기 때문으로 생각된다.^{13,14)} 따라서, Ti 농도가 증가할수록 $[V_O^{\bullet}]$ 의 농도가 증가할 것으로 기대되며 V_O^{\bullet} 과 Ti-ion의 결합 쌍극자의 정렬도 증가되어 시효현상이 가속화되는 것으로 사료된다.

Sawyer-Tower 방법으로 측정된 이력곡선에서 관찰되는 항전장은 결보기 값 (E_c^-, E_c^+)이며 포획된 전하에 의한 공간전하가 있을 때의 평균 항전장 (E_0)과 내부전장 (E_{in})은 각각 다음과 같이 계산할 수 있다.¹⁵⁾

$$E_c = (|E_c^-| + E_c^+)/2 \quad (1)$$

$$E_{in} = (|E_c^-| - E_c^+)/2 \quad (2)$$

그림 4에 다양한 조성 (Zr/Ti)을 갖는 PZT박막의 표준화된 내부전장 (E_{in}/E_c) 값을 열처리온도의 함수로 나타내었다. 그림 4를 보면 표준화된 내부전장은 Ti 농도가 증가할수록 증가하였고 200°C에서 최대값을 나타내었으며 그 이상의 온도에서는 감소하였다. 이는 온도가 증가함에 따라 포획된 전하가 박막 내부로 확산되어 포획된 전하의 비대칭적인 분포가 급격히 줄었기 때문이다. 내부전장을 제거하기

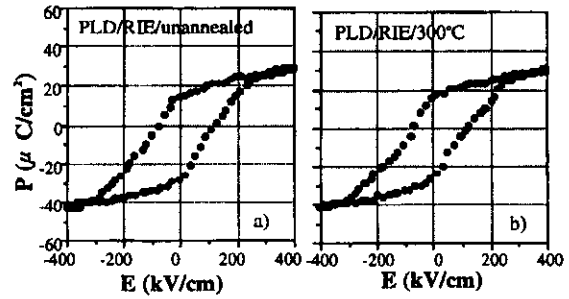


Fig. 3. Hysteresis loops of PZT(20/80) films with top electrode formed by pulsed laser deposition.

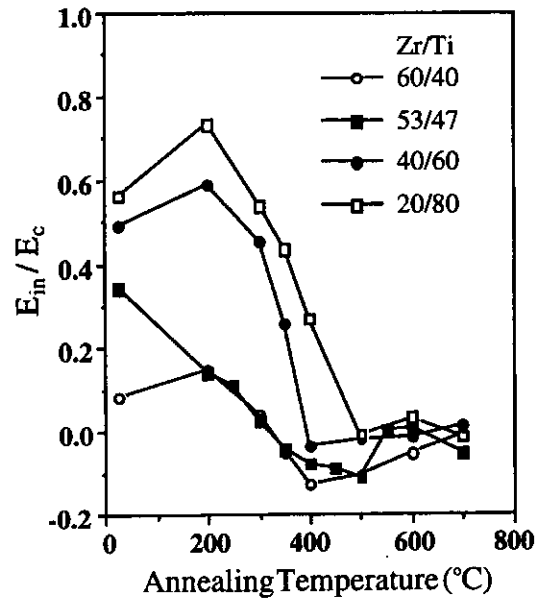


Fig. 4. Normalized internal field of PZT films with various Zr/Ti ratios as a function of annealing temperature.

위한 열처리 온도는 Zr/Ti비율이 감소함에 따라 증가하였는데 이는 Curie온도가 증가하기 때문으로 판단된다.

4. 결 론

여러가지 Zr/Ti비율을 갖는 PZT박막을 Pt/Ti/SiO₂/Si 기판에 졸-겔 법으로 제작하였으며 Pt 상부전극을 sputtering, PLD와 RIE 방법으로 제작한 Pt/PZT/Pt 캐패시터의 강유전체 특성을 상부전극의 열처리온도 변화에 따라 측정하였다. Pt/PZT/Pt 캐패시터는 상부 백금 전극을 반응성 이온 식각 (RIE) 하는 과정에서 생성된 dc plasma 전압에 의하여 양의 방향으로 분극되었고 도메인 계면에 포획된 전하들에 의해 내부전장이 발생되었다. 저온에서 열처리한 시편에서 관찰되는 경사지고 중간이 잘룩한 이력곡선은 포획된 공간전하에 의한 것으로 조사되었다. Zr/Ti비율이 감소할수록 내부전장이 증가하였으며 내부전장이 없어지는 열처리온도가 증가하였다.

감사의 글

이 논문은 한국과학재단 지정 지역협력연구센터인 조선대학교 수송기계부품 공장자동화 연구센터의 연구비 지원

에 의해 연구되었으므로 이에 감사드립니다.

참 고 문 헌

1. J. D. Scott and C. A. Araujo, *Science* **246**, 1400, (1989).
2. R. Moazzami, P. D. Maniar, R. E. Jones, Jr. A. C. Campbell and C. J. Mogab, *IEDM Tech. Dig. (IEEE, New York, 1992)* p. 973.
3. J. Lee, L. Johnson, A. Safari, R. Ramesh, T. Sands, H. Gilchrist, and V. G. Keramidas, *Appl. Phys. Lett.* **63**, 27 (1993).
4. R. Ramesh, H. Ichrist, T. Sands, V. G. Keramidas, R. Haakenaaen, and D. K. Fork, *Appl. Phys. Lett.* **63**, 27, (1993).
5. R. Dat, D. J. Lichtenwalner, O. Auciello, and A. I. Kingon, *Appl. Phys. Lett.* **64**, 2673 (1994).
6. I. Lefkowitz and T. Mitsui, *J. Appl. Phys.* **30**, 269 (1959).
7. I. K. Naik, L. E. Sanchez, S. Y. Wu, and B. P. Maderie, *Integrated Ferroelectrics* **2**, 133 (1992).
8. K. Shihara, T. Ishikawa, K. Hamada, S. Onishi, J. Kudo, and K. Sakiyama, *Integrated Ferroelectrics* **6**, 301 (1995).
9. T. Mihara, H. Yoshimori, H. Watanabe, and C. A. Araujo, *Jpn. J. Appl. Phys.*, **34**, 5233 (1995).
10. I. M. Reaney, K. Brooks, R. Klissurska, C. Pawlaczyk, and N. Setter, *J. Am. Ceram. Soc.* **77**, 1209 (1994).
11. U. Robels, J. H. Calderwood, and G. Arlt, *J. Appl. Phys.* **77**, 4002 (1995).
12. W. L. Warren, D. Dimos, B. A. Tuttle, and R. D. Nasby, and G. E. Pike, *Appl. Phys. Lett.* **65**, 1018 (1994).
13. O. I. Prokopalo, *Sov. Phys. Solid State* **21**, 1768 (1980).
14. W. L. Warren, D. Dimos, G. E. Pike, K. Vanheusden, and R. Ramesh, *Appl. Phys. Lett.* **67**, 1689 (1995).
15. K. Okazaki and K. Nagata, *J. Am. Ceram. Soc.* **56**, 82 (1973).