

決定圖에 基礎한 有限體上의 多值論理시스템構成에 관한 研究

A Study on Constructing the Multiple-Valued Logic Systems over Finite Fields using by the Decision Diagram

朴 春 明*

(Chun-Myoung Park*)

要 約

본 논문에서는 유한체상에서의 다치논리시스템구성을 그래프이론에 기초를 둔 결정도에 의해 구성하는 방법을 제안하였다. 제안한 방법은 먼저 다치논리 Shannon의 확장전개를 토대로 다치논리결정도를 도출하였으며, 부그래프를 적용하여 함수분할을 수행하였다. 그리고 각종 그래프의 동형관계와 정점의 재순서화를 적용하여 결정도의 변수순서선택알고리즘과 간략화 알고리즘을 제안하였으며 이로부터 최종 다치논리시스템을 설계하는 방법을 제안하였다.

Abstract

This paper presents a method of constructing the Multiple-Valued Logic Systems(MVLS) over Finite Fields(FF) using by Decision Diagram(DD) that is based on Graph Theory. The proposed method is as following. First, we derivate the Ordered Multiple-Valued Logic Decision Diagram(OMVLDD) based on the multiple-valued Shannon's expansion theorem and we execute function decomposition using by sub-graph. Next, we propose the variable selecting algorithm and simplification algorithm after apply the each isomorphism and reordering vertex. Also we propose MVLS design method.

Keywords : multiple-valued logic systems, finite fields(Galois fields), Graph Theory, decision diagram, shannon's expansion theorem, isomorphism.

I. 序 論

최근에 다치논리시스템구성^[1-3]을 그래프이론에 기초하여 실현하는 방법이 활발히 연구되고 있으며 점차 실용화 되어가고 있는 추세이다. 그래프이론에 바탕을 둔

다치논리시스템구성은 크게 방향성비사이클릭그래프(DAG)와 방향성사이클릭그래프(DCG)의 적용으로 구분된다. 이중 방향성비사이클릭그래프는 일명 결정도(DD)라고도 하며, S.B.Aker^[4]에 의해 최초로 2치논리시스템에서의 결정도(BDD)의 개념이 정립되었으며 R.E.Bryant^[5]는 S. B. Aker의 BDD를 사용하여 최초로 부울함수의 간략화를 수행하였다. 그 후 H. T. Liaw와 C. S. Lin^[6]은 2치논리시스템에서 순서화된 결정도(OBDD)로부터 스위칭함수의 간

* 國立 忠州大學校 컴퓨터工學科

(Dept. of Computer Eng., Chung-Ju National Univ.)

接受日: 1999年7月13日, 修正完了日: 1999年11月24日

략화를 수행하였으며 A. H. Chan^[7]은 다치논리입력/2치는 리출력형태의 다치논리스위칭함수의 결정트리를 구성하였다. 한편, D. M. Miller^[8]는 최초로 R. E. Bryant의 BDD를 다치논리에서의 결정도(MDD)로 확장하여 다치논리시스템을 구성하는 방법을 제안하였으며 그 후 다치논리시스템구성에 결정도를 적용하는 연구가 계속되고 있다.^[9,10] 앞에서의 여러 연구들에서 스위칭함수의 간략화는 결정도의 변수순서선택에 의해 그 효율이 좌우되는 단점이 있다. 따라서 본 논문에서는 이러한 점을 고려하여 결정도에 의한 유한체상에서의 다치논리시스템을 구성하는 방법을 제안하였다.

본 논문의 서술과정은 다음과 같다. II장에서는 본 논문을 전개하는데 필요한 수학적 성질과 그래프 성질을 논의하였고, III장에서는 다치논리스위칭함수를 구성하기 위해 Shannon의 확장전개, 함수분할, 간략화된 다치논리결정도를 추출하는 방법을 논의하였다. IV장에서는 다치논리시스템구성의 변수순서선택 알고리즘과 간략화 알고리즘을 논의하였으며, V장에서는 제안한 방법을 회로설계하기 위한 회로소자로서 T-gate에 대해 기술하였다. 그리고 VI장에서는 본 논문에서의 방법을 타 논문의 예에 적용한 후 그 결과를 비교·분석하였으며 VII장에서는 결론과 앞으로의 연구과제 및 전망을 기술하였다.

II. 數學的 背景

본 장에서는 본 논문을 전개하는데 필요한 유한체상의 수학적 성질과 그래프의 중요한 성질을 논의한다.

2.1 유한체의 수학적 성질

유한체란 체의 원소 개수가 임의의 소수 P 와 양의 정수 m 에 대하여 P^m 으로 나타내어지는 유일한 체를 말하며 Galois(Galois, Evariste 1811-1832)가 발견하여 흔히 Galois체라 불린다. 일반적으로 위수 P^m 으로 표시하며 유한체의 원소들 사이에는 $\text{mod}P$ 의 가산과 승산이 정의되며 교환법칙, 결합법칙, 분배법칙이 성립된다. 또한, 유한체는 기초체 $GF(P)$ 와 확대체 $GF(P^m)$ 이 존재하며 기초체 $GF(P)$ 의 P 는 1보다 큰 소수로써 $GF(P)$ 상의 원소는 $\{0, 1, \dots, (P-1)\}$ 이며, $GF(P)$ 를 m 차 확대한 확대체 $GF(P^m)$ 은

$GF(P)$ 상의 m 차 벡터공간으로 표시 할 수 있다. 이 외의 중요한 수학적 성질은 참고문헌^[11-13]을 참고하였다.

2.2 그래프 성질

일반적으로 그래프는 다음과 같이 표현된다.

$$G(V, B)$$

여기서 V 는 유한개의 비공집합 정점의 집합이고, B 는 정점 집합에서 2개의 부집합의 가지의 집합이다. 또한, $|V|$ 는 그래프의 위수, $|B|$ 는 크기라 하며 가지의 개수를 의미한다. 그래프에 있어서 동형(isomorphism)은 동일한 인접과 비인접을 갖는 그래프를 의미한다. 즉, 2개의 그래프 G_1 과 G_2 에서 만일 1:1 사상함수 $f:V(G_1) \rightarrow V(G_2)$ 와 $g:B(G_1) \rightarrow B(G_2)$ 가 존재하고 임의의 $v_1, v_2 \in G_1$ 에 대해 $b=(v_1, v_2) \in B(G_1)$ 인 필요충분조건이 $g(b)=(f(v_1), f(v_2)) \in B(G_2)$ 이면 두 그래프 G_1 과 G_2 는 동형이라 한다. 이 외의 중요한 그래프 성질은 참고문헌^[14,15]을 참고하였다.

III. 本 論

본 장에서는 기존의 방법과는 다른 결정도에 의한 다치논리스위칭함수구성 방법과 함수간략화 방법을 제안한다.

3.1 순서화된 다치논리결정도의 기본성질

본 절에서는 R.E.Bryant의 순서화된 2치결정도(OBDD)를 다치논리인 경우로 확장하여 순서화된 다치논리결정도(OMVLDD)의 개요 및 구성방법을 설명한다.

[정의3-1] 함수 그래프 G_F 는 루트정점 V_R 에 연결된 그래프이며, 비종단정점과 종단정점의 집합 $S(V)$ 를 갖는 방향성비사이클릭그래프이다. 여기서, 1)비종단정점 V 는 변수명 색인 $\text{index}(V) \in \{1, 2, 3, \dots, n\}$ (또는 $\text{index}(X_i) = i, i=1, 2, \dots, n$)이고 $\text{CH}_k(V) \in S(V) (k=0, 1, 2, \dots, (P-1))$ (또는 $\text{CH}_k(X_i) \in S(X_i), i=1, 2, \dots, n$)인 P 개의 자식정점을 가지며, 2)종단정점 V_T 는 $\text{value}(V_T) \in \{0, 1, 2, \dots, (P-1)\}$ (또는 $\text{value}(X_i) \in \{0, 1, 2, \dots, (P-1)\}, i=1, 2, \dots, n$)인 값을 갖는다.

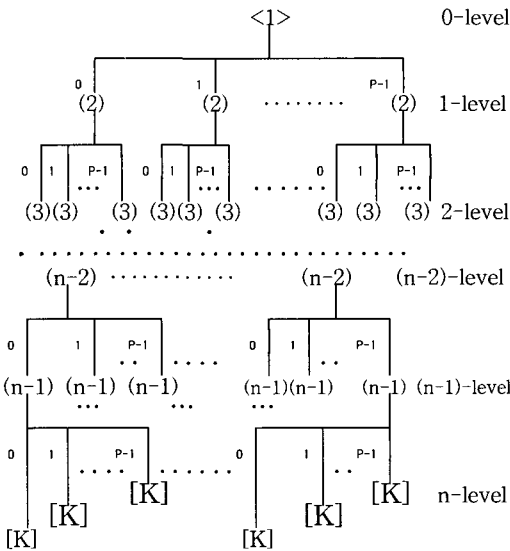


그림 3-1. n변수 다치논리스위칭함수 $F(X_1, X_2, \dots, X_n)$ 의 표준형태의 자연변수순서화된 다치논리결정도

Fig. 3-1. The Canonical form of natural variable sequence Ordered Multiple-Valued Logic Decision switching functions $F(X_1, X_2, \dots, X_n)$.

한편, 자연변수순서 OMVLDD의 비중단정점 V 에서 만일 $B_k(V)(k=0,1,2, \dots, (P-1))$ 가 또한 비중단정점이라면 $\text{index}(V) < \text{index}(B_k(V))$ 이다.

[정의3-2] 함수 그래프 G_F 상의 임의의 정점 V 를 통해 루트정점 V_R 에 연결된 부그래프 G_{SF} 는 자신의 정점 V 와 그 정점의 모든 자식정점으로 구성되는 그래프로 표현된다.

[정의3-3] n변수 다치논리스위칭함수 $F(X_1, X_2, X_3, \dots, X_n)$ 에서 n변수 X_1, X_2, \dots, X_n 을 OMVLDD의 결정변수라 한다.

3.2 OMVLDD 구성과 함수분할

본 절에서는 n변수 다치논리스위칭함수 $F(X_1, X_2, \dots, X_n)$ 를 임의의 변수 X_i 로 제약된 함수분할과 Shannon의 확장전개식을 논의한다. 이 Shannon의 확장전개는 변수들의 제약으로 함수분할된 부함수 F_S 도출에 사용되며 그 결

과는 OMVLDD상에서 정점으로 제약된 부그래프 G_{SF} 추출에 대응된다.

3.2.1 다치논리Shannon의 확장전개

R.E.Bryant의 n변수 2치논리스위칭함수인 경우의 변수 X_i 로 제약된 Shannon의 전개식으로부터 n변수 다치논리스위칭인 경우로 확장하면 다음 정리3-1과 같으며^[2] 증명은 생략함.

[정리3-1] n변수 다치논리스위칭함수 $F(X_1, X_2, \dots, X_n)$ 에서 변수 X_i 로 제약된 Shannon의 전개식은 다음 식(3-1)과 같다.

$$F(X_i=R)(X_1, X_2, \dots, X_{i-1}, X_i, X_{i+1}, \dots, X_n) = \sum_{R=0}^{P-1} X_i^R \cdot F(X_1, X_2, \dots, X_{i-1}, R, X_{i+1}, \dots, X_n) \quad (3-1)$$

여기서, X_i^R 은 다음과 같이 정의된다.

$$X_i^R = \begin{cases} 1 & \text{iff } X_i=R \\ 0 & \text{iff } X_i \neq R, R \in \{0,1, \dots, (P-1)\} \end{cases}$$

위 정리3-1을 n변수의 모든 경우로 확장한 다치논리 Shannon의 확장전개는 다음 정리3-2와 같다.

[정리3-2] n변수 다치논리스위칭함수 $F(X_1, X_2, \dots, X_n)$ 를 모든 변수 X_1, X_2, \dots, X_n 으로 제약된 Shannon의 전개식은 다음 식(3-2)와 같다.

$$F(X_1, X_2, \dots, X_n) = \sum_{R_1=0}^{P-1} \sum_{R_2=0}^{P-1} \dots \sum_{R_n=0}^{P-1} (X_1^{R_1} X_2^{R_2} \dots X_n^{R_n}) \cdot F(R_1, R_2, \dots, R_n) \quad (3-2)$$

여기서, X_i^R 은 다음과 같이 정의된다.

$$X_i^R = \begin{cases} 1 & \text{iff } X_i=R \\ 0 & \text{iff } X_i \neq R, (i=1,2, \dots, n), R \in \{0,1, \dots, (P-1)\} \end{cases}$$

또한, \sum 는 modP 합이고, $F(R_1, R_2, \dots, R_n)$ 은 진리치

표상에서의 (R1,R2, ... ,Rn)인 위치에서의 함수값을 나타내는 상수이다.

[증명] 정리3-1에 의해 다치논리쉬칭함수 $F(X_1, X_2, \dots, X_n)$ 를 변수 X_1 으로 제약한 함수는 다음 식과 같다.

$$\begin{aligned} F(X_1=R1)(X_1, X_2, \dots, X_n) &= F(X_1=0)X_1^0(X_1, X_2, \dots, X_n) \\ &+ F(X_1=1)X_1^1(X_1, X_2, \dots, X_n) + \dots \\ &+ F(X_1=P-1)X_1^{(P-1)}(X_1, X_2, \dots, X_n) \\ &= X_1^0 \cdot F(0, X_2, \dots, X_n) + X_1^1 \cdot F(1, X_2, \dots, X_n) \\ &+ \dots + X_1^{(P-1)} \cdot F((P-1), X_2, \dots, X_n) \\ &= \sum_{R1=0}^{P-1} X_1^{R1} \cdot F(R1, X_2, \dots, X_n) \end{aligned}$$

같은 방법으로 변수 X_2 를 제약하면 다음과 같다.

$$\begin{aligned} F(X_2=R2(F(X_1=R1)(X_1, X_2, \dots, X_n))) &= \sum_{R2=0}^{P-1} \sum_{R1=0}^{P-1} X_2^{R2} X_1^{R1} \cdot F(R1, R2, \dots, X_n) \end{aligned}$$

나머지 변수 X_3, X_4, \dots, X_n 에 대해서도 순서적으로 제약을 취하면 다음 식을 구할 수 있다.

$$\begin{aligned} F(X_n=Rn(F(X_{n-1}=Rn-1 \dots (F(X_1=R1)(X_1, X_2, \dots, X_n)))) &= \sum_{Rn=0}^{P-1} \sum_{Rn-1=0}^{P-1} \dots \sum_{R1=0}^{P-1} (X_1^{R1} X_2^{R2} \dots X_n^{Rn}) \\ &\cdot F(R1, R2, \dots, Rn) \quad \text{Q.E.D.} \end{aligned}$$

위 정리3-2는 본 논문에서 다룰 OMVLDD를 사용한 다치논리쉬칭함수의 함수분할의 토대가 되며 다음 그림3-1과 같다. 그림3-1에서 루트정점은 $\langle \rangle$로, 비종단정점은 (i)로, 종단정점은 [K]로 표현한다. 여기서 i는 변수 X_i 의 i이고 K는 함수값에 해당되며 $K \in \{0, 1, 2, \dots, (P-1)\}$ 이다. 이때, 각 정점은 변수의 색인에 해당되며 OMVLDD에는 (n+1)개의 level이 생성된다. 또한, 정점 i에서의 가지는 $B_k(i)(K=0, 1, \dots, (P-1))$ 로 표현되며 이 가지에 의하여 정점 i의 자식정점들은 부모정점 i에 연결된다. 그리고 루트정점 V_R 로부터 임의의 종단정점 V_T 로의 경로는 가지 $B_k(1), B_k(2), B_k(3), \dots, B_k(n-1)$ 을 순서적으로 연결하여

가면 최종 종단정점인 V_T 에 도달한다. 이때, 0-레벨에서의 정점 개수는 오직 루트정점 V_R 한개이며, 1-레벨에서는 P^1 개, 2-레벨에서는 P^2 개, ..., (n-1)-레벨에서는 $P^{(n-1)}$ 개, 마지막 종단정점의 n-레벨에서는 P^n 개의 정점이 생성된다. 따라서 P차 n변수 다치논리쉬칭함수에 대한 표준형태의 순서화된 다치논리결정도에서의 전체 정점의 개수는 $(1+P^1+P^2 + \dots + P^n) = (P^{n+1}-1)/(P-1)$ 개가 생성되며 순서화된 다치논리결정도의 최초 (n+1)개의 레벨들은 완전한 다치논리트리(completed multiple-valued logic tree)의 형태를 갖는다.

3.2.2 함수 분할

n변수 X_1, X_2, \dots, X_n 에 대해 모두 변수 제약된 Shannon의 확장진개식(3-2)에서 각각의 부함수 $F_{S(a1,a2, \dots, an)}(a_i \in \{0, 1, \dots, (P-1)\})$ 는 그림3-1에서의 부그래프 G_{SF} 에 해당하며 1-레벨 이하의 정점들은 변수 X_1 으로 제약된 부그래프이고, 2-레벨 이하의 정점들은 변수 X_1 과 X_2 의 순서로 제약된 부그래프이다. 이와 같은 제약을 반복 수행하면 마지막 n-레벨의 정점들은 변수 X_1, X_2, \dots, X_n 의 순서로 제약된 부그래프를 구할 수 있다. 또한, 자연변수 순서의 OMVLDD에서 $L1 < L2$ 인 $L1$ -레벨의 G_{SF} 는 $L2$ -레벨에 위치한 P개의 부그래프로 구성된다. 이상의 내용을 종합하면 다음 보조정리3-3과 같다.

[보리정리3-3] $L1 < L2$ 인 $L1$ -레벨의 부그래프 G_{SF} 는 $B_k(V_{L1})(K=0, 1, \dots, (P-1))$ 로 연결된 P개의 $L2$ -레벨의 부그래프를 포함하며 다음과 같이 표현할 수 있다.

$$G_{SF}(L1) \supseteq P \text{개의 } G_{SF}(L2)$$

[증명] 자연변수순서의 OMVLDD에서 $\text{index}(V_{L1}) < \text{index}(V_{L2})$ 이면 변수 V_{L1} 으로 제약된 부그래프는 P개의 V_{L2} 에 의해 제약된 부그래프를 갖는다. Q.E.D.

3.3 ROMVLDD구성

본 논문에서 다룰 결정도에 의한 다치논리쉬칭함수구성 방법에서는, 표준형태인 OMVLDD상의 정점들을 다치논리Shannon의 확장진개에 의해 함수분할된 부함수

들에 대응하는 부그래프에 해당한다. 따라서, 이들 부합수의 개수를 줄이는 것이 간략화를 수행하는 것이고 이는 OMVLDD상에서는 정점의 개수를 줄이는 것에 해당한다.

또한, OMVLDD는 (n+1)개의 레벨로 구성되므로 레벨의 수를 줄이는 것도 역시 스위칭함수를 간략화 시킨 결과가 된다. 즉, 만일 L1<L2인 L1-레벨이 줄어든다면 이 L1-레벨의 정점과 B_k(L1)(K=0,1, ..., (P-1))로 연결된 L2-레벨의 자식정점들이 모두 제거되는 것을 의미한다. 이때의 간략화 과정을 수행한 후의 결정도를 ROMVLDD라 한다.

3.3.1 OMVLDD의 간략화 개요

본 절에서는 OMVLDD를 간략화하기 위해 그래프의 동형관계를 Shannon의 확장전개로부터 구한 부합수에 대응하는 부그래프에 적용하여 정점의 개수를 줄이는 간략화를 논의한다.

[정의3-4] 함수그래프 G_F의 정점 V로부터 함수그래프 G_{F'}의 정점 V'로 사상되는 $\sigma(V)=V'$ 인 1:1 사상함수 σ 가 존재한다면, V와 V'는 1)value(V)=value(V')를 갖는 중단정점이거나 2)index(V)=index(V')와 $\sigma(B_k(V))=B_k(V')$ (K= 0,1, ... ,(P-1))를 갖는 비중단정점이고 함수그래프 G_F와 G_{F'}는 동형이다.

위 정의3-4로부터 그래프 G_F의 루트정점은 그래프 G_{F'}의 루트정점으로 사상되고 그래프 G_F의 루트정점에 B_k(V_K)(K=0,1, ..., (P-1))로 연결된 자식정점들은 그래프 G_{F'}의 루트정점에 B_k(V_K)로 연결된 자식정점으로 1:1 사상된다. 따라서 OMVLDD상에서 정점을 줄이는 전략은 1)중단정점인 경우는 동일한 함수값을 갖는 정점들을 1개의 정점으로 대체하고 2)비중단정점인 경우는 동일 레벨에서의 비중단 정점들의 부그래프가 서로 동형이라면 1개의 부그래프로 대체한다. 만일 함수그래프 G_F에서 루트정점이 아닌 정점 V 와 V'가 B_{K1}(V)=B_{K2}(V') (단, K1<K2 이고, K1,K2= 0,1,2, ... ,(P-1))이면 B_{K2}(V')를 B_{K1}(V)로 대체한다. 또한 정점 V'와 V''에 의한 부그래프가 정점 V의 자식이고 서로 동형이라면 정점 V''를 V'로 대체한다.

3.3.2 ROMVLDD 구성

본 절에서는 동형관계와 정점의 재순서화를 통하여 효과적인 ROMVLDD를 추출하는 방법을 논의한다.

1) 동형 관계

OMVLDD상의 부그래프 G_{SF}와 G_{SF'}사이의 동형관계가 존재하면 부그래프 G_{SF'}를 부그래프 G_{SF}로 대체하여 부그래프의 개수를 줄일 수 있다. 이 경우 L1<L2인 L1-레벨에서의 부그래프 사이에 동형관계가 존재한다면 B_k(L1)(K=0,1, ... ,(P-1))로 연결된 L2-레벨의 자식정점들도 동시에 동형관계가 성립한다. 따라서, 정점들의 그룹으로 동형관계가 적용되어지므로 1:1의 정점동형 관계보다는 효과적으로 정점의 개수를 줄일 수 있다.

[정의3-5] OMVLDD상의 동일 레벨에서의 부그래프 G_{SF}의 부모정점을 V, 그의 자식정점을 CH_k(V)라하고, 부그래프 G_{SF'}의 부모정점을 V', 그의 자식정점을 CH_k(V')라 할때 1:1 사상함수 σ 에 의해 $\sigma(V)=V'$, $\sigma(CH_k(V))=CH_k(V')$ 인 성질을 가진다면 일치동형(identity isomorphism)이라 하며 부그래프 G_{SF'}를 부그래프 G_{SF}로 대체한다. 단, K=0,1, ... ,(P-1) 이다.

[정의3-6] OMVLDD에서 (n-1)-레벨의 정점 i와 가지로 연결된 n-레벨의 중단정점의 함수값이 value(i)=value(B_k(i)) (K=0,1, ... ,(P-1))인 관계가 성립하면 이를 항등동형(tautology isomorphism)이라 하고 변수 X_i로 대체한다.

[정의3-7] OMVLDD에서 (n-1)-레벨의 정점 i와 가지로 연결된 n-레벨의 중단정점의 함수값이 value(i)=value(B_k(i))=C (단, C∈{0,1,2, ... ,(P-1)}, K=0,1, ... ,(P-1))인 관계가 성립하면 이를 상수동형(constant isomorphism)이라 하고 상수 C로 대입한다.

2) 정점(변수)의 재순서화

지금까지는 n변수 다치논리스위칭함수 F(X₁,X₂, ..., X_n)를 OMVLDD로 표현할 때 자연변수순서(즉, 변수의 index가 작은 것부터 큰 순서)로 구성하였다. 그러나 경우에 따라서는 정점의 순서를 자연변수순서가 아닌 순서로 결정하는 것이 효율적인 경우가 있다. 또한, 정점의 자연변수순서의 OMVLDD에 앞에서 논의한 동형관계를 적용하여 OMVLDD를 간략화할 수 없을 경우 정점의 재순서화를 통하여 간략화를 할 수 있다. 즉, 정점의 재순서화를 통하여 간략화를 할 수 있다. 즉, 정점의 재순서화를 통해 1)변수순서선택과 2) L1<L2인 L1-레벨에 부모

정점을 갖는 부그래프 G_{SF} 를 L2-레벨의 자식정점과의 순서교환으로 수행할 수 있다. 이는 앞에서 논의한 동형관계를 추출할 수 있는 경우에 적용되며 그 이후의 간략화 과정은 앞에서의 동형관계를 적용하는 방법과 동일하다.

IV. 多値論理시스템構成

본 장에서는 III장에서 논의한 내용을 토대로, 다치논리 스위칭함수의 표준형 OMVLDD를 구성한 후에 제안한 간략화 방법을 적용하여 ROMVLDD를 추출하는 알고리즘을 논의한다. 본 논문에서 제안한 알고리즘은 크게 변수순서선택 알고리즘과 간략화 알고리즘의 2가지로 구성되며 이를 도시하면 다음 그림4-1과 같다.

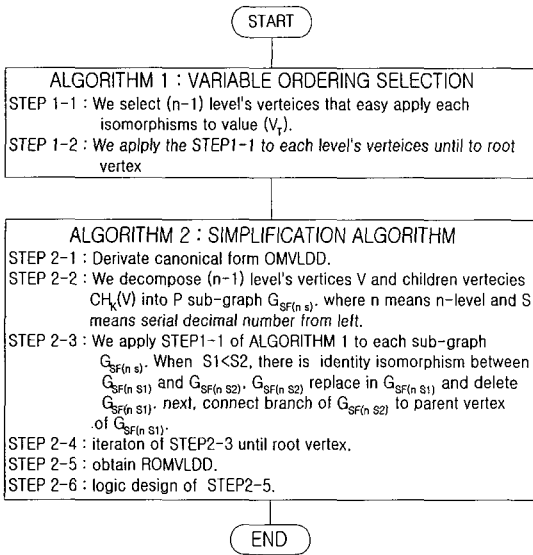


그림 4-1. 다치논리시스템구성 알고리즘.

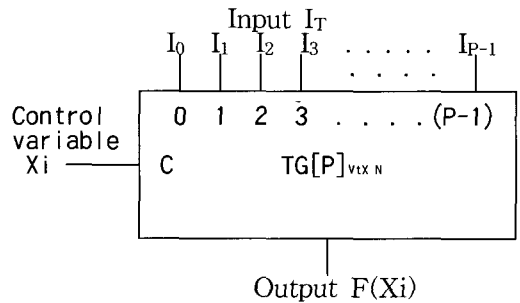
Fig. 4-1. The algorithm of multiple-valued logic system construction..

V. 回路 實現

본 논문에서는 회로구성소자의 Building Block으로서 다치논리시스템을 회로설계 하는데 많이 사용되는 T-gate 를 사용하며 이의 블록다이어그램은 다음 그림5-1과 같고 동작특성은 식(5-1)과 같다.

여기서, $TG[P]_{vTx N}$ 에서 vTx 는 해당 정점(변수)의 index이고(또는 $vTx=index(V)$), N은 해당 레벨에서의 N번째 T-gate이다.

$$F(X_i) = T \text{ iff } X_i = T \quad (i, T=0, 1, \dots, (P-1)) \quad (5-1)$$



Where, $I_T, X_i, F(X_i) \in GF(P)(T, i=0, 1, \dots, (P-1))$

그림 5-1. Building Block T-gate의 블록다이어그램

Fig. 5-1. The Block Diagram of Building Block T-gate.

VI. 適用 例 및 比較 檢討

본 장에서는 인용 논문에서의 예에 본 논문에서 제안한 다치논리시스템구성방법을 적용하고 그 결과를 인용 논문에서의 결과와 비교·분석한다.

예1)^[6] 다음 표6-1과 같은 $GF(3)$ 상의 2변수 입력, 단일 출력의 스위칭함수에 본 논문에서 제안한 간략화 알고리즘을 적용하면 다음과 같다.

변수순서를 자연변수순서로 선택하였으며 OMVLDD를 구성하고 상수 동형관계를 적용하여 ROMVLDD를 추출하면 그림6-1과 같고 이를 논리회로로 설계하면 그림 6-2와 같다. 인용 논문의 방법과 본 논문에서의 간략화방법을 직접 비교하기는 힘들지만 K.Y.Fang과 A.S.Wojcik는 미리 사용될 수 있는 모듈을 만들어 놓고 자동정리증명 방법을 적용하는 방법인데 이 방법은 준비되어 있지 않은 부분이 생성되면 모듈을 수정하여 사용해야 하는 단점이 있다. 논리회로로 설계한 내용을 비교하면 다음 표 6-2와 같다.

표 6-1. GF(3)상의 2변수 입력/단일출력 스위칭함수 진리치표

Table 6-1. Truth table of 2-variable input/single output switching function over GF(3).

		X ₂		
		0	1	2
X ₁	0	A	A	A
	1	C	D	E
	2	B	B	B

where A,B,C,D,E ∈ {0,1,2}

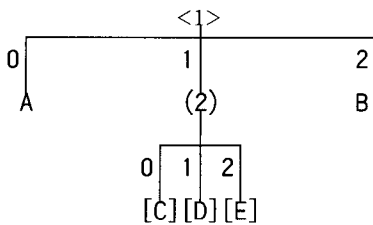


그림 6-1. ROMVLDD
Fig. 6-1. ROMVLDD.

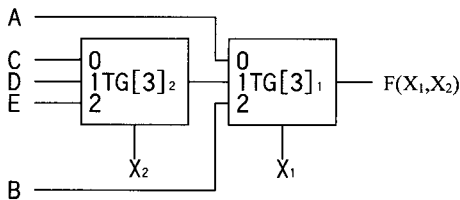


그림 6-2. 논리회로실현
Fig. 6-2. The logic circuit realization.

표 6-2. 비교표

Table 6-2. The comparison table.

comparison items	K.Y.Fang & A.S.Wojcik ^[16]	this paper
no. of T-gate	3	2
no. of input	8	5

예2)^[68] 다음 표6-3과 같은 GF(2)상의 3변수 입력/단일 출력인 경우의 스위칭함수에 본 논문에서 제안한 간

표 6-3. GF(2)상의 3변수 입력/단일출력 스위칭함수 진리치표.

Table 6-3. Truth table of 3-variable input/single output switching function over GF(2).

X ₁	X ₂	X ₃	F(X ₁ , X ₂ , X ₃)
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

략화 알고리즘을 적용하면 다음과 같다.

변수순서를 자연변수순서로 선택하였으며 부그래프는 G_{SF(31)}, G_{SF(32)}, G_{SF(33)}, G_{SF(34)}이다. 이때 부그래프 G_{SF(31)}과 G_{SF(34)}은 각각 상수 “0”과 “1”의 동형이 적용된다. 따라서 부그래프 G_{SF(31)}과 G_{SF(34)}의 부모정점인 “3”은 각각 “0”과 “1”로 대체된다.

한편, 부그래프 G_{SF(32)}과 G_{SF(33)}은 각각 항등동형이 적용되며 이들 사이에는 일치동형이 적용된다. 따라서 부그래프 G_{SF(33)}은 G_{SF(32)}로 대체되고, G_{SF(32)}의 부모정점은 “3”으로 대체된다.

동형관계를 적용하여 ROMVLDD를 도출하면 다음 그림6-3과 같고 이를 회로실현하면 다음 그림6-4과 같다.

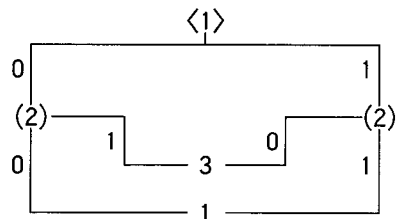


그림 6-3. ROMVLDD.
Fig. 6-3. ROMVLDD.

D. M. Miller의 방법은 n-레벨인 종단정점에 정점의 실(thread of terminal vertex)을 좌측으로부터 시작하여 모든 종단정점을 탐색하여 동일한 함수 값을 갖는 정점을 하나로 대체하는 과정을 거친다. 이 절차가 끝나면 다음

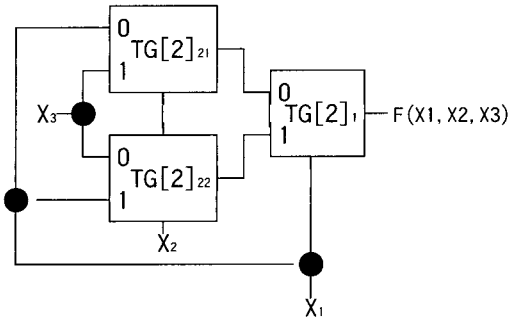


그림 6-4. 논리회로 실현.

Fig. 6-4. The logic circuit realization.

의 (n-1)-레벨에서 역시 실을 좌측으로부터 시작하여 동형의 정점을 하나의 정점으로 대체하며 이 방법을 반복적으로 수행하여 최종 ROMDD를 추출한다. 또한, H. T. Liaw와 C. H. Lin은 간략화의 2가지 규칙인 합병규칙과 삭제규칙을 제안하여 간략화된 ROMDD를 구성하였으나 이들 규칙을 적용할 수 없는 경우의 조합논리 시스템에서는 효과적이지 못하다.

인용 논문의 결과와 본 논문에서 제안한 간략화 과정을 수행한 후의 ROMVLDD의 결과를 다음 표6-4에 보였다.

표 6-4. 비교표.

Table 6-4. The comparison table.

Comparison items	H.T.Liaw & C.H.Lin ^[6]	D.M. Miller ^[8]	this paper
no. of vertices	6	6	5
no. of levels	3	3	2

표6-2와 표6-4에서 살펴 본 바와 같이 본 논문에서 제안한 방법이 인용논문에서 제안한 방법에 비해 효과적임을 알 수 있다. 본 논문에서 제안한 결정도에 의한 디지털 논리시스템 구성방법을 기존의 방법들과 비교 및 검토한 내용을 표6-5에 정리하였다.

표6-5에서와 같이 기존의 논문들은 결정도를 사용하는 용도에 따라 크게 2가지로 분류할 수 있다. 그 하나는 결정도의 중단정점이 함수값을 나타내는 방법인데 간략

화의 대상은 정점의 갯수를 줄이는 것이며 정점을 줄이는 전략은 정점들 사이의 동형관계를 도출하여 하나의 정점으로 대체하는 것이다.

이에 비해 본 논문에서의 방법은 정점들 사이의 동형관계를 그룹으로 처리하였으며 다양한 동형관계를 적용하여 간략화를 수행하였다. 또한, OMVLDD에서 동형관계를 적용할 수 있도록 부그래프의 부모정점과 자식정점의 순서를 교환하는 방법도 논의하였다. 그리고 임의의 중단정점의 값이 Shannon의 확장전개에 의해 특정정점의 제약된 값과 동일할 경우 중단정점을 바로 제약되어진 정점으로 대체하는 방법도 논의하였다.

VII. 結 論

본 논문에서는 유한체상에서의 다치논리시스템의 스위칭함수구성을 그래프이론에 기초를 둔 결정도에 의해 구성하는 방법을 제안하였다. 제안한 방법은 먼저, R.E.Bryant의 순서화된 2치결정도에 기초한 내용을 토대로 다치논리Shannon의 확장전개를 논의하고, 이에 의해 다치논리스위칭함수를 구성할 때 기본이 되는 OMVLDD를 구성하였다. 또한, 중단정점이 함수값을 갖는 결정도를 사용한 경우에는 결정도의 정점의 개수를 줄이는 것이 곧 함수간략화에 해당한다. 따라서, 결정도상에서 정점을 줄이는 전략은 그래프의 동형관계를 적용하여 줄일 수 있으며 ROMVLDD를 추출할 수 있다. 이러한 점을 고려하여 본 논문에서는 다양한 동형관계를 제안하였으며 기존 논문에서의 동형관계 적용과는 달리 OMVLDD 상의 정점들을 부그래프로 분할하여 제안한 동형관계를 부그래프 사이에 적용시켜 동시에 여러개의 정점을 동형으로 간략화를 수행하였다. 또한, 제안한 동형관계를 적용할 수 있도록 OMVLDD 상의 임의의 부그래프에서의 부모정점과 자식정점의 정점교환에 대해서도 논의하였다. 그리고 임의의 중단정점의 값이 Shannon의 확장전개에 의해 정점의 제약된 값과 방법도 논의하였다. 기존 논문의 예에 적용한 결과, 동일한 결과를 얻거나 다소 나은 간략화가 이루어졌다.

향후 연구과제로는, 좀 더 효과적인 동형관계 추출과 좀 더 일반화된 변수순서선택 방법이 요구된다. 또한, 이 결정도를 순차논리시스템 구성에 적용하는 연구가 기대

되며 현재 연구가 진행 중에 있다.

參 考 文 獻

- [1] K. C. Smith and P. G. Gulak, "Prospects for multiple-valued intergrated circuits," *Special issue on multiple-valued integrated circuits IEICE Trans. ELECTRON.*, vol. E76-C, no. 3, pp. 372-382, Mar. 1993.
- [2] D. C. Rine, *Computer Science and Multiple-valued Logic Theory and Applications*, North-Holland Publishing Company, 1977.
- [3] G. Epstein, *Multiple-valued Logic: an introduction*, Institute of physics publishing, 1993.
- [4] S. B. Aker, "Binary Decision Diagrams," *IEEE Trans. Comput.*, vol. C-27, no. 6, pp. 509-516, Jun. 1978.
- [5] R. E. Bryant, "Graph-Based Algorithms for Boolean Function manipulation," *IEEE Trans. Comput.*, vol. C-35, no. 8, pp. 677-691, Aug. 1986.
- [6] H. Liaw and C. S. Lin, "On the OBDD-Representation of General Boolean Functions," *IEEE Trans. Comput.*, vol. 41, no. 6, pp. 661-664, Jun. 1992.
- [7] A. H. Chan, "Using decision trees to derive the complement of a binary function with multiple-valued inputs," *IEEE Trans. Comput.*, vol. C-36, no. 2, pp. 212-214, Feb. 1987.
- [8] D. M. Miller, "Multiple-Valued Logic design Tools," *IEEE Proc. of Symposium on Multiple-Valued Logic Sacramto*, California, pp. 2-11, May. 1993.
- [9] C. M. Park, "A Construction of Multiple-Valued Logic Systems by Decision Diagram," *Ph.D. Thesis. INHA Univ.*, Feb. 1994.
- [10] C. M. Park etc., "A Study on the Construction of Multiple-Valued Logic Functions by Edge-Valued Decision Diagram," *Journal of IEEE Korea Council*, vol. 1, No. 1, Dec. 1997.
- [11] R. P. Grimaldi, *Discrete and combinational mthematics an applied introduction*, Addison-wesley publishing company, Newyork,1989.
- [12] Samuel C. Lee, *Modern Switching theory and digital design*, Prentice-Hall, Inc., Englewood Cliffs, N.J., 1978.
- [13] B. Benjauthrit and I. S. Reed, "Galois switching funtions and their applications", *IEEE Trans. Compt.*, vol. C-25, pp. 78-86, Jan. 1976.
- [14] M. Gondran and M. Minoux, *Graphs and algorithms*, Addison Wiley-interscience publication, Toronto, 1984.
- [15] R. J. Wilson and J. J. Watkins, *GRAPH An Introductory Approach*, John Wiley & Sons,Inc. 1990.
- [16] K. Y. Fang and A. S. Wojcik, "Modular Decompositon of combinational Multiple-Valued Circuits", *IEEE Trans. Comput.*, vol. 37, no. 10, pp. 10, pp. 1293-1301,Oct.1988.