

# BiCMOS공정 N-MOSFET 소자의 $1/f$ 잡음특성

## $1/f$ Noise Characteristics of N-MOSFETs fabricated by BiCMOS process

具 會 佑\*, 李 奇 榮\*  
(Hoe-Woo Koo\* and Kie-Young Lee\*)

### 요 약

SPICE잡음모델식 및 그 모델변수들의 특성을 조사하기 위하여, BiCMOS공정으로 제조된 NMOS소자에서  $1/f$  잡음을 측정하여 기존에 발표된  $1/f$  잡음의 실험결과 및 모델들과 비교해 보았다. 일반적으로 알려진 드레인 잡음전류의 전력밀도 스펙트럼  $S_{Id}$ 의 게이트 바이어스 의존도 및 드레인 전압에 따른 그 특성이 본 연구의 n-MOSFET소자에서도 측정되었다. 등가게이트 전압잡음전력밀도  $S_{Vg}$ 의 바이어스 의존도도 채널의 길이가 비교적 길 때에는 이론 및 실험적으로 알려진 결과와 대체적으로 일치하나, 짧은 채널에서는  $S_{Id}$  및  $S_{Vg}$ 에 관한 기존 모델들의 적용이 타당하지 않았다. 그러므로 본 논문에서는 서로 상이한  $1/f$  잡음모델들을 비교해서 본 연구의 시료소자인 BiCMOS 공정에 적용 가능한  $1/f$  잡음모델을 모색하였다.

### Abstract

To investigate SPICE noise model and the behavior of its parameters,  $1/f$  noise of NMOS devices fabricated by BiCMOS process is measured and compared to the various noise models and measured results. For the long channel devices, bias dependence of the drain current noise power spectral density  $S_{Id}$  of NMOS is similar to the previous results. Equivalent gate noise power spectral density  $S_{Vg}$  shows weak dependence on the gate and drain voltages in long channel NMOS as the previous results. However, it is shown that most of published noise models are difficult to apply to short channel devices. Therefore, in this study, with comparison of our experimental results, we have tried to find the model of  $1/f$  noise, appropriate for our NMOS device fabricated by BiCMOS process.

### 1. 서 론

전자소자에서 발생하는 잡음이 소자 및 전자회로의 성능을 제한하는 중요한 요소가 될 수 있으므로 반도체소자에서 발생하는 잡음에 관한 연구가 오래전

부터 지속되어왔다[1,2]. 근래에는 저전력의 집적회로 및 전기적 시스템의 구현이 다각적으로 검토되고 있는 바, 반도체 소자에서의 잡음 특성에 관한 연구가 저전력의 측면에서도 현재 주목받고 있다[3].

아날로그 및 디지털 집적회로에서 MOSFET 소자의 중요성으로 MOSFET 소자에서의 잡음에 관한 연구가 많이 발표된 바 있다[4-10]. 하지만, 특히 MOSFET 소자에서의  $1/f$  잡음에 관해서는 그 잡음발

\* 忠北大學校 電子工學科

(Dept. of Electronic Eng., Chungbuk National Univ.)

接受日: 1999年7月16日, 修正完了日: 1999年11月13日

생 기작에 대한 이해의 난해성으로 발표된  $1/f$  잡음의 해석결과들이 서로 상이하며, 일반성을 갖고 모든 MOSFET 소자에 적용될수 있는 잡음모델이 아직 없는 형편이다[8]. MOSFET소자에서 발생하는 잡음은 그 물리적 발생원인 기작으로 열잡음, 산탄잡음 및  $1/f$  잡음 등으로 분류되고 있다. 본 논문에서는 반도체소자에서의 잡음전류식을 전송현상에 관련된 기본 물리량으로부터 기술하여  $1/f$  잡음발생원인을 소개한다. 그리고 서로 상이한  $1/f$  잡음모델들을 근원적인 관점에서 비교해서 본 연구의 시료소자에 적용가능한  $1/f$  잡음모델을 찾아보며 기존모델의 개선방향을 모색하고자 한다.

반도체소자에서 발생하는 잡음은 근본적으로 전송자산란의 불규칙성, 산란자의 섭동으로 인한 전송자의 불규칙한 운동, 그리고 전송자의 생성 및 재결합의 불규칙한 성질 등에 기인하는 것으로 알려져 있다 [1]. 그리고 이러한 불규칙한 물리량이 전자소자의 단자전류 및 전압에 미치는 효과 즉, 잡음전류 및 잡음전압을 해석하는 방법론도 대체적으로 알려져 있다 [1,10]. 하지만, 전자소자가 평형상태에서부터 크게 벗어나 있을 때, 전송자의 불규칙한 물리량이 전송자의 불규칙한 성질로 인한 국부적인 전류 및 전압잡음원의 크기 그리고 국부적인 잡음원에 의해 나타나는 효과적인 단자에서의 잡음전류 및 전압의 해석등에 대한 논의가 계속되고 있다[10]. 반도체소자에서 발생되는  $1/f$  잡음은 전송자의 생성과 재결합의 불규칙성에 그 발생원인을 두고 해석하는 전송자 개수섭동(number fluctuation)이론과 산란자의 섭동에 의해서 그 잡음이 해석될 수 있다는 관점의 전송자의 이동도섭동(mobility fluctuation)이론으로 분류되어 설명되어왔다[1]. MOSFET 소자에서도 각 이론에 근거하여 실험결과를 해석해서 각각의 이론의 타당성을 증명하려는 연구의 발표가 많이 있었다[1,2]. 여러 실험결과들을 종합하면, NMOS에서는 채널의 전자들이 산화막과 실리콘의 계면 근처에 있는 절연층내 전송자의 트랩과 상호작용이 빈번하여서 전송자 개수의 섭동이 이동도섭동보다 우세하고, PMOS에서는 buried channel의 전송자들은 그 개수의 섭동보다 그 이동도의 섭동이 우세하여 이동도에 의한  $1/f$  잡음이 발생된다고 해석

되고 있다[2,9]. MOSFET에서는  $1/f$  잡음에 관한 근래의 모델에서는 두 종류의  $1/f$  잡음원이 공히 존재하며, 산화막내 트랩의 밀도와 MOSFET 소자의 공정과정 등에 의존하여  $1/f$  잡음의 크기가 결정된다고 해석하고 있다[2,11,12].

본 논문에서는 최근의 대표적인 MOSFET 소자의  $1/f$  잡음의 해석방법을 원론적으로 논의해서 그 구체적인 모델들을 소개하고, 이를 기 발표한 실험결과 및 BiCMOS 공정으로 제조된 NMOS 소자에서 측정된  $1/f$  잡음특성과도 비교하여 본다. 이러한 해석결과를 바탕으로 MOSFET소자에서  $1/f$  잡음의 모델링과 SPICE 잡음식의 타당성 및 모델변수의 크기 등을 계산하여 보고자 한다.

## II. 일차원의 전자소자에서 기본 잡음식

반도체 소자내 전송자는 산란과 생성 및 재결합 등의 불규칙한 물리적 과정을 겪으며, 이로 인하여 전송자의 속도 및 밀도는 불규칙변수가 된다. 따라서 dc 정상상태의 전계하에서 전계의 세기와 전류밀도는 각각 그 평균값에서 벗어난 섭동량을 갖고며, 이들은 2 단자 소자의 경우에 그림 1과 같이 소자의 외부단자에 각각 단자잡음전압  $\delta V(t)$  및 단자잡음전류  $\delta I(t)$ 를 발생시킨다. 그리고  $\delta V(t)$ 와  $\delta I(t)$ 는 다음과 같은 관계식을 갖는다.

$$\delta V(\omega) = Z(\omega)\delta I(\omega) \quad (1)$$

여기서  $\delta V(\omega)$ 와  $\delta I(\omega)$ 는 각각  $\delta V(t)$ 와  $\delta I(t)$ 의 푸리에 변환량이고,  $Z(\omega)$ 는 주어진 2단자소자의 임피던스이다.

일차원 소자내 x점에서 전송자의 불규칙한 전계의 세기  $\delta E(x, t)$ 를 구하기가 어려워져서, 보통은 x점에서의 전류의 불규칙한 량  $\delta I(x, t)$ 을 전송자의 불규칙한 성질로부터 미시적으로 구하고 이들이 단자의 잡음전류  $\delta I(t)$ 에 기여하는 효과를 계산하는 방법이 일반적으로 잡음기술에서 사용되고 있다. 단면적이 A이고 길이가 L인 1차원 소자에서 변위(displacement)전

류를 고려하지 않고 정공전류가 무시될 경우에 x점에서의 순시전류  $I(x, t)$ 의 섭동량  $\delta I(x, t)$ 는 다음과 같이 쓸 수 있다.

$$\delta I(x, t) = -q \int \delta n(x, k, t) v(k) dk \quad (2)$$

여기서,  $\delta n(x, k, t)$ 는  $(x, k)$ 에서 t 시점의 순시전자 밀도  $n(x, k, t)$ 의 섭동량으로써 그 앙상블 평균  $\langle n(x, k) \rangle$ 를 기준으로  $\delta n = n - \langle n \rangle$ 으로 정의되며,  $v(k)$ 는 전자의 x방향 군속도이다. 전자의 분포함수에 대한 앙상블평균  $\langle n(x, k) \rangle$ 가 정의되면, x점에서 전자의 평균속도  $\langle v(x) \rangle$ 도 다음과 같이 정의될 수 있다.

$$\langle v(x) \rangle = \frac{\int \langle n(x, k) \rangle v(k) dk}{\langle N(x) \rangle} \quad (3)$$

소자내 전자의 밀도, 전계의 세기등의 공간변화율

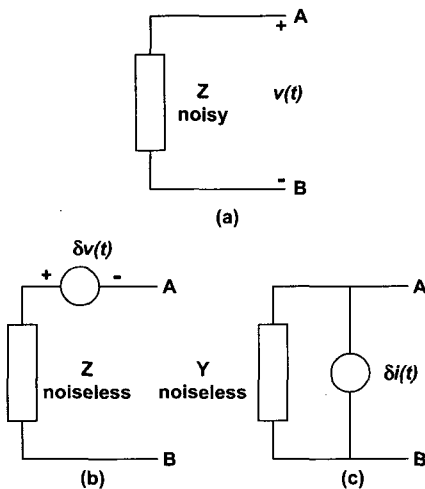


그림 1. 잡음원을 갖고있는 2단자 소자 (a) 및 그 동가 회로. 그림에서 (b)는 Thevenin동가회로이고 (c)는 Norton동가회로이다.

Fig. 1. (a) One-port device with noise (b) Th'evenin (c) Norton equivalent circuit.

이 크지 않을 경우에 평균속도  $\langle v(x) \rangle$ 는 표류속도로써 전계의 세기의 함수로 정의 될 수 있다.

전송자의 생성 및 재결합에 의한 불규칙과정과 산란자의 섭동이 없다고 가정하면, (2)식으로 표현된 전류잡음식은 평균속도  $\langle v(x) \rangle$ 를 이용하여 다음과 같이 바꿔 쓸 수 있다.

$$\delta I(x, t) = -q \int n(x, k, t) \delta v(k) dk - q \langle v(x) \rangle \delta N(x, t) \quad (4)$$

윗 식에서  $\delta N(x, t) = \int \delta n(x, k, t) dk$ 는 산란에 의한 전송자 밀도의 섭동이다. 개개전자의 속도섭동량  $\delta v(x, k)$ 의 합인 (4)식의 첫 번째 항은 열잡음(thermal noise) 또는 확산잡음(diffusion noise)이 되는 것으로 알려져 있다[1,4]. 식(4)의 전력밀도스펙트럼  $S_I(\omega)$ 는 균질의 소자인 경우에 평형상태에서는 잘 알려진 열잡음의 크기  $4k_B T G$ 가 됨을 쉽게 증명할 수 있다. 여기서  $k_B$ 는 Boltzman 상수이며,  $T$ 는 시료소자가 동작하는 절대온도이고,  $G$ 는 소자의 dc 컨덕턴스이다. 그리고 평형상태 근처에서 동작하는 균질의 n형반도체에서 (4)식으로 주어진 잡음전력밀도는 Monte Carlo 수치계산방법으로  $4k_B T G$ 와 같아짐이 보여졌다[13].

이제 전송자의 불규칙한 생성 및 재결합과정을 고려하게 되면, 전송자 분포함수의 총 섭동량  $\delta n_t(x, k, t)$ 는 산란에 의한 섭동량  $\delta n_{g-r}$ 에 의해서 그 크기가 결정된다. 전송자의 산란과 생성 및 재결합과정들이 서로 독립적인 물리적 과정이므로, 총 섭동량  $\delta n_t$ 는 서로 상관관계가 없는  $\delta n$ 과  $\delta n_{g-r}$ 의 중첩인 형태  $\delta n_t = \delta n + \delta n_{g-r}$ 로 쓸 수 있다. 전송자의 life time을  $\tau_b$ , 산란 시정수를  $\tau_s$ 라고 하자, 그러면,  $\tau_b \gg \tau_s$ 와 adiabatic 과정에 의해서, 불규칙한 생성 및 재결합과정과 산란자의 섭동효과를 전송자의 산란에 의한 불규칙성과 동시에 고려 할 경우에 (4)식의 잡음전류식은 다음과 같이 바꿔 쓸 수 있다.

$$\begin{aligned} \delta I(x, t) = & -q \int [n(x, \mathbf{k}, t) - \bar{n}(x, \mathbf{k}, t)] v(\mathbf{k}) d\mathbf{k} \\ & - q \bar{N}(x, t) \Delta v(x, t) - q \delta N_{g-r}(x, t) \langle v(x) \rangle \end{aligned} \quad (5)$$

$$\bar{n}(x, \mathbf{k}, t) = \langle n(x, \mathbf{k}) \rangle + \delta n_{g-r}(x, \mathbf{k}, t) \quad (6)$$

$$\bar{v}(x, t) = \frac{\int \bar{n}(x, \mathbf{k}, t) v(\mathbf{k}) d\mathbf{k}}{\bar{N}(x, t)} \quad (7)$$

$$\begin{aligned} \Delta v(x, t) = & \bar{v}(x, t) - \langle v(x) \rangle \\ = & \Delta v_E(x, t) + \Delta v_s(x, t) + \Delta v_n(x, t) \end{aligned} \quad (8)$$

여기서  $\delta N_{g-r}(x, t)$ 와  $\bar{N}(x, t)$ 는 각각 다음을 의미한다.

$$\begin{aligned} \delta N_{g-r} = & \int \delta n_{g-r}(x, \mathbf{k}, t) d\mathbf{k} \\ \bar{N}(x, t) = & \int \bar{n}(x, \mathbf{k}, t) d\mathbf{k} \end{aligned}$$

식(8)의  $\Delta v(x, t)$ 는 순수한 전송자의 산란에 의한 불규칙성 외에 산란자의 섭동과 생성 및 재결합 과정의 불규칙성이 없다고 가정되었을 경우의 전자의 평균속도  $\langle v(x) \rangle$ 를 기준으로 (7)식으로 정의된 전자의 평균속도  $\bar{v}$ 의 섭동량이다. 그리고  $\Delta v_E$ 와  $\Delta v_s$ 는 각각 전계의 세기의 섭동과 산란자의 섭동에 의한 전송자 평균속도의 섭동크기를 나타낸다. 또  $\Delta v_n$ 은 (7)식으로  $\bar{v}(x, t)$ 를 정의할 때  $\bar{n}(x, \mathbf{k}, t)$ 의 불규칙성으로 계산되는 량이다. 산란에 의해 발생하는 전계의 섭동은 (4)식과 같이 (5)식의 첫째항에 포함되어 있으며,  $\delta n_{g-r}(x, \mathbf{k}, t)$ 의 분포가  $\langle n(x, \mathbf{k}) \rangle$ 의 분포함수와 같은 형태를 갖는 경우에 (8)식의 마지막 항인  $= \Delta v_n(x, t)$ 는 무시될 수 있다. 저주파에서는  $\Delta t \sim 1/f$ 의 시간동안에  $\delta n_{g-r}(x, \mathbf{k}, t)$ 의 평균효과가 나타나고,  $\bar{n}$ 의 평균은  $\Delta t \gg \tau_s$ 일 때  $\langle n(x, \mathbf{k}) \rangle$ 와 같아진다고 볼 수 있다. 따라서, 전류잡음의 크기는 다음과 같이 구분하여 쓸 수 있다.

$$\begin{aligned} \delta I(x, t) = & -q \int (n - \bar{n}) v(\mathbf{k}) d\mathbf{k}, \\ \text{for high frequency} \end{aligned} \quad (9)$$

$$\begin{aligned} \delta I(x, t) = & -q \bar{N}(x, t) \Delta v(x, t) - q \delta N_{g-r}(x, t) \langle v(x) \rangle \\ \approx & -q \langle N(x) \rangle [\Delta v_E(x, t) + \Delta v_s(x, t)] \\ & - q \delta N(x, t) \langle v(x) \rangle, \\ \text{for low frequency} \end{aligned} \quad (10)$$

반도체 소자내  $x=0$  부터  $x=L$ 까지의 모든 영역에서 전송자의 평균속도  $\bar{v}(x, t)$ 가 전계의 세기와 선형관계를 갖고 있다고 가정할 수 있으면, (10)식의 저주파잡음전류는 다음과 같이 정리될 수 있다.

$$\begin{aligned} \delta I(x, t) = & q \langle N \rangle \langle \mu \rangle \delta E + q \langle N \rangle \langle E \rangle \delta \mu \\ & + q \langle \mu \rangle \langle E \rangle \delta N \end{aligned} \quad (11)$$

그림 1-(c)와 같은 Norton 등가회로에서 나타나는 단자잡음전류  $\delta I(t)$ 는 (11)식으로부터 다음과 같이 표현할 수 있다.

$$\delta I(t) = \frac{\int_0^L \left[ \frac{\langle E \rangle}{\langle \mu \rangle} \delta \mu + \frac{\langle E \rangle}{\langle N \rangle} \delta N \right] dx}{\int_0^L \langle E(x) \rangle / \langle I(x) \rangle dx} \quad (12)$$

그리고  $\langle E(x) \rangle \approx \text{const.}$ 가 성립하는 소자의 동작 영역범위에서는 잡음전류  $\delta I$  대신 정규화된 잡음전류  $\delta I / \langle I \rangle$ 를 다음과 같이 쓸 수 있다.

$$\frac{\delta I}{\langle I \rangle} = \frac{1}{L} \int_0^L \left[ \frac{\delta \mu}{\langle \mu \rangle} + \frac{\delta N}{\langle N \rangle} \right] dx \quad (13)$$

이제 서로 다른 위치에 존재하는 (13)식 내의 잡음원들 사이에 상관관계가 없어서 다음과 같은 가정들이 성립한다고 하면,

$$\langle \delta \mu(x) \delta N(x') \rangle = \langle \delta \mu \delta N \rangle \delta(x - x')$$

$$\begin{aligned}\langle \delta\mu(x)\delta\mu(x') \rangle &= \langle \delta\mu^2 \rangle \delta(x-x') \\ \langle \delta N(x)\delta N(x') \rangle &= \langle \delta N^2 \rangle \delta(x-x')\end{aligned}$$

(13)식으로부터 다음과 같은 식을 얻을 수 있다.

$$\frac{S_I(\omega)}{\langle I \rangle^2} = \frac{1}{L^2} \int_0^L \langle [\frac{\delta\mu}{\langle \mu \rangle} + \frac{\delta N}{\langle N \rangle}]^2 \rangle dx \quad (14)$$

윗 식의 적분인자 중에서 첫 번째항이 우세하면 이동도섭동, 마지막항이 우세하면, 전송자 개수섭동에 의한  $1/f$  잡음의 효과가 나타난다고 해석된다.

### III. MOSFET 소자에서 $1/f$ 잡음의 특성

앞 장에서 기술한 잡음표현식은 MOSFET 소자의 채널 전류  $I_{ch}(x, t)$ 에 적용될 수 있다. MOSFET 소자의 채널내  $x$ 점에서 전송자의 섭동  $\Delta N$ 은 산화막내 트랩에 포획된 전자의 농도  $\Delta N_T$ 와 다음과 같은 관계식을 갖고 있음이 알려져 있다.

$$\frac{\delta N}{\delta N_T} = - \frac{C_n}{C_d + C_{ss} + C_{ox} + C_n} \quad (15)$$

여기서  $C_d$ ,  $C_{ss}$ ,  $C_{ox}$ , 그리고  $C_n$ 은 각각 단위 면적당 공핍층캐패시터, 계면전하캐패시터, 산화막캐패시터 및 채널전하캐패시터를 나타낸다. 식(15)의  $\delta N/\delta N_T$  비를  $R_N$ 이라고 할 때, 강반전의 게이트전압조건에서는  $R_N \approx 1$ 이 된다[12]. 그리고 산화막내 전하  $qN_T$ 에 의한 전자의 이동도 효과  $\Delta(1/\mu) = \Delta(1/\mu_{ox})$ 가  $\Delta N_T$ 에 비례한다고 가정하면, 이동도의 섭동  $\delta\mu$ 는  $\delta N_T$ 와 다음과 같은 관계식을 갖게 된다.

$$\frac{\delta\mu}{\delta N_T} = \alpha \langle \mu \rangle^2 \quad (16)$$

여기서  $\alpha$ 는 비례상수이다. 식(15)와 (16)을 이용하면

드레인 전류의 잡음전력밀도  $S_{Id}(\omega)$ 는 다음과 같이 쓸 수 있다.

$$\frac{S_{Id}(\omega)}{I_d^2} = \frac{1}{L^2} \int [\frac{R_N}{\langle N \rangle} + \alpha \langle \mu \rangle]^2 S_{N_T}(x, f) \quad (17)$$

여기서  $f$ 는 주파수를 나타낸다. 전송자 개수섭동이론으로 MOSFET 소자의  $1/f$  잡음을 설명하기 위하여, 산화막내의 트랩에 포획된 섭동량  $\delta N_T$ 에 관하여 여러 종류의 모델링이 발표되었는데[1,11,12], 여기서는 다음과 같은  $\delta N_T$ 의 전력밀도스펙트럼  $S_{N_T}$ 을 가정하여 보자.

$$S_{N_T} = \frac{N_T(E_{fn})k_B T W}{\gamma f} \quad (18)$$

여기서  $E_{fn}$ 은 전자의 quasi-Fermi 레벨이고,  $W$ 는 MOSFET의 채널 폭이며,  $\gamma$ 는 채널의 전자가 산화막내의 트랩으로 터널링하는 기작을 기술하는 상수이다 [1].

MOSFET 소자가 선형영역에서 동작하는 경우에 (17)식은 다음과 같이 간단한 수식으로 정리된다.

$$\frac{S_{Id}}{I_d^2} = \frac{k_B T}{L W \gamma f} [\frac{R_N}{N} + \alpha \langle \mu \rangle]^2 N_T(E_{fn}) \quad (19)$$

여기서  $qN = q \langle N \rangle / W$ 는 단위면적당 채널전하의 평균값이다. 전자소자에서  $1/f$  잡음을 기술할 경우에 Hooge의 잡음표현식을 이용하여 Hooge의 상수  $\alpha_H$ 의 크기를 비교함이 일반화되어 있으므로, (19)식을 다음과 같이 Hooge의 잡음식으로 정리하여 보자.

$$\frac{S_{Id}}{I_d^2} = \frac{\alpha_H}{W L Q_n f} \quad (20)$$

$$\alpha_H = \frac{k_B T}{\gamma} N_T(E_{fn}) Q_n [\frac{q R_N}{Q_n} + \alpha \langle \mu \rangle]^2 \quad (21)$$

여기서  $Q_n$ 은 단위 면적당 평균 전하량이다. 근래에 는 식 (19)또는 (20)-(21)식과 같은 잡음 모델식이 n형 반도체의 MOSFET 소자에 적용되고 있다[11,12].

한편, 오래 전부터 알려진 전송자 개수섭동이론에 의한  $1/f$  잡음모델에서는 MOSFET내 채널전자의 섭동량을 다음과 같은 모델식을 사용하고 있다[1,14].

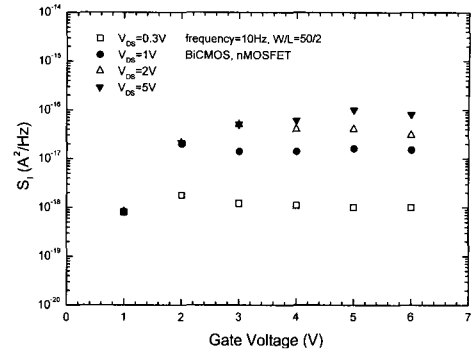
$$\langle \delta N^2 \rangle = \alpha_{Hc} \langle N \rangle / f \quad (22)$$

여기서  $\alpha_{Hc}$ 는 채널의 전자가 터널링에 의해 산화막의 트랩으로 포획되는 물리적 기작의 모델에서 결정된 상수이다. 따라서, 이 경우의 정규화된  $1/f$  잡음  $S_{Id} / I_d^2$ 는 다음과 같은 모델식으로 정리된다.

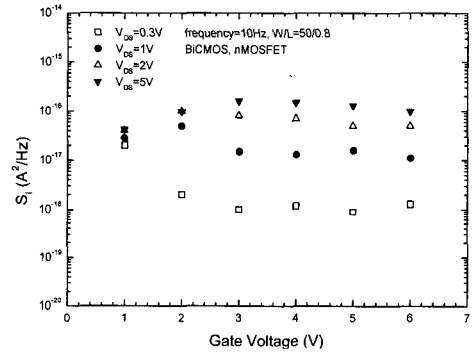
$$\frac{S_{Id}}{I_d^2} = \frac{q\alpha_{Hc}}{WLQ_n f} \quad (23)$$

식(22)-(23)으로 주어진  $1/f$  잡음은 대략 그 함수의 형태가 같으나, (22)식의  $S_{Id} / I_d^2$ 는  $C_{ox}(V_{gs} - V_T)$ 에 반비례하고 (20)식에서는 이동도섭동이 없다고 가정할 경우에  $C_{ox}^2(V_{gs} - V_T)^2$ 에 반비례하여 그 결과가 상이함을 알 수 있다. 여기서,  $V_{gs}$ 는 게이트와 소오스 간의 바이어스 전압이며  $V_T$ 는 threshold 전압이다. MOSFET 소자에서의  $1/f$  잡음현상을 일반적으로 설명할 수 있는 모델을 개발하려는 연구가 현재에도 지속되고 있다. 최근에는 MOSFET 소자의  $1/f$  잡음의 온도에 대한 특성이 (19)식으로 적절하게 설명될 수 없어서,  $S_{N_T}$ 에 관한 물리적 모델을 수정하여  $\alpha_H \propto (k_B T)^2$ 의 관계가 (21)식으로 주어진  $\alpha_H \propto k_B T$ 의 모델보다 온도변화에 따른  $1/f$  잡음의 실험결과에 부합함이 논의된 바 있다[12].

실험적으로는 N-MOSFET의 경우에 전송자 개수의 섭동이 우세하고, buried channel을 갖는 P-MOSFET에서는 이동도섭동이 우세한  $1/f$  잡음의 특성이 나타난다고 일반적으로 알려져 있다[1,2,4]. 한편, 포화영역에서 동작하는 MOSFET 소자의  $1/f$  잡음량은



(a)  $L=2.0 \mu m$



(b)  $L=0.8 \mu m$

그림 2. BiCMOS공정으로 제조된 n-channel의 MOSFET에서 드레인 전류잡음  $S_{Id}$ 의 바이어스 의존도특성. ( $f = 10 \text{ Hz}$ )

Fig. 2. Bias dependence of the drain current noise power of an n-channel MOSFET fabricated by BiCMOS process. ( $f = 10 \text{ Hz}$ )

(19)식이 성립하는 범위를 벗어나고 있다. 포화영역에서의 잡음은 (19)식으로 계산되는 잡음크기를 근거로 하여 드레인 전압  $V_{ds}$ 가 포화 드레인 전압  $V_{SAT}$ 가 될 때의 잡음크기를 포화영역에서의  $1/f$  잡음값으로 모델링되고 있다[11]. 포화영역에서의  $1/f$  잡음현상을 물리적인 타당성을 갖고 설명할 수 있는 이론적인 모델이 아직 제시되어 있지 않은 형편이나, 채널의 길이가 긴 MOSFET 소자에서는 이와 같은 설명방법이  $1/f$  잡음의 실험결과와 대략 일치하는 것으로 알려져 있다. 하지만, short channel의 MOSFET에서는 이와 같이

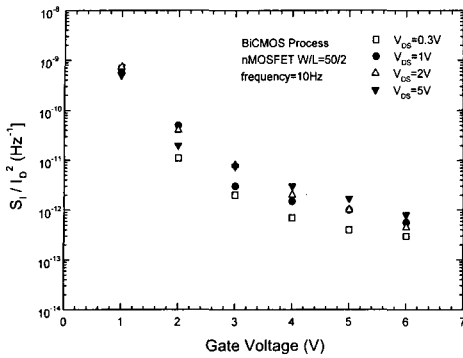
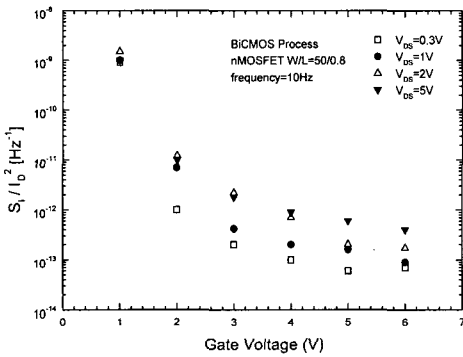
(a)  $L=2.0 \mu\text{m}$ (b)  $L=0.8 \mu\text{m}$ 

그림 3. N-MOSFET에서 정규화된 드레인 전류잡음의 게이트 및 드레인 전압에 따른 특성

Fig. 3. Normalized  $1/f$  noise variations with the gate voltage at  $f=10\text{Hz}$ .

선형영역에서 성립하는 모델을 확장시켜서 포화영역의 경우에 적용하는 것이 단순하지않다.

그림 2에서는 BiCMOS 공정으로 제조된 N-MOSFET 소자에서 측정된 드레인 잡음전류의 전력밀도스펙트럼  $S_{Id}$ 의 바이어스에 따른 특성을 게이트 길이  $L$ 이  $2.0\mu\text{m}$ (그림2-a)와  $0.8\mu\text{m}$ (그림2-b)인 경우를 보였다. 개개의 드레인 바이어스전압에서 그림2-a와 같은  $L=2.0\mu\text{m}$ 인 경우에서 게이트 전압에 따른  $S_{Id}$ 의 특성은 참고문헌 [11]의 long channel 소자의 경우에서 측정된 결과와 거의 일치함을 보여준다.

그리고 (19) 및 (21)식의  $N_T(E_{fn})$ 은 바이어스 및

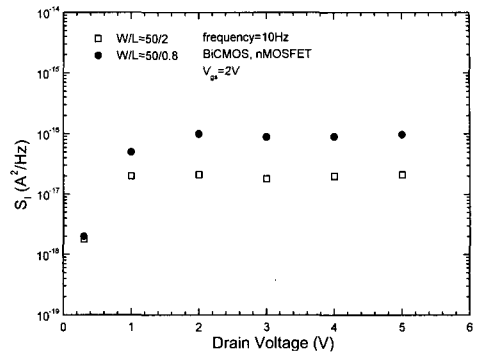
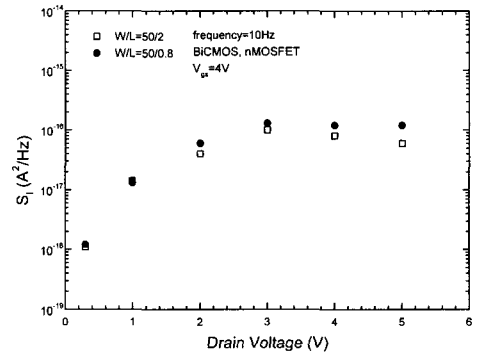
(a)  $V_{gs} = 2.0 \text{ V}$ (b)  $V_{gs} = 4.0 \text{ V}$ 

그림 4. 드레인 전압잡음  $V_{ds}$ 에 대한 드레인 잡음  $S_{Id}$ 의 특성.

Fig. 4. Noise spectrum in  $A^2/\text{Hz}$  versus drain voltage.

제조공정의 함수가 되는데, 이에 대한 적절한 모델링 및모델의 변수값을 사용하여 계산된 결과가 실험적인 특성과 부합됨을 보여서 (19)식의 타당함이 [11]에서 보여졌다. 또, 참고문헌[11]에서는  $L=1.5\mu\text{m}$ 의 NMOS에서도 BSIM 모델을 사용하여 short channel의 효과가 고려된 dc 드레인전류식과  $N_T$ 에 관련된 또 다른 모델변수값을 이용하여, 수치계산 결과와 측정된 실험과의 일치성을 보여주었다. 그러나, 본 연구의 소자에서는 그림2-b에서와 같이  $V_{gs}$ 에 따라  $S_{Id}$ 의 특성변화가 REF[11]의 단순 증가하는 경향과 다르게 나타나고 있다. DC 드레인 전류의 short channel 효과에 의한 잡음량의 변화를 배제하고 순수한 잡음 모델만의 타

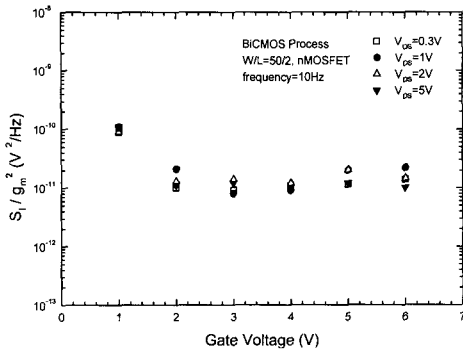
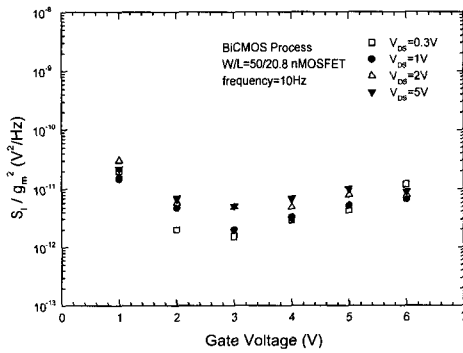
(a)  $L = 2.0 \mu\text{m}$ (b)  $L = 0.8 \mu\text{m}$ 

그림 5. 게이트 등가입력잡음  $SV_g$ 의 바이어스 의존 특성

Fig. 5. Bias dependence of the input referred noise power.

당성을 검토하기 위하여 그림3에서는  $S_{Id}$  대신 정규화된 잡음의 바이어스에 따른 특성을 보였다. 그림3은 게이트 길이  $L$ 이  $2.0\mu\text{m}$ 와  $0.8\mu\text{m}$ 인 두 경우 모두에서  $V_{gs}$ 에 따라 감소하고 있다. 이는 (19)-(21)식의 정규화된 드레인 잡음이 채널의 전하  $Q_n$ 의 증가에 따라 감소하는 예측과 부합되는 결과이다. 그리고 (19)식의 모델은 정규화된 드레인 잡음이 드레인 바이어스전압의 함수가 아니다. 그림3의 실험결과는 대략적으로 이러한 사실을 보여주고 있다. 따라서, 그림2와 3의 결과를 종합하면, MOSFET의 출력인 드레인에서의 잡음  $S_{Id}$ 의 특성은 dc드레인 전류에 의해서도

민감한 변화를 갖게된다. 그림3에서 정규화된 드레인 잡음의 게이트전압의존성이  $L$ 에 따라 다소 차이점을 보여주고 있다. 이를 이론적으로 설명하기가 어렵지만, short channel에서 (19)식의 타당성 및  $R_N$ 의 효과 등이 검토될 수 있다. 드레인 전류잡음의 바이어스에 따른 특성이 그림2에 나타나 있지만, 이제 MOSFET 잡음의 드레인 전압 및  $L$ 에 대한 의존성을 검토하고, 기존의 발표된 실험결과와 비교하기 위하여 그림2의 결과를 다르게 표현하여 보자.

그림4에서는 드레인 바이어스에 따른 드레인 전류잡음  $S_{Id}$ 의 특성을 서로 다른 게이트길이에 대해 비교하여 보였다. 게이트전압  $V_{gs}$ 가 2V, 4V 인 각각의 경우에 (19)식으로 예상된 바와 같이 선형영역에서는 드레인 전압의 자승  $V_{ds}^2$ 에 비례하고 있으며, 포화영역에서는 잡음량의 크기가  $V_{ds}$ 에 따라 변하지 않음이 그림4에서 보여졌다. 그런데 게이트 전압이  $V_{gs}=2\text{V}$ 일 때에는  $S_{Id} \propto 1/L^3$ 에 근사하나,  $V_{gs}=4\text{V}$ 일 때에는  $S_{Id}$ 가  $L$ 에 무관함이 보여지고 있다. 그림2와 3에 의하면 드레인 잡음의  $L$ 에 대한 의존도는 모든 게이트 바이어스에서 이론적인 예측으로부터 벗어나 있음을 알 수 있다. Short channel의 MOSFET소자에서 드레인 잡음의  $S_{Id}/I_d^2$ 의  $1/L$ 모델링이 부적합하다고 보고된 바 있으나[16], 그 타당한 이론적인 근거가 아직 알려져 있지 않다[16].

J. Chang 등은 [17] 세계적으로 잘 알려진 미국, 일본 및 유럽의 유수한 반도체 제조회사들에서 공급된 여러 종류의 MOSFET소자에서 측정된  $1/f$  잡음실험결과를 발표하였다. 주로 게이트 길이가 비교적 긴 경우에서 측정된 결과를 등가 게이트 전압잡음의 전력밀도 스펙트럼  $S_{Vg}$ 로 기술하였다. 식 (19)로 표현된  $S_{Id}/I_d^2$ 를 다음과 같이  $S_{Vg}$ 로 바꿔 쓸 수 있다.

$$S_{Vg} = \frac{k_B T q^2 N_T(E_f)}{W L C_{ox} \gamma} \frac{1}{f} \quad (24)$$

측정된  $S_{Vg}$ 는 게이트전압 및 드레인 전압에 대하여



거의 변하지 않음이 보여졌다. J. Chang 등의 결과는  $N_T(E_{fm})$ 이 게이트전압의 함수가 아닐 경우에 (24)식의 결과와 일치함을 알 수 있다. 본 연구의 시료소자에서 측정된  $S_{Vg}$ 의 바이어스 의존도를 그림5에 보였다. 그림5-a의 결과를 검토하면 비교적 long channel에서는 강반전의 경우에 ( $V_{gs}=1V$  제외) 동일한 결과가 얻어짐을 알 수 있다. 그러나 그림5-b의 short channel의 경우에는  $S_{Vg}$ 가 드레인 전압에 의해 그 크기가 변하고 있어서,  $L=0.8\mu m$ 의 소자에서는 short channel 효과가 심하게 나타나고 있음을 알 수 있다.

그림5-b의  $S_{Vg}$ 의 특성에서는  $S_{Id}$ 의 short channel 효과와 더불어  $g_m$ 의 short channel 효과도 포함하고 있어서, 그 특성의 해석이  $S_{Id}$ 의 경우보다 어렵다고 볼 수 있다.

#### IV. 결 론

본 연구의 실험소자인 BiCMOS 공정의 n채널 MOSFET에서 측정된  $1/f$  잡음의 특성은 일반적으로 알려져 있는 게이트 및 드레인 바이어스전압에 따른 잡음특성과 대체적으로 일치함이 실험적으로 보여졌다. 특히, 비교적 채널의 길이가 긴 소자에서의 잡음은 게이트 전압  $V_{gs}$ 가 문턱전압  $V_T$  근처인  $V_{gs}=1V$ 일 때를 제외하고는 기존의 이론 및 실험결과와 거의 일치하였다. 하지만, short channel의 MOSFET에서는 이론과 상이한 결과가 측정되어서 여러 관점에서 잡음량을 분석해 본 결과, short channel에서는 기존 잡음모델의 적용이 어려워지며 SPICE 잡음식의 모델 변수를 묘사하기가 어려워 보인다. 그러나 비교적 long channel의 NMOS 소자에서는  $1/f$  잡음의 SPICE 모델식의 각 변수들을 어렵지 않게 얻을 수 있음을 실험적으로 보였다.

#### 참 고 문 헌

[1] A. van der Ziel, *Noise in Solid State Devices and Circuits*, John Wiley & Sons, New York, NY,

1986.

- [2] Z, Y, Chang and W. M. C. Sansen, *Low Noise Wide-Band Amplifiers in Bipolar and CMOS Technologies*, Kluwer Academic, Norwell, MA, 1991.
- [3] R. Sarpeshkar, T. Delbruck, and CA. Mead, "White Noise in MOS Transistors and Resistors," *IEEE Circuit & Dev.*, 9. no. 6, pp. 23-29, 1993.
- [4] A. van der Ziel, "Unified Presentation of  $1/f$  Noise in Electronic Device Fundamental  $1/f$  Noise Source," *Proc. IEEE*, 76. pp. 233-255, 1988.
- [5] F. M. Klaassen and J. Prins, "Thermal Noise of MOS Transistors," *Philips Res. Repts.*, 32, pp. 504-514, 1967.
- [6] F. N. Hooge, " $1/f$  Noise," *Physica*, 83B, pp. 14-23, 1976.
- [7] F. N. Hooge and L. K. J. Vandamme, "Lattice Scattering Causes  $1/f$  Noise," *phys. Rev. Lett.*, 66A, pp. 315-316, 1978.
- [8] L. K. J. Vandamme, " $1/f$  Noise for MOSTs Biased in Nonohmic Region," *Solid-State Electronic.*, 23, pp. 325-329, 1980.
- [9] L. K. J. Vandamme, X. Li, and D. Rigaud, " $1/f$  Noise in MOS Devices, Mobility or Number Fluctuation?," *IEEE Trans. Elec. Dev.*, ED-41, pp. 1936-1945, 1994.
- [10] H. S. Min, "A Unified Theory of Noise in Nondegenerate Semiconductors," *J. Appl. Phys.*, 61, pp. 4549-4565, 1987.
- [11] K. K. Hung, P. K. Ko, C. Hu, and Y. C. Cheng, "A Unified Model for the Flicker Noise in Metal Oxide Semiconductor Field-Effect Transistor," *IEEE Trans. Elec. Dev.*, ED-37, pp. 654-665, 1990.
- [12] B. J. Gross and C. G. Sodini, " $1/f$  Noise in MOSFETs with Ultrathin Gate Dielectrics," *IEDM*, pp. 881-884, 1992.
- [13] K-Y. Lee, H. S. Min, and Y. J. Park, "Estimation of Noise Power Spectral Densities from the Monte Carlo Simulated Terminal Currents in Semiconductor

- Devices," *Solid-State Electronics*, 36, pp. 1563-1570, 1993.
- [14] G. Reimbold, "Modified  $1/f$  Trapping Noise Theory and Experiments in MOS Transistors Biased from Weak to Strong Inversion- Influence of Interface States," *IEEE Trans. Elec. Dev.*, ED-31, pp. 1190-1198, 1984.
- [15] F. M. Klaassen, "Characteristics of Low  $1/f$  Noise in MOS Transistor," *IEEE Trans. Elec. Dev.*, ED-18, pp. 887-891, 1984.
- [16] H. Wong and Y. C. Cheng, "Modeling of Low-Frequency Noise in Metal Oxide Semiconductor Field-Effect Transistor with Electron Trapping-Detrapping at Oxide-silicon Interface," *IEEE Trans. Elec. Dev.*, ED-88, pp. 1883-1888, 1991.
- [17] J. Chang, A. A. Abidi, and C. R. Viswanathan, "Flicker Noise in CMOS Transistors from Subthreshold to Strong Inversion at Various Temperatures," *IEEE Trans. Elec. Dev.*, ED-41, pp. 1965-1971, 1994.

---

 저 자 소 개
 

---



具會佑 (正會員)

1991년 서강대학교 물리학과 졸업 (이학사), 1991년 현대전자 반도체 사업부 근무, 현 충북대학교 박사 과정.

주 관심분야는 반도체 소자물리 및 모델링,  $1/f$ 잡음.

李 奇 榮 (正會員)

1981년 서울대학교 전자공학과(공학사).

1983년 서울대학교 전자공학과(공학석사).

1993년 서울대학교 전자공학과(공학박사).

1983년~1984년 금성반도체 주식회사.

1987년~현재 충북대학교 전자공학과 교수.

주 관심 연구분야는 반도체 소자 모델링 및 전자소자의 잡음해석.