

디지털 논리회로 설계 및 모의 실험 실습을 위한 인터넷 기반 교육용 소프트웨어 패키지 개발

기장근, 허원

공주대학교 전기전자정보공학부
(1999. 2. 5. 접수)

Development of the Internet-Based Educational Software Package for the Design and Virtual Experiment of the Digital Logic Circuits

Jang Geun Ki, Won Ho

Division of Electrical, Electronic, Information & Communication
Engineering, Kongju National University
(received February. 5. 1999)

국문요약

본 논문에서는 인터넷을 이용한 디지털 논리회로 설계 및 모의실험실습을 위한 교육용 소프트웨어 패키지 (DVLab)를 개발하였다. 개발된 패키지는 디지털 조합/순차회로는 물론 마이크로콘트롤러 응용회로까지 설계하고 시뮬레이션할 수 있는 모듈, 브레드보드 시뮬레이터 모듈, 실험항목별 이론 강의를 위한 모듈, 보고서 작성 및 보고서 자동검사 모듈 등을 포함하고 있다. 개발된 모든 모듈들은 독립적인 응용 프로그램으로 뿐만 아니라 인터넷을 이용한 사용이 가능하며, 특히 시뮬레이터 모듈의 경우 실시간 클럭 제공, 설계회로도 상에서 직접 소자의 출력값 확인, 논리값 변화 기록 기능, 설계회로 복사 방지 기능, 다양한 논리회로 소자뿐만 아니라 LED, buzzer등과 같은 시각적, 청각적 소자 제공 등의 특징을 가진다. 또한 개발된 교육용 패키지를 이용한 디지털 논리회로 실험실습 과목의 학습 모형을 제시하였다.

Abstract

In this paper, we developed the internet-based educational software package(DVLab) for design and virtual experiment of the digital logic circuits. The DVLab consists of the LogicSim module for design and simulation of digital combinational/sequential logic circuits, micro-controller application circuits and the BreadBoard module for virtual experiment and the Theory module for lecture and the Report/ReportChecker module and some other utility modules. All developed modules can be run as application programs as well as applets in the Internet. The LogicSim and the BreadBoard support real time clock

function, output verification function on the designed circuits, trace function of logic values, copy-protection function of designed circuits and provide various devices including logic gates, TTLs, LED, buzzer, and micro-controller. The educational model of digital logic circuit design and experiment using the DVLab is also presented in this paper.

1. 서론

최근 디지털 논리회로 설계 분야에서는 컴퓨터 상에서 CAD(Computer Aided Design) 툴(tool)들을 이용한 설계가 일반화되고 있으며, 대학에서의 논리회로 설계 관련 과목에서도 CAD 툴들을 이용한 학습이 도입되고 있는 추세이다. 그러나 현재까지는 대부분의 CAD 툴^[1-5]들이 매우 고가이며, 또한 고성능의 컴퓨터를 운영환경으로 요구하고 있는 등, 대학에서 학부생들의 실험실습에 도입하기에는 여러가지 어려운 점이 많이 있는 실정이다. 따라서 본 연구에서는 현재 일반화되어 있는 개인용 컴퓨터 상에서 운영될 수 있으며, 또한 인터넷상에서도 운영될 수 있는 논리회로 설계 및 실험 실습을 위한 시뮬레이터 패키지를 JAVA 언어^[6-9]를 사용하여 개발하였다.

개발된 시뮬레이터는 기존의 CAD 툴과는 달리 간단한 조합회로부터 순차회로는 물론 마이크로 콘트롤러 응용회로에 이르기까지의 다양한 디지털 회로를 실시간으로 시뮬레이션하고, 결과를 설계 회로도 상에서 직접 LED, 7세그먼트 표시기, 부저 등을 이용해 시각적, 청각적으로 확인할 수 있다. 또한 독립적인 응용 프로그램으로 실행시킬 수 있을 뿐만 아니라 인터넷상의 홈페이지를 이용한 사용도 가능하며, 인터넷을 이용한 회로도 전송 기능, 설계 회로도 복사 방지 기능 등을 가지고 있어 학생들의 디지털 논리회로 설계 관련 과목의 강의 및 실험 실습에 매우 효율적으로 사용될 수 있다. 또한 실제 실험에 사용되는 기자재 구입 비용 및 재료비의 절감효과를 도모할 수 있을 뿐만 아니라 학생 개인별 실험실습이 가능하고 또한 컴퓨터가 있는 임의장소에서 임의시간에 학습 및 실습이 가능한 장점이 있다. 그밖에도 본 논문에서 개발된 패키지에는 실험실습 항목별 강

의를 위한 모듈, 보고서 작성 및 보고서 자동검사 모듈등이 포함되어 있다.

본 논문의 구성은 다음과 같다. 서론에 이어 2장에서는 개발된 시뮬레이터 패키지의 구조 및 기능에 대해 기술하였고, 3장에서는 개발된 시뮬레이터를 이용한 학습 모형에 대해 기술하였으며, 4장에서 결론을 맺었다.

2. 논리회로 설계 및 모의실험실습 패키지 구조 및 기능

본 논문에서 개발된 디지털 논리회로 설계 및 모의실험실습용 소프트웨어 패키지 (DVLab : Digital Virtual Lab) 전체 구조를 그림 1에 나타내었다.

Digital Virtual LAB

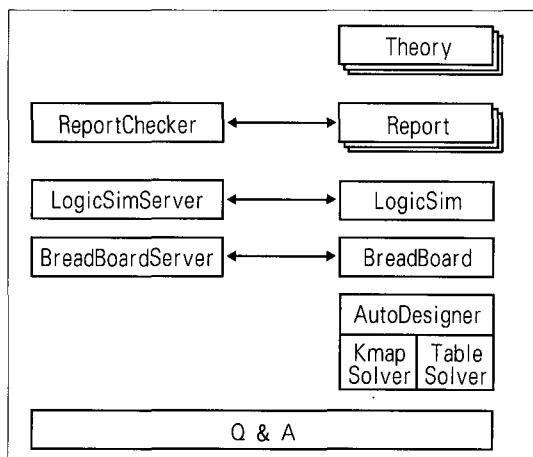


그림 1. 디지털 논리회로 설계 및 모의실험실습용 소프트웨어 패키지 구조

그림에서 Theory 모듈은 실험실습 항목별로 학습에 필요한 이론적인 내용들을 담고 있는

HTML 파일들로, 텍스트 뿐만 아니라 이미지, 동영상, 오디오 등 다양한 멀티미디어를 활용하여 구성되어 있다. Report 모듈은 이론을 학습한 후 제출하는 실험예비보고서와 실험후 제출하는 결과보고서를 작성할 수 있도록 해주는 프로그램들로 구성되어 있다. LogicSim 모듈은 논리 게이트 레벨의 회로 설계를 수행하고 또한 시뮬레이션을 통해 결과를 확인할 수 있는 시뮬레이터이며, BreadBoard 모듈은 브레드보드(breadboard)상에서 TTL 소자들을 이용해 회로를 구성하고 실험할 수 있는 시뮬레이터이다. ReportChecker 모듈은 인터넷을 이용해 제출된 실험예비/결과보고서를 검사하고 결과들을 기록하는 모듈이다. LogicSimServer 모듈과 BreadBoardServer 모듈은 서버시스템의 공유 라이브러리에 들어있는 회로도 화일들을 클라이언트의 요구에 따라 전송해주는 역할을 수행한다. AutoDesigner 모듈, KmapSolver 모듈(Karnaugh Map 알고리즘⁽¹⁰⁾ 이용), TableSolver (Quine-McCluskey 알고리즘⁽¹⁰⁾ 이용) 등은 간소화된 논리식을 자동으로 구해주는 유ти리티 프로그램들이다. Q&A 모듈은 질문과 응답을 볼 수 있는 게시판 모듈이다.

다음에 DVLab을 구성하는 주요 모듈들에 대한 기능과 특징을 기술하였다.

2.1 Report 모듈

대부분의 실험실습 관련 과목에서 실험 예비/결과 보고서를 작성하여 제출토록 구성되어 있다. Report 모듈은 이와 같은 보고서를 학생들이 쉽게 작성할 수 있도록 프로그램화 한 모듈로, 한 예를 그림 2에 나타내었다. 그림 2의 모듈은 문항별로 답을 작성하는데 필요한 프로그램들을 내장하고 있어 학생들은 컴퓨터 상에서 모든 답을 작성할 수 있도록 구성되어 있다. 또한 보고서 작성자의 ID와 이름 등을 한번 기록한 후에는 보고서를 복사해도 항상 원래의 작성자 ID와 이름이 나타나도록 하는 파일 복사 방지 기능을 가지고 있어 학생들의 실질적인 교육 효과를 높일 수 있다. 또한 작성된 보고서의 저장/읽기, 프린트 기능뿐

만 아니라 인터넷을 이용한 보고서 제출 기능을 가지고 있으며, 인터넷을 이용한 보고서 제출시에는 필요할 경우 LogicSim/BreadBoard 모듈들을 이용해 설계한 회로도를 동시에 전송할 수 있도록 구성되어 있다. 인터넷을 이용해 제출된 보고서는 서버시스템의 ReportChecker 모듈에 의해 처리된다.

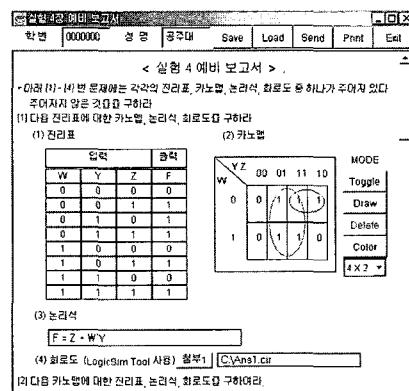


그림 2. Report 모듈 예

2.2 LogicSim 모듈

LogicSim 모듈은 단순 조합/순차회로는 물론 마이크로콘트롤러(PIC16C84)⁽¹¹⁾ 응용회로까지 설계 및 시뮬레이션이 가능하도록 구성된 모듈로, 일반적인 CAD 툴이 갖는 기능이외에 다음과 같은 특징을 갖는다.

- 로컬 컴퓨터 뿐만 아니라 인터넷 상에서도 실행 가능
- 실시간 클릭 기능 제공(주파수 변경 가능)
- 회로도내의 모든 소자 출력값 변화를 시각적으로 확인 가능
- 네트워크를 이용한 다양한 예제 회로도 download 가능
- 회로도내 임의점 값 변화를 타이밍도로 볼수 있는 TRACER 기능 제공(프린트 가능)
- 다양한 소자 제공(Gate, flipflop, TTL, LED, 7-segment, buzzer, PIC16C84,...)

- ERC(Electric Rule Check) 기능 제공
- 회로도 파일 복사 방지 기능
- 회로도 저장/읽기 및 프린트 기능 지원
- 설계화면 확대/축소 기능 지원
- 소자/선 이동, 복사, 삭제, 회전 기능 지원

그림 3에 LogicSim 모듈의 기능적인 구조를 나타내었다. 그림에서 GUI 블록은 그래픽을 통한 사용자와의 인터페이스를 담당하는 부분으로 이 인터페이스를 통해 SE(Schematic Editor)를 구동함으로써 사용자는 회로 설계에 필요한 심볼들

을 생성하고, 선을 이용해 심볼들의 입력포트와 출력포트를 상호 연결하게 된다. 여기서 심볼은 디지털 회로를 설계할 때 사용되는 소자를 말하며, 마이크로 콘트롤러인 PIC16C84와 AND 게이트, OR 게이트 등의 논리 게이트뿐만 아니라 TTL 칩 소자, LED, 7-세그먼트 소자 등 다양한 소자들을 포함하고 있다. ERC(Electric Rule Checker) 블럭은 설계된 회로의 전기적인 규칙들을 검사하는 블럭으로 에러가 발생하면 벨 소리와 함께 화면 하단에 에러 메세지를 나타낸다. 또한 에러가 없을 경우 각 심볼간의 연결관계를 설정해 주고 이에 대한 정보를 CP(Circuit Processor) 블럭에 넘겨줌으로써, 시뮬레이션시 CP 블럭이 각 심볼의 입력에 따른 출력 값을 계산할 수 있도록 해준다. CG(Clock Generator) 블럭은 독립적인 thread가 수행하는 루틴으로 정해진 주기마다 클럭의 출력값을 0→1→0을 반복하여 변하도록 해준다. I/O 블럭은 파일 읽기/쓰기 및 프린트 기능과 네트워크와의 접속 기능 등을 제공한다. 그림 4에는 LogicSim 시뮬레이터를 사용해 설계한 자동판매기 회로를 예로 나타내었고, 그림 5에는 PIC16C84 마이크로콘트롤러를 이용한 LED 점등 회로를 나타내었다.

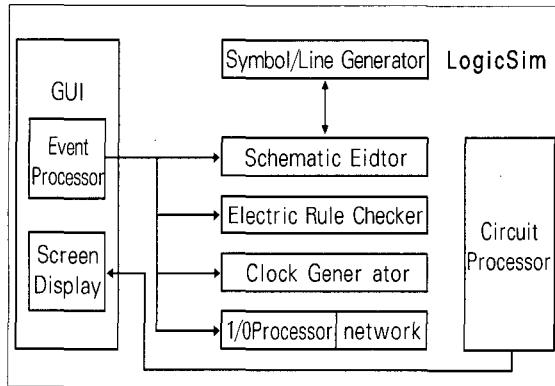


그림 3. LogicSim 모듈 기능 구조

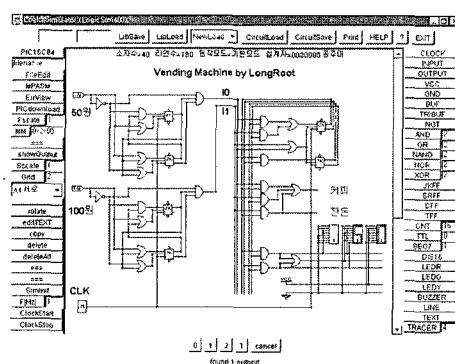


그림 4. LogicSim 시뮬레이터를 이용한 자동판매기 회로 설계

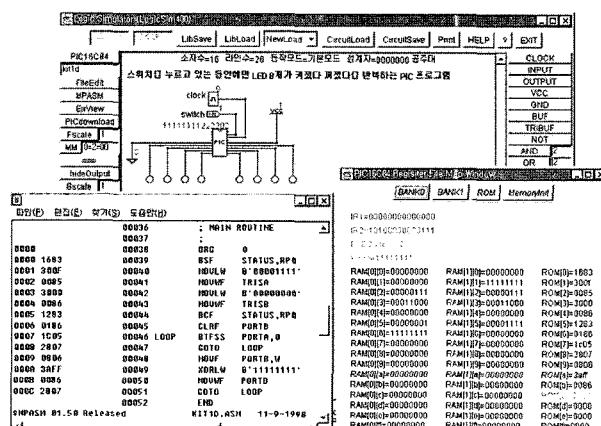


그림 5. PIC16C84 마이크로콘트롤러를 이용한 LED 점등회로

2.3 BreadBoard 모듈

BreadBoard 모듈은 브레드보드 상에서 TTL 등의 소자들을 사용하여 수행하는 논리회로실험에 대한 시뮬레이터 프로그램으로, 실제 실험과 유사한 교육적 효과를 얻을 수 있도록 구성되었다. 예를 들어 그림 6에 BreadBoard 시뮬레이터를 이용한 4비트 상향/하향 카운터 실험 회로를 나타내었는데, 이 회로를 구성할 때 TTL 소자의 핀들을 브레드보드상의 구멍과 정확히 맞추어야 하고, 또한 한 구멍에 2개 이상의 선들을 끼울 수 없으며, TTL 소자의 전원(VCC)과 접지(GND)핀에 각각 5V, 0V를 연결해야만 소자가 동작하고, 전원 스위치를 켜야 모든 회로가 동작하는 등 실제 실험과 유사한 효과를 갖는다. 또한 배선 연결을 쉽게 확인할 수 있는 기능, 원하는 지점의 값 변화를 실시간으로 추적할 수 있는 TRACER 기능, TTL 소자에 대한 온라인 도움말 기능 등을 제공함으로써 사용의 편리성 및 효율성을 도모하였다.

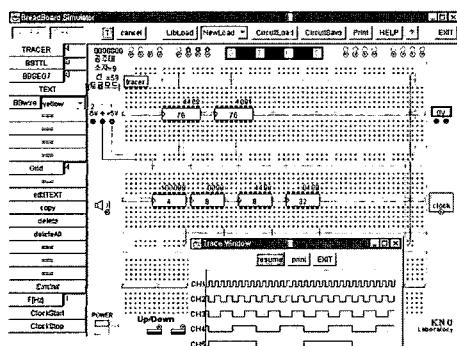


그림 6. BreadBoard 시뮬레이터를 이용한 4비트 카운터 실험 회로

2.4 논리식 간소화 모듈

논리식 간소화를 위한 유틸리티 모듈들중 대표적인 예로 카노맵을 이용한 논리식 간소화 모듈의 실행화면을 그림 7에 나타내었다. 그림에서 좌측 상단에 있는 카노맵의 각 칸을 마우스로 클릭하여 논리값을 입력(마우스로 클릭할 때마다 0, 1,

d(don't care) 순서로 자동 변환됨)하거나, 그림의 좌측 하단쪽에 위치한 진리표의 출력칸(F)을 마우스로 클릭하여 임의의 논리값을 입력하면 자동으로 간소화된 논리식을 구하여 화면의 우측에 표시해주게 된다. 또한 윈도우 하단에 있는 빙칸에 임의의 논리식을 입력하고 실행 버튼을 누르면 가장 간단한 형태의 논리식을 자동으로 계산하여 결과식을 표시해주는 기능도 가지고 있다. 그밖에 카르노도의 변수 수를 변경하거나 변수문자를 변경하는 기능도 가지고 있다.

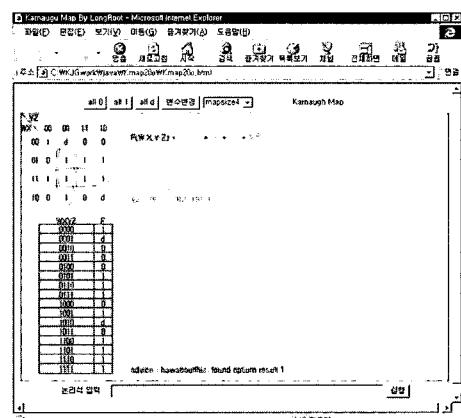


그림 7. KmapSolver 모듈 실행 예

3. 디지털 논리회로 모의실험실습 학습 모형

그림 8에 디지털 회로 설계 및 실험 실습 과목에서 실제 이용되고 있는 한 학습 모형을 흐름도 형태로 제시하였다.

그림에서 알 수 있드시 매주마다 수행할 실험 실습 항목(표 1의 디지털 기초실험 과목 학습내용 참고)에 대한 이론과 예비보고서 파일들이 먼저 서버시스템의 홈페이지에 게시되고, 학생들은 이 파일들을 다운로드 받아 사용한다. 학생들이 이론을 학습하거나 예비보고서 작성시 발생하는 의문점은 홈페이지에 마련된 질문과 응답 게시판을 활용하도록 되어 있다. 작성된 예비보고서 (LogicSim 모듈을 사용하여 설계된 회로도 포

디지털 논리회로 설계 및 모의 실험 실습을 위한 인터넷 기반 교육용 소프트웨어 패키지 개발

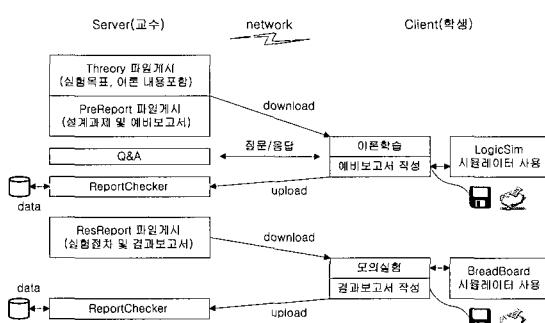


그림 8. 디지털 논리회로 설계 및 실험 실습 학습 모형

표 1. 디지털 기초실험 교과 과정

주	학습내용	주	학습내용
1	디지털회로 기초이론	9	순차회로 설계
2	DVLab 사용법	10	동기식 카운터
3	논리 게이트	11	비동기식 카운터
4	조합회로 설계 및 카노법	12	레지스터
5	디코더, 인코더, 멀티플렉서, 디멀티플렉서	13	메모리(ROM, RAM)
6	7세그먼트 표시기 및 디코더	14	자동판매기
7	가감산기, 산술논리연산장치	15	디지털 시계
8	플립플롭	16	자유 응용회로 설계

함)는 네트워크를 통해 제출하며 이때 비밀번호도 같이 전송하도록 되어 있다. 서버에 있는 ReportChecker 모듈은 수신된 보고서의 ID와 이름, 비밀번호 등을 확인하여 정상적인 사용자일 경우 보내온 보고서 정보들을 파일로 서버에 저장하고, 리포트 관리에 필요한 정보를 생성하여 추후 평가에 사용할 수 있도록 해준다. 예비보고서

제출이 완료되면, 결과보고서 파일을 게시하고 동일한 요령으로 학생들은 이 파일들을 다운로드 받아 결과보고서에 기술된 실습 절차에 따라 BreadBoard 모듈 등을 사용하여 모의실험하고 모의실험 회로도와 실험 결과를 결과보고서에 포함시켜 다시 서비스로 전송하게 된다. 예비보고서와 마찬가지로 서버시스템에 있는 ReportChecker 모듈은 수신한 리포트를 자동으로 검사하고 결과를 저장하게 된다.

4. 결론

본 논문에서는 인터넷을 이용한 디지털 논리회로 설계 및 모의실험실습을 위한 교육용 소프트웨어 패키지를 개발하였고 이를 이용한 학습 모형을 제시하였다. 개발된 패키지에 포함된 논리회로 시뮬레이터(LogicSim)는 기존 CAD 툴과는 달리 디지털 논리회로를 설계하고 설계된 회로를 실시간으로 시뮬레이션하여 그 결과를 설계 회로도상에서 직접 시각적, 청각적으로 확인할 수 있다. 또한 브레드보드 시뮬레이터(BreadBoard)는 브레드보드상에서 TTL 소자를 사용한 실험과 동일하게 모의실험 할 수 있도록 구성되어 있어서 기자재 구입 비용 및 실험 재료비 절감 등의 경제적인 효과 뿐만 아니라 장소 및 시간에 따른 제약을 받지 않는다. 또한 개발된 소프트웨어 패키지는 보고서나 설계 회로도의 복사방지 기능을 가지고 있으며, 인터넷을 이용해 실험과제를 제시하고 실험 결과를 제출할 수 있을 뿐만 아니라 제출된 보고서를 자동으로 검사해주는 모듈 등을 포함하고 있어 교육 효과를 극대화 할 수 있다.

[참고문헌]

- (1) ALTERA, (1998), MAX+PLUS II Getting started
- (2) Synopsys, (1996), System Installation and Configuration Guide
- (3) Mentor Graphics, (1994), Explorer Lsim for New Users
- (4) Cadence, (1998), Traning Manual & Lab Book

- [5] Xilinx, (1998), Traning Course
- [6] Sun microsystems, <http://www.java-soft.com/>
- [7] Steve Simkin, Neil Bartlett, Alex Leslie, (1997), JAVA Programming Explorer, The Coriolis Group, Inc.
- [8] Partrick Chan, Rosanna Lee, Douglas Kramer, (1998), The Java Class Libraries Second Edition, Vol. 1-1, 1-2, 2-1, 2-2, Addison Wesley
- [9] Nataraj Nagaratnam, Brian Maso, Arvind Srinivasan, (1996), JAVA Networking and AWT API Superbible, The Waite Group
- [10] Jerry D. Daniels, (1996), Digital Design from Zero to One, John Wiley & Sons, pp. 155-198.
- [11] MICROCHIP, (1996), PIC16/17 Microcontroller Data Book.