

# 특성 저하를 최소화하는 광대역 안정화 기법에 관한 연구

## A Study on the Technique to Stabilize a Device with Minimum Degradation of Performances

정명래\*, 이상원\*\*, 김학선\*\*\*, 홍신남\*\*, 이윤현\*\*\*\*

Myung-Rea Chung\*, Sang-Won Lee\*\*, Hak-Sun Kim\*\*\*,  
Shin-Nam Hong\*\*, and Yun-Hyun Lee\*\*\*\*

### 요 약

본 연구는 소자의 S-파라미터로부터 소스측과 부하측에 최소 직렬 안정화 저항 값 및 최소 병렬 안정화 컨덕턴스를 계산하는 수식을 유도하여, 안정도를 유지하면서 최대 가용 이득의 손실을 최소화하기 위한 설계 방법을 제시하였다. 1.9 GHz 대역에서 사용되는 KGF1254B 트랜지스터에 일반적으로 사용되고 있는 단순한 안정화 회로를 적용하였을 때는 최대 가용 이득이 5.2 dB 감소되나 본 논문의 방법을 적용함으로써 1 dB 감소만으로도 회로를 안정화시킬 수 있었다.

### Abstract

In this paper, the equations which can be used to calculate the minimum series stabilizing resistance and /or the minimum parallel stabilizing conductance using the S parameters of an active device has been derived. The equation derived can be used to design a stabilizing circuit of minimum loss of a maximum available gain of a device when the circuit is adopted. For the case of KGF1254B which can be used at 1.9 GHz, the circuit proposed in this paper reduce the maximum available gain by 1 dB, while conventional simple resistor circuit reduce it by 5.2 dB.

### I. 서 론

일반적으로 전력증폭기의 증폭 소자로 Si BJT나 Si MOSFET가 일반적으로 사용되지만 1GHz 이상의 고주파대에서는 GaAs FET가 현재 많이 사용되고 있다. GaAs FET는 Si MOSFET나 Si 바이폴라 트랜지스터에 비해 휴대용 단말기의 전력증폭기로서 가장 중요한 드레인 효율이 10~15%로 높아 현

재는 대부분 GaAs FET가 사용되고 있다[1].

휴대용 단말기에 이용되는 전력증폭기를 설계할 때는 통화 시간에 직접 관계가 되는 효율, 기지국에 의해 정해지는 통화 범위에 따라 결정되는 출력, 전지로 동작시키기 때문에 저전압에서 동작, 소형, 경량, 낮은 가격 등의 특성이 요구되고 있다. 또한 발진기 출력이나 필터의 손실 때문에 입력이 7 dBm일 때 출력은 30 dBm(1W) 이상, 기본파에 대한 2차, 3차, 4차 고조파가 -30 dBc 이하, 전력증폭기의 부하

\* 목포해양대학교 해양전자통신공학부(Faculty of Marine Electronic & Communication Eng., Mokpo National Marine Univ.)

\*\* 한국항공대학교 항공전자공학과(Dept. of Avionics Eng., Hankuk Aviation Univ.)

\*\*\* 대전산업대학교 정보통신·컴퓨터공학부(Faculty of Inform. Comm. & Computer Eng., Taejon National University of Technology)

\*\*\*\* 한국항공대학교 항공통신정보공학과(Dept. of Telecom. & Inform. Eng., Hankuk Aviation Univ.)

· 논문번호 : 99-2-9

· 접수일자 : 1999년 10월 26일

변동에 대해 증폭 소자가 파괴되거나 발진을 일으키지 않는 안정도 등과 같은 특성을 고려하는 것이 중요한 항목이다.

이러한 마이크로파 전력증폭기의 설계 기술은 대체로 완성 단계에 도달되었으며, 수동 소자인 RLC로 구성되는 회로 방식은 저역통과, 고역통과, 귀환 등 기초적인 지식은 이미 확립되어 있다. 그러므로 마이크로파 전력증폭기를 설계시 주된 관점은 기존의 회로 기술을 이용하여 소자의 성능을 어디까지 이끌어 내느냐에 있다[2].

본 논문에서는 PCS 단말기의 전력증폭기로 많이 사용되는 OKI의 KGF1254B를 이용하여 회로의 출력 특성을 저하시키지 않고 안정화시킬 수 있는 안정도 개선 방법을 제시하고자 한다. 기존의 전력증폭기 안정화는 트랜지스터의 입·출력단에 저항 성분을 추가하거나 부귀환 회로를 연결하는 방법을 사용하지만, 이러한 방법은 소자의 동작 주파수대역에 대해서 안정화시켜야 되므로 소자의 특성에서 제시된 저항 성분보다 큰 저항 성분을 사용하게 된다. 때문에 소자의 특성에서 제시된 값보다 증가한 저항 값에 의하여 최대 가용 이득과 같은 전력증폭기의 출력 특성을 저하시키는 결과를 초래한다. 그러므로 안정화에 의한 특성 저하를 개선하기 위해서 주파수의 변화에 따른 실제 저항 값을 구할 수 있는 수식을 유도하였으며, 이 수식에 의해 계산된 저항 값을 만족하는 최적화된 회로를 채택하였다. 또한 소자의 동작 주파수에서 최소 안정화 저항 값을 갖도록 하여 전력증폭기의 최대 가용 이득의 출력 특성이 향상되는 방법을 제시하였다.

## II. 안정도 검사 방법 및 안정도 원

능동소자를 사용하여 전력증폭기를 설계할 때 증폭기의 안정성 문제는 매우 중요하게 고려할 사항이며, 이러한 증폭기의 안정도의 판별은 Rollett stability factor에 의해서 검증할 수 있다. 만일 주어진 능동소자의 S 파라미터가 식(1)과 식(2)를 만족하게 되면 이 능동소자는 입력단과 출력단에 연결되는 임피던스에 관계없이 무조건 안정하다고 볼 수 있다. 그러나 식(1)과 (2)를 만족하지 않는 S 파라

미터를 갖는 능동소자는 소스와 부하 임피던스에 따라 부분적으로 불안정한 상태를 나타낸다[3],[4].

$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |D|^2}{2|S_{12}S_{21}|} > 1 \quad (1)$$

$$|D| < 1 \quad (D = S_{11}S_{22} - S_{12}S_{21}) \quad (2)$$

식 (1)과 (2)는 능동소자 자체의 파라미터만을 포함하고 있고, 입력단과 출력단에 연결되는 소스와 부하에 대한 파라미터들을 포함하고 있지 않기 때문에 만일 주어진 능동소자가 잠재적인 불안정 상태이면 회로의 안정화 상태를 식 (1)과 (2)를 이용하여 판별할 수 없다. 따라서 소스와 부하에 제한을 받는 능동소자를 이용한 전력증폭기를 안정 영역에서 동작시키기 위해서는 소스와 부하에 대한 파라미터를 포함한 별도의 수식을 통해 안정도를 검토해야 한다. 그림 1은 소스와 부하가 연결된 일반적인 2 단자망을 나타낸 것이다[5].

그림 1에서 입력 반사계수  $\Gamma_{IN}$ 과 출력 반사계수  $\Gamma_{OUT}$ 을 나타내면 다음과 같다.

$$\Gamma_{IN} = S_{11} + \frac{S_{12}S_{21}\Gamma_L}{1 - S_{22}\Gamma_L} \quad (3)$$

$$\Gamma_{OUT} = S_{22} + \frac{S_{12}S_{21}\Gamma_S}{1 - S_{11}\Gamma_S} \quad (4)$$

식 (3), (4)는 능동소자의 파라미터와 함께 소스

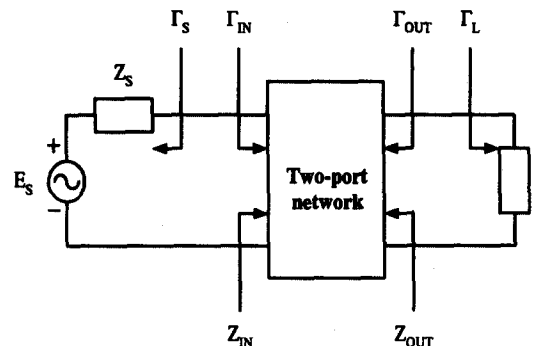


그림 1. 2 단자망

Fig. 1. Two-port networks.

와 부하에 관계된 파라미터를 포함하고 있기 때문에 주어진 주파수 영역에서 소스와 부하의 파라미터  $\Gamma_S, \Gamma_L$ 에 대해서 다음과 같은 조건을 만족하면 2 단자망은 안정하게 동작하게 된다.

$$|\Gamma_{IN}| < 1, |\Gamma_{OUT}| < 1 \quad (5)$$

즉 2 단자망이 무조건적 안정하기 위해서는  $\Gamma_L$ 의 모든 값에 대해서 입력 반사계수  $\Gamma_{IN}$ 의 절대값이 1보다 작아야 하고, 또한  $\Gamma_S$ 의 모든 값에 대해서도  $\Gamma_{OUT}$ 의 절대값이 1보다 작아야 한다. 만일 이러한 조건을 만족시키지 못하는 경우 ( $|\Gamma_{IN}| > 1$  또는  $|\Gamma_{OUT}| > 1$ )에는 2 단자망은 조건적 안정상태가 되어 각 단자에 부정저항 특성이 나타나게 되므로 발진하여 불요파 신호를 발생하게 된다. 이러한 조건적 안정상태에 있는 2 단자망을 안정하게 만들기 위해서는  $|\Gamma_{IN}| < 1, |\Gamma_{OUT}| < 1$ 를 만족시키는  $\Gamma_S$ 와  $\Gamma_L$ 의 범위를 정의하여 소스와 부하에 첨가되는 임피던스를 안정영역에 제한시키도록 해야 한다[6]~[8].

### 2-1 안정도원과 임피던스 정합원을 이용한 안정도 검사

일반적인 안정도 판별은 소스와 부하평면상에 입·출력 안정도원을 도시하고 식 (5)와 같은 안정화 조건을 사용하여 안정도를 검사하게 된다. 이와 같은 안정도 검사 과정에서 입·출력단의 공액 정합 조건을 포함시키면 전력증폭기를 설계하는데 있어 최적의 설계조건을 얻을 수 있다[9]. 일반적인 입·출력단의 임피던스 정합은 식 (6)과 (7)로 표현된다.

$$\Gamma_S^* = \Gamma_{in} = S_{11} + \frac{S_{12}S_{21}\Gamma_L}{1 - S_{22}\Gamma_L} \quad (6)$$

$$\Gamma_L^* = \Gamma_{out} = S_{22} + \frac{S_{12}S_{21}\Gamma_S}{1 - S_{11}\Gamma_S} \quad (7)$$

이러한 공액 정합 조건에 대한 위 수식으로부터  $\Gamma_S$ 와  $\Gamma_L$ 의 값을 구하고, 소스평면과 부하평면상에

$\Gamma_S$ 와  $\Gamma_L$ 의 관계를 직접적으로 표시할 수 있다. 식 (6)의 입력 임피던스 정합 식에 대해서  $\Gamma_L$ 을 전개하면 식 (8)과 같다.

$$\Gamma_L = \frac{S_{11} - \Gamma_S^*}{\Delta - S_{22}\Gamma_S^*} \quad (8)$$

또한 출력 반사계수에서 크기를 1로 놓으면 다음 식 (9)와 같이 입력 임피던스 정합 원을 정의할 수 있다.

$$|\Gamma_L| = \left| \frac{S_{11} - \Gamma_S^*}{\Delta - S_{22}\Gamma_S^*} \right| = 1 \quad (9)$$

식 (9)로 표현되는 임피던스 정합 원은  $\Gamma_S$ 가 0이면 식 (10)과 같은 조건에서  $|\Gamma_L| < 1$ 이 된다.

$$\left| \frac{S_{11}}{\Delta} \right| < 1 \quad (10)$$

즉, 스미스 도표상의 원점이 소스평면상에서 입력 정합기준을 만족하게 되므로 이를 이용해서 전력증폭기의 공액 정합 영역을 구할 수 있다. 그러므로 정합 귀환 증폭기를 설계할 때 임피던스 정합 조건과 안정도 조건에 의해서 교차되는 영역을 새로운 안정 영역으로 정의할 수 있다[10, 11].

### 2-2 Nyquist 판별법을 이용한 안정도 검사

전력증폭기의 안정성을 검사하는 또 다른 방법은 Nyquist 판별법을 사용하는 것이다. Nyquist 판별법은 변화하는 주파수에 대해 개방루우프 전달함수를 이용하여 폐루우프 시스템의 안정성을 결정하는 방법이다. 폐루우프 전달함수의 RHP의 pole 수를  $P_{cl}$ , 개방루우프 전달함수의 RHP의 pole 수를  $P_{op}$ , 그리고 기준점 (1, j)에 대한 시계방향 회전수를  $N$ 이라고 했을 때, 개방루우프의 전달함수가 기준점을 통과하지 않고, 또한 식 (11)을 만족하면 폐루우프 시스템은 안정하게 된다.

$$P_{cl} = P_{op} + N = 0 \quad (11)$$

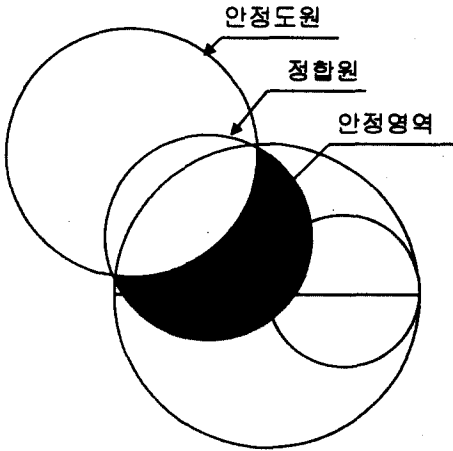


그림 2. 안정도원과 정합원에 의한 새로운 안정영역.  
Fig. 2. New stable area by using stability and matching circles.

식 (11)에서 개방루우프 시스템이 안정( $P_{op}=0$ )하다고 가정하면, 기준점에 대한 회전수가  $N=0$ 일 때 시스템은 안정하게 된다.

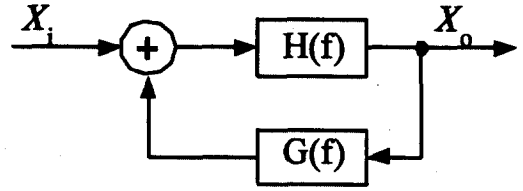
전력증폭기에 Nyquist 판별법을 적용하기 위해서는 일반적인 귀환 회로를 갖는 시스템의 폐루우프 전달함수를 구해야 된다. 그림 3의 (a)와 같은 시스템의 전달함수는 식 (12)와 같다.

$$\frac{X_o(f)}{X_i(f)} = \frac{H(f)}{1 - G(f) \cdot H(f)} \quad (12)$$

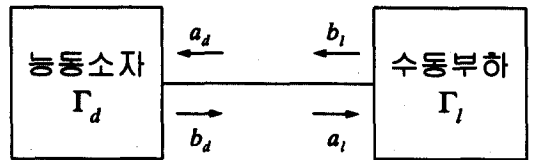
그림 3의 (b)는 능동소자와 수동부하로 구성된 시스템으로  $\Gamma_d(f)$ 을 능동소자에 대한 반사계수,  $\Gamma_l(f)$ 을 부하에 대한 반사계수로 가정하면 폐루우프 시스템의 전달함수와 유사한 능동회로의 전달함수를 정의할 수 있다. 즉 각각의 입력신호  $a_1(f)$ 과  $a_d(f)$ 의 관계를 나타내면 식 (13)과 같다.

$$\frac{a_1(f)}{a_d(f)} = \frac{\Gamma_d(f)}{1 - \Gamma_d(f) \cdot \Gamma_l(f)} \quad (13)$$

이때 식 (12)와 식 (13)의 유사성으로 식 (13)을 능동회로의 폐루우프 전달함수로 간주할 수 있으며, Nyquist 판별법을 사용하여 그림 3의 (b) 시스템에 대한 안정성을 검사할 수 있게 된다. Nyquist 판별



(a) 단일 루우프 회로



(b) 능동 회로망

그림 3. 단일 루우프 회로와 능동회로망  
Fig. 3. Single loop circuit and active network.

법을 이용한 증폭기의 안정성 판별을 위해서는 임피던스 정합회로를 트랜지스터의 입력단과 출력단에 차례로 삽입하고, 각 단에서 개방루우프 전달함수를 구하여 기준점(1, j0)을 일주하는 수를 계산하면 된다.

먼저 그림 4와 같이 트랜지스터의 입력단에 입력 정합회로를 삽입하고 출력단은  $50\Omega$ 으로 연결하면, 입력 반사계수  $\Gamma_{IN}$ 이  $S_{11}$ 이 되고, 입력단의 개방루우프 전달함수는  $\Gamma_s \cdot \Gamma_{IN}$ 이 된다. 이때 일반적인 정합회로는 수동소자를 사용하기 때문에 개방루우프 전달함수의  $P_{o1}$ 이 0으로 간주할 수 있으며, 따라서 폐루우프 전달함수의  $P_{d1}$ 은 기준점에 대한 회전수로 결정되어진다( $N_j = P_{d1}$ ). 만일 트랜지스터의

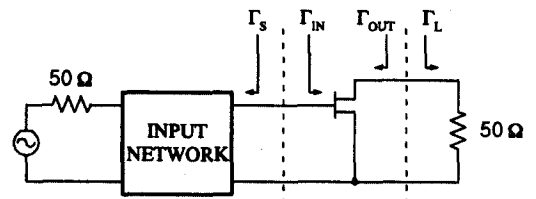


그림 4. 입력 정합회로를 갖는 트랜지스터  
Fig. 4. Transistor with input matching network.

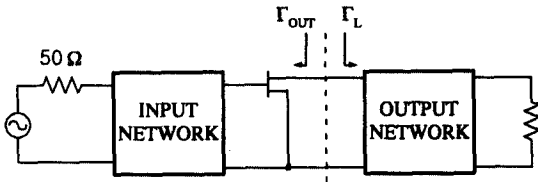


그림 5. 입·출력 정합회로를 갖는 트랜지스터  
Fig. 5. Transistor with input and output matching networks.

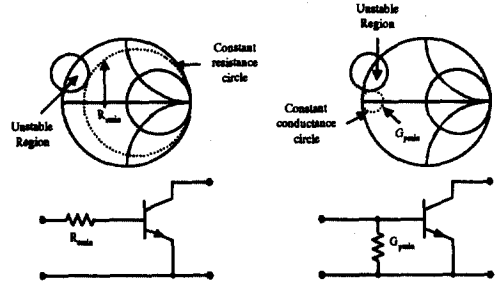
$S_{11}$  파라미터가 모든 주파수에 대해서 1보다 작은 경우, 기준점에 대한 회전수  $N_1$ 은 0이 된다. 그리고 출력단에서 페루우프 전달함수는 입력단에서 구한 페루우프 전달함수가 갖는  $P_{c1}$ 과 동일한 수의  $P_{c2}$ 를 갖는다( $P_{c2}=P_{c1}$ ). 즉  $\Gamma_L=0$ 이기 때문에 출력단의 개방루우프 전달함수  $\Gamma_L \cdot \Gamma_{OUT}$ 은 원점에 위치하게 되고  $N_2$ 는 0이 된다. 따라서  $P_{op2}$ 는 입력단의 페루우프 전달함수의  $P_{c1}$ 과 같게 된다.

그림 5는 출력 정합회로가 포함된 회로이다. 전체 증폭기의 안정도 판별은 개방루우프 전달함수  $\Gamma_L \cdot \Gamma_{OUT}$ 의 기준점에 대한 회전수를 계산하고, 일반적인 Nyquist 판별법을 사용하여 검사한다. Nyquist 판별법에 의해 증폭기가 안정하기 위한 필요충분 조건은 페루우프 전달함수의 RHP의 pole수가 0이면 된다. 따라서  $\Gamma_L \cdot \Gamma_{OUT}$ 이 시계방향으로 기준점을 포함하지 않아야 되며( $N_2 \leq 0$ ), 만일  $N_1 \geq 0$ 이면 전달함수  $\Gamma_L \cdot \Gamma_{OUT}$ 이 입력단에 의한 pole 수와 동일한 만큼 기준점을 반 시계방향으로 일주해야 한다. 이로 인해 시스템 전체의 pole 수인  $N_1 + N_2$ 가 0이 되도록 하면 시스템은 안정하게 동작을 한다[12].

### III. 안정화 기법

#### 3-1 단순 저항을 사용한 안정화 기법

그림 6은 단순 저항을 사용한 안정화 방법을 나타냈다. 트랜지스터의 입력단에 연결되는 임피던스가 안정도원내(불안정 영역)의 값을 가지면 출력단 반사계수의 크기가 1 보다 커지게 된다. 따라서 그림 6의 (a)와 같이 저항을 트랜지스터에 직렬로 연



(a) 직렬 저항 안정화 (b) 병렬 저항 안정화

그림 6. 저항을 이용한 안정화 방법

Fig. 6. Two types of resistive loading to improve stability.

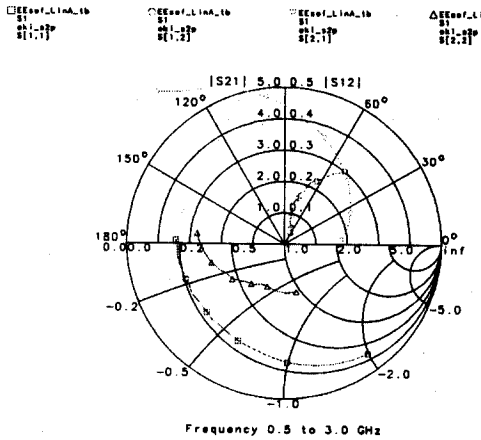
결함으로써 전체 회로의 입력단에 어떠한 부가가 연결되더라도 트랜지스터의 입력 임피던스의 저항 성분이 직렬 저항보다 커지도록 하여 안정도원내의 임피던스가 되지 않도록 하는 방법이다.

그림 6의 (b)는 트랜지스터 입력단에 병렬로 저항을 연결하는 방법이다. 안정화를 위한 저항의 사용은 입·출력단에 모두 가능하며 주요 특성을 떨어뜨리지 않는 단자를 선택하여 적용하며, 한쪽 단자를 안정화시키면 다른 쪽 단자도 안정화된다.

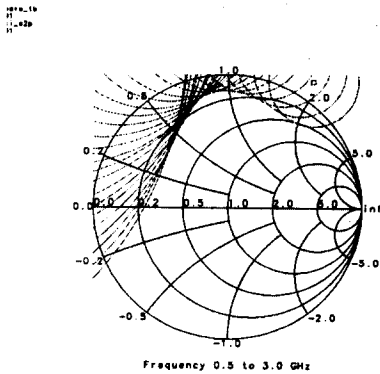
일반적으로 안정도 검사는 가장 낮은 주파수인 DC에서 능동소자의 최대 발전 가능 주파수인  $f_{max}$ 까지의 모든 영역에서 행해져야 된다. 그러나 전체 영역에서 안정화시키기 위한 직렬 혹은 병렬 저항의 삽입은 회로의 중요 특성을 저하시킨다.

그림 7에 OKI에서 생산되는 PCS 단말기용 전력 증폭기에 많이 사용되는 KGF1254B에 대한 S-파라미터와 주파수에 따른 안정도원을 나타냈다. 입력단 안정도원 및 출력단 안정도원이 임피던스 0인 점을 통과하고 있기 때문에 병렬 저항에 의한 안정도 향상은 가능하지 않으며 직렬 저항에 의한 안정도 향상 방법을 사용하여야 한다. 전체 주파수 영역에서 안정화시키기 위해서는 입력단에 28.8Ω 또는 출력단에 39.8Ω의 저항을 직렬로 연결하면 된다.

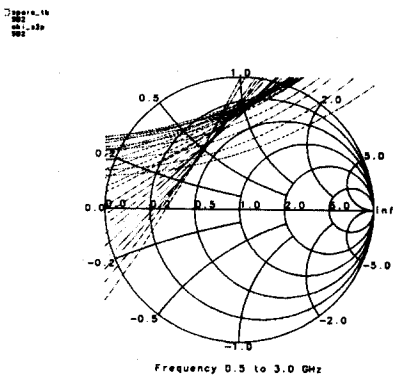
전력증폭기에서는 출력 전력이 주요 사양이기 때문에 출력단에 저항을 연결하는 것은 성능의 저하가 초래되므로 입력단에 저항을 직렬로 연결하여 안정



(a) S-parameter



(b) 입력단 안정도원



(c) 출력단 안정도원

그림 7. KGF1254B의 s-parameter 및 입·출력단 안정도원

Fig. 7. Scattering parameter, source stability circle and load stability circle of the KGF1254B.

도를 개선해야 된다. 그러나 전력증폭기의 동작 주파수 1.9 GHz에서 안정화에 필요한 저항 값은  $6.1\Omega$  인데 비하여  $28.8\Omega$ 의 저항을 사용하므로 소자의 증폭도가 감소된다. 그러므로 동작 주파수에 대한 안정화 저항 값을 계산한 후에 출력 전력과 같은 회로의 중요 특성을 저하시키지 않고 회로를 안정화시킬 수 있는 회로 설계 방법이 필요하다.

### 3-2 주파수에 따른 안정화 저항의 계산

안정화 저항을 사용함에 있어 지금까지는 직관적으로 그 값을 주파수에 따라 구해왔으나 정확성이 떨어지며 모든 발진 가능 주파수에서 그 값을 구해야 하기 때문에 시간이 많이 걸리는 작업이었다. 따라서 본 논문에서는 능동소자의 S-파라미터로부터 직접 안정화 저항 값을 구할 수 있는 수식을 유도하여 회로 설계에 적용하는 방법을 제시한다.

그림 8에 안정도원과 회로에 직렬로 연결될 안정화 저항의 관계를 나타냈다. 안정도원의 중심을  $C_s$ , 안정도원의 반지름을  $r_s$ 로 나타냈으며, 이러한 경우에 안정화 저항에 의한 스미스 도표상의 원에 대한 중심 위치를  $x$ 로 나타냈다. 스미스 도표의 반지름이 1이므로 이들 파라미터 사이의 관계는 다음 식 (14)로 나타낼 수 있으며, 이 식에 의해  $x$ 를 계산하면 식

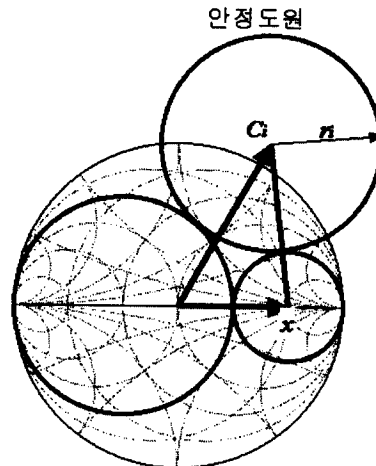


그림 8. 안정도원과 안정화 저항과의 관계

Fig. 8. Relationship between stability circle and stabilizing resistance.

(15)와 같다.

$$(Im(C_i))^2 + (x - Re(C_i))^2 = (r_i + 1 - x)^2 \quad (14)$$

$$x = \frac{1 - (Im(C_i))^2 + 2r_i + r_i^2 - (Re(C_i))^2}{2(1 + r_i - Re(C_i))} \quad (15)$$

이 관계로부터 안정화 저항에 대한 반사계수를 구해보면 다음과 같다.

$$\Gamma_R = 2x - 1 \quad (16)$$

따라서 안정화 저항 R값은 다음 식 (17)과 같이 구할 수 있다.

$$R = R_0 \frac{1 + \Gamma_R}{1 - \Gamma_R} \quad (17)$$

회로에 병렬로 연결된 컨덕턴스에 대해 같은 방법으로 계산하면 x가 음의 값을 가지며 다음 식과 같다.

$$(Im(C_i))^2 + (x - Re(C_i))^2 = (r_i + 1 + x)^2 \quad (18)$$

$$x = -\frac{1 - (Im(C_i))^2 + 2r_i + r_i^2 - (Re(C_i))^2}{2(1 + r_i + Re(C_i))} \quad (19)$$

$$\Gamma_R = 2x + 1 \quad (20)$$

$$R = \frac{1}{R_0} \frac{1 - \Gamma_R}{1 + \Gamma_R} \quad (21)$$

식 (14)~식 (21)의 계산이 타당성을 갖기 위해서는 다음과 같은 가정이 필요하다. 즉 첫째는 소자의 S-파라미터 특성에 있어서 S<sub>11</sub>과 S<sub>22</sub>의 크기가 1보다 커야 되고, 둘째는 안정도원이 스미스 도표내에 걸쳐 있어야 되며, 셋째는 안정도원이 원점 및 극점(직렬 저항의 경우에 임피던스가 무한대인 점, 병렬 컨덕턴스인 경우에 어드미턴스가 무한대인 점)을 포함하지 않아야 한다. 이러한 조건 중에서 첫째 조건은 일반적으로 만족되는 것이며, 나머지 두가지 경우가 만족되지 않으면 계산한 저항 값 또는 컨덕턴스 값이 음의 값을 가지므로 쉽게 구별할 수 있다.

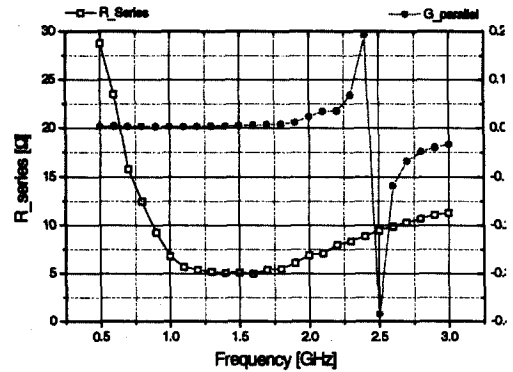


그림 9. KGF1254B의 최적 입력단 직렬 안정화 저항 및 병렬 안정화 컨덕턴스

Fig. 9. Optimum Series resistance and parallel conductance at port 1 for KGF1254B.

그림 9에 KGF1254B의 S-파라미터를 이용하여 계산한 직렬 안정화 저항 값을 나타냈다. 병렬로 연결될 안정화 컨덕턴스의 경우에는 음의 값이 계산되었는데, 이것은 안정도원의 어드미턴스가 무한대인 극점을 포함하기 때문이다. 이와 같이 음의 값이 나오는 경우에는 단독 안정화 회로로는 전체 구간에서 안정화시킬 수 없다. 그러므로 KGF1254B의 경우에는 출력 전력 특성을 저하시키지 않도록 입력단에 안정화 회로를 도입하고, 직렬 안정화 저항 또는 병렬 안정화 컨덕턴스 중 하나만을 택할 경우에는 직렬 안정화 저항을 선택하면 된다

### 3-3 최적화된 안정화 회로

그림 9에서 보인 주파수변화에 따른 최적 입력단 안정화 저항 값을 나타낼 수 있는 등가회로는 그림 10과 같이 나타낼 수 있다. 이러한 등가회로의 특성은 동작주파수에서는 최소의 저항 값을 가지며 동작주파수 이외의 영역에서는 그림 9의 저항 값보다 큰 값을 가지면 된다. 등가회로의 소자 값이 R<sub>1</sub>=30 Ω, R<sub>2</sub>=8.7 Ω, L=5nH, C=1.45pF일 때 주파수에 따른 저항 성분을 그림 11에 나타냈다. 동작주파수 1.9 GHz에서 계산된 안정화 저항 값은 약 24 Ω으로 출력 전력 특성을 저하시키지 않고, 동작주파수 밖에서는 계산된 안정화 저항 값보다 큰 값이 되도록 하

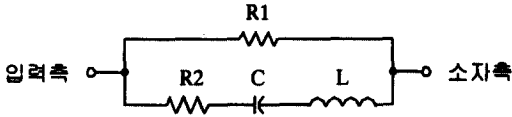


그림 10. 주파수에 따르는 실 저항 값의 변화 회로  
 Fig. 10. Schematic diagram for the variable resistance depending on frequency.

원을 나타내기 위해서 그림 10의 안정화 회로를 포함한 KGF1254B의 S 파라미터를 구하고, 다음의 식을 사용하여 입·출력 안정도원의 중심과 반지름을 구한다. 안정화 회로를 포함한 KGF1254B의 S-파라미터와 입·출력 안정도원을 표 1과 표 2에 나타냈다.

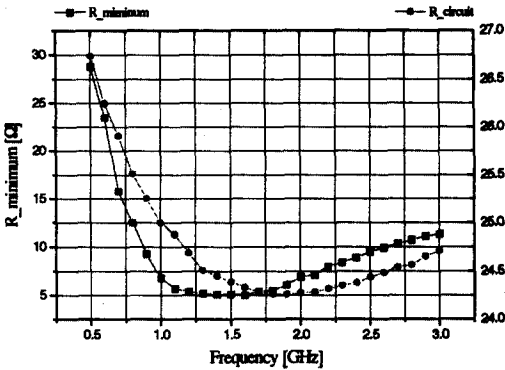


그림 11. 주파수에 따른 실저항 값의 변화.  
 Fig. 11. Variation of real Impedance depending on frequency of the Fig. 9.

$$R_L = \left| \frac{S_{12}S_{21}}{|S_{22}|^2 - |\Delta|^2} \right|$$

출력 안정도원의 반지름 (22)

$$C_L = \frac{(S_{22} - \Delta S_{11}^*)^*}{|S_{22}|^2 - |\Delta|^2}$$

출력 안정도원의 중심 (23)

$$R_S = \left| \frac{S_{12}S_{21}}{|S_{11}|^2 - |\Delta|^2} \right|$$

입력 안정도원의 반지름 (24)

$$C_S = \frac{(S_{11} - \Delta S_{22}^*)^*}{|S_{11}|^2 - |\Delta|^2}$$

입력 안정도원의 중심 (25)

여 회로를 안정화시켰다.

본 논문의 등가 회로를 적용하여 설계한 안정도

표 2에서 보이는 동작주파수에 따른 입·출력 안정도원의 중심과 반지름을 그림으로 표시하면 그림 12와 같이 나타낼 수 있다. 입력단과 출력단 안정도

표 1. 안정화 회로를 포함한 KGF1254B의 S-파라미터

Table 1. Transformed S parameter of KGF1254B with stability circuit.

주파수 (MHz)	S-파라미터			
	S <sub>11</sub>	S <sub>12</sub>	S <sub>21</sub>	S <sub>22</sub>
1500	0.6629 ∠ -116.75°	0.0970 ∠ -0.03°	3.5192 ∠ 70.37°	0.3220 ∠ -144.73°
1600	0.6425 ∠ -121.05°	0.1055 ∠ 69.54°	3.3222 ∠ 65.05°	0.3277 ∠ -148.07°
1700	0.6290 ∠ -124.76°	0.1152 ∠ 70.14°	3.1596 ∠ 60.72°	0.3419 ∠ -150.07°
1800	0.6265 ∠ -128.51°	0.1221 ∠ 68.62°	2.9532 ∠ 56.70°	0.3584 ∠ -154.19°
1900	0.6399 ∠ -132.73°	0.1317 ∠ 70.80°	2.8384 ∠ 53.35°	0.3666 ∠ -158.66°
2000	0.6397 ∠ -138.35°	0.1478 ∠ 68.41°	2.7722 ∠ 49.50°	0.3638 ∠ -159.25°
2100	0.6347 ∠ -143.17°	0.1629 ∠ 68.41°	2.6669 ∠ 45.03°	0.3668 ∠ -162.16°
2200	0.6292 ∠ -146.73°	0.1755 ∠ 65.28°	2.5818 ∠ 40.58°	0.3898 ∠ -165.25°
2300	0.6325 ∠ -151.84°	0.1896 ∠ 64.98°	2.4671 ∠ 35.94°	0.3990 ∠ -166.88°

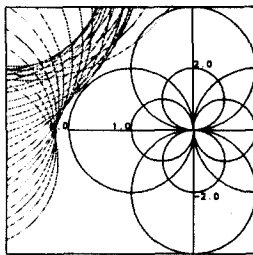


표 2. 변화된 S 파라미터를 이용하여 구한 입·출력 안정도원

Table 2. The input & output stability circles by using the transformed S parameter.

주파수 (MHz)	입력 안정도원		출력 안정도원	
	C <sub>s</sub>	R <sub>s</sub>	C <sub>L</sub>	R <sub>L</sub>
1500	1.7081 ∠121.05°	0.8417	5.6417 ∠160.44°	4.8805
1600	1.8770 ∠114.16°	0.9946	8.2636 ∠124.41°	7.4680
1700	1.9881 ∠116.87°	1.1160	8.4511 ∠125.99°	7.6618
1800	1.9973 ∠119.87°	1.1261	7.1988 ∠129.71°	6.4057
1900	2.0439 ∠122.58°	1.1914	10.4051 ∠129.38°	9.6454
2000	2.2056 ∠127.47°	1.3878	23.0838 ∠128.52°	22.3742
2100	2.4414 ∠130.99°	1.6408	123.3965 ∠-50.91°	124.0855
2200	2.5935 ∠133.33°	1.8213	94.6093 ∠133.31°	93.9449
2300	2.7299 ∠137.42°	1.9754	114.8363 ∠-46.41°	115.4793

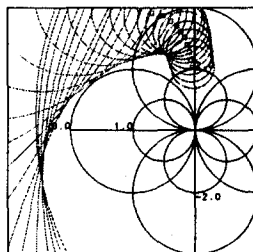
0.5 3.0 GHz



Frequency 0.5 to 3.0 GHz

(a) 안정화 입력 안정도원

0.5 3.0 GHz



Frequency 0.5 to 3.0 GHz

(b) 안정화 출력 안정도원

그림 12. 설계된 안정화 기법을 사용한 KGF1254B의 안정도원

Fig. 12. Stability circles of the KGF1254B used designed method.

원이 스미스 도표의 외부에 있으므로 모든 주파수 범위에서 무조건 안정되었음을 알 수 있으며, 입력단에 안정화 회로를 적용함으로써 출력단 역시 안정화되었음을 알 수 있다.

그림 13에서는 안정화 기법을 적용하였을 경우의 전력증폭기의 최대 가용 이득 (Maximum available gain)을 비교하였다. 일반적으로 최대 가용 이득 G<sub>max</sub>은 식 (17)에서 정의 한 K 값이 1보다 클 경우에 다음 식과 같이 정의된다.

$$G_{max} = \left| \frac{S_{21}}{S_{12}} (K - \sqrt{K^2 - 1}) \right| \quad (26)$$

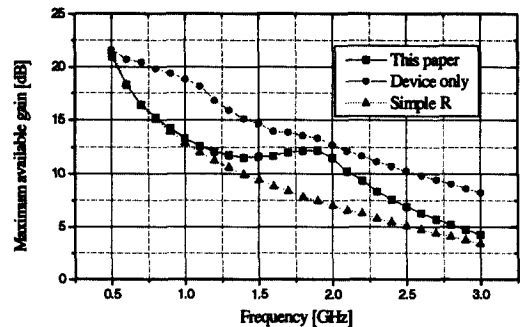


그림 13. 최대 가용 이득의 비교

Fig. 13. Comparison of maximum available gain for circuits used.

그림에서 PCS 단말기용 전력증폭기의 동작 주파수인 1.6~2.0 GHz 범위에서의 최대 가용 이득은 소자 자체의 경우에는 12.5 dB 이상이고 단순 직렬 저항을 적용한 안정화 회로는 7.3 dB 이상으로 약 5.2 dB의 증폭도 열화가 예상된다. 그러나 본 논문의 등가 회로를 도입한 경우 최대 가용 이득이 11.5 dB 이상으로 1 dB의 증폭도 열화만으로 회로를 안정화시킬 수 있다.

#### IV. 결 론

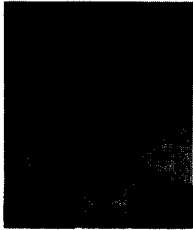
본 논문에서는 마이크로파 전력증폭기의 안정도를 개선하는 방법에 대해 분석하였다. 안정도는 전력증폭기를 설계할 때 모든 부하 임피던스와 동작 주파수 범위뿐만 아니라 상하 주파수 대역에서도 안정되어야 하며, 불안정 소자( $K \leq 1$ )인 경우에는 안정도원을 그려서 안정 영역에 들어가는  $\Gamma_S$ ,  $\Gamma_L$ 을 선정(협대역 증폭기인 경우)하는 방법, 입·출력단에 저항을 연결하여  $K > 1$ 로 설정하는 방법 그리고 귀환을 시켜  $K > 1$ 로 만드는 방법 등이 많이 사용된다. 따라서 트랜지스터 소자의 안정도 및 전력증폭기의 종류에 상관없이 이득과 Noise Figure를 조절할 수 있는 것은  $\Gamma_S$ 와  $\Gamma_L$ 의 값을 어떻게 선택하느냐에 달려 있으며  $\Gamma_S$ 와  $\Gamma_L$ 의 값이 결정되면 입·출력 정합 회로를 설계할 수 있다.

그러나 마이크로파 전력증폭기를 설계할 때 무조건 안정은 중요하지만, 안정화를 이루기 위해서는 중요한 출력 특성의 사양이 저하되는 문제가 발생된다. 그러므로 본 연구에서 제시한 결과에 의해 최적 저항 값을 도출하고 주파수의 변화에 따른 실제 저항 값을 변화시키면 최대 가용 이득의 손실을 최소화시키면서 전력증폭기의 선형성을 개선할 수 있다. 또한 마이크로파 시스템 회로를 설계할 때 부하 변동에 대해 소자가 파괴되거나 발진을 일으키지 않도록 입력단과 중간단 그리고 부하단에 본 연구 결과를 체계적으로 적용한다면 안정된 마이크로파 시스템을 구현하기가 용이할 것이다.

#### 참 고 문 헌

- [1] J. Linvill, J. Gibbons, "Transistors and Active Circuits," McGraw-Hill, 1961.
- [2] K. Wang, M. Jones, S. Nelson, "The S-probe : A New Cost effective Method for Evaluating Multistage Amplifier Stability," *IEEE MTT Int. Symp. Digest*, 1992.
- [3] J. M. Rollet, "Stability and Power Gain Invariants of Linear Twoport," *IRE Trans. Circuit Theory*, March, 1962.
- [4] M. L. Edwards "A New Criterion for Linear 2-port Stability Using a Single Geometrically Derived Parameter," *IEEE Trans.* vol. 40, no. 12., Dec., 1992.
- [5] Miwa Y, "Stability of Terminated Two Port Networks," *IEICE Trans. Electron.*, vol. E79-C, no. 8, pp. 1171-1176, Aug., 1996.
- [6] Guillermo Gonzalez, "Microwave Transistor Amplifiers, Analysis and Design." Prentice-Hall, 1984.
- [7] G. D. Vendelin, A. M. Pavio, U. L. Rohde, "Microwave Circuit Design," John Wiley & Sons, 1990.
- [8] T. T. Ha, "Solid-State Microwave Amplifier Design," John Wiley & Sons, 1981.
- [9] L. Besser, "Stability Considerations of Low-Noise and Match," *IEEE MTT Int'l Microwave Symposium Digest*, 1975.
- [10] Bor S. S. Liu J. C. Yeh S. M. "Using Feedback Techniques to Design a Stable and Matching Condition for Microwave Transistor Amplifier," *International Journal of Electronics*, vol. 81, no. 6, Dec., 1996.
- [11] K. W. Eccleston, "Design Formulae for Microwave Amplifier Employing Conditionally-Stable FETs," *Asia-Pacific Microwave conference*, pp. 95-98, 1998.
- [12] S. Pisa, M. Zolesi, "A Method for Stability Analysis of Small-Signal Microwave Amplifiers," *International Journal of RF and Microwave and Computer-Aided Engineering*, vol. 8, no. 4, pp. 293-302, Jul, 1998.

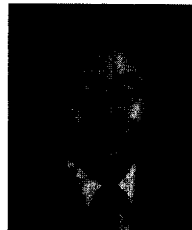
**정 명 래(鄭明來)**



1941년 8월 28일생  
 1964년 2월 : 한국항공대학교 통신학과(공학사)  
 1967년 : 목포해양고등전문학교 교수  
 1980년 : 목포해양전문대학 교수  
 1992년 2월 : 한국항공대학교 통신정보공학과(공학석사)

1993년 7월~현재 : 목포해양대학교 교수  
 1996년 : 한국항공대학교 박사과정 수료  
 관심분야 : RF 통신회로, 마이크로파

**홍 신 남(洪信男)**



1953년 12월 17일생  
 1972년 3월~1979년 2월 : 한양대학교 전자공학과(공학사)  
 1981년 9월~1984년 12월 : 미국 North Carolina State University 전기공학과(공학석사)  
 1985년 1월~1989년 6월 : 미국 North Carolina State University 전기공학과(공학박사)

1989년 9월~현재 : 한국항공대학교 항공전자공학과 교수  
 관심분야 : 반도체 소자, 물성, 공정

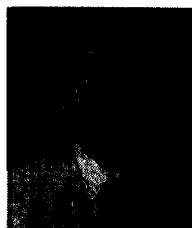
**이 상 원(李相元)**



1967년 3월 20일생  
 1989년 2월 : 한국항공대학교 항공전자공학과(공학사)  
 1991년 8월 : 한국항공대학교 항공전자공학과(공학석사)  
 1991년 3월~1997년 7월 : (주) ED 기술연구소

1997년 8월~현재 : 한국항공대학교 항공전자공학과 박사과정  
 관심분야 : 초고주파 회로 및 시스템, 이동통신 시스템 설계 및 제작

**이 윤 현(李潤鉉)**



1941년 8월 24일생  
 1965년 2월 : 한국항공대학교 전자공학과(공학사)  
 1985년 2월 : 경희대학교 전자공학과(공학박사)  
 1975년 9월 : 통신기술사  
 1988년 7월 : New York State University at Buffalo 교환교수

1980년 3월~현재 : 한국항공대학교 교수 통신정보공학과 교수  
 관심분야 : 초고주파 회로 설계, 마이크로파 통신

**김 학 선(金學善)**



1959년 6월 3일생  
 1986년 2월 : 한국항공대학교 항공전자공학과(공학사)  
 1990년 2월 : 한국항공대학교 항공전자공학과(공학석사)  
 1993년 8월 : 한국항공대학교 항공전자공학과(공학박사)

1993년 3월~현재 : 대전산업대학교 정보통신공학과 부교수  
 관심분야 : RF 시스템 설계 및 제작, MMIC 설계, 이동단말기 RF Block 설계 및 제작, 측정, 이동통신 시스템 시뮬레이션 및 부품 설계 및 제작