한국정밀공학회지 제16권 제9호 (1999년 9월)
Journal of the Korean Society of Precision Engineering Vol. 16, No. 9, September 1999.

절삭조건과 칩브레이커 형상변수를 고려한 선삭 가공시의 칩절단 예측

최진필*, 이상조**

Chip Breaking Prediction in Turning Process Considering Cutting Conditions and Chip Breaker Parameters

Jin-Pil Choi*, Sang-Jo Lee**

ABSTRACT

In the continuous cutting process such as turning operation, chip control is thought very important to achieve the unmanned manufacturing system. The prediction of chip breakage under the given conditions is a substantial element for chip control. In this paper, a systematic approach to know the chip breaking region is represented under the concept of equivalent parameters. To verify the suggested model, cutting experiments are executed with a commercial type and two other type chip breakers which have modified chip breaker parameters such as land width, groove width and nose radius. Predicted chip breaking regions using the 3D cutting model agrees with those obtained from the experiments.

Key Words : Chip Control (칩제어), Chip Breaking (칩절단), Chip Breaker (칩브레이커), Cutting Model (절삭 모델), Turning Operation (선삭가공)

1. 서 론

오늘날 절삭 가공기술이 점차 자동화, 무인화의 방향으로 발전해감에 따라, 바람직한 칩형상을 얻고자 하는 칩제어(chip control)에 관한 연구가 많이 이루어지고 있다. 선삭 가공시 발생하는 칩은 절삭조건, 인써트(칩브레이커 형상), 툴홀더 및 공작물에 의해 달라지게 되며, 동일한 가공조건에서도 다른 형상의 칩이 생성되기도 한다.

칩은 크게 연속형 칩과 불연속형 칩으로 분류할 수 있다. 연속형 칩이 생성되는 경우에는 칩이 공작물과 공구에 엉키게 되므로, 심한 경우에는 작업 도중에 기계를 멈추고 칩을 처리해야 하기 때문에 가공시간이 길어지게 되고 칩이 공작물을 긁게 되어 가공물의 품질이 떨어지게 되므로 생산성이 저하되는 단점이 있다.

칩을 절단시키기 위해 여러 가지 방법이 시도되었으나, 다양한 절삭조건과 공작물 재질 등을 고려할 때 인써트의 적절한 설계를 통해 칩을 절단시키는 것이 바람직하다.

본 연구에서는 마름모 형태의 인써트를 대상으로 기존의 3차원 절삭 모델링을 적용하였다. 모델의 타당성을 검증하기 위해 인써트의 칩브레이커 설계변수를 변경·제작하여, 제안한 절삭 모델로부터 칩절단 영역을 예측하고 절삭실험을 통하여 실제의 칩절단 영역과 비교해보았다.

* 연세대학교 기계공학과 대학원
** 연세대학교 기계공학과

2. 3차원 절삭 모델링

칩형성의 기본적인 요소에는 칩유동, 칩컬링, 칩절단 등이 있으며 이들 사이에는 밀접한 관계가 있다. 지금까지 이들 요소간의 상호 연관성에 대해 많은 연구가 이루어졌으나, 대부분의 경우 2차원 직교절삭에 대한 모델을 제시하고 있다.

Worthington[1]은 안정한 구성인선(stable BUE)의 크기가 칩이 그루브로 유입되는 각도를 결정하며, 형성된 칩의 최소 반경은 최대 BUE 각도와 일치한다고 하였다. Jawahir & Oxley[2]는 slip-line field 이론에 근거하여 2차원 절삭에서의 칩형성 모델을 제시하였다. 그러나, 대부분의 절삭가공은 3차원 절삭의 형태로 이루어지므로, 칩형성에 대한 3차원 절삭모델이 필요하다.

Nedeß & Hintze[3]는 유효 후방 유동각 개념을 이용하여 3차원 칩형성 모델을 제시하였다. 3차원 절삭의 경우에는 후방 유동각이 칩유동각을 따라 일정하지 않기 때문에, 평균값을 유효 후방 유동각으로 정의하였다.

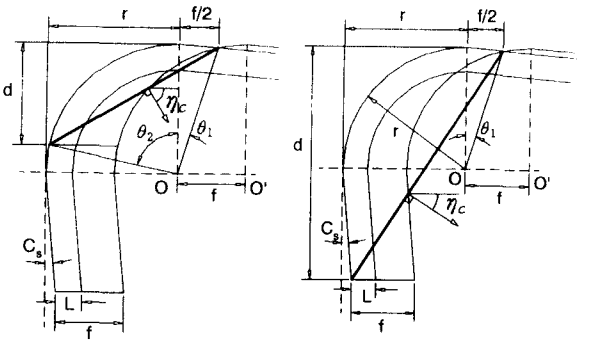
Rahman & Zhang[4]은 절삭과정을 3차원으로 해석하기 위한 방법으로서, 상당변수 개념을 도입하였다. 즉, 칩유동 방향을 따라 변수들을 재정의함으로써 3차원 절삭을 2차원화하였으며, 칩의 변형률비를 이용하여 칩절단 여부를 판별하였다.

본 연구에서는 칩절단 여부를 체계적으로 예측하기 위한 방법으로 상당변수 개념을 사용하였다. 이를 위해 칩 후방 유동각을 새롭게 정의하고 백원의 높이를 고려하여 칩회전 반경을 새롭게 유도하였다. 실제로 가장 많이 사용되고 있는 마름모 형태의 인써트를 대상으로 절삭모델을 전개하였다.

2.1 칩유동각 예측모델

칩절단을 예측하기 위해서 중요한 것은 칩유동각의 예측인데, 이는 칩유동각이 소성영역을 지난 칩의 유동특성과 칩절단 과정에 큰 영향을 주기 때문이다. 지난 수 십년간 칩유동각을 예측하기 위한 연구가 많이 이루어져 왔다[5,6].

본 연구에서는 칩브레이커 형상변수와 절삭조건의 기하학적 관계로부터 간단하게 칩유동각을 예측할 수 있는 Colwell의 모델을 사용하기로 한다. 즉, 칩은 절삭면적의 양끝을 연결하는 선에 수직인 방향으로 유동한다는 것이다.



(a) $d < r$ (b) $d \geq r$

Fig.1 Chip flow angle

칩유동각은 절입깊이와 노즈반경의 관계로부터 Fig.1과 같이 두 가지 경우로 나누어 생각할 수 있다. 그림에서 (a)는 절입깊이가 노즈반경보다 작은 경우이고, (b)는 절입깊이가 노즈반경보다 큰 경우이다. 칩유동각은 절삭영역의 양 끝단을 연결하는 직선과 수직을 이룬다는 가정으로부터, 식(1)과 같이 표현할 수 있다.

$$\eta_c = \tan^{-1}\left(\frac{\sqrt{2rd-d^2}+f/2}{d}\right),\ d<r \qquad (1a)$$

$$\eta_c = \tan^{-1}\left(\frac{r-(d-r)\tan C_s+f/2}{d}\right),\ d\geq r \qquad (1b)$$

2.2 상당 변수(Equivalent Parameters)의 정의

3차원 절삭에서는 칩유동 벡터가 주절삭날과 수직을 이루지 않으며, 노즈반경의 영향 때문에 주절삭날이 직선이라고 할 수 없다. 또한 칩두께, 칩폭, 랜드폭, 그루브폭 등과 같은 변수들이 절삭날을 따라 일정하지 않고 칩유동 방향을 따라 달라지게 된다.

3차원 절삭을 2차원으로 단순화시키기 위해 칩유동 방향을 따라 변수들을 새롭게 정의한다. 즉, Fig.2에 나타낸 것처럼 칩유동 방향을 따라서 칩두께를 정의하고, 이에 수직인 방향으로 칩의 폭을 정의한다. 그림으로부터 절삭조건이 일정하더라도 미변형 칩두께가 일정하지 않음을 알 수 있다.

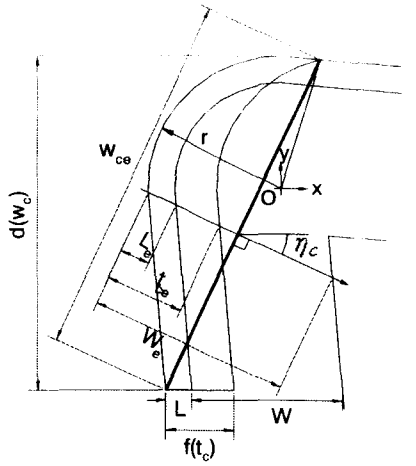


Fig. 2 Definition of equivalent parameters

2.2.1 상당 절삭폭 (w_{ce})

상당 절삭폭은 미변형된 칩면적의 양 끝단을 연결하는 직선으로서, 식(2)로 표현된다.

$$w_{ce} = \frac{d}{\cos\eta_c} \tag{2}$$

2.2.2 상당 미변형 칩두께 (t_{ce})

절삭두께는 절삭폭을 따라서 일정하지 않기 때문에, 다음과 같이 평균값 개념을 사용하기로 한다.

$$t_{ce} = \frac{1}{w_{ce}} \int t_c \, dw_{ce} = \frac{A_t}{w_{ce}} \tag{3}$$

여기서 A_t는 미변형 절삭면적으로서, 절입깊이에 따라 달라지게 된다.

2.2.3 상당 랜드폭 (L_e)

절삭면적에 포함된 랜드폭의 평균값을 사용하며, 미변형 절삭면적 내의 랜드면적을 w_{ce}로 나눈 것이 된다.

$$L_e = \frac{1}{w_{ce}} \int L \, dw_{ce} = \frac{A_L}{w_{ce}} \tag{4}$$

2.2.4 상당 그루브폭 (W_e)

상당 그루브폭은 절삭방향을 따라서 계산된 그루브폭을 나타낸다.

$$W_e = (r - L) + \left(\frac{W + L - r}{\cos\eta_c} \right), \quad d < r \tag{5a}$$

$$W_e = \frac{W}{\cos\eta_c}, \quad d \geq r \tag{5b}$$

2.2.5 상당 후방 유동각 (η_{ce})

후방 유동각은 칩이 그루브를 타고 들어가는 각도를 말하며, 칩유동과 칩회전을 연결시켜주는 역할을 하므로 매우 중요한 인자이다.

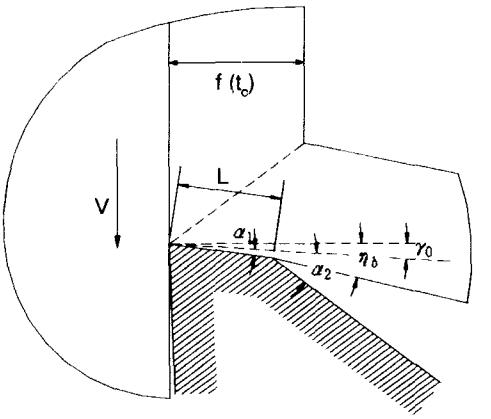


Fig. 3 Cross sectional view of cutting edge

Fig.3으로부터 후방 유동각 (η_b)은 식(6)과 같은 경계값을 가지게 된다.

$$(\alpha_1 + \gamma_0) \leq \eta_b \leq (\alpha_2 + \gamma_0) \tag{6}$$

식(6)에 상당변수 개념을 도입하면, 상당 후방 유동각 (η_{be})은 다음과 같이 표현된다.

$$(\alpha_{1e} + \gamma_{0e}) \leq \eta_{be} \leq (\alpha_{2e} + \gamma_{0e}) \tag{7}$$

식(7)의 양변에서 상당 측면경사각 γ_{0e}을 빼고, $\eta_{ce} = \eta_{be} - \gamma_{0e}$라 놓으면,

$$\alpha_{1e} \le \eta_{ee} \le \alpha_{2e} \tag{8}$$

η_{ee}은 유효 상당 후방 유동각으로서 칩회전과 직접 관련되는 각이며 식(8)에서 η_{ee}의 최대, 최소값은 α_{2e}, α_{1e}임을 알 수 있다. η_{ee}를 간단히 후방 유동각이라 부른다.

칩브레이커 형상변수 및 절삭조건에 따른 칩절단 여부를 예측하기 위해서는, η_{ee}를 칩브레이커 형상변수들의 함수로 표현해야 하는데 이에 대한 일반적인 관계가 아직 정립되지 않은 상태이다. Rahman[4]은 η_{ee}를 칩두께와 랜드폭의 비에 대한 지수함수로 표현하였으며, Nedeß [3]등은 η_{ee}를 α_{1e}, α_{2e}의 경계값으로 표현되는 함수로 나타내었다. 그러나, 두 가지 방법 모두 다양한 절삭조건에 대한 후방 유동각을 제대로 표현하지 못하고 있기 때문에, 본 연구에서는 위의 두가지 방법을 동시에 고려하여 후방 유동각을식(9)와 같이 표현하기로 한다.

$$\eta_{ee} = \alpha_{2e} - (\alpha_{2e} - \alpha_{1e})\, e^{-k\frac{t_{ch}}{L_c}} \tag{9}$$

위 식에서 k는 실험에서 결정되는 상수로서, 절삭실험에서 수거한 칩반경으로부터 계산한 후방 유동각과 오차가 최소가 되도록 값을 결정한다.

2.2.6 칩회전 반경 (R_e)

대부분의 인써트는 공구 상면부에 백웰을 가지고 있는데, 이는 칩반경에 큰 영향을 주게 되므로 칩반경 계산시 이를 고려하여야 한다. Fig.4의 기하학적 관계로부터 칩반경은 식(10)과 같이 유도할 수 있다.

$$R_e = \frac{W_e \sec\theta}{2\sin(\eta_{ee}+\theta)}\ ,\ \theta = \tan^{-1}\left(\frac{h}{W_e}\right) \tag{10}$$

2.2.7 칩절단 판별

칩에 발생하는 인장 변형률은 곡선빔의 2차원적 파괴이론으로부터 다음 식으로 표현된다.

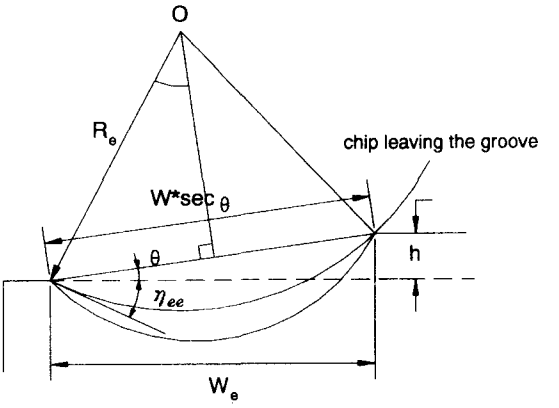


Fig. 4 Chip curl radius considering the backwall height

$$\varepsilon = \frac{t_{ch}}{2}\left(\frac{1}{R_i} - \frac{1}{R_f}\right) \tag{11}$$

t_{ch}는 최대 칩두께, R_i는 초기 칩반경, R_f는 파단시의 칩반경을 나타낸다. 칩변형률이 칩의 파괴변형률(ε_f)보다 큰 경우에는 칩절단이 일어나게 된다.

일반적으로 칩은 소성변형되면서 정확한 원을 이루지 못하기 때문에, 식(11)에 상당변수 개념을 도입하여 다음과 같은 식을 사용한다.

$$\varepsilon = \frac{t_{ch}}{2R_e}\left(1 - \frac{1}{C}\right) \tag{12}$$

여기에서 C는 칩회전 반경비이다. 칩절단 여부를 판별하기 위한 지수로서 칩변형률비(n)를 도입한다.

$$n = \frac{\varepsilon}{\varepsilon_f} \tag{13}$$

칩변형률(ε)이 파괴변형률(ε_f)보다 큰 경우($n \ge 1$)에는 칩절단이 일어나며, 그렇지 않는 경우($n < 1$)에는 칩절단이 일어나지 않는다고 판별한다.

3. 시뮬레이션

3차원 절삭모델에서 유도한 상당변수들의 변화를 모의실험을 통해 알아보기로 한다. 시뮬레이션에 필요한 변수들을 Table 1에 나타내었다. 절삭공구는 선삭 가공에서 주로 사용하는 마름모꼴의 전주형 인써트를 사용하였다.

Table 1 Specification of the chip breaker, tool-holder and workpiece

	Symbol	Value
Chip Breaker (CNMG120408 -B25)	r	0.8mm
	L	0.25mm
	W	1.65mm
	α_1	0°
	α_2	14°
	h	0.05mm
Tool Holder (PCLNR2525)	C_s	95°
	i	5°
	γ_0	-5°
Workpiece (SCM440)	ε_f	1.8%

3.1 칩유동각

식(1)을 사용하여 칩유동각을 계산하였고, 그 결과를 Fig.5에 나타내었다.

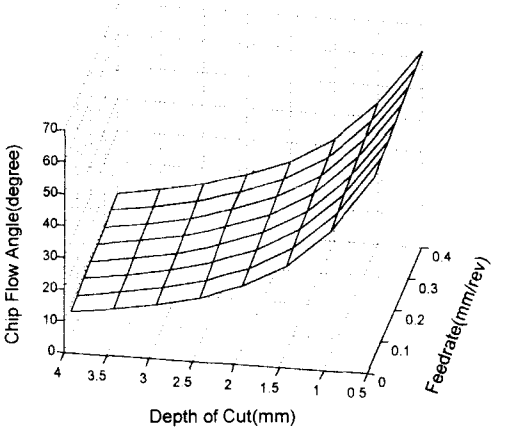


Fig. 5 Chip flow angle

Fig.5로부터 칩유동각은 절입깊이에 큰 영향을 받음을 알 수 있다. 즉, 절입깊이가 증가할수록 칩유동각은 급격히 감소한다. 반면에 이송속도는 칩유동각에 큰 영향을 미치지 않으며, 이송속도가 증가할수록 칩유동각이 약간 증가하는 경향을 보여주고 있다. 즉, 절입깊이가 커지면 칩유동각이 작아지면서 직교절삭과 비슷한 경우가 된다. 이 경우, 칩이 공구의 여유면에 쉽게 부딪치게 되므로 큰 모멘트를 받으면서 칩절단이 잘 일어난다.

3.2 상당 랜드폭

Fig.6은 절입깊이와 이송속도의 변화에 따른 상당 랜드폭의 변화를 보여주고 있다. 절입깊이가 큰 경우에 상당 랜드폭은 대략 일정하지만, 절입깊이가 작아질수록 랜드폭이 급격히 감소함을 알 수 있다. 반면, 칩유동각의 경우와 마찬가지로 이송속도는 상당 랜드폭에 큰 영향을 미치지 않음을 알 수 있다.

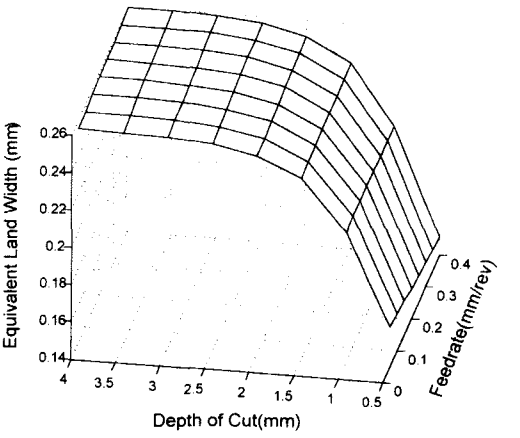


Fig. 6 Equivalent land width

상당 랜드폭은 칩의 후방 유동각(η_{ce})과 밀접한 관련이 있는 변수로서, 칩절단이 일어나는 최소 이송속도를 정해주게 된다. 즉, 상당 랜드폭이 작아지면 이송속도가 작은 경우에도 칩이 그루브를 타고 배출되기 쉽기 때문에, 후방 유동각이 커지고 칩절단이 보다 수월하게 일어나게 된다.

3.3 상당 그루브폭

상당 그루브폭은 식(10)에 나타난 것처럼 칩반경과 직접 관련되는 변수이다. Fig.7은 상당 그루브폭의 변화를 보여준다. 그림으로부터 상당 그루브폭은 절입깊이가 작아질수록 크게 증가함을 알 수 있다.

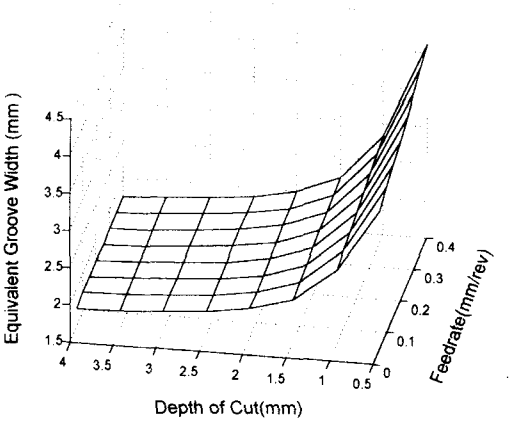


Fig. 7 Equivalent groove width

마름모형 인써트의 경우 그루브폭은 일정한 값을 가지고 있으나, 칩유동 방향을 따라 그루브폭을 새롭게 정의하였기 때문에 칩유동각이 큰 저절입, 저이송에서 상당 그루브폭이 증가하는 경향을 보여주고 있다. 그루브폭이 증가하면 칩반경이 증가하게 되므로, 칩절단 능력이 저하되게 된다.

3.4 상당 랜드폭

Fig.8은 새롭게 제안한 칩의 후방 유동각 식(9)를 이용하여 계산한 결과이다. 식(9)의 상수 k는 절삭실험에서 수거한 칩의 회전반경을 측정한 후 역으로 후방 유동각을 계산하고, 이로부터 오차가 가장 작은 값을 취하였다. 이송속도가 증가할수록 후방 유동각은 증가하는 경향을 보여주며, 상한값인 제2랜드각에 가까워짐을 알 수 있다.

식(9)에서 후방 유동각은 상당 랜드폭과 이송속도비에 대한 지수함수의 관계를 가지며, 제1 랜드각과 제2 랜드각을 각각 하한값과 상한값으로 하고 있다. 즉, 이송속도가 커질수록 칩이 그루브와 밀착되서 유출된다고 할 수 있다.

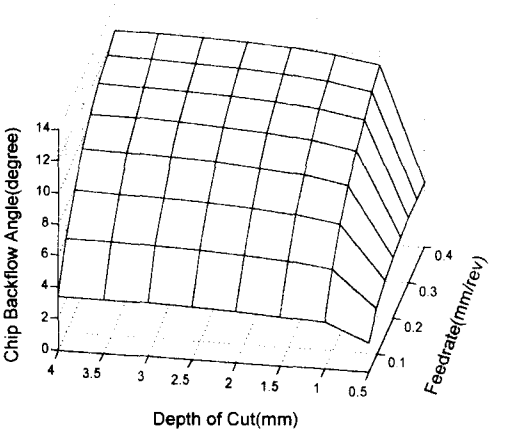


Fig. 8 Chip backflow angle

절입깊이는 이송속도에 비해 큰 영향을 미치지는 않음을 알 수 있으며, 이송속도가 증가할수록 후방 유동각이 제2 랜드각에 가까워짐을 알 수 있다. 또한 절입깊이가 0.5mm인 경우에는 후방 유동각이 불연속적으로 변함을 알 수 있는데, 이는 노즈영역과 직선 절인영역에서 후방 유동각을 따로 고려하였기 때문이다.

3.5 상당 칩회전 반경

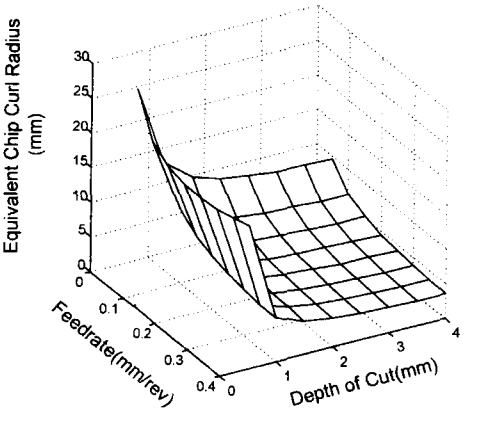


Fig. 9 Equivalent chip curl radius

Fig.9는 상당 칩회전 반경을 보여주고 있는데,

이은 앞에서 계산한 상당 그루브폭 (W_e)과 후방 유동각 (η_{ee})으로부터 계산된 결과이다. 칩반경은 저이송, 저절입인 경우에 상당히 크고 이송속도와 절입깊이가 커질수록 크게 감소함을 알 수 있다. 따라서, 이송속도와 절입깊이가 증가할수록 칩절단이 잘 일어남을 알 수 있다.

4. 실 험

절삭모델을 검증하기 위해, 마름모형 인써트의 설계변수 중 노즈반경, 랜드폭 및 그루브폭의 크기를 변화시킨 인써트를 제작하였다. 제작된 인써트(B25, X141, X137) 각각에 대해 절삭 모델을 적용하여 칩절단 영역을 예측하고 절삭실험으로부터 칩을 수거하여 실제 칩절단 영역을 얻었다. Fig.10은 설계 변경한 인써트의 칩브레이커 형상변수를 보여주고 있으며, Table 2는 제작된 칩브레이커의 변수값을 보여주고 있다. 랜드각과 백월높이는 각각 $\alpha_1 = 0^\circ$, $\alpha_2 = 14^\circ$, $h = 0.05mm$ 로서 같고, 동일한 툴홀더를 사용하여 $V = 180m/\min$ 로 가공하였다.

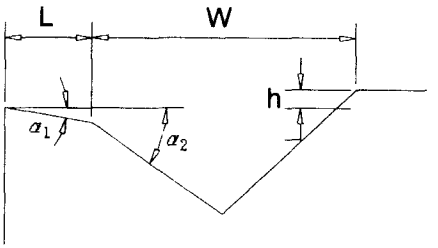


Fig. 10 Chip breaker parameters

Table 2 Chip breaker parameters used in experiments

	B25	X141	X137
nose radius r (mm)	0.8	0.4	1.2
land width L (mm)	0.25	0.15	0.25
groove width W(mm)	1.65	1.3	1.6

Table 3, 4, 5는 B25, X141 및 X137형 인써트에 대해 시뮬레이션을 통해 예측된 칩절단 영역과 실제 절삭가공에서 얻어진 칩절단 영역을 비교하고 있다. 각 Table에 나타난 숫자는 절삭 모델에서 구하여진 칩변형률비(n)로서 이 값이 1보다 크면 칩절단이 일어나고, 1보다 작으면 칩절단이 일어나지 않는다고 판별한다. 표에서 진한 테두리선으로 표시된 영역은 시뮬레이션에서 예측된 칩절단 영역이고, 진하게 색칠된 영역은 절삭실험에서 실제로 칩절단이 일어난 영역을 보여준다.

Fig.11, Fig.12, Fig.13은 B25, X141, X137형 인써트의 절삭실험에서 수거한 칩으로부터 작성한 칩절단도를 보여주고 있다. 일반적으로 저이송, 저절입 상태가 될수록 칩반경이 커지고 칩이 심하게 엉킴을 알 수 있다.

Table 3 Chip breaking diagram of B25 type

depth of cut (mm)								
4.0	0.09	0.43	0.86	1.35	**1.83**	**2.29**	**2.73**	**3.12**
3.5	0.12	0.44	0.85	1.32	**1.79**	**2.26**	**2.72**	**3.16**
3.0	0.14	0.44	0.82	**1.26**	**1.72**	**2.19**	**2.65**	**3.11**
2.5	0.15	0.42	0.78	**1.18**	**1.61**	**2.05**	**2.50**	**2.95**
2.0	0.15	0.39	0.71	**1.07**	**1.45**	**1.85**	**2.26**	**2.67**
1.5	0.13	0.34	0.60	0.90	**1.22**	**1.55**	**1.88**	**2.22**
1.0	0.10	0.25	0.44	0.65	0.87	**1.10**	**1.32**	**1.54**
0.5	0.05	0.11	0.18	0.24	0.29	0.34	0.38	0.42
	0.05	0.10	0.15	0.20	0.25	0.30	0.35	0.40

feedrate (mm/rev)

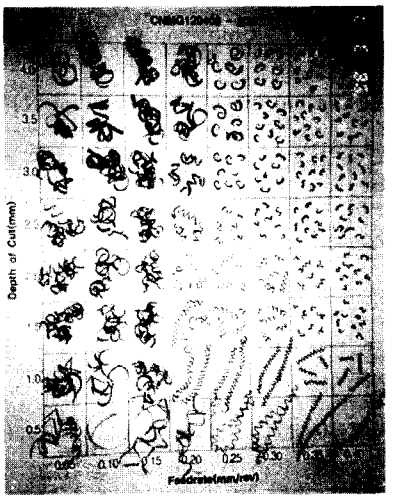


Fig. 11 Chip map of B25 type

Table 4 Chip breaking diagram of X141 type

depth of cut (mm) \ feedrate (mm/rev)	0.05	0.10	0.15	0.20	0.25	0.30	0.35	0.40
4.0	0.17	0.75	1.45	2.16	2.83	3.44	3.97	4.45
3.5	0.22	0.78	1.45	2.13	2.80	3.43	4.01	4.56
3.0	0.26	0.79	1.42	2.08	2.73	3.36	3.97	4.56
2.5	0.29	0.78	1.37	1.99	2.62	3.23	3.84	4.44
2.0	0.29	0.75	1.30	1.87	2.45	3.03	3.61	4.18
1.5	0.28	0.70	1.18	1.70	2.22	2.73	3.24	3.75
1.0	0.24	0.59	1.01	1.43	1.85	2.25	2.65	3.03
0.5	0.15	0.37	0.62	0.87	1.10	1.31	1.50	1.67

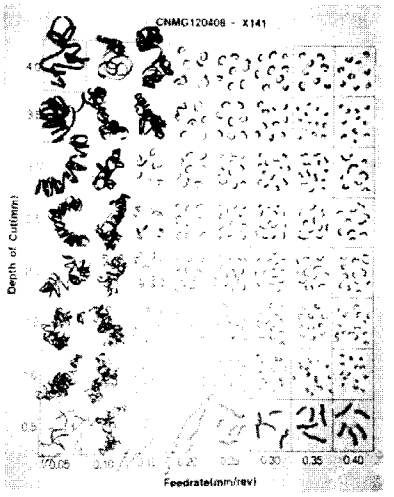


Fig. 12 Chip map of X141 type

Table 5 Chip breaking diagram of X137 type

depth of cut (mm) \ feedrate (mm/rev)	0.05	0.10	0.15	0.20	0.25	0.30	0.35	0.40
4.0	0.09	0.41	0.83	1.30	1.77	2.23	2.65	3.04
3.5	0.11	0.42	0.81	1.25	1.71	2.17	2.61	3.04
3.0	0,13	0.41	0.77	1.18	1.61	2.05	2.49	2.93
2.5	0.14	0.38	0.70	1.07	1.46	1.87	2.29	2.71
2.0	0.13	0.34	0.61	0.92	1.26	1.61	1.98	2.34
1.5	0.10	0.27	0.48	0.72	0.98	1.25	1.53	1.81
1.0	0.08	0.18	0.31	0.44	0.58	0.71	0.84	0.97
0.5	0.05	0.11	0.17	0.22	0.27	0.31	0.35	0.38

Fig. 13 Chip map of X137 type

전체 64개의 실험점 중에서 B25의 경우 3개, X141의 경우 2개, X137의 경우 4개를 제외하고는 두 결과가 잘 일치하고 있음을 알 수 있다.

칩제어에서는 칩절단 뿐만 아니라 칩처리 여부도 중요하게 생각된다. 칩절단 영역이 좁은 X137형 인써트와 칩절단 영역이 비교적 넓은 X141형 인써트를 비교할 때 저이송, 고절입의 조건에서 두 가지 모두 칩절단은 일어나지 않았으나, X141의 경우 칩반경이 비교적 작았고 컬링이 원활하게 이루어졌기 때문에 칩배출이 용이하였다. 반면에 X137 인써트의 경우 칩이 심하게 엉키면서 공구와 공작물등에 엉키는 현상이 발생하였다. 이 경우에는 가공후 공작물의 표면 거칠기가 상대적으로 나쁘게 나타났다. 즉 노즈반경, 랜드폭 및 그루브폭이 작아질수록 칩처리가 우수함을 알 수 있었다.

5. 결 론

본 연구에서는 마름모 형태의 인써트에 대해 3차원 절삭 모델을 전개하고, 칩의 후방유동각과 칩반경을 새롭게 계산함으로써 형상변수와 절삭조건으로부터 칩절단 여부를 예측할 수 있도록 하였다. 모의실험을 통하여, 절삭조건의 변화에 따른 상당변수들의 변화를 알아보았다.

절입깊이와 이송속도의 경우, 값이 증가할수록

칩반경이 작아지게 되므로 칩변형률이 커지고 칩절단이 잘 일어남을 알 수 있었다. 노즈반경, 랜드폭 및 그루브폭은 값을 작게 할수록 칩절단이 잘 일어나게 된다. 그러나, 이러한 관계는 절대적인 것은 아니며 표면 거칠기, 공구마모, 절삭력 등의 관계를 고려하여 적절한 값을 선정하여야 한다.

또한 노즈반경, 랜드폭 및 그루브폭을 달리한 3가지 형상의 인써트를 제작하고 절삭모델을 적용하여 칩절단 영역을 예측하였다. 절삭실험으로부터 얻어진 칩절단 영역과 절삭모델에서 예측된 칩절단 영역을 비교한 결과, 두 영역이 잘 일치함을 알 수 있었다.

복잡한 자유곡면을 가지는 인써트에 대해 절삭모델링을 확장함으로써, 설계단계에서 칩절단 영역을 예측할 수 있을 것이라 생각한다. 이를 통하여 설계시간의 단축과 설계비용의 감소는 물론 신뢰성 있는 인써트 설계가 가능하리라 생각한다.

후 기

본 연구는 선도기술개발사업(G7)중 "고품위 절·연삭 가공기술개발"의 일환으로 이루어졌음.

참고문헌

1. B. Worthington, M. H. Rahman, "Predicting Breaking with Groove Type Breakers," Int. J. of MTDR, Vol. 19, No. 3, pp. 121-132, 1979.
2. I. S. Jawahir, P. L. B. Oxley, "New Developments in chip control research moving towards chip breakability predictions for unmanned manufacture," Proceeding of International Conference, ASME, 1, pp. 311-320, 1988.
3. C. Nedeβ , W. Hintze, "Characteristic Parameters of Chip Control in Turning Operations with Indexable Inserts and Three-Dimensionally Shaped Chip Formers," Annals of the CIRP, Vol. 38/1, pp. 75-79 , 1989.
4. M. Rahman, X. D. Zhang, " A Three-Dimensional Model of Chip Flow, Chip Curl and Chip Breaking under the Concept of Equivalent Parameters," Int. J. Machine Tool and Manufacture, Vol. 35/7, pp. 1015-1031, 1995.
5. I. S. Jawahir, "Recent Development in Chip Control Research and Applications," Annals of the CIRP, Vol. 42/2, pp. 659-685, 1993.
6. H. T. Young, P. Mathew, P. L. B. Oxley, "Allowing for nose radius effects in predicting the chip flow direction and cutting forces in bar turning," Proc. of Institution of Mech. Engrs., Vol. 201, No. C3, pp. 213-226, 1987.