모듈러 셀 TFT-LCD 제조시스템의 시간 페트리네트 모델링과 성능평가

論 文
48A - 10 - 18

Timed Petri-nets Modeling and Performance Evaluation of Modular Cell TFT-LCD Manufacturing System

李 相 文* · 張 碩 祜** · 姜 信 俊*** · 禹 廣 芳§
(Sang-Moon Lee · Seok-Ho Jang · Sin-Jun Kang · Kwang-Bang Woo)

Abstract - In this paper, the Timed Petri-Nets(TPN) modeling of Modular Cell Manufacturing Systems(MCMS) was investigated to overcome the limit of batch mode operation, which has been one of the most popular manufacturing types to produce an extensive industrial output and to be able to adopt to suitably and quickly changing manufacturing environments. A model of the MCMS was developed in reference to the actual TFT-LCD manufacturing system. TFT-LCD manufacturing system is not mass-productive in batch mode, but it operates in the form of MCMS which consists of a sequence of several cells with four processes of operation, including those of color filter(C/F), TFT, cell, and module. The cell process is further regrouped in those of Front-End and Back-End. For the Back-End cell process, it is reconstructed into a virtual model, consisting of three cells. The TPN modeling encompasses those properties, such as states and operations of machines, the number of buffers, and the processing time. The performance of the modeling was further examined in terms of scheduling system. The productivity in each cells was examined with respect to the change of failure rate of the cell machines and Automatic Guided Vehicles(AGV) using simulation by TPN.

Key Words : 모듈러 셀 제조시스템, 시간 페트리네트, TFT-LCD 제조시스템, 시스템 모델링 및 스케줄링

1. 서 론

오늘날 짧은 주기로 신기술이 개발되고 있고, 소비자들의 욕구가 매우 다양해지며, 소비패턴이 빠르게 변하고 있어 제조시스템에 요구되는 생산 제품의 형태도 다양해지고 있다. 다양한 디자인의 제품을 생산하기 위해서는 잦은 설계변경과 생산설비의 교체가 필요한데, 이러한 문제는 제조시스템의 설계상의 문제점과 더불어 경제적인 손실 또한 부담이 크다. 그러므로, 이러한 급변하는 생산환경에 적절하고 신속하게 대응하기 위한 새로운 방식의 제조시스템이 필요하다. 최근 군기술(group technology)이 적용되는 모듈러 셀 제조시스템(modular cell manufacturing system)이 활용되고 있다. 기존의 일괄적인 대량생산방식과는 달리 생산환경의 빈번한 변화에 적합한 다품종 소량생산을 위한 생산방식이다[1,2]. 모듈러 셀 제조시스템은 장비들로 구성된 셀 단위로 제품을 생산하며, 각 장비로의 부품할당은 일괄처리방식의 생산시스템에서와는 달리 가변적이고 복잡하다.

본 논문은 모듈러 셀 제조시스템의 성능을 정량적으로 평가하기 위해서 TFT-LCD 제조시스템을 대상 시스템으로 검토하였다. TFT-LCD 제조시스템은 생산라인이 셀 단위로 구성되어 있는 모듈러 셀 제조시스템 형태로 운영되며, 컬러필터(color filter), TFT, 셀(cell), 모듈(module) 공정등으로 분류된다. 셀 공정은 다시 셀 전공정과 셀 후공정으로 분류되는데, 본 연구에서는 셀 후공정을 대상으로 실제 TFT-LCD 제조시스템과 관련 자료에 의해 이를 가상 모델로 구성하고, 시간 페트리네트(Timed Petri-Nets)[3]로 모델링하여 셀의 성능을 분석하였다. 또한, 실제 생산 시스템으로는 고려하기 불가능한 시스템의 다양한 상황 즉, 장비 고장, 제품불량발생 그리고, 부품 스케줄링의 변화 등을 시간 페트리네트에 적용하여 셀의 성능을 검토하였다.

* 正 會 員 : 延世大 工大 電氣 · 컴퓨터工學科 博士課程
** 正 會 員 : (주)LG-EDS시스템 · 工博
*** 正 會 員 : (주)기산텔레콤 멀티미디어연구소 선임연구원 · 工博
§ 正 會 員 : 延世大 自動化技術硏究所 硏究委員
接受日字 : 1999年 2月 11日
最終完了 : 1999年 9月 1日

2. 모듈러 셀 제조시스템

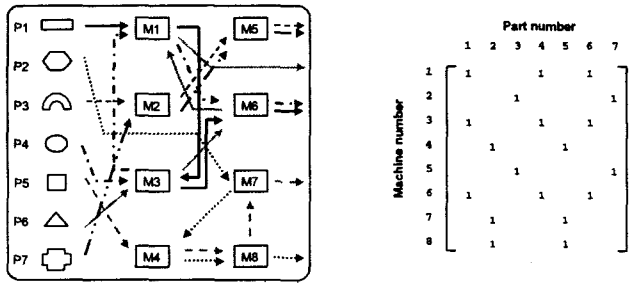
모듈러 셀 제조시스템에서는 부품과 기계장비들을 상호 연관성에 따라 그룹화하여, 전체 제조시스템을 소규모 셀로 재구성함으로서 셀이 독립적 기능을 수행할 수 있다. 이러한 셀에 의한 생산방식은 일괄처리방식에 의한 제조시스템에 비해, 부품의 흐름이나 가공시간을 단축할 수 있으며, 제품의 질 향상과 수요자의 요구에 신속히 대응할 수 있다[1,2].

2.1 모듈러 셀 제조시스템의 구성

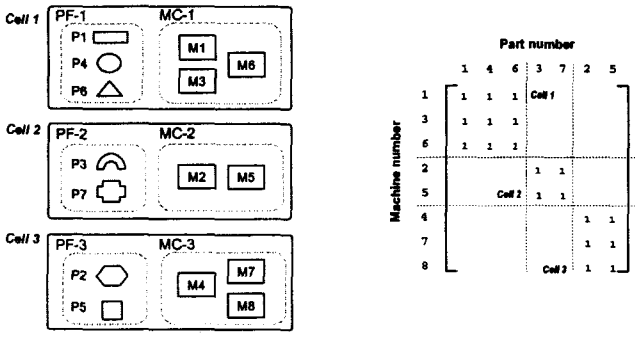
군기술은 주어진 대상의 속성중 근사적인 부분을 이용하는 원리이다[2]. Hyer와 Wemmerlöv[4]는 군기술의 개념을 정리하였는데, 유사한 작업의 표준화, 유사한 작업활동의 동시수

행, 그리고 반복되는 정보의 효율적 저장과 검색을 통하여 대규모 전체 시스템을 소규모 부 시스템으로 분할하여 재구성하는 것이다. 군기술을 제조시스템에 적용한 예로 모듈러 셀 제조시스템을 들 수 있다. 각 셀은 시스템의 구조와 동작, 부품군의 형성, 머신군의 형성, 부품 관리장비 선택, 그리고 장비 배치 결정 등의 사항을 고려하여 설계된다[2].

셀을 구성하는 기법으로 클러스터 분석 기법(cluster analysis method)을 들 수 있는데, 그림 1과 같이 각각의 부품과 머신의 관계를 머신-부품 인시던스(machine-part incidence)행렬로 표현하여, 이 행렬의 요소들을 클러스터링함으로서, 부품들을 부품군(part families)으로, 기계들을 머신셀(machine cell)로 그룹을 형성한다. 그림 1 (a)와 같이, 그룹화 되지 않은 부품 (P1-P7)과 머신(M1-M8)으로 구성되며, 각 부품은 정해진 공정순서에 따라 장비에 투입되어 공정을 마친다고 하자. (a)의 머신-부품 인시던스 행렬을 (b)와 같이 클러스터링하면 부품군 (PF-1/2/3)와 머신셀(MC-1/2/3)로 각각 셀-1/2/3를 구성할 수 있다.



(a) 그룹화 전의 머신 및 부품과 머신-부품 인시던스 행렬



(b) 그룹화된 머신 및 부품과 머신-부품 인시던스 행렬

그림 1 클러스터 분석 기법

Fig. 1 Cluster analysis method

2.2 TFT-LCD 제조시스템

평판 디스플레이(FPD, Flat Panel Display)는 일반적으로 발광형 디스플레이와 비발광형 디스플레이로 구분된다. 특히, TFT-LCD (Thin Film Transistor Liquid Crystal Display)는 비발광형 디스플레이로 현재까지 상용화된 LCD 중에서 색상, 광택도, 속도면에서 최상의 특성을 나타내고 있다[5,6]. TFT-LCD는 그림 2와 같이 상부기판과 하부기판사이에 액정이 들어가 있는 구조로 되어있다.

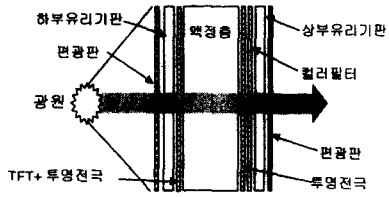


그림 2 TFT-LCD의 구조

Fig. 2 Structure of TFT-LCD

상부기판은 유리기판 위에 컬러필터층과 공통전극용 투명전극이 형성되어 있다. 하부기판은 유리기판 위에 박막 트랜지스터가 배열되어 있다. TFT-LCD 제조공정은 컬러필터, TFT, 셀, 모듈 공정의 네 가지 공정으로 분류되며, 이에 대한 전체적 공정 흐름도는 그림 3과 같다.

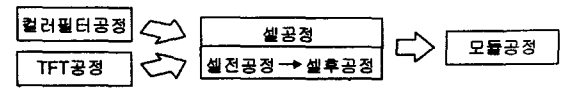


그림 3 TFT-LCD 제조공정

Fig. 3 Manufacturing process of TFT-LCD

- 컬러필터 공정 : Black Matrix가 형성된 유리 위에 염료나 안료를 사용하여 빨강, 파랑, 초록의 컬러필터층을 제작한 후 공통전극용 투명전극을 형성.
- TFT 공정 : 반도체 제작공정과 유사하며, 증착(deposition), 사진식각(photolithography), 식각(etching) 공정을 반복하여 유리기판 위에 박막 트랜지스터 배열을 형성.
- 셀 공정 : TFT 공정이 완료된 유리와 컬러필터 공정이 완료된 유리의 두 유리사이에 일정한 틈이 유지되도록 합착한 후 그 틈 사이로 액정을 주입하여 LCD 셀을 제작.
- 모듈 공정 : 신호처리를 위한 회로부를 제작하고, TFT-LCD 패널과 신호처리 회로부를 실장기술을 통해 서로 연결한 후 기구물을 부착하여 모듈 제작.

TFT-LCD 제조공정 중 셀 공정은 크게 셀 전공정(Front-End Cell process)과 셀 후공정(Back-End Cell process)으로 구분된다. 본 연구의 대상 시스템인 셀 후공정(그림 4)에서는 셀 전공정을 거친 패널의 상부기판과 하부기판 사이에 액정을 주입 후 밀봉, 세정, Aging공정을 거친 다음 패널 테스트를 거친다.

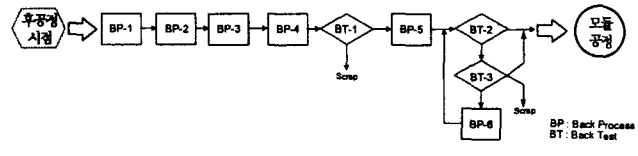


그림 4 셀 후공정

Fig. 4 Back-End Cell process

3. 모듈러 셀 제조시스템의 모델링과 스케쥴링

모듈러 셀 제조시스템의 성능평가를 위한 실제 TFT-LCD

제조공정의 셀 후공정 가상모델은 세 개의 셀로 구성되며, 각각의 셀을 시간 페트리네트로 모델링 하였다. 시간 페트리네트는 그래픽을 통해 시각적으로 시스템이 표현되고, 사건 발생으로 인한 상태변화의 시간 정보가 포함된다[3]. 시간 페트리네트로 모델링하기 위하여 전체 공정흐름에 대한 상세한 정보의 수집과 분석, 그리고 이를 기반으로 세부적 장비의 동작특성을 고려하여 유동적인 생산환경하에서 적절한 부품할당 스케줄을 선정한다. 또한, 각 장비들의 작업시간과 공정간 또는 장비간 부품의 이동시간도 고려한다. 셀에서 자원의 이동은 자동운송장치(AGV, Automatic Guided Vehicles) 또는 임시저장소를 공유함으로서 이루어진다.

3.1 셀 후공정의 가상모델

셀 후공정의 가상모델은 실제 TFT-LCD 제조공장을 바탕으로 재구성된다. 그림 5는 모듈러 셀 제조시스템 형태의 가상모델로서 셀-1, 셀-2, 셀-3로 구성된다. 셀-2와 셀-3은 중간 버퍼 Q2를 공유한다. 이 가상모델은 카세트 단위로 공정이 진행된다. 한 카세트에는 60개의 패널이 장착되어있다. 최초 Q1으로 카세트가 공급되며, AGV는 한 번에 하나의 카세트만 장비로 운반한다. 셀-1에서는 AGV-10이 Q1으로부터 카세트를 A1/2/3에게 공급해 주며, 공정이 끝난 카세트는 B1/2로 이동한다. 셀-2에서는 B1/2, C, D, E1/2/3순서로 진행

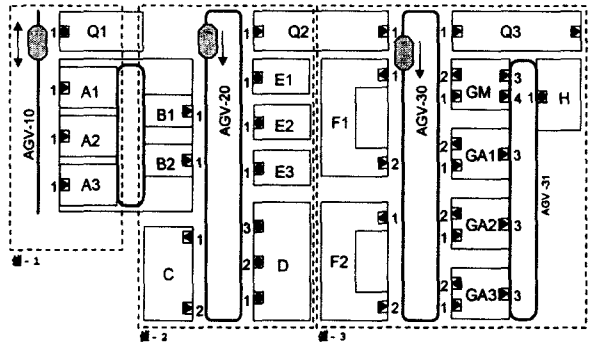


그림 5 셀 후공정의 가상모델

Fig. 5 A virtual model of the Back-End Cell process

표 1 셀 후공정의 가상모델의 장비 및 동작특성

Table 1 Facilities and properties of the processes of a virtual model of the Back-End Cell process

장비코드	PROCESS	포트수	공정시간(min/CST)
Q1/Q2/Q3	버퍼(buffer)	L, U 공용 1	
A1/A2/A3	액정주입	L1, U1	600
B1/B1	봉지	L1, U1	60
C	세정	L1, U1	10
D	Aging	L, U 공용 3	7
E1/E2/E3	외관검사	L1, U2(OK,NG)	30
F1/F2	Grind 세정	L1, U1	20
GA/G2/G3	자동테스트	L1, U2(OK,G)	1(min/패널)
GM	수동테스트	L1,U3(OK,RE,NG)	1(min/패널)
H	Repair	L, U 공용	
AGV-10/20/30	자동반송기		

되어 Q2에 저장되며, 셀-3에서는 Q2에 저장된 카세트에 의해 F1/2, GA1/2/3, GM/H의 순서로 공정이 진행되어 최종적으로 Q3에 저장된다.

3.2 셀 후공정의 시간 페트리네트 모델

시간페트리네트는 다음의 6요소로 정의된다.

$$(P, T, A, w, x, V)$$

- P : 플레이스의 집합. 자원의 상태, 또는 동작상태 등.
- T : 트랜지션의 집합. 사건의 발생, 동작의 시작 또는 동작완료를 나타내며, 상태가 천이됨. 비시간트랜지션과 시간트랜지션으로 구분.
- A : 아크(arc)의 집합. P와 T 간의 입출력관계.
- w : 가중치(weight)의 집합. 아크 위에 숫자로 표시.
- x_0 : 마킹(marking). 플레이스 안의 점. 토큰(token).

시간 페트리네트는 비시간 페트리네트의 구성요소 (P, T, A, w, x_0)에 시간요소 v가 추가되는데, t_j에 할당된 양의 실수 $v_{j,k}$는 트랜지션 t_j가 k번째 시간에서 동작가능 하여도, 즉시 점화되는 것이 아니라 주어진 $v_{j,k}$만큼의 점화지연시간 후에 점화된다. 이 지연시간동안 토큰은 t_j의 입력 플레이스에 머무르게 된다.

- V : 시간 트랜지션 $T_D \subseteq T$의 클럭구조(clock structure) 또는 시간구조(timing structure)의 집합. v_j는 수명시간(lifetime)렬이다.

$$\mathbf{V} = \{ v_j : t_j \in T_D \} \quad (1)$$

$$v_j = \{v_{j,1}, v_{j,2}, \ldots\},\ t_j \in T_D,\ v_{j,k} \in R^+,\ k = 1, 2, \ldots$$

$$x(p_i) \geq w(p_i, t_j) \quad \text{for all} \quad p_i \in I(t_j) \quad (2)$$

트랜지션은 식(2)를 만족하면 점화되며 '동작 가능하다'라고 한다. 상태천이함수 $f : \{0,1,2,\ldots\}^n \times T \rightarrow \{0,1,2,\ldots\}^n$는 $t_j \in T$ 에 대해 정의된다. 플레이스의 토큰 수가 트랜지션으로 향하는 아크의 가중치 보다 같거나 클 경우에만 트랜지션이 점화한다. 시간 페트리네트에서는 트랜지션의 각 입력 플레이스에 토큰이 들어오는 시간에 따라 점화시간이 결정된다. 점화 가능한 트랜지션은 점화벡터 u=[0,0,...1,...0]로 표현한다. 점화벡터 u는 하나의 '1'이 존재하며, 그 위치가 j번째라면, j번째 트랜지션이 현재 점화 가능함을 의미한다. 또한, 트랜지션과 플레이스의 수가 각각 m, n 개라고 하면, $m \times n$으로 구성된 인시던스 행렬 $\boldsymbol{A}$의 요소는 다음과 같이 정의된다.

$$a_{ji} = w(t_j, p_i) - w(p_i, t_j) \quad (3)$$

그러므로, 트랜지션의 점화에 의해 천이된 상태는 다음과 같이 표현할 수 있다.

$$\mathbf{x}' = \mathbf{x} + \mathbf{uA} \quad (4)$$

3.2.1 셀 후공정의 시간 페트리네트

그림 5의 셀 후공정 가상모델에 대한 시간 페트리네트는 그림 6과 같이 모델링 되며, 표 1의 장비들의 동작특성을 고려하였다. 전체 시간 페트리네트는 세 부분으로 구분될 수 있으며, 각각 셀-1, 셀-2, 셀-3에 해당한다.

이 모델은 전체적인 공정의 흐름을 파악하기 쉽도록 세부적인 장비들의 동작에 대한 플레이스와 트랜지션은 생략하고 단지, 장비의 버퍼 수, 단위 카세트당 가공시간, AGV의 동작 등만으로 표현하여 구성한 것이다. 시간 페트리네트에 대한 여러 응용 프로그램은 모델 구성에는 용이하지만, 원하는 동작 스케쥴링의 적용을 용이하게 하기 위해서 본 연구에서는 3.2.2에서와 같이 시간 페트리네트의 6요소에 의한 C++프로그래밍으로 시간 페트리 네트를 동작시켰다.

그림 6에서 토큰 하나는 패널 60개가 담긴 카세트를 의미하며 하나 이상의 토큰은 숫자로 표시하였다. 입력버퍼인 Q1은 충분히 자원을 공급하고, 중간 버퍼 Q2를 거쳐, 공정의 출력버퍼인 Q3에 최종적으로 가공이 끝난 패널이 카세트에 담겨 저장된다.

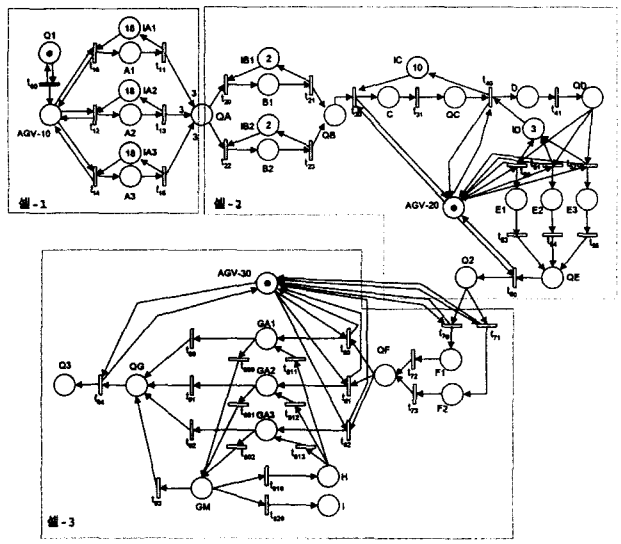


그림 6 셀 후공정 시간 페트리네트

Fig. 6 A Timed Petri-Nets for the Back-End Cell process

셀-1에 대해서 셀 스케쥴링을 적용한 시간 페트리네트를 구성하고 6요소(P, T, A, w, x, V)를 나타내었다. 셀-2와 셀-3에 대해서도 셀-1과 같이 셀 스케쥴링을 적용한 시간 페트리네트를 구성하여 시뮬레이션 하였다[7,8].

3.2.2 셀-1 시간 페트리네트의 동작

그림 6의 셀-1 시간 페트리네트의 각 플레이스와 트랜지션의 역할과 동작은 표 2와 같다. A1/2/3는 동일한 기능을 가진 장비로써, 각 장비는 3개의 카세트를 공급받으면 3개 카세트를 모두 장비에 투입하여 동시에 작업한다. AGV-10은 이들 세 장비들의 동작여부 또는 버퍼의 상태에 따라 Q1으로부터 자원의 투입 가능한 장비에 카세트를 1개씩 공급해 준다. 즉, 플레이스 AGV-10에 토큰이 들어왔을 때, 트랜지션 t_{10}, t_{12} , t_{14}중에서 점화될 트랜지션을 선택하는 것이다. 점화될 트랜지션의 선택은 곧 장비 A1/2/3중 하나의 자원을 할당해 주는 것을 의미하며, 곧 자원할당 스케쥴링의 문제이다.

표 2 셀-1의 시간 페트리네트의 플레이스와 트랜지션

Table 2 Places and transitions of Timed Petri-Nets of the Cell-1

플레이스		트랜지션	
Q1, QA	버퍼(buffer)	t_{00}	자원할당가능
AGV-10	자동반송기	시간 트랜지션	
A1, A2, A3	장비	t_{10}, t_{12}, t_{14},	자원공급
IA1, IA2, IA3	장비의 버퍼여분	t_{11}, t_{13}, t_{15},	장비의 작업

셀-1은 그림 7과 같이 할당시간을 최소화하도록 하기 위해 A1, A2, A3 순으로 카세트를 공급해 주도록 하였다. 예를 들어, A1이 작업 중(busy)이고, A2가 작업 대기중이면서 버퍼가 비어 있으면(IA1이 0이 아니면) 트랜지션 t_{12}에 의해 A2로 카세트가 전달된다.

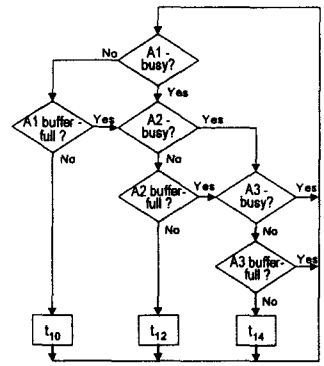


그림 7 셀-1 스케쥴링

Fig. 7 A scheduling of the Cell-1

그림 6의 셀-1 시간 페트리네트가 그림 7의 스케쥴링에 의해 동작하기 위해서 그림 8과 같이 스케쥴링을 적용한 시간 페트리네트를 구성하였다. 시간 페트리네트의 간략화를 위해 아크는 ⇨ , ⇨ 와 같이 표현한다.

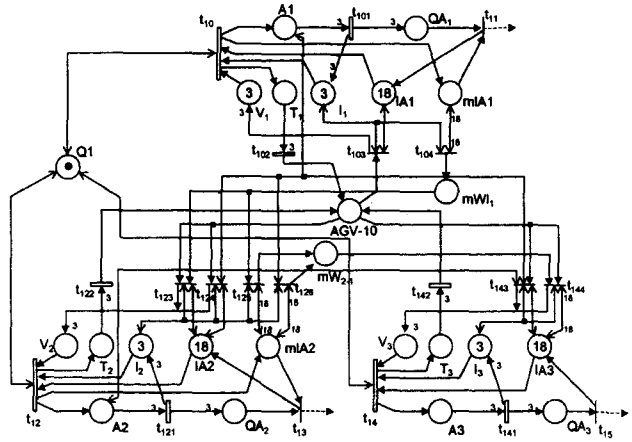


그림 8 스케쥴링이 적용된 셀-1의 시간 페트리네트

Fig. 8 Timed Petri-Nets that is applied a scheduling of the Cell-1

그림 8의 시간 페트리네트의 6요소 (P, T, A, w, x, V)는 다음과 같다. 플레이스(P)와 트랜지션(T)는 각각 표 3과 표 4와 같다.

표 3 플레이스

Table 3 Places

플레이스	상태 및 작업	플레이스	상태 및 작업
Q1	입력버퍼	T_1, T_2, T_3	카세트공급완료
AGV-10	자동운송장치	I_1, I_2, I_3	작업카세트수
A1, A2, A3	장비	AI1, AI2, AI3	장비내 최대카세트수
QA_1, QA_2, QA_3	작업완료	mAI1, mAI2	장비내의 총 카세트수
V_1, V_2, V_3	카세트공급	mWI_1, mW_{2-1}	카세트공급불가

표 4 트랜지션

Table 4 Transitions

시간트랜지션	상태천이발생	비시간트랜지션	상태천이발생
t10, t12, t14	카세트공급시간	t11, t13, t15	카세트출력
t101, t121, t141	작업시간	t103-104, t123-126, t143-144	스케쥴링에 의한 상태천이
t102, t122, t142	카세트이동시간		

인시던스 행렬 A는 그림 9와 같으며, 그 가중치 w는 그림 11과 같다.

	Q1	AGV10	A1	QA1	V1	T1	I1	IA1	MIA1	MWI1	A2	QA2	V2	T2	I2	IA2	MIA2	MWI2	A3	QA3	V3	T3	I3	IA3
t10	0	0	1	0	-1	1	-1	-1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
t101	0	0	-3	3	0	0	3	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
t102	0	1	0	0	0	-3	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
t103	0	-1	0	0	3	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
t104	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
t11	0	0	0	-1	0	0	0	1	-1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
t12	0	0	0	0	0	0	0	0	0	1	0	-1	1	-1	-1	1	0	0	0	0	0	0	0	0
t121	0	0	0	0	0	0	0	0	0	-3	3	0	0	3	0	0	0	0	0	0	0	0	0	0
t122	0	1	0	0	0	0	0	0	0	0	0	0	0	-3	0	0	0	0	0	0	0	0	0	0
t123	0	-1	0	0	0	0	0	0	0	-1	0	0	3	0	0	0	0	0	0	0	0	0	0	0
t124	0	-1	0	0	0	0	0	0	0	0	0	0	3	0	0	0	0	0	0	0	0	0	0	0
t125	0	0	0	0	0	0	0	0	0	-1	0	0	0	0	0	0	0	1	0	0	0	0	0	0
t126	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0
t13	0	0	0	0	0	0	0	0	0	0	0	-1	0	0	0	1	-1	0	0	0	0	0	0	0
t14	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	-1	1	-1	-1
t141	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	-3	3	0	0	3	0
t142	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	-3	0	0
t143	0	-1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	3	0	0	0
t144	0	-1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	-1	0	0	3	0	0
t15	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	-1	0	0	0	1

그림 9 인시던스 행렬 A

Fig. 9 A incidence matrix A

	Q1	AGV10	A1	QA1	V1	T1	I1	IA1	MIA1	MWI1	A2	QA2	V2	T2	I2	IA2	MIA2	MWI2	A3	QA3	V3	T3	I3	IA3
t10	1	0	0	0	1	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
t101	0	0	3	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
t102	0	0	0	0	0	3	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
t103	0	1	0	0	0	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
t104	0	0	0	0	0	0	0	1	0	18	0	0	0	0	0	0	0	0	0	0	0	0	0	0
t11	0	0	0	1	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
t12	1	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	1	0	0	0	0	0	0	0
t121	0	0	0	0	0	0	0	0	0	0	3	0	0	0	0	0	0	0	0	0	0	0	0	0
t122	0	0	0	0	0	0	0	0	0	0	0	0	0	3	0	0	0	0	0	0	0	0	0	0
t123	0	1	0	0	0	0	0	0	0	1	0	0	0	0	0	1	1	0	0	0	0	0	0	0
t124	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	1	1	0	0	0	0	0	0	0
t125	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	1	0	18	0	0	0	0	0	0
t126	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	1	0	18	0	0	0	0	0	0
t13	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	1	0	0	0	0	0	0
t14	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	1
t141	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	3	0	0	0	0	0
t142	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	3	0	0
t143	0	1	1	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	1	1
t144	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	1	18
t15	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0

그림 10 가중치 행렬 w

Fig. 10 A weight matrix w

초기마킹(x_0)는 다음과 같으며, 플레이스의 순서는 그림 9 행렬의 열(플레이스)에 대응된다.

x_0 = [1 0 0 0 3 0 3 18 0 0 0 0 0 0 3 18 0 0 0 0 0 0 3 18]

클럭구조(V)는 표 5와 같이 시간 트랜지션의 클럭으로 나타내었다. 나머지 트랜지션들은 비시간 트랜지션이다.

표 5 클럭구조

Table 5 A clock structure

시간 트랜지션	클럭(min)	시간 트랜지션	클럭(min)	시간 트랜지션	클럭(min)
t10	6	t20	12	t14	18
t101	600	t121	600	t141	600
t102	3	t122	6	t142	9

그림 8의 시간 페트리네트의 초기상태에서 점화 가능한 트랜지션은 t_{10}이므로 점화벡터 **u**는 다음과 같다. **u**의 각 요소는 그림 9 행렬의 행(트랜지션)에 대응된다.

u = [1 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0]

3.2.3 셀-2/3 시간 페트리네트의 동작

그림 6의 셀-2와 셀-3 시간 페트리네트의 플레이스와 트랜지션의 역할과 동작은 각각 표 6, 표 7과 같다. 셀-2와 셀-3은 셀-1과 달리 서로 다른 장비들로 구성되어있다. B1/2, E1/2/3, F1/2 그리고 GA1/2/3는 각각 동일한 장비이다. 셀-2는 그림 11과 같은 스케쥴링이 적용된다. 즉, 각 장비에서 처리가 끝난 카세트가 대기 중 일 때는 다음 장비의 동작여부나 버퍼의 상태를 파악하며, 공급받을 수 있는 장비들이 다수개 일 때는 앞선 공정에 카세트를 공급한다. 셀-3도 셀-2의 스케쥴링도 이와 같은 방식으로 이루어진다.

표 6 셀-2의 시간 페트리네트의 플레이스와 트랜지션

Table 6 Places and transitions of Timed Petri-Nets of the Cell-2

플레이스		시간 트랜지션	
QB, QC, QD, QE, Q2	버퍼(buffer)	t_{20}, t_{22}, t_{30}, t_{40}, t_{50}, t_{51}, t_{52}, t_{60}	자원할당
AGV-20	자동반송기		
B1,B2,C,D,E1,E2,E3	장비	t_{21}, t_{23}, t_{31}, t_{41}, t_{53}, t_{54}, t_{55}	장비의 작업
IB1, IB2, IC, ID	장비의 버퍼		

표 7 셀-3의 시간 페트리네트의 플레이스와 트랜지션

Table 7 Places and transitions of Timed Petri-Nets of the Cell-3

플레이스		시간 트랜지션	
QF, QG, Q3	버퍼	t_{70}, t_{71}, t_{80}, t_{81}, t_{94}	자원할당
F1, F2 GA1, GA2, GA3, GM, H	장비	t_{72}, t_{73}, t_{90}, t_{91}, t_{92} t_{93}, t_{811}, t_{812}, t_{813},	작업
		t_{800}, t_{801}, t_{802}, t_{810}, t_{820}	테스트

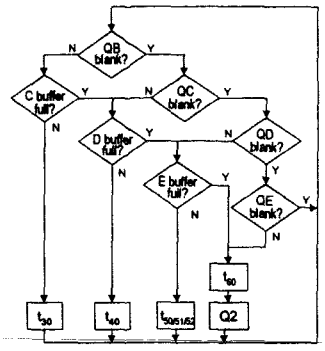


그림 11 셀-2 스케쥴링
Fig. 11 A scheduling of the Cell-2

3.3 장비 고장시 모듈러 셀의 스케쥴링

일반적으로 장비에 고장이 발생하여 그 시스템의 성능이 저하될 때는 자원할당 스케쥴링을 재작성 하거나, 여분의 장비를 두어 시스템의 성능을 유지시킬 수도 있으나, 전자의 경우, 공정이 복잡한 경우 기존의 스케쥴링을 재작성하는 것은 매우 어려우며, 후자의 경우, 고가의 장비일때는 시스템 설계시 추가의 비용이 들며, 유지 보수 등을 위한 경제적인 부담이 클 수 있다. 본 논문에서는, 그림 8의 시간 페트리네트에 플레이스의 토큰 개수를 변화시켜 별도의 모델 구성없이 셀-1에 대해서 기존의 장비를 이용하여 장비 고장으로 인한 성능 저하를 보상할 수 있는 스케쥴링 기법을 제안하였다.

셀의 장비의 고장시, AGV의 대기상태를 이용하여 각 장비에 미리 카세트를 공급함으로서 작업지연시간을 감소시켜, 장비고장으로 인한 생산성 감소를 보상하도록 하였다. 셀-1의 장비 A1/2/3는 다른 셀의 여러 장비에 비해 상대적으로 가장 긴 작업시간(600분)을 가지며, 작업이 끝난 후 카세트를 공급받아 작업이 수행되므로 자원공급시간이 작업지연요소로 작용한다.

특히, 장비 고장시 셀의 성능저하를 더해주므로, 셀-1에 대해 작업지연요소를 감소시키는 스케쥴링을 고려한다. 장비 A1/2/3은 3개의 카세트를 동시에 작업하는데, 일반적으로 이런 작업을 배치작업(batch process)이라 한다. 셀-1의 장비 A1고장시 동작상태[9,10]는 그림 12와 같다.

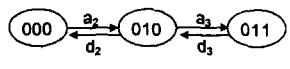


그림 12 셀-1의 동작상태도(A1고장시)
Fig. 12 States diagram of process in the Cell-1(A1 fails)

각 장비는 한 배치의 카세트를 공급받으면 작업을 시작하며, 장비 A1, A2, A3순으로 '1'은 작업하고 있는 상태, '0'은 작업대기상태를 의미한다. 상태천이는 사건(e) $a_k(k=1,2,3)$, $d_k(k=1,2,3)$에 의해 이루어진다. a_k는 각 장비 A1/2/3으로 한 배치의 카세트를 공급함을 나타내고, d_k은 작업이 완료됨을 나타내며, 각각 표 5와 같은 클럭구조를 갖는다.

장비의 작업우선순위에 따라 각 상태에서 일어날 수 있는 사건은 제한된다. 예를 들어, '000'에서는 A1이 고장이므로 a_2만 발생가능하며, '010' 상태에서는 d_2, a_3만 일어날 수 있다. 각 장비는 항상 작업 완료인 '0' 상태에서 한 배치의 카세트를 공급받은 뒤 '1'의 상태로 되며, 이런 공급시간만큼의 지연시간을 가지게 됨을 알 수 있다. 이와는 달리, 그림 13과 같이 하나의 장비(A1)가 고장상태일때, 정상 동작을 하는 장비의 임시저장소에 a'_2와 a'_3에 의해 한 배치의 카세트를 미리 공급하는 경우를 고려해 볼 수 있다.

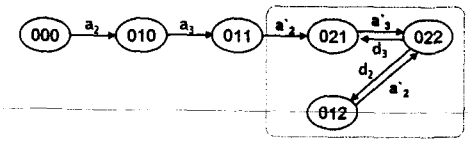


그림 13 제안된 스케쥴링 알고리즘에 의한 셀-1의 장비상태도(A1고장시)
Fig. 13 States diagram of machines in the Cell-1 by the proposed scheduling algorithm (A1 fails)

임시저장소에서 장비로의 이동시간은 AGV에 의해서보다 상대적으로 매우 짧다고 가정한다. A1은 고장상태이므로 항상 '0' 이다. a'_2와 a'_3은 각각 A2, A3가 동작중일 때 AGV의 대기시간을 이용하여 임시저장소에 한 배치의 카세트를 미리 공급하는 것으로서, 장비에는 작업 중인 것과 임시저장소의 것으로 모두 두 배치의 카세트가 존재하므로 '2'로 표현된다. 따라서, 임시저장소에서 카세트가 공급('021', '022', '012'인 상태)되므로 작업지연시간이 감소되어 장비 고장으로 인한 셀의 성능 저하를 감소시킬 수 있다.

이에 대한 시간 페트리네트 구성은 그림 8의 시간 페트리네트에서 다음과 같이 플레이스의 토큰 개수를 변화시킴으로서 표현할 수 있다. 플레이스 A1, IA1, MWA1에 토큰 수를 각각 1, 0, 18로 한다. 즉, A1은 항상 작업 중이며 버퍼의 여분이 없음을 의미한다. 또한, IA2, IA3에는 6개로 해줌으로서 A2 및 A3이 동작중일 때 한 배치의 카세트를 더 공급하도록 해준다.

4. 시뮬레이션 및 결과 고찰

본 장에서는 그림 8의 스케쥴링을 적용시킨 시간 페트리네트를 시간 페트리네트의 6요소 (P, T, A, w, x, V)에 의한 C++프로그램으로 시뮬레이션하였다. 셀의 성능평가를 위해 장비 및 AGV의 고장 그리고 패널의 불량 등을 고려한 각 셀의 생산량을 나타내었고, 또한 셀-1에 대해서는 3.3장에서 제안한 스케쥴링 알고리즘을 적용하여 셀의 성능 변화를 비교하였다.

4.1 시간 페트리네트에 의한 셀 후공정 가상모델의 성능 평가

그림 5의 셀 후공정의 가상모델을 각 셀에 대해서 그림 8와 같이 스케쥴링이 적용된 시간 페트리네트로 구현하여, 이를 통해 각 셀의 생산량을 카세트단위로 알아보았다. 그림 5에서 Q1, Q2, Q3은 각각 입력버퍼, 중간버퍼, 최종버퍼로서, Q2에는 셀-1과 셀-2에서 작업이 완료된 카세트가 저장되며, Q2에서 공급된 카세트는 셀-3에서 작업이 완료되어 최종적으로 셀 공정의 작업을 마친 후 Q3에 저장된다.

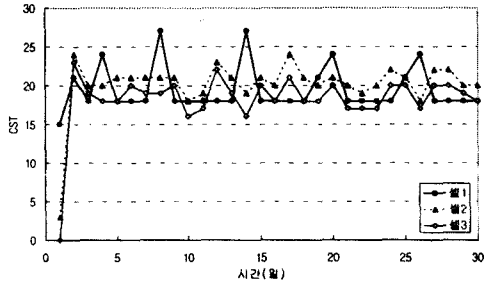


그림 14 각 셀의 일일 생산량

Fig. 14 Daily production of each Cell.

그림 14는 각 셀의 일일생산량을 카세트의 개수로 나타낸 것이다. 입력버퍼인 Q1에는 항상 전 공정을 마친 카세트가 충분히 저장되어 있다고 가정한다. 초기상태는 Q2, Q3가 모두 비어있고, 각 셀의 장비는 작업 대기중이다. AGV와 모든 장비들은 고장없이 작업을 수행한다고 가정한다.

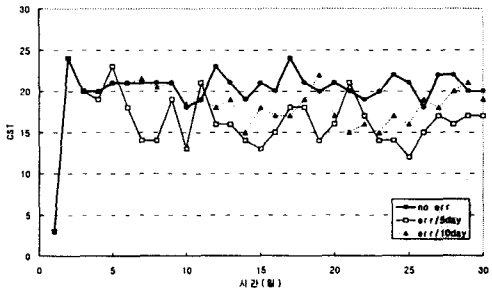


그림 15 장비고장시 셀-2의 일일 생산량 비교

Fig. 15 Comparison of daily production in the Cell-2 when a machine fails.

각 셀은 장비와 AGV에 의해 운영되는데, 이들의 고장은 셀의 성능에 영향을 줄 수 있으므로 이에 대한 고려가 필요하다. 셀-1과 셀-2사이에는 버퍼가 없이 카세트가 이동되므로, 셀-1의 장비의 고장은 셀-2에 직접적인 영향을 준다. 그림 15은 셀-1의 장비와 AGV-10이 고장을 발생했을 때, 셀-2에 의해 얻어지는 카세트를 나타내었다. 장비 A1/2/3와 AGV-10의 고장주기는 각각 평균 5일, 10일, 복구시간은 각각 평균 2일인 지수분포를 가진다고 가정한다.

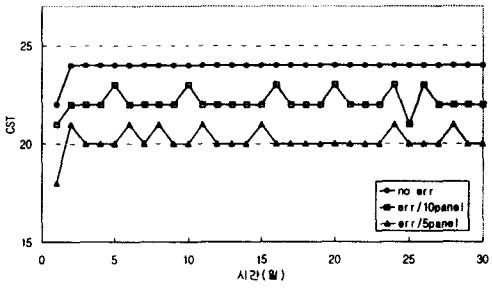


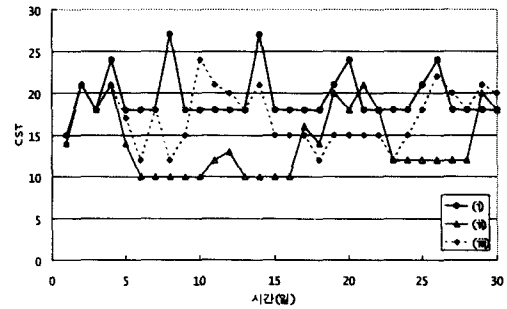
그림 16 불량 패널 발생시 셀-3의 일일 생산량 비교

Fig. 16 Comparison of daily production in the Cell-3 when panels are bad.

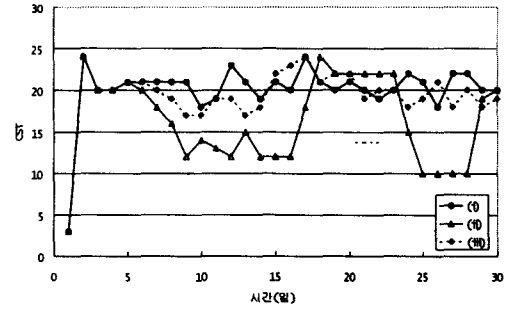
그림 16은 셀-3에서 불량품 발생으로 인한 생산량의 변화를 나타내었다. 셀-3의 최종 단계인 검사공정에서는 하나의 카세트에 있는 60개의 패널을 각각 검사하여, 불합격된 것은 폐기하고, 합격된 것은 다시 한 카세트를 채워서 Q3으로 보낸다. 불량품이 많을수록 카세트에 패널이 채워지는 시간이 지연될 것이다. 불량이 없는 경우와 한 카세트에 평균 10개 그리고 5개의 불량품이 생기는 경우 셀-3의 생산량을 비교해 보았다. 다른 셀의 영향을 받지 않기 위하여 Q2에 충분한 카세트 재고가 있다고 가정한다.

4.2 제안된 스케쥴링에 의한 셀 후공정 가상모델의 성능평가

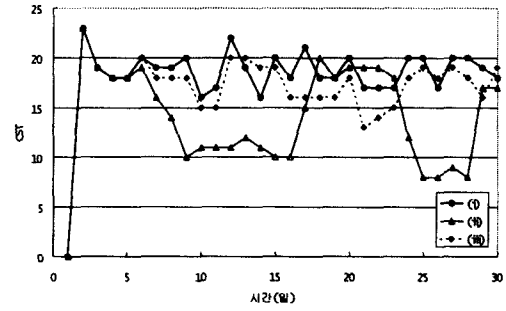
그림 17 (a)는 셀-1에 대하여, (i)은 장비 A1/2/3가 고장없이 정상작업을 할 경우, (ii)는 A1의 고장발생주기가 5일, 복구시간은 5일이며, AGV-10의 고장발생주기가 7일, 복구시간은 2일의 평균을 가지며 각각은 지수분포를 따를 경우, (iii)은 (ii)의 경우에 대하여 제안된 스케쥴링을 적용할 때 일일 생산량의 변화를 나타낸다. 그림 17 (b)와 (c)는 셀-1의 작업환경((i),(ii),(iii))에 따른 셀-2와 셀-3의 생산량 변화를 나타낸다.



(a) 셀-1의 일일생산량 비교



(b) 셀-2의 일일생산량 비교



(c) 셀-3의 일일생산량 비교

그림 17 각 셀의 일일생산량 비교

Fig. 17 Comparison of daily production in each Cell.

그림 17에서 셀-1의 장비들은 작업시간이 상당히 길기 때문에 모든 장비들이 정상적으로 작업을 하더라도 일일 생산량이 고르지 못함을 나타낸다. 또한, 나머지 셀에 대해서 장비 고장시 셀 스케쥴링에 따른 생산량 변화를 알 수 있다.

5. 결 론

본 논문에서는 모듈러 셀 제조시스템의 성능평가를 위해 대상시스템으로서 TFT- LCD 제조시스템의 셀 공정중 셀 후공정에 대해서 실제 공정을 바탕으로 가상 모델을 구성하였다. 이것을 3개의 셀로 구분하였으며, 장비들의 특성, 동작상태, 버퍼의 수 또는 자원의 이동시간 등을 고려한 스케쥴링을 적용하여 각 셀을 시간 페트리네트로 모델링하였다. 이에 의해, AGV와 장비의 고장률 등 제조환경의 변화에 따른 각 셀의 생산량으로 셀의 성능을 비교하였다. 향후의 연구에서는, 보다 일반적인 모듈러 셀 제조시스템의 공정모델을 통한 셀의 수행성 해석이 필요하다. 이를 위해서는, 다수의 다기능 장비로 셀이 구성되어 보다 유연한 자원할당경로를 가지는 셀을 고려하여야 한다. 또한, 셀에 공급되는 자원의 종류가 여러 개이고, 각각의 자원들이 서로 다른 작업시간, 작업우선순위, 목표생산량, 또는 납기일 등을 가질 때 이런 제약조건을 고려한 셀의 스케쥴링이 필요하다.

감사의 글

본 연구는 1997년~1999년도 ERC-ACI와 학술진흥재단 대학부설연구소과제 지원에 의해 수행되었으며, 이에 감사드립니다.

참 고 문 헌

[1] Kusiak, Intelligent manufacturing system, Prentice-Hall, 1990.

[2] N. Singh, D. Rajamani,Cellular Manufacturing Systems/ Design, planning and control, Chapman&Hall, 1996.

[3] C. Cassandras, *Discrete event systems: Modeling and performance analysis*, IRWIN, 1993.

[4] N. Singh, *Systems Approach to Computer-Integrated Design and Manufacturing*, John Wiley & Sons, New York, 1996.

[5] *Flat Information Displays*, An Annual Multi-Client Report from Stanford Resources, Inc., 7th Ed., 1996.

[6] *액정디스플레이의 최첨단 - LCD 개발의 기초부터 21세기 전망*, 한국디스플레이 연구조합, 1997.

[7] M. Zhou, K. McDermott and P. Patel, "Petri-Net synthesis and analysis of a flexible manufacturing system cell," *IEEE Trans. on sys., man., and cybernetics*, Vol. 23, No. 2, pp. 523-531, Mar. 1993.

[8] W. Zuberek, "Throughput analysis of manufacturing cells using timed petri nets," *IEEE Int. conf. on sys., man., and cybernetics*, pp. 1328-1333, Oct, 1994.

[9] N.Viswanadham,"Composite performance-dependability analysis of cellular manufacturing systems," *IEEE Trans. on sys., man., and cybernetics*, Vol. 10, No. 2, pp. 245-258, Apr. 1994.

[10] A. Zakarian, "Modeling manufacturing dependability," *IEEE Tran. on robotics and automation*, vol. 13, no. 2, pp. 161-168, Apr, 1997.

저 자 소 개

이 상 문 (李 相 文)

1971년 10월 12일 생. 1997년 영남대 전기공학과 졸업. 1999년 연세대 대학원 전기공학과 석사. 1999년~현재 동 대학원 전기컴퓨터공학과 박사과정. 관심분야는 실시간 시스템, FMS, 자동화 및 지능제어.

Tel : (02) 361-2778

E-mail : sangmoon@yonsei.ac.kr

장 석 호 (張 碩 祜)

1966년 5월 18일생. 1988년 연세대 전기공학과 졸업. 1990년 동 대학원 전기공학과 석사. 1999년 동 대학원 전기공학과 박사. 1996년~현재 (주)LG-EDS시스템 전문과장. 관심분야는 자동화 및 지능제어, 전자제품 검사조정알고리즘, 생산계획 및 스케쥴링, 생산관리, 반도체 생산시스템 모델링 및 시뮬레이션

Tel : (02) 783-4466 (교환 361)

강 신 준 (姜 信 俊)

1969년 12월 12일생. 1992년 연세대 전기공학과 졸업. 1994년 동 대학원 전기공학과 석사. 1999년 동대학원 전기공학과 박사. 1999년~현재 (주)기산텔레콤 멀티미디어연구소 선임연구원. 관심분야는 지능형 제어.

Tel : (02) 2202-5820

우 광 방 (禹 廣 芳)

1934년 1월 25일생. 1957년 연세대 전기공학과졸(석사). 1962년 및 1964년 오레곤 주립대학 전기공학과에서 석사 및 박사학위 취득. 1966년~1971년 워싱턴대 전기공학과 조교수, 1971년 미 국립 암 연구소 책임연구원, 1980년 재미한국인과학기술자협회장, 1982년~1999년 연세대 전기공학과 교수, 1999년~현재 연세대학교 자동화기술연구소 연구위원, 1995년 당학회 회장. 관심분야는 반도체 공정자동화 및 스케쥴링, 인공지능제어기법, FMS.

Tel : (02) 361-3555