

論文99-36D-11-7

PLT(10) 박막의 Switching 특성에 관한 연구

(A Study on the Switching Characteristics of PLT(10) Thin Films)

姜 聲 俊 * , 張 東 勳 * , 尹 英 變 *

(Seong Jun Kang, Dong Hoon Chang, and Yung Sup Yoon)

要 約

PLT(10) 박막을 Pt/TiO_x/SiO₂/Si 기판 위에 sol-gel 법으로 제작하여, 상부전극의 면적과 외부인가 펠스전압 및 부하저항을 변화시켜 가며 비휘발성 메모리 소자에 응용하기 위해 필수적인 switching 특성을 조사하였다. 외부인가 펠스전압이 2V에서 5V까지 증가함에 따라, switching time은 0.49μs에서 0.12μs로 감소하였으며, 인가된 펠스전압에 대한 switching time의 관계로부터 구한 활성화 에너지 (E_a)는 209kV/cm이었다. 상부전극 면적이 $3.14 \times 10^{-4} \text{ cm}^2$ 인 박막에서 이력곡선과 polarization switching 실험으로부터 구한 switched charge density는 5V에서 각각 $11.69 \mu\text{C}/\text{cm}^2$ 과 $13.02 \mu\text{C}/\text{cm}^2$ 으로 양쪽 값 사이의 오차는 약 10%로 비교적 잘 일치하는 경향을 나타내었다. 상부전극의 면적이 $3.14 \times 10^{-4} \text{ cm}^2$ 에서 $5.03 \times 10^{-3} \text{ cm}^2$ 으로 증가함에 따라, switching time이 0.12μs에서 1.88μs로 증가하였으며, 부하저항을 50Ω에서 3.3kΩ으로 증가시킴에 따라 switching time은 0.12μs에서 9.7μs로 증가하였다. 이와 같은 switching 특성에 관한 연구를 통해 PLT(10) 박막이 비휘발성 메모리 소자에 응용될 수 있는 매우 유망한 재료임을 알 수 있다.

Abstract

A PLT(10) thin film has been deposited on Pt/TiO_x/SiO₂/Si substrate by sol-gel method, and its switching characteristics have been investigated with various top electrode areas, input pulse voltages and load resistances. As the external input pulse voltage increases from 2V to 5V, the switching time decreases from 0.49μs to 0.12μs. The activation energy (E_a) obtained from the relations between the switching time and the applied pulse voltage is evaluated as 209kV/cm. The switched charge densities at 5V obtained from the hysteresis loop and the polarization switching are $11.69 \mu\text{C}/\text{cm}^2$ and $13.02 \mu\text{C}/\text{cm}^2$, respectively, which agree relatively well with each other and show the difference of 10%. When the top electrode area increases from $3.14 \times 10^{-4} \text{ cm}^2$ to $5.03 \times 10^{-3} \text{ cm}^2$ and the load resistance increases from 50Ω to 3.3kΩ, the switching time increases from 0.12μs to 1.88μs and from 0.12μs to 9.7μs, respectively. These switching characteristics indicate that PLT(10) thin film can be well applied in nonvolatile memory devices.

* 正會員, 仁荷大學校 電子材料工學科

(Dept. of Electronic Materials & Device Engineering,
Inha Univ.)

※ 본 연구는 정보통신부 정보통신 우수시험학교(대학
원) 지원사업에 의하여 1999년 인하대학교 교내연구
비 지원으로 수행하였습니다.

接受日字 : 1999年6月17日, 수정완료일 : 1999年9月27日

I. 서 론

강유전체 박막은 우수한 절연성, 초전성, 압전성 및 광학적 특성을 가지고 있어 콘텐서, 적외선 검출소자, 압전소자, 전기광학소자 등의 광범위한 분야에 사용되

고 있다.^[1-3] 최근에는 반도체 산업이 급격하게 발달함에 따라 강유전체 박막 자체의 고유특성인 분극반전과 hysteresis 현상을 이용하는 비휘발성 메모리에 대한 연구가 활발히 진행되고 있다.^[4-5] 또 미래의 neural network system 을 위한 핵심부품인 adaptive-learning MFSFET (Metal-Ferroelectric-Semiconductor FET) 소자로의 응용이 제안되고 있어 강유전체 박막의 중요성이 더욱 증가하고 있다.^[6-7] 이들 메모리 소자의 응용을 위해 연구되어온 강유전체 박막중, PLT 박막은 La 농도를 조절함에 따라 다양한 전기적 특성을 나타내어 DRAM 뿐만 아니라 비휘발성 메모리에 이르기까지 매우 꼭넓게 사용될 수 있는 재료이다.^[8-9] 특히, La 이 10mol% 첨가된 PLT(10) 박막의 경우는 상대적으로 매우 우수한 피로특성과 비교적 큰 잔류분극을 가지고 있으므로 NVFRAM (Non-volatile Ferroelectric RAM) 과 MFSFET 같은 비휘발성 메모리에 응용할 수 있는 매우 유망한 물질로 평가되고 있다.^[10]

강유전체 박막을 미래의 메모리 소자로 평가되고 있는 NVFRAM 및 MFSFET 에 응용하기 위해 조사되어야 할 여러가지 전기적 특성 중에서 펄스의 인가에 의한 polarization switching 은 가장 중요한 특성중의 하나이다. 즉, switch state에 의해 정보가 관리되는 NVFRAM의 경우는 switching 속도에 의해 소자의 동작속도가 결정되며, MFSFET 의 경우는 gate insulator 의 polarization 을 부분적으로 switching시켜 전류의 흐름을 제어하는 소자이므로 강유전체 박막에 펄스가 인가될 때의 switching 특성을 연구하는 것은 비휘발성 메모리의 응용관점에서 필수적인 일이다. 이러한 강유전체 박막의 switching 특성에 대한 연구는 1950년대 초에 강유전체 단결정에 대한 것부터 시작되어 최근에는 박막에까지 확대되어 몇 가지 물리적인 모델들이 발표되었다.^[11-13] 그렇지만, 강유전체 박막을 메모리 소자에 응용할 경우, 강유전체 박막의 switching 속도가 매우 빠르기 때문에 핵생성과 domain 성장에 대한 상세한 물리적인 설명보다는 소자의 면적과 외부인가 펄스전압 및 부하저항 등에 대한 외부적인 영향의 고려가 더 중요시된다. 그러나, 메모리 응용의 관점에서 외부적인 영향을 고려하여 switching 특성을 연구한 예는 극히 드문 형편이고 특히, PLT 박막에 대한 연구는 거의 전무한 실정이어서 PLT 박막을 비휘발성 메모리 소자에 응용하는 데 큰 장애가 되고 있다. 따라서, 본

연구에서는 PLT(10) 박막을 Pt/TiO_x/SiO₂/Si 기판 위에 sol-gel 법으로 제작한 후, 비휘발성 메모리 소자에 응용하기 위해 필수적인 switching 특성을 상부 전극면 적과 외부인가 펄스전압 및 부하저항을 변화시켜가며 연구하였다.

II. 실험방법

본 연구에서는 sol-gel 법으로 PLT 박막을 제작하였다. 출발물질로는 Pb(CH₃COO)₂ · 3H₂O (Aldrich), La (OOCCH₃)₃ · 1.5H₂O (Stream), Ti(O-iC₃H₇)₄ (Alpha)를 사용하였다. 용매와 안정화제로 acetic acid (Acros)를 사용하였고 점도 조절과 기판에 대한 습윤성 (wettability) 을 향상시키기 위해 n-propanol (Acros) 을 첨가하였다. 출발물질로 사용되는 알콕사이드는 공기중의 수분에 매우 민감하므로 이를 방지하기 위해 질소 분위기의 glove box 내에서 조성에 해당하는 양을 침탕한 후, clean bench 내에서 stock solution 을 제작하였다. 본 연구에서는 Pb, La, Ti 의 stock solution 을 각각 제작하였으며, Pb 용액의 경우, Pb 부족 때문에 파이로클로로(pyrochlore) 상이 생기는 것을 막기 위해 10mol% 의 Pb 를 과량으로 첨가하였다. 개별적으로 제작된 각 stock solution 을 조성에 맞게 혼합하여 0.4M 의 coating solution 을 제작하였다. 제작된 coating solution 은 회전 도포시 0.2 μm filter(Gelman Science) 를 이용하여 걸러서 사용하였다. 박막은 clean bench 내에서 회전도포기 (ABLE, AM-4096) 를 500rpm 에서 5초, 3000rpm 에서 40초간 회전시켜 Pt/TiO_x/SiO₂/Si 기판 위에 형성시켰다. 코팅이 끝나면 110°C 와 450°C 에서 각각 15분, 5분간 견조시키고 다시 코팅하는 방법을 사용하였다. 그 후, 650°C 에서 30분간 열처리하여 박막의 제작을 완료하였다. 이와 같이 제작된 PLT 박막 위에 상부전극을 증착시켜 평판구조의 캐패시터를 제작하였다.

PLT 박막의 두께는 ellipsometer (PLASMO, SD 2300) 와 SEM (Scanning Electron Microscopy : Hitachi S-4200) 을 이용하여 구하였고, 이력곡선은 RT66A standardized ferroelectric test system (Radiant technologies) 을 이용하여 측정하였다. PLT 박막의 polarization switching 특성은 pulse generator (HP8110A) 와 digitizing oscilloscope (HP54522A) 를 이용하여 측정하였다.

III. 결과 및 논의

그림 1은 상부전극의 면적이 $3.14 \times 10^{-4} \text{ cm}^2$ 이고 La 농도가 10mol%인 PLT 박막의 이력곡선 (hysteresis loop)을 인가되는 전압의 함수로 나타낸 것이다. 그림 1에서 보듯이, 인가되는 전압이 증가할수록 이력곡선의 모양이 점차 포화되는 강유전체의 전형적인 특징을 나타내고 있다. 또, 이력곡선은 인가전압에 무관하게 비교적 우수한 대칭성을 나타내었다. 5V의 인가전압에서 잔류분극의 2배 값($2P_r$)과 항전계(E_c)는 각각 $11.69 \mu \text{C}/\text{cm}^2$ 과 $59.6 \text{ kV}/\text{cm}$ 로 측정되었다. 일반적으로, 강유전체 박막이 비휘발성 메모리 소자에 응용되는 경우, 잔류분극의 2 배 값이 $8 \sim 10 \mu \text{C}/\text{cm}^2$ 이상이며 항전계가 $20 \sim 100 \text{ kV}/\text{cm}$ 정도의 범위면 충분하다고 보고되고 있다.^[14-15] 위의 기준을 적용하면, PLT(10) 박막이 비휘발성 메모리 소자에 응용될 수 있다고 생각된다.

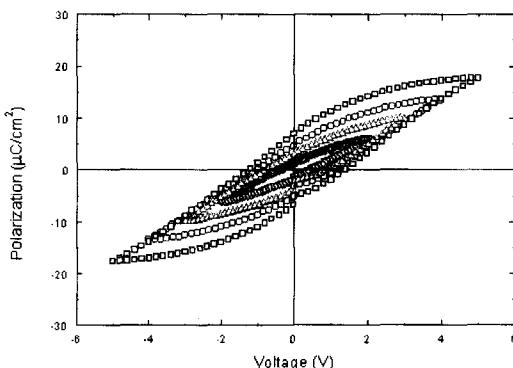


그림 1. 다양한 인가전압에 따른 PLT(10) 박막의 hysteresis loop

Fig. 1. Hysteresis loops of PLT(10) thin films with various applied voltages.

강유전체 박막의 영구 전기쌍극자 반전과 연관된 동적 프로세스인 switching 특성은 이를 이용하여 switched charge density (Q_{sw}) 와 switching time (t_s)에 대한 정보를 얻을 수 있기 때문에, 비휘발성 메모리 소자의 응용관점에서 매우 중요한 연구이다.

강유전체 박막의 switching 특성은 그림 2(a)에 나타낸 것과 같은 RC 직렬회로가 사용된다. 입력신호는 그림 2(b)에 나타내었듯이 일련의 펄스들로 구성된다. 펄스 switching에 대한 응답신호는 PLT(10) 캐패시터에

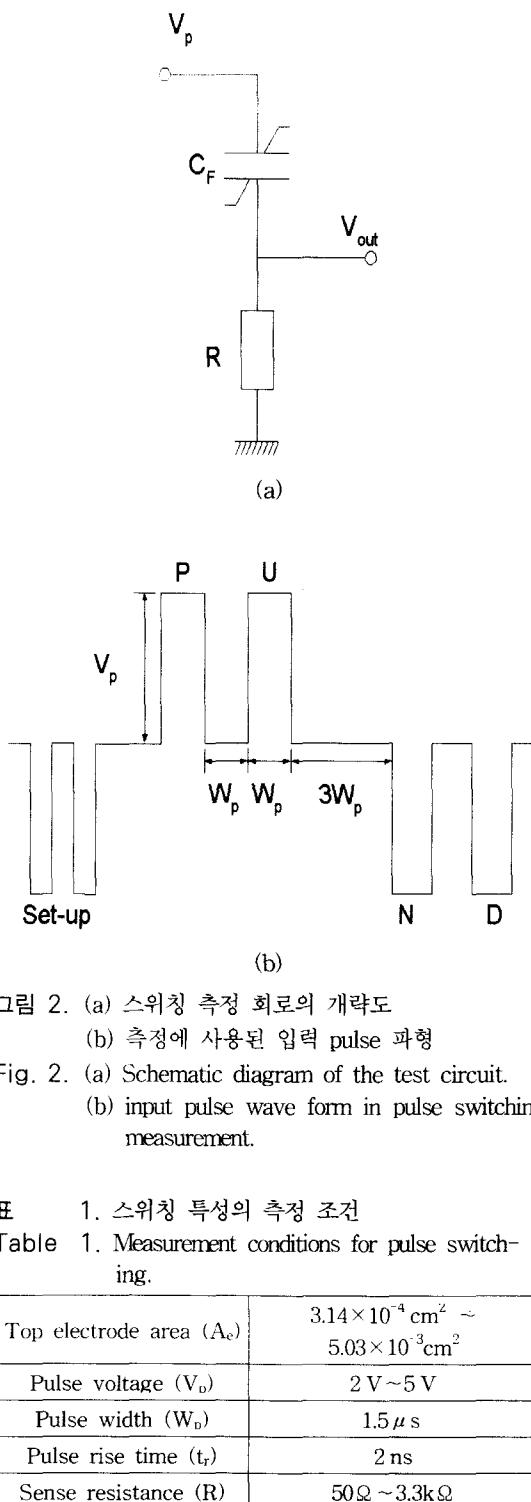


그림 2. (a) 스위칭 측정 회로의 개략도
(b) 측정에 사용된 입력 pulse 파형

Fig. 2. (a) Schematic diagram of the test circuit.
(b) input pulse wave form in pulse switching measurement.

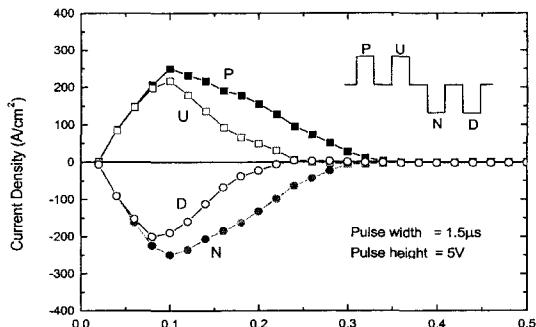
표 1. 스위칭 특성의 측정 조건

Table 1. Measurement conditions for pulse switching.

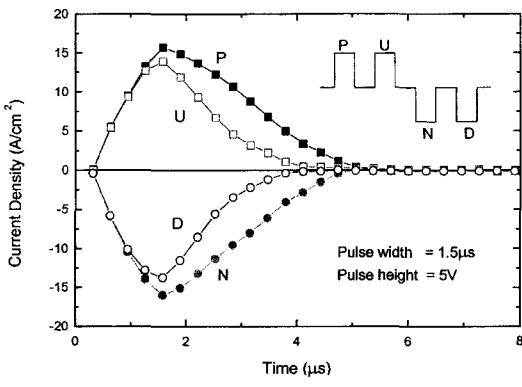
Top electrode area (A_e)	$3.14 \times 10^{-4} \text{ cm}^2 \sim 5.03 \times 10^{-3} \text{ cm}^2$
Pulse voltage (V_p)	$2 \text{ V} \sim 5 \text{ V}$
Pulse width (W_p)	$1.5 \mu \text{s}$
Pulse rise time (t_r)	2 ns
Sense resistance (R)	$50 \Omega \sim 3.3 \text{k}\Omega$

직렬로 연결된 부하저항 (R) 양단에서 transient voltage로서 측정되어진다. 표 1에 측정조건을 요약해서 나타

내었다. 측정조건에서 보듯이, 본 연구에서는 상부전극의 면적, 외부인가 펄스전압, 부하저항이 측정변수로서 고려되었다.



(a)



(b)

그림 3. 전극 면적에 따른 PLT(10) 박막의 pulse switching에 대한 응답특성:

(a) $3.14 \times 10^{-4} \text{ cm}^2$ (b) $5.03 \times 10^{-4} \text{ cm}^2$

Fig. 3. Response transient current to pulse switching in PLT(10) thin film with a different top electrode area:

(a) $3.14 \times 10^{-4} \text{ cm}^2$ (b) $5.03 \times 10^{-4} \text{ cm}^2$

그림 3(a) 와 (b)는 상부전극의 면적이 각각 $3.14 \times 10^{-4} \text{ cm}^2$ 과 $5.03 \times 10^{-4} \text{ cm}^2$ 인 PLT(10) 박막에 double bipolar 펄스를 인가하여 발생한 positive 와 negative switching response를 나타낸 것이다. 이때, 입력펄스의 폭은 $1.5 \mu\text{s}$ 이고 펄스전압의 크기는 5V이다. PLT(10) 박막의 switching transient는 초기의 setup 펄스에 의해 음으로 분극된 박막에 그림 2(b)에 나타낸 입력펄스들에서 첫 번째 (+) 펄스전압 (P)을 인가하여 발생시키고 non-switching transient는 두 번째 (+) 펄스전압 (U)을 인가하여 발생시킨다. 또, 그림 3

에서 (-) 영역은 그 반대의 펄스전압 (N과 D)을 인가하여 발생시킨다. PLT(10) 박막의 본질적인 switching 특성을 측정하기 위해서 switching transient 곡선에서 non-switching transient 곡선을 뺀 relative switching transient 곡선을 이용하였다.

그림 4는 입력펄스의 폭이 $1.5 \mu\text{s}$ 인 2V에서 5V까지의 입력 펄스전압에 대한 relative current response를 나타낸 것이다. 일반적으로 switching time은 relative current가 최대값으로부터 10% 까지 감소한 부분까지 걸린 시간으로 정의한다.^[16] Switched charge density는 relative current response 곡선의 면적을 구하는 것에 의해 얻어질 수 있다. 그림에서 보듯이 인가 전압의 크기에 따라 peak current가 감소하는 것을 볼 수 있으며, switching time은 입력 펄스전압이 2V에서 5V 까지 증가함에 따라, $0.49 \mu\text{s}$ 에서부터 $0.12 \mu\text{s}$ 로 감소하였다. 이와 같이, 인가 펄스전압이 커질수록 switching time이 감소하는 원인은 인가 펄스전압이 증가함에 따라 domain들의 재배열 또는 switching 속도가 증가하기 때문이라고 생각된다.

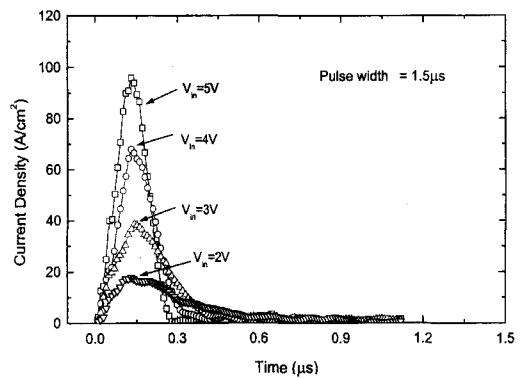


그림 4. 2에서 5V 까지의 입력 펄스전압에 따른 PLT(10) 박막의 relative current response

Fig. 4. Measured relative current response for PLT(10) thin films with various input pulse voltages from 2 to 5V.

상부전극의 면적이 $3.14 \times 10^{-4} \text{ cm}^2$ 일 때, 이력곡선으로부터 구한 switched charge density 와 polarization switching 으로부터 구한 switched charge density를 표 2에 함께 나타내었다. 음으로 분극된 강유전체 박막에 그림 2(b)에 나타낸 펄스들 중, P와 U 펄스전압이 인가되었을 때, 이력곡선과의 관계를 그림 5에 개략적으로 나타내었다. 그림 5에서 보듯이 polarization

switching 실험에 의한 switched charge density는 이력곡선에서 잔류분극의 2배 값에 상응되는 값을 나타내게 된다. 5V에서, 이력곡선과 polarization switching 실험으로부터 구한 switched charge density는 각각 $11.69 \mu\text{C}/\text{cm}^2$ 과 $13.02 \mu\text{C}/\text{cm}^2$ 이고, 양쪽 값 사이의 오차는 약 10%로 비교적 잘 일치하는 경향을 나타내었다.

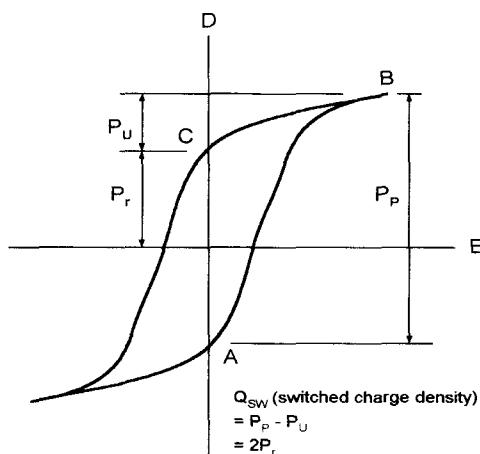


그림 5. 강유전체의 polarization switching을 설명하기 위한 이력곡선 모델

Fig. 5. Hysteresis loop model for explanation of the ferroelectric polarization switching process.

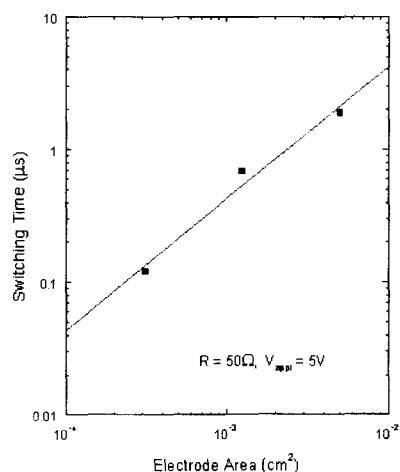


그림 6. PLT(10) 박막의 switching time의 전극 면적 의존성(R:부하저항)

Fig. 6. Electrode area dependence of the PLT(10) thin films (R:load resistance).

그림 6은 상부전극의 면적에 대한 switching time의 의존성을 나타낸 것이다. 상부전극의 면적이 3.14×10^{-4}

cm^2 에서 $5.03 \times 10^{-3} \text{ cm}^2$ 으로 증가함에 따라, switching time이 $0.12 \mu\text{s}$ 에서 $1.88 \mu\text{s}$ 로 증가하였다. 상부전극의 면적과 switching time이 거의 비례하므로, 이들의 관계를 linear fitting 하여 상부전극의 면적이 $10 \mu\text{m}^2$ 으로 감소한다면 switching time이 약 0.04 ns 가 됨을 예상할 수 있다. 이 값은 실제 비휘발성 메모리 소자에 응용될 경우에도 전혀 문제가 되지 않을 정도로 우수한 값이다. 또 전극 면적이 $3.14 \times 10^{-4} \text{ cm}^2$ 일 때 switching time, 120 ns는 Tokumitsu 등^[17]이 sol-gel법으로 제작한 동일한 면적을 갖는 PZT 박막의 305ns에 비해 상당히 작음을 알 수 있다. 이는 PLT 박막에서 La 이온들은 Pb-site를 점유하여 soft-donor로서 행동하므로, PZT 박막에 비해 PLT 박막에서 domain들의 움직임이 훨씬 쉽게 일어날 수 있기 때문이라고 생각된다.^[18]

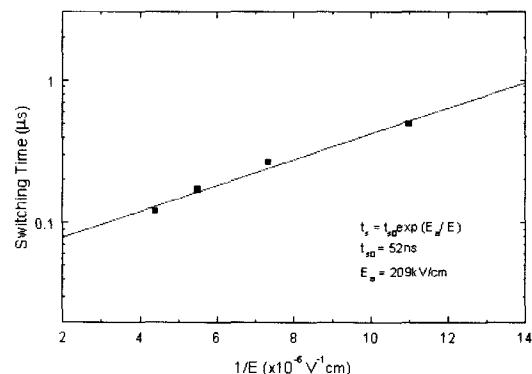


그림 7. PLT(10) 박막의 인가 펄스전압에 대한 switching time의 의존성

Fig. 7. Dependence of the switching time on the applied electric field.

그림 7은 인가된 펄스전압에 대한 switching time의 의존성을 나타낸 것이다. Switching time이 식 (1)에 나타낸 것과 같은 exponential law^[19]를 만족한다고 가정하여 측정된 switching time과 인가 펄스전압의 관계를 fitting 하여 구한 t_{s0} 와 E_a 는 각각 52ns와 209kV/cm 이었다.

$$t_s = t_{s0} \exp\left(\frac{E_a}{E}\right) \quad (1)$$

이때 구한 활성화에너지 (E_a)의 값, 209 kV/cm는 Scott 등^[20]이 sputtering 법으로 증착한 PZT 박막에서 보고된 120~272 kV/cm 값 사이에 위치함을 알 수 있다.

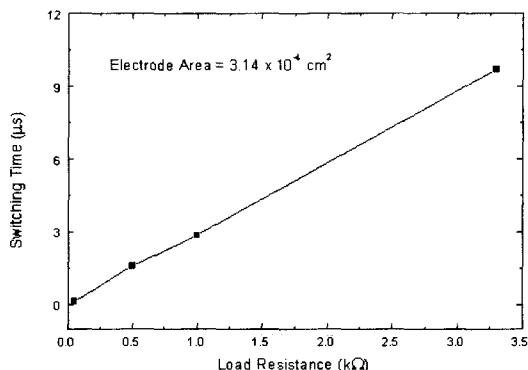


그림 8. PLT(10) 박막의 switching time의 부하저항 의존성

Fig. 8. Load resistance dependence of the switching time of the PLT(10) thin film.

그림 8은 부하저항에 대한 switching time의 의존성을 나타낸 것이다. 그림 8에서 보듯이, 부하저항을 50 Ω에서 3.3kΩ으로 증가시킴에 따라, switching time은 0.12μs에서 9.7μs로 증가하였다. 이러한 저항 대전류응답과의 관계는 식(2)로부터 추론될 수 있다.^[21]

$$i = i_0 \exp\left(-\frac{t}{\tau}\right) \quad (2)$$

여기서, $\tau = RC$ 로서 전기적 시상수이다.

이것으로부터 switching 특성 측정을 위한 회로의 저항성분에 의해서도 switching 특성이 영향받을 수 있다는 것을 알 수 있다. 따라서, 메모리 소자의 동작 속도를 증가시키기 위해서는 재료자체의 특성개선도 중요하지만 트랜지스터 및 배선들간의 저항성분을 감소시키는 것도 매우 중요하다.

IV. 결 론

본 연구에서는 PLT(10) 박막을 Pt/TiO_x/SiO₂/Si 기판 위에 sol-gel 법으로 제작한 후, 비휘발성 메모리 소자에 응용하기 위해 필수적인 switching 특성을 조사하였다.

PLT(10) 박막의 이력곡선을 측정한 결과, 5V에서 전류분극의 2배 값($2P_r$)과 항전계(E_c)는 각각 11.69 μC/cm²과 59.6 kV/cm이었다. 강유전체 박막의 switching 특성은 RC 직렬회로에 double bipolar 펄스들로 구성된 입력신호를 인가하여 측정하였다. 이때, 상부전극의 면

적과 외부인가 펄스전압 및 부하저항이 측정변수로서 고려되었다. 외부인가 펄스전압이 2V에서 5V까지 증가함에 따라, switching time은 0.49μs에서 0.12μs로 감소하였다. 이와 같이, 외부인가 펄스전압이 커질수록 switching time이 감소하는 원인은 외부인가 펄스전압이 증가함에 따라 domain들의 재배열 또는 switching 속도가 증가하기 때문이다. 또한, 인가된 펄스전압에 대한 switching time의 관계로부터 구한 활성화 에너지(E_a)는 209 kV/cm이었다. 상부전극 면적이 $3.14 \times 10^{-4} \text{ cm}^2$ 인 박막에서 이력곡선과 polarization switching 실험으로부터 구한 switched charge density는 5V에서 각각 11.69 μC/cm²과 13.02 μC/cm²으로 양쪽 값 사이의 오차는 약 10%로 비교적 잘 일치하는 경향을 나타내었다. 상부전극의 면적이 $3.14 \times 10^{-4} \text{ cm}^2$ 에서 $5.03 \times 10^{-3} \text{ cm}^2$ 으로 증가함에 따라, switching time이 0.12μs에서 1.88μs로 증가하였다. 상부전극의 면적과 switching time의 관계를 linear fitting 하여 상부전극의 면적이 $10 \mu\text{m}^2$ 으로 감소한다면 switching time이 약 0.04 ns가 됨을 예상할 수 있었으며 이는 실제 비휘발성 메모리 소자에 응용될 경우에서도 전혀 문제가 되지 않을 정도로 우수한 값이다. 위의 결과로부터, PLT(10) 박막은 비휘발성 메모리 소자에 응용되기에 충분히 우수한 특성을 가지고 있다고 생각된다.

참 고 문 헌

- [1] C. P. de Araujo, J. F. Scott and G. W. Taylor, *Ferroelectric Thin Films: Synthesis and Basic Properties*, Gordon and Breach Publishers, Amsterdam, pp. 1~8, 1996.
- [2] F. Wang and G. H. Heartling, "A PLZT Optical Phase Modulator and Its Applications", *Proc. of 1992 IEEE International Symposium on Applications of Ferroelectrics*, pp. 596~599, 1992.
- [3] N. Nagao, T. Takeuchi and K. Iijima, "Preparation and Properties of (Pb, La)TiO₃ Pyroelectric Thin Films by RF-Magnetron Sputtering", *Jpn. J. Appl. Phys.*, vol. 32, pp. 4065~4068, no. 9B, 1993.
- [4] T. Sumi, "Ferroelectric Nonvolatile Memory Technology and its Applications", *Internat-*

- tional Conference on Solid State Devices and Materials, pp. 518~520, 1995.
- [5] S. Sinharoy, H. Buhay, D. R. Lampe and M. H. Francombe, "Integration of Ferroelectric Thin Films into Nonvolatile Memories", *J. Vac. Sci. Technol. A*, vol. 10, pp. 1554~1560, no. 4, 1992.
- [6] H. Ishiwara, "Proposal of Adaptive-Learning Neuron Circuits with Ferroelectric Analog-Memory Weights", *Jpn. J. Appl. Phys.*, vol. 32, no. 1B, pp. 442~446, 1993.
- [7] Shu-Yau Wu, "A New Ferroelectric Memory Device, Metal-Ferroelectric-Semiconductor", *IEEE Trans. Electron Devices*, vol. ED-21, no. 8, pp. 499~504, 1974.
- [8] S. K. Dey and J. J. Lee, "Curie Paraelectric (Nonferroelectric) Perovskite PLT Thin Films with High Permittivity for ULSI DRAM's and Decoupling Capacitors", *IEEE Trans. Electron Devices*, vol. 39, no. 7, pp. 1607~1612, 1992.
- [9] S. J. Kang and Y. S. Yoon, "Optical and Electrical Properties of Lanthanum-Modified Lead Titanate Thin Films with Various Lanthanum Concentrations", *Jpn. J. Appl. Phys.*, vol. 36, no. 7, pp. 4459~4465, 1997.
- [10] 강성준, 정양희, 윤영섭, "Pb/La 조성에 따른 $(\text{Pb}, \text{La})\text{TiO}_3$ 박막의 특성 변화", 전자공학회 논문지, vol. 36D, no. 1, pp. 29~37, 1999
- [11] I. S. Zheludev, *Physics of Crystalline Dielectrics*, Plenum, New York, pp. 474~490, 1971.
- [12] 石橋善弘, "強誘電體における分極反轉", 應用物理(*Oyo-Buturi*), vol. 67, no. 11, pp. 1249~1255, 1998.
- [13] H. M. Duiker, P. D. Beale, J. F. Scott, C. A. Paz de Araujo, B. M. Melnick, J. D. Cuchiaro and L. D. McMillan, "Fatigue and Switching in Ferroelectric Memories : Theory and Experiment", *J. Appl. Phys.*, vol. 68, no. 11, pp. 5783~5791, 1990.
- [14] 三原孝士, C. A. Paz de Araujo, 由森博之 and L. D. McMillan, *Nikkei Electronics*, 1993.
- [15] R. Muhammet, T. Nakamura, M. Shimizu and T. Shiosaki, "Effects of Oxygen Concentration on Growth of $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ Thin Films by Metalorganic Chemical Vapor Deposition", *Jpn. J. Appl. Phys.*, vol. 33, no. 9B, pp. 5215~5218, 1994.
- [16] A. K. Kulkarni, "Thin Film Ferroelectric Materials and Devices", *IRPS Tutorials*, pp. 8.1~8.52, 1990.
- [17] E. Tokumitsu, N. Tanisake and H. Ishiwara, "Partial Switching Kinetics of Ferroelectric $\text{PbZ}_x\text{Ti}_{1-x}\text{O}_3$ Thin Films Prepared by Sol-Gel Technique", *Jpn. J. Appl. Phys.*, vol. 33, no. 9B, pp. 5201~5206, 1994.
- [18] S. J. Lee, K. Y. Kang, S. K. Han, M. S. Jang, B. G. Chae, Y. S. Yang and S. H. Kim, "Phase Formation and Ferroelectricity of Sol-Gel Derived $(\text{Pb}, \text{La})\text{TiO}_3$ Thin Films", *Appl. Phys. Lett.*, vol. 72, no. 3, pp. 299~301, 1998.
- [19] M. E. Lines and A. M. Glass, *Principles and Applications of Ferroelectrics and Related Materials*, Oxford Univ. Press, Oxford, pp. 106, 1977.
- [20] J. F. Scott, L. Kammerdiner, M. Parris, S. Traynor, V. Ottenbacher, A. Shawabkeh and W. F. Oliver, "Switching Kinetics of Lead Zirconate Titanate Submicron Thin-Film Memories", *J. Appl. Phys.*, vol. 64, no. 2, pp. 787~792, 1988.
- [21] P. C. Joshi and S. B. Krupanidhi, "Switching, Fatigue, and Retention in Ferroelectric $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ Thin Films", *Appl. Phys. Lett.*, vol. 62, no. 16, pp. 1928~1930, 1993.

저자 소개



姜 聲 俊(正會員)

1965년 7월 10일생. 1989년 2월 인하대학교 응용물리학과 졸업(B.S.). 1994년 8월 인하대학교 전자재료공학과 졸업(M.S.). 1999년 2월 인하대학교 전자재료공학과 졸업(Ph.D.). 1999년 3월~현재, 인하대학교 전자

재료공학과 연구원 (Post Doc.) 주관심분야는 DRAM 및 NVFRAM 응용을 위한 강유전체 박막, Pyroelectric 센서



張 東 勳(正會員)

1971년 3월 13일생. 1995년 2월 수원대학교 전자재료공학과 졸업(B.S.). 1997년 8월 인하대학교 전자재료공학과 졸업(M.S.). 1997년 9월~현재, 인하대학교 전자재료공학과 박사과정. 주관심 분야는 ULSI DRAM 응용을 위한 강유전체 박막



尹 英 燥(正會員)

1952년 9월 7일생. 1975년 2월 서울대학교 금속공학과 졸업(B.S.), 1977년 2월 한국과학원 재료공학과 졸업 (M.S.). 1988년 12월 U.S.C. 전자공학과 졸업 (Ph.D.). 1987년 3월~1988년 5월 Oklahoma State University 대우교수. 1988년 12월~1989년 6월 UCLA Device Research Lab. 연구원. 1989년 8월~1992년 2월 삼성전자 기홍반도체연구소 수석연구원. 1996년 4월~현재, 인하대학교 전자재료공학과 부교수 주관심 분야는 ULSI DRAM 을 위한 신물질개발, 강유전성 박막, Pyroelectric 센서, SAW Device