

論文99-36D-11-4

# LiNbO<sub>3</sub> 강유전체 박막을 이용한 저전압용 MFS 디바이스의 특징

## (Properties of Low Operating Voltage MFS Devices Using Ferroelectric LiNbO<sub>3</sub> Film)

金光浩\*, 鄭焯元\*\*, 金蔡圭\*\*

(Kwang Ho Kim, Soon Won Jung, and Chae Gyu Kim)

### 요 약

고온 열처리시킨 LiNbO<sub>3</sub>/Si (100) 구조를 이용한 MFS 디바이스를 제작하여 비휘발성 메모리 동작을 확인하였다. 제작한 트랜지스터의 선형영역에서 산출한 전계효과 이동도와 상호컨덕턴스는 각각 약 600cm<sup>2</sup>/Vs 및 0.16mS/mm 이었다. 0.5V의 게이트 전압(즉, read 전압)에서 측정된 드레인 전류의 온/오프 비는 10<sup>4</sup> 배 이상이었다. 분극반전에 사용한 전압은 ±3V 이하로 매우 낮아 이는 저소비전력용 집적회로에 적용시키기에 기대가 된다. 세계 도핑시킨 반도체위에 제작한 MFS 커패시터는 500kHz의 바이폴라 전압펄스 (peak-to-peak 6V, 50% duty cycle) 측정으로 10<sup>10</sup>cycle 까지도 분극의 열화현상이 없는 양호한 특성을 얻었다.

### Abstract

Metal-ferroelectric-semiconductor devices by using rapid thermal annealed LiNbO<sub>3</sub>/Si(100) structures were fabricated and demonstrated nonvolatile memory operations. The estimated field-effect electron mobility and transconductance on a linear region of the fabricated FET were about 600cm<sup>2</sup>/V · s and 0.16mS/mm, respectively. The ID-VG characteristics of MFSFET's showed a hysteresis loop due to the ferroelectric nature of the LiNbO<sub>3</sub> films. The drain current of the on state was more than 4 orders of magnitude larger than the off state current at the same read gate voltage of 0.5V, which means the memory operation of the MFSFET. A write voltage as low as ±3V, which is applicable to low power integrated circuits, was used for polarization reversal. The ferroelectric capacitors showed no polarization degradation up to 10<sup>10</sup>switching cycles with the application of symmetric bipolar voltage pulse (peak-to-peak 6V, 50%duty cycle) of 500kHz.

### I. 서 론

최근, 강유전체박막의 분극반전과 그 히스테리시스

특성을 이용한 비휘발성 강유전체 메모리(FeRAM)는 고집적도, 고속구동, 고내구성, 저소비전력화를 실현할 수 있는 이상적인 메모리로서 기대가 급격히 높아져 세계 각국에서 연구개발이 활발하게 진행되고 있다. FeRAM에는 강유전체 커패시터를 이용한 커패시터형태와 강유전체박막을 게이트절연막으로 사용한 MFSFET (Metal-Ferroelectric-Semiconductor Field-Effect Transistor)를 이용한 트랜지스터 형태<sup>[1]</sup>가 있으며, 현재, 실용화되고 있는 것은 DRAM과 동일한 구조를 갖고 있는 커패시터 형태의 FeRAM 이다. 이와 같은 구성에서

\* 正會員, 淸州大學校 電子·情報通信·半導體工學部  
(School of Electronic·Computer & Communicatoin·Semiconductor Engineering, Cheongju University)

\*\* 學生會員, 淸州大學校 電子工學科  
(Dept. of Electronics University)

※ 이 논문은 1998학년도 청주대학교의 학술연구조성비에 의하여 연구되었음.

接受日字: 1999年6月17日, 수정완료일: 1999年9月22日

는 정보를 read-out 할 때에는 강유전체의 분극반전에 의한 파괴형의 read-out 방식으로 된다. 이에 반하여, 트랜지스터 형태의 FeRAM에서는 비파괴형의 read-out 방식이 가능하고 고집적화(단일 트랜지스터 셀 형태인 기본 구성이므로)에도 적합하기 때문에 장래의 비휘발성 메모리로서 주목을 받고 있다. 그러나, 이러한 형태의 메모리는 양호한 전기적 및 구조적 특성을 가지는 강유전체/반도체 구조를 구현하기가 매우 어렵기 때문에 현재까지 실용 단계에 이르지 못하고 있다. 구현하기 어려운 가장 큰 이유 중의 하나는 대부분의 산화물계 강유전체들이 실리콘 위에서는 산화물과 반응하여 실리콘 산화물을 형성하기 때문에 강유전성을 잃게 되며, 따라서 계면에서도 원자적으로 안정되지 않기 때문이다. 이러한 구조에서 양호한 특성을 얻기 위해서는 반도체 위에 직접 강유전체 박막을 증착시킴과 동시에 박막의 강유전성 유지와 정상적인 FET 동작을 위한 강유전체 박막과 반도체 계면 사이의 계면준위밀도  $D_{it}$ 가 작아야만 한다. 이러한 요구조건을 만족시키기 위한 일환으로 최근, 비산화물인 불화물강유전체 BaMgF<sub>4</sub> 박막을 실리콘 위에서 초고진공 상태하에서 막을 형성시켜서 고온 단시간 열처리(RTA)를 수행한 후, 이것을 이용하여 MFSFET를 제작한 결과와 비휘발성 메모리로서의 동작 특성에 관하여 보고된<sup>[2]</sup>바 있다.

한편, 앞서 설명한 MFS방식에서는 반도체 위에서 강유전성이 얻어짐과 동시에 강유전체와 반도체간의 계면특성이 트랜지스터가 동작할 수 있을 정도로 양호해야 하는 조건이 만족해야 하기 때문에 어려움이 많으므로 이를 해결하기 위한 한가지 방법으로 강유전체와 반도체 사이에 인위적으로 buffer층을 삽입하는 연구(MFIS 구조)<sup>[3]</sup>와 더 나아가 이 MFS구조의 강유전체와 buffer인 절연체 사이에 floating gate를 삽입하는 방식(MFMIS 구조)<sup>[4]</sup>도 검토되고 있다.

본 논문에서는 산화물 강유전체인 LiNbO<sub>3</sub>를 절연체 막으로 이용한 MFS 디바이스의 특성에 관하여 논의하기로 한다.

## II. 실험 및 결과

### 1. MFS 디바이스의 제작

본 연구에서는 FET를 제작하는 데에 있어서 전형적인 트랜지스터를 제작하는 방법(최소 4장의 마스크가

필요) 대신에 간단하면서도 모든 공정이 dry process를 견지하므로써 디바이스 특성이 공정과정에 그다지 영향을 받지 않도록 2장의 메탈마스크를 사용하는 방법을 사용하였다. 저항율이 6~9Ω·cm인 붕소 도핑된 p-Si 기판을 유기 세정 및 표준 RCA법<sup>[5]</sup>으로 세정한 후, wet산화법으로 약 1μm의 열산화막을 형성시켰다. 첫번째 마스크를 사용하여 소스 및 드레인의 n<sup>+</sup> 영역을 형성시키기 위하여 산화막의 일부분을 에칭시킨 후, P<sub>2</sub>O<sub>5</sub> 소스로 1시간 동안 확산시켰다. 이때의 접합깊이는 약 2μm이다. 확산 후, 표면의 열산화막을 모두 제거시킨 다음에 스퍼터링 시스템에서 LiNbO<sub>3</sub>막을 증착하였다. 스퍼터링 시스템의 background 진공도는 1×10<sup>-6</sup> Torr이하이다. 90nm정도의 막의 두께를 0.01~0.02 nm/s로 기판온도 300°C이하에서 증착시킨 후, RTA장치를 이용하여 O<sub>2</sub> 분위기의 600°C에서 60초 동안 열처리를 행하였다. LiNbO<sub>3</sub>/Si 구조에 관한 결과는 보고된 논문<sup>[6]</sup>에 자세히 기술되어 있으며, 참고로 스퍼터 조건을 표 1에 보인다. 두번째 마스크를 사용하여 소스, 게이트 및 드레인영역에 Al금속을 증착시켜 트랜지스터를 완성하였다. FET의 전기적 특성 평가는 주로 정밀 반도체 파라미터 분석기(HP4156A)를 사용하였다.

표 1. Sputtering 조건

Table 1. Sputtering condition.

Parameter	Value
Target form	Wafer-type LiNbO <sub>3</sub> - diameter : 3inch - thickness : 0.5mm
RF input power	50 W
Gas pressures	10 mTorr
Sputtering gas ratio	Ar : O <sub>2</sub> = 80 : 20
Substrate temperature	below 300°C
Target to substrate distance	55 mm

### 2. MFS 계면구조 및 MFS 디바이스의 특성

FET의 특성을 설명하기 전에 먼저 LiNbO<sub>3</sub>/Si 구조의 TEM사진을 그림 1에 보인다. 이 사진에서 보면 인위적으로 SiO<sub>2</sub>를 형성시키지는 않았음에도 불구하고 계면에 약 4~5 nm의 SiOx가 형성되어 있는 것을 알 수 있다. 이러한 구조임에도 불구하고 LiNbO<sub>3</sub>막이 강유전성을 유지되고 양호한 계면특성이 얻어지고 있으며, 이

얇은 산화막으로 인해 leak 특성을 개선되고 있는 것으로 확인되고 있는 바, 본 연구에서는 이 구조를 적극적으로 활용하였다.

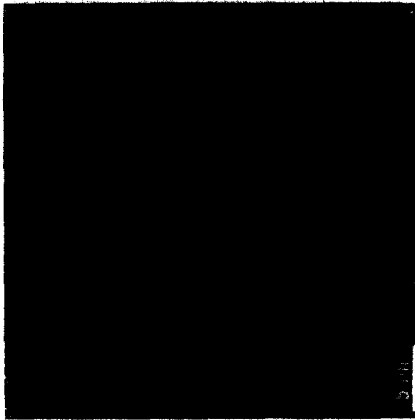
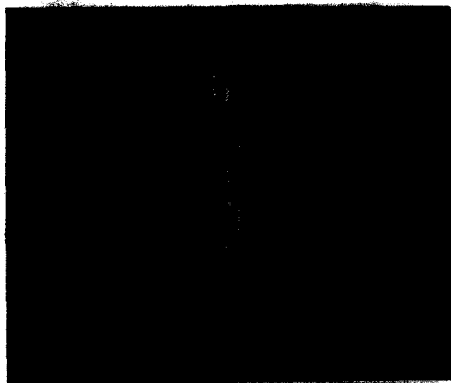


그림 1. LiNbO<sub>3</sub>/Si 구조의 TEM 사진  
Fig. 1. The TEM photograph of a LiNbO<sub>3</sub>/Si structure.



(a)



(b)

그림 2. 제작한 MFSFET의 전면 사진(a) 및 소스, 드레인, 게이트 부분을 확대한 사진(b)  
Fig. 2. The photograph of a fabricated MFSFET(a) and enlarged part of the FET(b).

그림 2에 제작한 트랜지스터의 전면 사진(a)과 트랜지스터의 소스, 드레인 및 게이트 부분을 확대한 사진(b)을 함께 보인다. 칩 전체의 크기는 10mm×10mm이다. 이 시료에는 12개의 MFSFET와 계면특성 측정용 MFS 커패시터 12개가 포함되어 있다. FET에 있어서 게이트의 길이 L과 폭 W는 각각 50 $\mu$ m, 500 $\mu$ m이다.

그림 3에 MFS 커패시터를 축적상태로 바이어스시킨 때의 누설전류특성, 즉, 강유전체막 자체에 대한 누설전류밀도 대 전기장의 특성을 보인다. 500kV/cm의 전기장에서도 high 10<sup>-8</sup> A/cm<sup>2</sup>의 전류밀도를 보이며, 이 전기장에서의 막의 저항율은 약 3×10<sup>12</sup>  $\Omega \cdot$ cm 이었다.

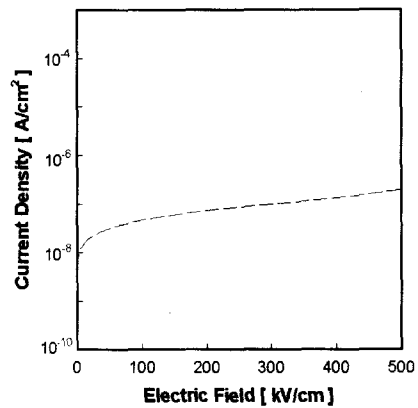


그림 3. MFS 구조에서 강유전체막의 누설전류 특성  
Fig. 3. The leakage current density of film denoted by current density and electric field of MFS structure.

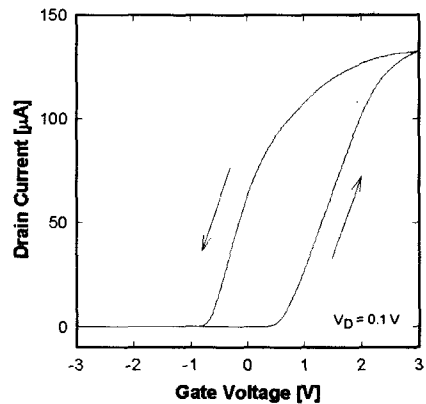


그림 4. MFSFET의 드레인 전류-게이트 전압특성  
Fig. 4. The I<sub>D</sub>-V<sub>G</sub> characteristics of the MFSFET.

그림 4에 MFSFET의 선형영역(V<sub>D</sub>=0.1V)에서의 드

레인 전류-게이트 전압 ( $I_D$ - $V_G$ ) 특성을 보인다. LiNbO<sub>3</sub> 막의 강유전성으로 인하여 히스테리시스 특성이 관측됨을 알 수 있으며, 이는 비휘발성 메모리 동작에 적용할 수 있는 가능성을 보인 것이다. 그래프로부터 산출한 상호컨덕턴스 gm은 약 0.16 mS/mm이며, 전자의 전계효과 이동도는 약 600cm<sup>2</sup>/V·s로서 SiO<sub>2</sub>/Si 구조를 쓴 MOSFET의 결과와 유사한 값이다<sup>[7]</sup>.

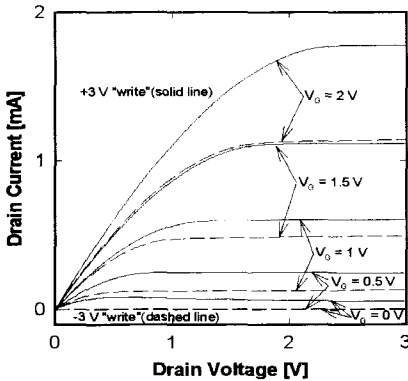


그림 5. MFSFET의 드레인 전류-드레인 전압특성  
Fig. 5.  $I_D$ - $V_D$  characteristics of MFSFET.

그림 5에 MFSFET의 드레인 전류-드레인 전압 ( $I_D$ - $V_D$ ) 특성을 보인다. 실선과 점선은 각각 게이트에 +3 V 및 -3 V의 write 전압을 1 초동안 인가한 후 측정된 전류-전압 곡선이다. 게이트 전압은 0V에서 2V 까지 0.5V step이다. 특히,  $V_D$ 가 3V에서 write, read 전압을 각각 +3V, 0.5V를 인가한 경우 드레인 포화전류  $I_{DS}$ 는 250  $\mu$ A(ON상태)이었고, 반면 -3V, 0.5V를 인가한 경우에는  $I_{DS}$ 가 20nA(OFF상태)이었다. 즉, read 전압 0.5V에서 ON상태(250  $\mu$ A)의 드레인 전류는 OFF상태의 전류보다 약 4 order정도 증가했음을 알 수 있다. 이것은 같은 read 전압 0.5V에 대해서 미리 인가한 write 전압의 극성을 바꿈으로써 강유전체 LiNbO<sub>3</sub> 박막의 분극이 반전되어 소스-드레인간의 채널이 ON에서 OFF로 변했음을 의미한다. 이것은 제작한 MFSFET가 메모리로서 동작하는 것을 의미하는 것이다. 또한, 이 결과에서는 write 전압이  $\pm 3V$ 로 낮은 전압에서 구동시킬 수 있었는 바, 이는 90nm까지 박막화시켰기 때문에 가능한 것으로 저전력회로의 응용성이 가능한 것을 의미한다.

한편, 박막의 두께를 50nm까지 얇게하여 FET를 제작하였을 때의 포화영역에서의 드레인 전류-게이트 전

압 특성결과를 그림 6에 보인다. 실선은  $V_D=2V$ 일때의 특성을, 파선은  $V_D=1V$ 일때의 특성을 보인다. 메모리 창(memory window)이 좁을 뿐 아니라 불완전한 이력 특성을 보이고 있는 불완전한 동작을 하고 있다. 이는 막이 얇게 됨으로 인한 막의 누설전류의 증가와 관련이 있는 것으로 판단하고 있다.

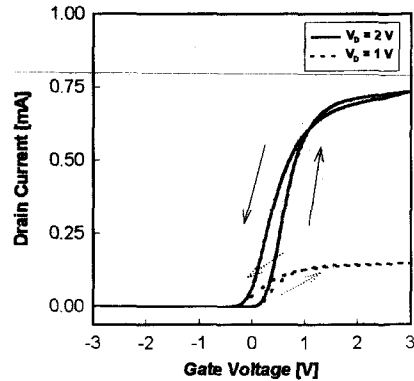


그림 6. 50nm 두께를 갖는 MFSFET의 드레인 전류-게이트 전압특성

Fig. 6. The  $I_D$ - $V_D$  characteristics of the MFSFET with 50nm thickness.

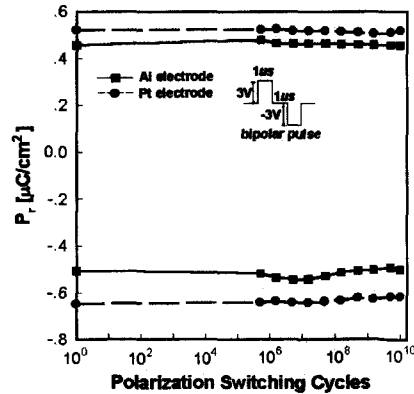


그림 7. n<sup>+</sup>-Si(100)위에 제작한 MFS 커패시터의 강유전체 박막의 피로특성

Fig. 7. Fatigue properties of MFS capacitor fabricated on n<sup>+</sup>-Si(100) substrate.

한편, 세계 도핑시킨 n<sup>+</sup>-Si(100)위에 제작한 MFS 커패시터의 강유전체 박막의 피로특성결과를 그림 7에 보인다. 그림 6은 스위칭 주기에 따른 잔류 분극의 시간의존성을 보인 것이다. 강유전체 capacitor의 분극반전을 반복하면, 즉 FeRAM에서 data의 읽기/쓰기를 반복하다 보면 P-E 곡선의 모양이 변형되고, +Pr, -Pr

값이 점점 작아져 최후에는 그 값이 영으로 되어 강유전성이 소멸하게 되어 비휘발성 메모리로서의 역할을 하지 못하게 되는 현상이 발생하는데, 이를 피로(fatigue) 현상이라고 한다. 본 실험에서는 펄스발생기(HP8110A)를 사용하여 필요로 하는 임의의 바이폴라 펄스를 만들어 피로현상을 측정하였다. 제작한 커패시터의 전극 면적은  $3.14 \times 10^{-4} \text{cm}^2$ 이고, 막의 두께는 95nm이다. 바이폴라 펄스의 주기, 폭, 주파수는 각각  $2 \mu\text{s}$ ,  $1 \mu\text{s}$ , 500kHz이다. 그림에서 보면  $10^{10}$  cycle 까지 나타난 잔류분극 값이 초기값과 거의 변화가 없음을 알 수 있다. 또한 전극의 변화에 대한 피로 특성을 알아보기 위해 Pt 전극을 사용하여 측정한 결과도 Al 전극과 마찬가지로 거의 변화가 없는 양호한 특성임을 알 수 있다.

### III. 결 론

강유전성이 유지되면서 양호한 계면특성을 얻기 위하여 LiNbO<sub>3</sub>를 실리콘 위에 직접적으로 300°C이하의 저온에서 sputtering법으로 형성하여 고온 단시간 열처리를 수행하였다. 이 방법에 의해 얻어진 양호한 특성을 기초로 하여 고온 단시간 열처리를 공정에 활용하여 MFSFET를 성공적으로 제작하였다. 제작한 MFSFET의  $I_D$ - $V_G$  특성은 LiNbO<sub>3</sub>막의 강유전성으로 인하여 히스테리시스 특성이 관측되었고, MFSFET의 드레인 전류는 미리 인가된 write 전압에 의해 제어됨을 알 수 있었다. LiNbO<sub>3</sub>/Si 구조를 사용한 MFSFET의 비휘발성 메모리 동작과 적용 가능성이 확인되었다. 제작한 트랜지스터의 선형영역에서의 전계효과이동도와 상호컨덕턴스는 각각, 약  $600 \text{cm}^2/\text{V} \cdot \text{s}$  및  $0.16 \text{ mS/mm}$  이었으며, 메모리 동작에 의한 0.5V의 read 전압에 있어서 드레인 전류의 on/off비는 4order 이상이였다. 분극반전에 사용한 write 전압은  $\pm 3\text{V}$ 이하로 매우 낮아 이는 강유전체를 90nm까지 박막화시킨 결과이며, 저소비전력용 집적회로에 적용시키기에 기대가 된다. 세계 도핑시킨 반도체위에 제작한 MFS 커패시터는 500kHz의 바이폴라 전압펄스 측정으로  $10^{10}$  cycle 까지도 분극의 열화현상은 없었다

### 참 고 문 헌

- [1] S.-Y. Wu, "A New Ferroelectric Memory Devices, Metal Ferroelectric-Semiconductor Transistor", *IEEE Trans. Electron Devices*, vol. ED-21, no. 8, pp. 99-504, Aug. 1974.
- [2] 이 상우, 김 광호, "BaMgF<sub>4</sub>/Si 구조를 이용한 비휘발성 메모리용 MFSFET의 제작 및 특성", *전기전자재료학회지*, vol. 10, no. 10, pp. 1029-1033, 1997
- [3] E. Tokumitsu, R. Nakamura, and H. Ishiwara, "Nonvolatile Memory Operations of Metal-Ferroelectric-Insulator-Semiconductor (MFIS) FET's Using PLZT/STO/Si(100) Structures", *IEEE Electron Device Letters*, vol. 18, no. 4, pp. 160-162, 1997.
- [4] T. Nakamura, Y. Nakao, A. Kamisawa, and H. Takasu, "A Single-Transistor Ferroelectric Memory Cell", 1995 *IEEE International Solid-State Circuits Conference, Digest of Technical Papers*, pp. 68-69, 1995.
- [5] K. Werner, and D. A. Puotinen, "Cleaning Solutions Based on Hydrogen Peroxide for use in Silicon Semiconductor Technology", *RCA Review*. 31., pp. 187-206, June. 1970.
- [6] Kwang-Ho Kim, Sang-Woo Lee, Jong-Son Lyu, Bo-Woo Kim and Hyung Joun Yoo, "Properties of Lithium Niobate Thin Films by RF Magnetron Sputtering with Wafer Target", *Journal of the Korean Physical Society*, vol. 32, pp. S1506-S1508(1998).
- [7] S. -L. Jang and M. -C. Hu, An Analytical Drain Current Model for Submicrometer and Deep Submicrometer MOSFET's, *IEEE Electron Devices*, vol. 44, no. 11, pp. 160-162, 1997.

## 저 자 소 개

金光浩(正會員) 第 30卷 A編 第 3號 參照  
현재 청주대학교 전자·정보통신·반도체공학부 부교수



鄭惇元(學生會員)

1976년 2월 29일생. 1998년 2월 영동대학교 전자공학부 전자공학 전공(공학사). 1998년 2월~현재 청주대학교 전자공학과 석사과정. 주관심분야는 FeRAM, MFS 및 MFM 구조의 연구, GaAs-MIS 구조의 연구



金 蔡 圭(學生會員)

1972년 2월 24일생. 1998년 2월 청주대학교 반도체공학과(공학사). 1998년 2월~현재 청주대학교 전자공학과 석사과정. 주관심분야는 강유전체 박막/반도체 구조의 연구 및 전자 디바이스에의 응용 등임