

論文99-36D-9-3

# 위성통신용 30GHz대 MMIC 저잡음증폭기의 설계 및 제작

## (A 30GHz Band MMIC Low Noise Amplifier for Satellite Communications)

林鍾植\*, 廉仁福\*\*, 劉英根\*\*\*, 姜聲春\*\*, 南相郁\*

(Jong-Sik Lim, In-Bok Yom, Young-Geun Yoo, Sung-Choon Kang, and Sangwook Nam)

### 요약

위성통신용 30GHz대 저잡음증폭기 MMIC 회로가 0.15 $\mu$ m 게이트를 구현하는 pHEMT 기술로 제작되었다. 하나의 저잡음증폭용 pHEMT 소자는 길이 20 $\mu$ m인 게이트 핑거 4개로 구성되어 있다. HEMT 소자의 소오스에 연결한 직렬 퀘환 회로로 인하여 30GHz대 주파수에서 고이득과 저잡음, 그리고 우수한 입력측 반사계수를 동시에 얻을 수 있었다. 바이어스 회로 및 증폭기 안정화 회로를 이용하여 제 1단, 제 2단 및 증폭기 전체가 전대역에서 모두 안정한 동작을 하도록 하였다. 제작된 2단 MMIC 저잡음증폭기는 사용대역인 29~33GHz에서 15.7dB 이상의 이득과 2.09dB 이하의 잡음지수를 가진 것으로 측정되어 설계시의 예측된 성능과 잘 일치한다.

### Abstract

A 2-stage MMIC(Monolithic Microwave Integrated Circuits) LNA(Low Noise Amplifiers) at 30GHz band has been designed and fabricated for the Ka-band Satellite Communications. The 0.15 $\mu$ m with the width of 80 $\mu$ m pHEMT technology was used for the fabrication of this MMIC LNA. Using the series feedback technique, ultra low noise and excellent S11 could be obtained at the same time without the cost of gain at 30GHz-band. The stability factors(Ks) for each stage and overall stage are greater than 1 at full frequency bands by the bias circuits and stabilization circuit. The measured performances, which agree well with the predicted performances, show this 2-stage MMIC LNA has the gain of more than 15.7dB and noise figure of less than 2.09dB over 29GHz to 33GHz.

### I. 머리말

\* 正會員, 서울대학교 電氣工學部 電波工學研究室  
(Applied Electromagnetics Lab., School of E.E., Seoul National University)

\*\* 正會員, 韓國電子通信研究院 無線放送技術研究所  
(Radio & Broadcasting Technology Laboratory, ETRI)

\*\*\* 正會員, (주)밀리트론  
(Millitron Co., Ltd.)

接受日字:1998年8月10日, 수정완료일:1999年8月18日

새로운 통신 서비스와 다양한 멀티미디어 서비스의 증가에 따른 주파수 수요는 전송속도와 통신 용량의 확장을 위하여 보다 더 높은 초고주파 대역에서의 통신 시스템을 요구하고 있다. 위성중계기 분야에서도 기존에 널리 사용되던 Ku-대역 이하의 주파수 대역이 포화상태에 이르러, 지금은 세계적으로 Ka-대역 위성중계기 개발이 활발히 이루어지고 있으며 또 이미 일부는 발사되어 궤도에 올라 있다.<sup>1-5)</sup>

Ka-대역을 비롯한 밀리미터파 대역에서 MMIC

(Hybrid Microwave Integrated Circuits) 기술로 능동 부품을 제작할 경우, 극히 까다롭고 정밀한 설계 및 제작 기술을 필요로 한다. 증폭 소자의 취급이나, 제작 과정에서 외이어 본딩, 제작시 발생하는 기생성분의 제거 또는 최소화, 제작 후 튜닝에 있어서 오랜 시간과 고비용을 요구하여 양산(量産)을 어렵게 하는 등 현실적으로 많은 어려움이 뒤따른다.

Ka-대역 이상에서 HMIC 기술이 갖는 위와 같은 어려움과 한계점을 극복하기 위한 좋은 해결 방안으로 부각되는 것이 MMIC(Monolithic Microwave Integrated Circuits) 기술을 이용한 부품 설계이다. MMIC 기술은 부품 설계시 패키지에 의한 기생 성분을 제거할 수 있고, 부품 제작의 용이성과 양산성이 뛰어나서 HMIC 기술에서는 얻을 수 없는 많은 장점들을 제공해 준다.

본 논문에서는 이와 같은 MMIC 기술의 장점을 최대한 이용하여 위성중계기용 30GHz대 저잡음증폭기(Low Noise Amplifiers, LNA)를 설계하고<sup>[6]</sup>, 또 실제로 제작하여 그 성능을 측정하였다. 본고에서 개발된 저잡음증폭기는 2단 single-ended 형태로 100 $\mu$ m GaAs 웨이퍼에서 제작되었으며, 웨이퍼상 측정과 픽스춰상 측정을 모두 거쳐 그 성능이 검증되었다.

본 논문의 저잡음증폭기 MMIC 회로에서는 위성중계기 구성에 필요한 입력측 아이솔레이터(isolator) 대체 효과를 칩 레벨에서 얻기 위하여 설계시 입력측 반사계수(S11)을 20B 이하로 낮추도록 주안점을 두었다. 따라서 설계 단계에서 매우 우수한 S11을 얻기 위하여 칩의 크기와 잡음지수에서 약간의 양보를 하였음을 미려서 밝힌다.

## II. MMIC 저잡음증폭기용 HEMT

MMIC 기술의 가장 큰 장점중 하나는 능동 소자의 패키지에 의한 기생 성분이 존재하지 않는다는 것이다. 기생성분은 증폭소자의 이득을 떨어뜨리고 잡음지수를 높이며, 사용가능한 주파수 대역을 크게 낮춘다. 패키징된 소자의 경우 대개 약 20GHz를 전후로 동작주파수의 한계가 결정된다. 그러나 MMIC 회로에서는 개개의 증폭소자에 대한 패키지를 전혀 고려하지 않아도 되기 때문에 설계된 최대한의 이득과 최소한 잡음지수에 근접한 결과를 얻을 수 있다. 또한 사용가능한 주파수 대역도 패키징된 증폭소자와는 비교가 안될 정도로 높기

때문에 밀리미터파 대역 이상 초고주파에서의 저잡음 증폭기에서도 잡음지수를 크게 개선할 수 있다.

HEMT는 우수한 전자 이동도에 의하여 GaAs FET 보다 높은 이득과 낮은 저잡음 실현이 가능한 소자로서 초고주파 대역 MMIC 회로 설계에 널리 사용된다. HEMT를 MMIC 회로에 사용하기 위해서는, 다수의 시험 소자에 대하여 다양한 바이어스 조건하에서 얻은 측정 결과로부터 등가 회로를 추출하고, 이를 MMIC Foundry Library에 증폭소자로 등록한다. 등록된 소자는 이후 어떠한 회로를 설계하더라도 동일한 특성을 갖는 소자로 이용된다.

초고주파용 HEMT 소자는 게이트 소자의 길이에 따라서도 동작특성이 크게 좌우된다. 일반적으로 게이트의 길이가 짧을수록 이득과 잡음특성이 좋고 주파수 영역이 높다.<sup>[7,8]</sup> 본 논문에서는 길이가 0.15 $\mu$ m, 폭이 20 $\mu$ m, 게이트 핑거가 4개인 pHEMT를 사용하여 저잡음증폭기를 설계하였다. 전체 게이트의 폭이 80 $\mu$ m이므로 본 논문에서는 이 HEMT 소자를 4f80이라고 부르기로 한다.

<그림 1>은 본 논문에서 MMIC 저잡음증폭기 설계에 사용된 4f80 소자의 소신호 모델 등가 회로와 잡음지수 모델이다. 그림에 나타난 이 HEMT는 등가회로 및 잡음지수를 기술하는 소자값들이 파운드리 라이브러리에서 제공되는데, Libra에서 <그림 1>과 같이 정의된다. 등가 회로 소자값들은 저잡음증폭기 설계시 필수적인 S-파라미터와 잡음 파라미터를 계산하는데 사용된다.

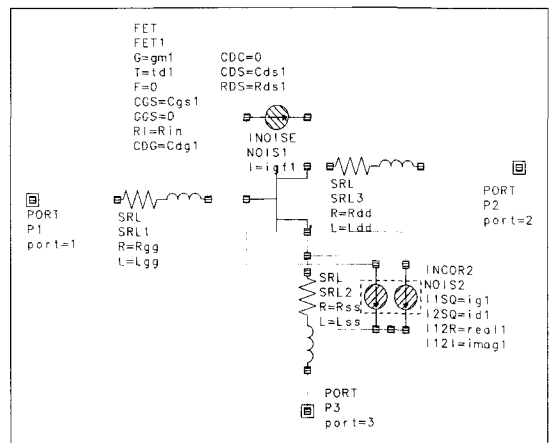


그림 1. MMIC 저잡음증폭기용 HEMT의 등가회로  
Fig. 1. Equivalent circuit of the HEMT for the MMIC LNA.

MMIC 회로의 제작에 있어서 반도체 공정마다 약간의 변화는 있게 마련이므로 이를 저잡음증폭기 설계에 반영하는 것이 좋다. 이를 위하여 등가회로 소자값들중 공정에 따른 특성변화가 있는 컨덕턴스( $G_{ml}$ ), 인덕턴스( $L_{gg}$ ,  $L_{dd}$ ), 캐패시턴스( $C_{gs1}$ ,  $C_{dg1}$ )에 공정에서 허용가능한 변화폭을 주고 이를 설계에 반영하였다. 이렇게 하면 등가회로 소자값의 변화에 따른 설계된 저잡음증폭기 성능의 변화를 설계시 미리서 예측할 수 있다는 장점이 있다.

### III. MMIC 저잡음증폭기의 설계

#### 1. 직렬 케환(Series Feedback)

등가 회로에서 추출한 S-파라미터는 순수한 증폭소자 자체의 특성이다. 일반적으로 외부적인 기생성분이 고려되지 않은 증폭소자 자체의 S-파라미터로부터 계산된 증폭소자의 안정도(K)는 대부분의 주파수에서 1보다 작다. 따라서 저잡음증폭기의 정합회로 설계에 앞서 우선적으로 증폭소자의 안정도를 개선하는 것이 좋다. 이를 위하여 본 논문에서는 <그림 2>와 같이 HEMT 소자의 소오스에 직렬 케환 회로를 연결해 주었다. 이에 대한 효과로 사용주파수(29~33GHz)에서 K를 1보다 크게 할 수 있었다. <그림 3>은 직렬 케환 회로를 연결했을 때 증폭소자의 안정도의 개선 정도를 보여주고 있다.

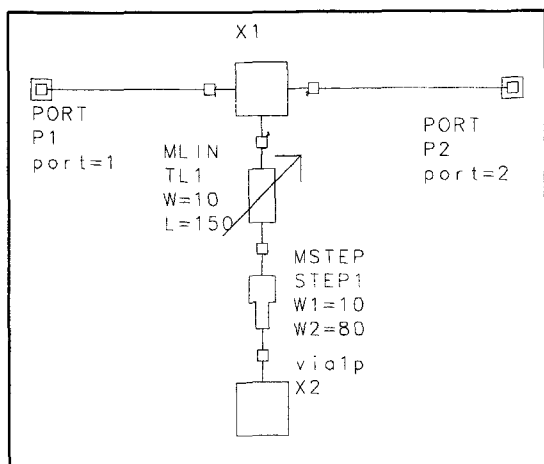


그림 2. 소오스에 직렬 케환 회로가 연결된 HEMT 소자

Fig. 2. HEMT device with source series feedback .

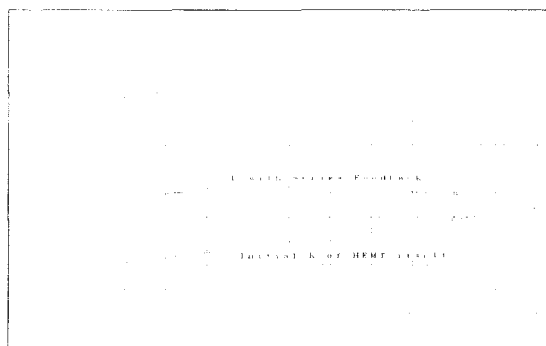


그림 3. 직렬 케환에 의한 안정도(K)의 개선  
Fig. 3. Improvement of stability(K) by using the series feedback

증폭소자의 소오스에 연결한 직렬 케환회로의 우선적인 역할은 안정도의 개선에 있지만, 또 하나의 중요한 기능은 입력 정합점과 잡음지수 정합점을 가깝게 해준다는 것이다. 증폭소자의 가용이득원과 잡음지수원을 Smith chart에 동시에 표시해 보면 일반적으로 잡음지수원과 가용이득원의 중심점이 서로 멀리 떨어져 있다. 따라서 저잡음증폭기 설계시 저잡음증폭기의 정합회로를 주로 설계하기 때문에 이득이 낮거나 또는 입력 반사계수가 나빠지는 것이다. HMIC형 저잡음증폭기 설계에서는, 이런 이유로 인하여, 저잡음을 얻으면서 S11을 동시에 낮추기가 어려우며, 타협의 결과로서 S11이 약 -10dB 정도에 머무르게 하면서 저잡음을 얻는 것이 일반적인 설계 결과이다.

이처럼 적절히 타협함으로써 설계를 마치는 이유는 HMIC 기술에서는 소오스에 연결된 직렬 케환의 양을 임의로 조절하기가 불가능하기 때문이다. HMIC형 저잡음증폭기의 제작시 소오스로부터 접지까지는 대부분 원통형 홀 접지를 삽입하거나 또는 접지와 최단거리에서 증폭소자를 위치시켜 연결한다. 그래도 설계자가 정확히 예측할 수 없는 기생 인덕턴스 성분이 소오스에 반드시 생겨서 입력부분 정합을 어렵게 한다. 주파수가 높아질수록 이 문제는 더욱 심각해진다.

이에 비하여 MMIC 저잡음증폭기에서는 의도하지 않는 기생성분이 거의 배제된 상태에서 증폭소자의 소오스로부터 접지까지의 직렬 케환의 양이 정확히 예측된다. 위의 <그림 2>에서 소오스로부터 연결된 선로의 길이와 폭을 정의해 주고 이미 MMIC 라이브러리에 등록되어 있는 원통형 홀의 등가 기생성분을 사용하면 정확히 케환량을 알 수 있으며, 또 쉽게 케환량을 조절

할 수도 있다.

이런 용이점을 이용하여 직렬 케환의 양을 조절하면 저잡음 소자의  $\Gamma_{opt}$ 와  $S_{11}^*$ 를 Smith chart상에서 서로 가깝게 또는 멀게 할 수 있다. 두 점의 위치가 가까워 지도록 조절하다가  $\Gamma_{opt}$ 와  $S_{11}^*$ 의 위상과 크기가 한 점으로 일치하면 매우 이상적인 경우이다. 크기는 약간 다르더라도 위상이 비슷해지도록 케환량을 선로의 폭과 길이로 조절할 수 있는데, 이 때는  $Ang(\Gamma_{opt}) = Ang(S_{11}^*)$ 가 된다. <그림 4>는 소오스에 적절 케환 회로를 연결했을 때의  $\Gamma_{opt}$ 와  $S_{11}$ 의 변화를 보여준다. 결론적으로 정리해보면 직렬 케환으로 인하여 안정도가 개선되고 이득에서 큰 손실없이 저잡음과 낮은 입력 반사계수를 동시에 얻을 수 있는 정합점을 취할 수 있다.

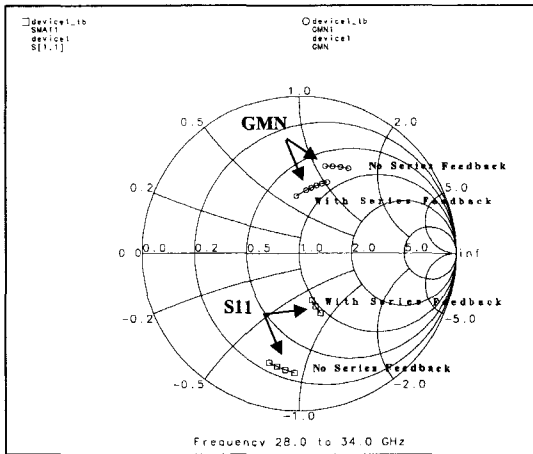


그림 4. 직렬 케환 회로에 의한 저잡음 증폭소자의  $\Gamma_{opt}$ 와  $S_{11}$ 의 변화

Fig. 4. Change of  $\Gamma_{opt}$  and  $S_{11}$  by series feedback circuit.

2. 전대역(全帶域) 안정도의 개선

마이크로파, 밀리미터파 대역의 모든 증폭기 설계에 있어서 증폭기의 안정도는 매우 중요하게 다루어져야 한다. 증폭기의 안정한 동작을 위해서 설계시  $K > 1$ 을 보장하는 것이 매우 중요하다. 그런데 설계주파수 대역에서는 물론이고, 전주파수 대역에서 증폭기가 안정하게 동작하도록 설계되어야 한다.

설계주파수 대역에서는 대부분 증폭소자 자체의 특성과 입,출력 정합회로의 특성으로 인하여 안정도가 좋게 된다. 그런데 대역 밖에서, 특히 저주파 대역에서 안정도가 나빠서  $K < 1$ 인 경우가 많은데, 이는 주로 저주파 대역에서 증폭소자의 이득이 매우 커서 나타나는

현상이다. 본 논문에서는 저주파 대역에서 안정도를 개선하기 위하여 게이트와 드레인의 바이어스 회로에 1pF와 3pF의 바이패스 캐패시터를 사용하였다.

그러나 설계주파수보다 높은 고주파 대역에서  $K < 1$ 일 경우에는 바이패스 캐패시터나 정합회로만으로 안정도가 개선되지 않는다. 이를 위하여 본 논문에서는 <그림 5>와 같은 고주파 안정화 회로를 입,출력부에 삽입하여 고주파 영역에서도 증폭기의 안정도를 개선하였다. <그림 6>은 제 1단, 제 2단 및 2단 저잡음증폭기 전체가 80GHz까지의 전대역에서  $K > 1$ 로 모두 안정함을 보여주고 있다.

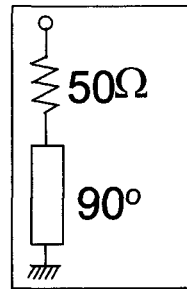


그림 5. 전대역에서  $K > 1$ 을 얻기 위한 안정화 회로  
Fig. 5. Stabilization circuit for  $K > 1$  at full frequency band.

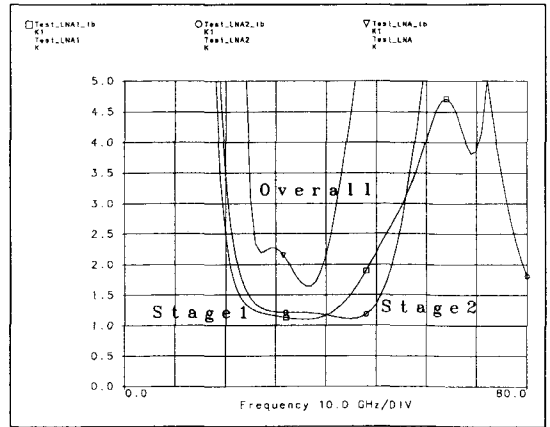


그림 6. MMIC 저잡음증폭기의 제 1단, 제 2단 및 전체의 안정도

Fig. 6. Stabilities of 1st, 2nd and overall stage of MMIC LNA.

3. 정합회로

본 논문에서는 2단 MMIC 저잡음증폭기를 설계하는데 있어서 단간 정합 회로를 사용하지 않고, 제 1단과 제 2단을 독립적으로 설계하여 결합하였다. 독립적으로

설계할 경우에는 각 단의 안정도를 따로이 점검하면서 개선할 수 있어서 설계시 증폭기의 안정도를 충분히 보장할 수 있다. 단과 단 사이에는 직류 차단 및 RF 전달을 용이하게 하기 위하여 2pF 용량의 MIM(Metal Insulation Metal) 캐패시터를 연결하였다.

저잡음증폭기의 정합회로를 설계하기 위하여 스테브 정합 방법을 사용하였다. 스테브를 사용하면 정합시키고자 하는 임피던스의 허수성분에 대한 정합을 쉽게 할 수 있기 때문에, 이는 널리 사용되는 방법이다<sup>9-11)</sup>. 또한 높은 임피던스의 바이어스 선로가 정합회로의 스테브로 동작하도록 하기 위하여  $\lambda/4$ 로 고정시키지 않고, 정합회로 설계과정에서 임의의 값으로 결정되도록 하였다. <그림 7>은 MMIC 저잡음증폭기의 schematic 회로를 보여주고 있다.

본 논문의 회로는 Ka-대역 위성중계기용 저잡음증폭기용으로 개발되었다. 위성중계기용 부품 레벨의 저잡음증폭기는 20dB 이하의 입력 반사계수를 요구하는데, 이를 구현하기 위하여 아이솔레이터(isolator)를 사용하는 것이 보통이다. 그러나 아이솔레이터는 고가(高價)이고, 또 자체 손실이 있어서 잡음지수를 증가시킨다. 본 논문에서는 이를 칩 레벨에서 해결하기 위하여, 회로의 크기가 약간 커지더라도, 20dB 이하의  $S_{11}$ 을 얻을 수 있도록 입력측 정합회로를 설계하는데 주안점을 두었다.

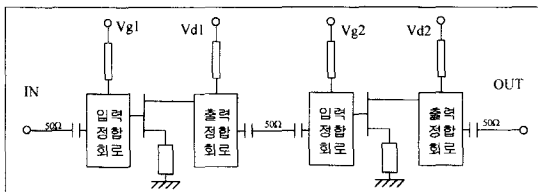


그림 7. MMIC 저잡음증폭기의 schematic 회로  
Fig. 7. Schematic of of MMIC LNA.

4. GaAs 웨이퍼와 MMIC 회로

MMIC 회로에서는 GaAs 웨이퍼가 그대로 마이크로 스트립 선로 구현을 위한 기판으로 사용된다. 따라서 정합회로를 설계하기에 앞서서 기판의 특성을 먼저 파악하여야 한다는 측면에서, 그리고 레이아웃 작업에서 정확한 치수가 필요하다는 측면에서 웨이퍼의 마이크로 스트립 선로로서의 특성과 제원, 그리고 레이아웃에 필요한 기본적인 치수를 파악하는 것이 필요하다.

MMIC 저잡음증폭기 설계에 사용한 GaAs 웨이퍼의 제원과 그 특성을 <표 1>에 정리하였다. 상용 도구인 Linecalc를 이용하여 구한 30GHz에서의 50 선로의 폭은 약 72 $\mu$ m이다. <표 1>에는 또한 레이아웃 작성에 필요한 박막 저항과 캐패시터의 단위면적당 용량이 함께 정리되어 있다. Schematic 회로 설계 결과를 <그림 9>와 같은 레이아웃으로 전환할 때 이 데이터를 사용하였다.

표 1. GaAs 웨이퍼의 마이크로스트립 특성 및 기본적인 데이터 값들

Table 1. Microstrip characteristics of GaAs wafer and some basic data.

두께(Thickness)	100 $\mu$ m
비유전율( $\epsilon_r$ )	12.9
Loss tangent( $\tan \delta$ )	0.001
도체(Conductor) 두께	3.5 $\mu$ m
50 $\Omega$ 선로의 폭(@30GHz)	72 $\mu$ m
50 선로의 $\lambda/4$ 의 길이(@30GHz)	850 $\mu$ m
접지용 Via Hole의 지름	40 $\mu$ m
캐패시터의 용량	320pF/mm <sup>2</sup>
박막저항의 저항값	100 $\Omega$ /sq.
연결 패드(PAD)의 크기	100 $\mu$ m $\times$ 100 $\mu$ m

IV. MMIC 저잡음증폭기의 설계 특성

설계된 2단 MMIC 저잡음증폭기는 위의 <그림 6>에 나타난 것처럼 제 1단, 제 2단 및 2단 전체가 전대역에서 안정하게 동작하도록 설계되었다. <그림 8>은 사용 주파수인 29~33GHz에서 저잡음증폭기의 이득, 잡음지수 및 반사계수 특성을 보여주고 있다. 설계된 이득은 29~33GHz 대역에서  $14.0 \pm 0.06$ dB였으며, 잡음지수는  $1.71 \pm 0.05$ dB이다. 또한 직렬궤환 회로의 효과와 정합회로의 적절한 구성으로 입력측 정합을 크게 강조한 결과,  $S_{11}$ 이 대역내에서 -20dB 이하로 매우 우수하게 설계되었다.

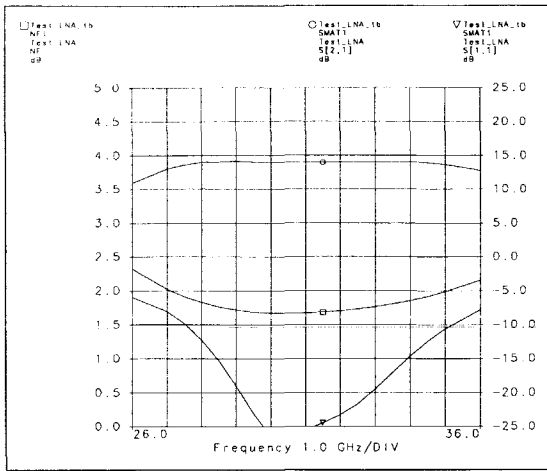


그림 8. 대역내에서 MMIC 저잡음증폭기의 설계 성능 (사용 주파수 = 29~33GHz)  
 Fig. 8. Predicted performances of MMIC LNA at 29~33GHz.

V. MMIC 저잡음증폭기의 제작 및 측정결과

<그림 9>는 제작된 2단 MMIC 저잡음증폭기의 칩 사진을 보여주고 있다. 동일한 웨이퍼에서 제작되는 다른 MMIC 회로와의 배열을 위하여 의도적으로 저잡음 증폭기의 출력측 50Ω 선로를 길게 조정하여 3000 $\mu$ m×1300 $\mu$ m의 크기로 제작되었다. 이는 공정이 끝난 후에 웨이퍼의 절단(dicing) 과정에서 버려지는 칩을 거의 없게 하기 위한 방법이다.

<그림 10>은 제작된 MMIC 저잡음증폭기의 웨이퍼 상 측정에서 얻은 S-파라미터를 보여주고 있고, <그림 11>은 잡음지수를 보여주고 있다. 29~33GHz대역에서 이득은 약 15.7dB~17.0dB이며 평탄도가 매우 좋다. 또한 잡음지수는 약 1.87dB~2.09dB였으며, 입력 반사계수는 중심주파수에서 15dB였다.

측정결과를 설계 결과와 비교해보면, 잡음지수는 약 0.2~0.3dB가 높으며, 반사계수는 약 5dB 정도의 차이가 있다. <그림 9>를 보면 첫 번째 단 입력측 정합회로에 사용된 스텐브와 선로에 구부러진 소자(bend elements)들이 있다. 설계 대역이 30GHz대의 높은 주파수라는 점, 그리고 저잡음증폭기의 잡음지수를 좌우하는 첫번째 단 입력측 정합회로라는 중요한 위치를 고려하면, 이런 불연속 소자(Discontinuity elements)들의 정확한 특성을 얻기 위하여 EM 시뮬레이션을 하는 것

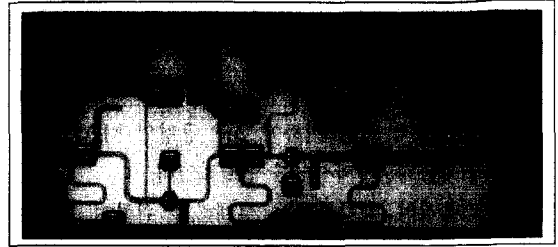


그림 9. 2단 MMIC 저잡음증폭기의 칩 사진  
 Fig. 9. Photograph of 2-stage MMIC LNA.

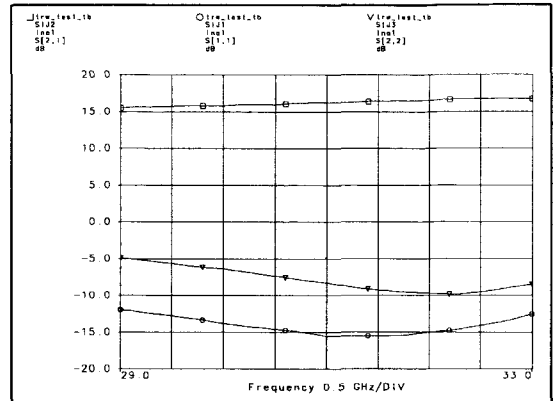


그림 10. 제작된 MMIC 저잡음증폭기의 웨이퍼 상 측정에서 얻은 S-파라미터  
 Fig. 10. S-parameters of fabricated MMIC LNA from on-wafer measurement.

이 좋다. 그러나 본 논문에서는 마이크로파 회로설계에 널리 쓰이는 회로 시뮬레이터인 Libra만을 사용하였기 때문에, 구부러진 소자들에 의한 입력측 정합에의 악영향, 나아가서는 잡음지수의 증가를 고려하지 못하였다. 결론적으로 MMIC 회로 설계시 불연속성을 갖는 소자에 의한 미세한 성능변화를 예측하기 위하여 EM 시뮬레이션을 한다면 설계 결과에 더욱 근접하는 측정결과를 얻을 수 있을 것으로 기대된다

본 논문에서 제작한 MMIC 저잡음증폭기의 성능을 실제 사용조건하에서 확인하기 위하여 on-fixture 측정을 실시하였다. 이 측정은 <그림 12>와 같은 테스트 픽스처에 MMIC 저잡음증폭기를 삽입하고, 필요한 와이어 본딩을 가한 후에 성능을 측정하는 것이다. 이 측정을 통하여 MMIC 칩 설계시 고려되지 않은 입출력 와이어 본딩 효과가 실제적으로 고려될 수 있다. 또한 30GHz대에서 가장 좋은 RF 성능을 얻을 수 있는 와이어 본딩(또는 리본 본딩) 조건이 제작된 MMIC 저잡음

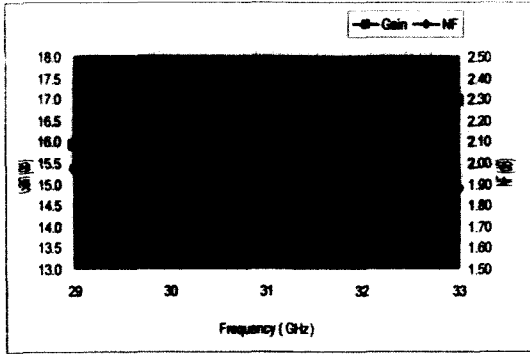


그림 11. 제작된 MMIC 저잡음증폭기의 웨이퍼상 측정에서 얻은 잡음지수  
 Fig. 11.Noise figure of fabricated MMIC LNA from on-wafer measurement.

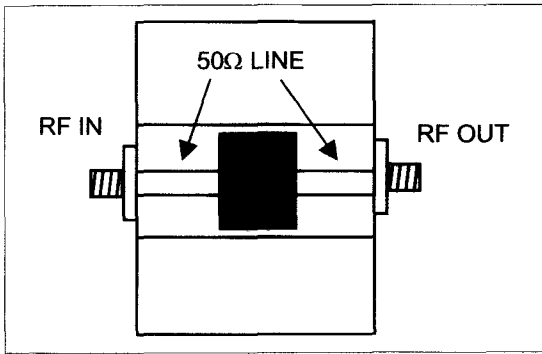


그림 12. 테스트 픽스처상 측정 방법 (픽스처 손실 = 약 1dB, 30GHz)  
 Fig. 12.Method of on-fixture measurement (Fixture losses = about 1dB at 30GHz).

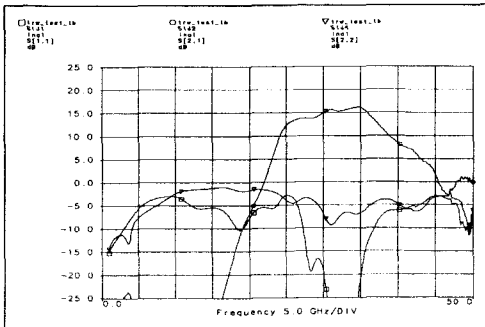


그림 13. 제작된 MMIC 저잡음증폭기의 픽스처상 측정에서 얻은 S-파라미터  
 Fig. 13.S-parameters of fabricated MMIC LNA from on-fixture measurement.

증폭기의 성능과 함께 검증될 수 있다. 픽스처상 측정 결과로 얻은 <그림 13>의 S-파라미터들은 이 저잡음

증폭기가 전대역에서 안정하게 동작함을 보여 준다. 동시에 이 MMIC 저잡음증폭기가 설계시 목표했던 주파수 대역보다 넓은 25~35GHz대에서 안정하게 이득을 가짐을 알 수 있다. <그림 13>에는 테스트 픽스처, 입출력 컨넥터, 와이어 본딩에 의한 손실이 모두 포함되어 있으므로 <그림 10>의 웨이퍼상 측정 성능보다는 이득이 약간 낮다

### VI. 맺음말

본 논문에서는 0.15m pHEMT 기술을 이용하여 Ka-대역 위성통신용 30GHz대 MMIC 2단 저잡음증폭기를 설계, 제작하고 그 성능을 측정하였다. 설계시 HEMT의 소오스에 직렬 퀴환 회로를 이용하여 증폭소자의 안정도를 높였으며, 동시에 우수한 입력 정합 및 잡음지수 정합을 얻을 수 있었다. 각 증폭단들은 독립적으로 설계되어, 각각 안정한 동작을 하도록 하였다. 제작된 MMIC 저잡음증폭기는 29~33GHz의 사용 대역내에서 15.7dB~17.0dB의 이득, 1.87~2.09dB의 잡음지수 성능을 보여주었다. 또한 50GHz까지 측정된 S-파라미터로부터 이 증폭기가 전 대역에서 안정하게 동작함을 알 수 있었으며, 측정된 성능도 설계결과와 잘 일치함을 알 수 있었다.

제작된 MMIC 저잡음증폭기 칩은 부품 레벨 (equipment level)에서의 Ka-대역 위성중계기용 저잡음증폭기에 탑재되어, 위성중계기용 능동부품에 요구되는 전기적, 기계적, 환경적 성능 시험을 받게 될 것이다. 또한 잡음지수를 더욱 개선하기 위하여 30GHz 대에서 1.5dB 이하로 낮추려는 노력이 계속될 예정이다.

### 참 고 문 헌

- [1] Haruhiko Kato, et al., "A 30GHz MMIC Receiver for Satellite Transponders," *IEEE Trans. on Microwave Theory and Tech.*, vol. MTT-38, No. 7, pp. 896-903, July 1990.
- [2] Laural Qualcomm Satellite Service, "Description of Globalstar System", June, 1994.
- [3] Francis Choi, "Inmarsat-P SERVICE VIA AN INTERMEDIATE CIRCULAR ORBIT(ICO) SATELLITE SYSTEM", *Proc. of APSCC 94*

Workshop, pp. 151-169, 1994

[4] R.J.Leopold, *The Iridium Communications Systems*, Singapore ICCS/ISITA 92.

[5] Satellite NEWS, Aug. 9 1993, May 30 1994, Aug 25 1994, etc.

[6] 임종식 외, "Ka-Band 위성중계기용 MMIC 저잡음증폭기의 설계", 1997 *대한전자공학회 추계종합 학술대회*, Vol. 20, No. 2, pp. 199~202

[7] Fazal Ali, Aditya Gupta, *HEMTs and HBTs: Devices, Fabrication and Circuits*, 1991, Artech House.

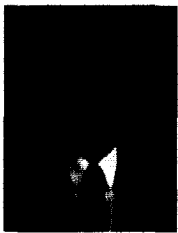
[8] P.H. Ladbrooke, *MMIC Design GaAs FETs and HEMTs*, Artech House, 1989.

[9] G. Gonzalez, *MICROWAVE TRANSISTOR AMPLIFIERS Analysis and Design*, Prentice-Hall, 1984.

[10] Tri T. Ha, *Solid-State Microwave Amplifier Design*, John Wiley & Sons, 1981.

[11] Samuel Y. Liao, *Microwave circuit analysis and Amplifier design*, Prentice-Hall, 1987.

저 자 소 개



林鍾植(正會員)

1968년 11월 17일생. 1991년 2월 서강대학교 전자공학과 졸업, 공학사. 1993년 2월 서강대학교 대학원 전자공학과 졸업, 초고주파 전공, 공학석사. 1993년 2월~1999년 2월 한국전자통신연구원 위성통신기술연구

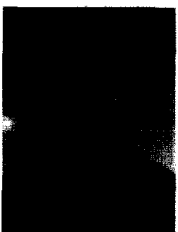
단 선임연구원. 1999년 3월~현재 서울대학교 전기공학부 박사과정 재학중. 주관심 분야 : 초고주파 회로의 MIC, MMIC 개발, 능동 소자 모델링, 위성중계기용 시스템 및 초고주파 부품 개발, 전력분배기/합성기 개발 등임



劉英根(正會員)

1968년 1월 27일생. 1994년 2월 울산대학교 전자및전산기공학과 졸업, 공학사. 1996년 8월 울산대학교 대학원 전자공학과 졸업, 공학석사. 1996년 7월~1999년 1월 현대전자 위성사업단 근무. 1999년 2월~현재

(주)밀리트론 주임연구원. 주관심분야 : B-WLL 및 LMDS용 Transceiver, MMIC 설계, HPA, LNA Module 개발 등임



廉仁福(正會員)

1958년 8월5일생. 1990년 2월 한양대학교 전자공학과 졸업, 공학사. 1990년 2월~현재, 한국전자통신연구원 무선방송기술연구소 선임연구원. 주관심분야 : 초고주파 여파기, MMIC 증폭기, 위성통신방송중계기

등임

姜聲春(正會員)

1955년 6월 18일생. 1977년 2월 서울대학교 전기공학과 졸업, 공학사. 1988년 8월 Ohio 주립대학교 대학원 전자공학과 졸업, 공학석사. 1991년 8월 Ohio 주립대학교 대학원 전자공학과 졸업, 공학박사.

1991년9월~현재, 한국전자통신연구원 무선방송기술연구소 책임연구원. 주관심 분야 : 초고주파 능동회로의 MIC, MMIC 개발, 위성중계기용 시스템 및 초고주파 부품 개발, 위성통신시스템 설계 및 분석 등임

南相郁(正會員)

1959년 2월 2일생. 1981년 2월 서울대학교 전자공학과 졸업, 공학사. 1983년 8월 한국과학기술원 전기전자공학과 졸업, 공학석사. 1989년 5월 University of Texas at Austin 전기공학과 졸업, 공학박사. 1990년~현재 서울대학교 전기공학부 부교수. 주관심 분야 : 전자파 수치 해석, 안테나 및 초고주파 회로 설계 등임