

論文99-36D-9-1

플립 칩 기술을 이용한 밀리미터파 대역 브랜치라인 커플러의 설계

(Design of Millimeterwave Branch-Line Coupler Using Flip-Chip Technology)

尹 皓 聖 * , 李 海 英 *

(Ho-Sung Yoon and Hai-Young Lee)

요 약

본 논문에서는 플립 칩 기술을 이용한 새로운 형태의 브랜치 라인 커플러를 제안하였다. 제안된 구조는 CPW와 반전된 구조의 마이크로스트립으로 이루어져 있다. CPW는 플립 칩 주기판인 GaAs 기판상에 구성되었으며, 반전된 구조의 마이크로스트립은 알루미나 주기판에 구성되었다. CPW의 접지면은 마이크로스트립의 접지면으로 사용되며, 두 전송선로는 솔더 범프를 통해 연결되어 있다. 제안된 구조의 특성은 FDTD로 계산되어졌다. S21과 S31은 -3dB이며, 위상차는 90°인 일반적인 브랜치라인 커플러와 같은 특성을 보였다. 본 제안된 구조는 플립 칩 기술을 이용한 여러 분야에 이용될 수 있으리라 기대된다.

Abstract

In this paper, we proposed a novel branch-line coupler using flip-chip technology. The proposed coupler consists of CPW and inverted microstrip. The CPW is on the GaAs flip-chip substrate, and the inverted microstrip is on the alumina main substrate. The ground plane of the CPW is used as a ground plane of the inverted microstrip. And both the transmission lines are connected by solder bump with each other. The characteristics of this structure was calculated by FDTD method. The S21, S31 are -3 dB and the phase difference is 90°. The calculated characteristics are the same as those of the regular branch-line coupler. This structure can be applied for various kinds of devices using flip-chip technology.

I. 서 론

최근 정보사회로 급속히 나아감에 따라, 양방향 통신은 음성데이터 뿐만 아니라 화상데이터의 실시간 전송에까지 그 영역이 넓어지고 있다. 이에 따라 데이터의 종류뿐만 아니라, 데이터의 크기 또한 급격히 증가하고 있으며 이를 위한 초고속, 대용량 통신 시스템의 개발이 요구되고 있다. 최근 27 GHz 초고주파를 이용해 멀

티미디어 방송 및 통신 서비스를 양방향으로 제공하는 LMDS(Local Multipoint Distribution Service)의 등장은 이러한 고속, 대용량 통신 시스템을 근간으로 하게 되며, Ku Band 이상의 초고주파에서 동작하는 MMIC 개발의 중요성을 부각시키고 있다. 그런데, 이러한 동작 주파수의 증가는 소자 설계기술과 더불어 실장(Packaging) 기술 개발의 필요성을 증대시키고 있다. 이에 따라 전기적 기생효과를 크게 줄일 수 있는 실장 기술로서 최근 솔더 범프(solder bump)를 이용한 플립 칩 본딩 기술이 이용되고 있다. 플립 칩 본딩 기술은 접속선의 길이가 매우 짧아 기생성분이 작고, 고밀도 실장이 가능하여 초소형 다기능 모듈의 실장에 적용되고 있으며, 최근 칩 스케일 패키지, 멀티 칩 모듈로 그 응용분야가 확대되고 있다^[1].

* 正會員, 亞州大學校 電子工學部

(School of Electronics Eng., Ajou Univ.)

※ 본 연구는 98년도 정보통신부 대학 기초 연구지원 사업에 의한 결과임

接受日字:1999年2月26日, 수정완료일:1999年8月5日

본 논문에서는 이러한 플립 칩 실장 기술을 응용하여 27 GHz에서 동작하는 브랜치 라인 커플러를 설계하였다. 제안된 커플러 구조는 CPW(Coplanar waveguide)와 마이크로스트립을 솔더 범프로 연결한 것으로, 플립 칩의 주 전송선로로써 사용되는 CPW의 접지면은 공기층을 유전체로 하는 반전구조(Inverted structure)의 마이크로스트립의 접지면으로 이용된다. 마이크로스트립 선로는 솔더 범프로 플립 칩 상의 CPW와 연결되어 주기판의 전송선로의 일부를 칩 상의 전송선로처럼 사용할 수 있다. 이처럼 플립 칩 공정을 이용하여 CPW와 마이크로스트립이 혼합된 회로를 설계할 경우 회로를 입체적으로 구성하여 집적도를 높일 수 있다. 또한, 반전구조의 마이크로스트립은 공기층을 유전체로 사용하므로 기판 손실 및 분산을 줄여, 사용 주파수를 광대역으로 확장시킬 수 있다^[2].

본 논문에서는 위에서 제안한 구조를 FDTD(Finite Difference Time Domain method)로 해석한 결과, 산란계수 S21과 S31이 -3dB이고 위상차가 90°인 브랜치 라인 커플러의 특성을 가짐을 확인하였다. 본 논문에서는 이로부터 플립 칩 실장구조를 이용한 새로운 고주파 소자의 제작에 대한 가능성을 확인하였다.

II. 구조 및 해석방법

1. 플립 칩 실장 구조에 구현된 브랜치 라인 커플러

그림 1은 플립 칩 실장구조에 구성된 브랜치 라인 커플러 구조를 간략화 한 것이다. 본 구조는 마이크로스트립, CPW, 에어브리지로 구성되어 있으며, 각각 α , β , γ 로 표시하였다. 그림 1에서 α 로 표시된 마이크로스트립은 주기판에, β 로 표시된 CPW는 플립 칩 상에 각각 만들어졌다. 두 전송선로는 솔더 범프에 의해 연결되어 브랜치 라인 커플러를 구성한다. 입력신호는 상단의 플립 칩 상의 CPW를 통해서 입사하여, 솔더 범프를 통해 하단 주기판의 마이크로스트립으로 전달된다. 솔더범프에서의 급격한 전이특성으로 인해 나타나는 CPW의 슬롯모드는 γ 로 표시된 에어브리지(Air Bridge)를 이용하여 CPW의 양 접지평면을 연결함으로써 제거하였다^{[3][4]}.

그림 2는 브랜치 라인 커플러의 단면도이다. 하층의 주기판은 비유전율 9.6, 두께 635 μm 의 알루미늄(Alumina)이며, 상층의 플립 칩은 비유전율 12.9, 두께

600 μm 인 GaAs이다. 알루미늄 주기판에 구성된 마이크로스트립은 실제로는 플립 칩과 알루미늄 주기판에 두 개의 접지면을 가지는 비대칭 스트립 라인(Stripline)이다. 그러나, 스트립 라인의 신호선과 CPW의 접지평면과의 거리는 알루미늄 주기판의 접지평면과의 거리에 비해 매우 짧다. 그러므로, 대부분의 전자장은 CPW의 접지평면으로 집중된다. 따라서 공기층에 전자장이 주로 몰리는 일종의 반전된 마이크로스트립(Inverted microstrip) 모드가 주요하게 된다.

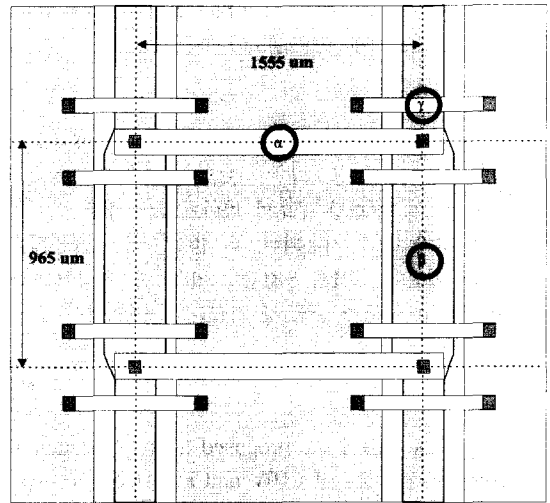


그림 1. 플립 칩 브랜치 라인 커플러 구조

Fig. 1. Flip-chip branch-line coupler structure.

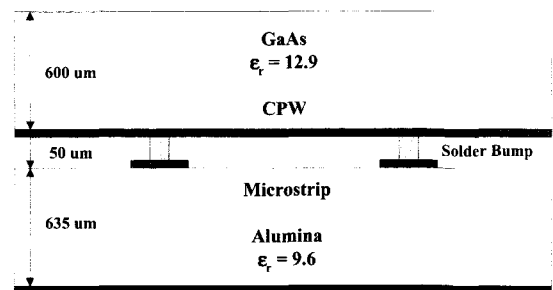


그림 2. 플립 칩 브랜치 라인 커플러의 측면도

Fig. 2. A side view of flip-Chip branch-line coupler.

2. FDTD 해석을 위한 플립 칩 커플러 모델

그림 3은 본 논문에서 제안한 27 GHz의 중심 주파수를 갖는 브랜치 라인 커플러의 FDTD 해석 모델이다. 해석 모델은 상용 FDTD 툴을 이용하여 모델링 및 해석하였으며, 두 개의 유전체 사이에 각각 마이크로스

트립과 CPW 로 브랜치 라인 커플러를 구성하였다. 도체는 모두 완전도체(PEC)로 가정하였으며, 유전체 손실도 무시하였다. 또한, 계산의 편이를 위하여 슬더 범프를 포함한 모든 부분은 직육면체로 단순화하였다.

그림 3에서 FDTD 해석 모델은 각각 x 축에서 60개, y 축에서 72개, z 축에서 34개의 격자로 차분하여 총 138237개의 불균일한 크기를 갖는 셀로 분할하였다. 특히 CPW 의 슬롯과 슬더 범프는 다른 부분에 비하여 자세히 나누어져 있다. 이는 필드의 변화가 상대적으로 큰 부분을 세밀히 분할, 해석하여 시뮬레이션의 정확성을 높이기 위함이다. 또한, 경계조건은 z 축 하단에 Perfect Electric Conductor를, 나머지 모든 경계면에 대하여 Mur Boundary Condition을 적용하여 해석의 효율을 높였다^{[5][6]}.

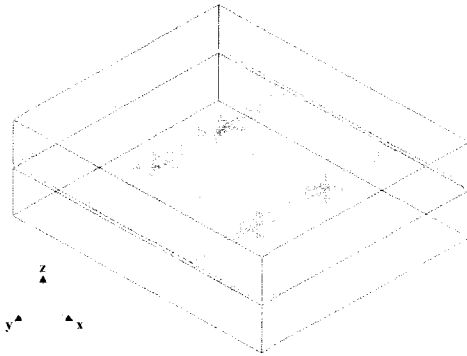


그림 3. FDTD 해석을 위한 플립 칩 커플러 모델
Fig. 3. Flip-chip coupler model for FDTD analysis.

III. 해석결과

1. 플립 칩 커플러 특성

그림 4는 제안된 커플러의 해석된 산란계수이다. 해석된 결과는 중심주파수 27 GHz 에서 각각 S21 과 S31 이 -3.1 dB 와 -3.3 dB 로 결합이 이루어진다. 또한, S11 은 -38 dB, 그리고 S41은 -32 dB 로써 분리 특성을 보여, 일반적인 브랜치 라인 커플러의 특성을 가짐을 알 수 있다. 그러나, 40 GHz 이상에서는 특성이 열화되는 것을 볼 수 있다. 이는 CPW와 마이크로스트립을 연결하는 범프에서의 전이에 의한 영향이나, 실제 동작 주파수대역에서는 범프 효과의 영향이 매우 작다.

그림 5는 Port 2와 Port 3에서 나타나는 출력의 위상차이다. 그림 7에서 위상차는 27 GHz 에서 90°로 역시

일반적인 브랜치라인 커플러와 같은 특성을 보인다.

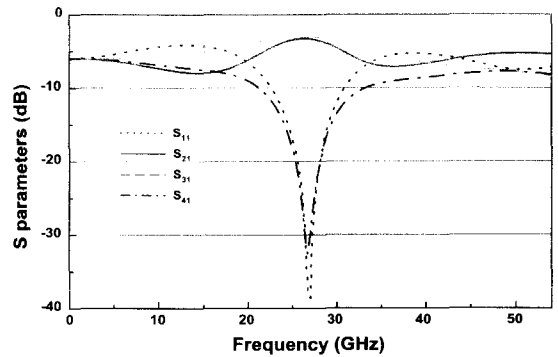


그림 4. 플립 칩 브랜치 라인 커플러의 S parameter
Fig. 4. S-parameters of Flip-Chip Branch-Line Coupler.

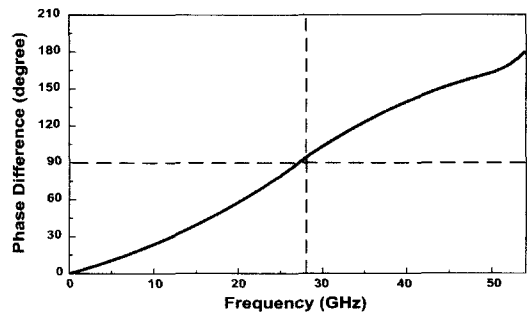


그림 5. Port 2 와 Port3 출력 위상차
Fig. 5. Output phase difference between port 2 and port 3.

2. 범프 높이에 따른 특성 오차와 제작성

제안된 소자를 제작할 때, 실제 플립 칩 공정에서 범프 자체의 높이에 오차가 있다. 제안된 커플러에서 사용된 마이크로스트립의 경우 범프 높이에 따라 특성 임피던스가 결정되므로, 이러한 제작상의 오차는 커플러의 특성에 영향을 미친다.

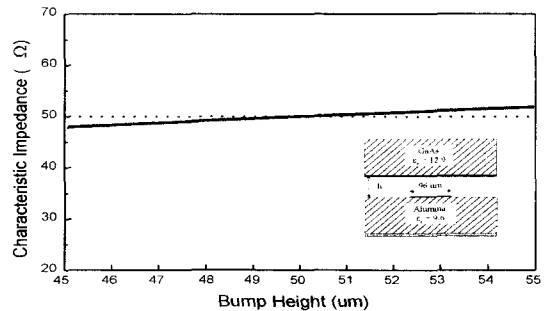


그림 6. 범프 높이에 따른 특성임피던스의 변화
Fig. 6. Characteristic impedance to the bump height.

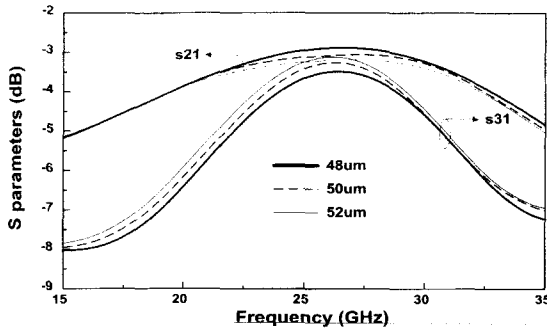


그림 7. 범프 높이 변화에 따른 커플러 특성변화
Fig. 7. Characteristics of coupler to the bump height.

그림 6은 50 um 를 기준으로 $\pm 10\%$ 오차 범위 내에서의 범프 높이 변화에 따른 마이크로스트립의 특성 임피던스이다. 계산 결과, 제안된 범위 내에서 특성 임피던스의 변화는 $-1.2 \Omega \sim +1.7 \Omega$ 로써 변화가 매우 작다. 또한, IBM의 C4 공정과 같은 최근의 플립 칩 공정을 이용하면 Bump 높이의 오차를 1 um까지 줄일 수 있다. 따라서 Bump 높이에 의한 오차는 더욱 작게 하는 것이 가능하다^[7].

그림 7은 $\pm 2 \mu\text{m}$ 의 오차를 가질 때의 특성변화를 나타낸 것으로, 오차한도 내에서 $\pm 0.5 \text{ dB}$ 이내의 오차를 보이고 있다. 이로부터 현재의 Flip-chip 기술로 전기적 tolerance 를 만족하는 커플러의 제작이 가능함을 확인하였다.

2. 범프에 의한 전송특성

본 논문에서 제안된 플립 칩 커플러는 CPW 와 마이크로스트립을 연결하는 솔더 범프의 구조에 의해 특성이 변화한다. 그림 8은 솔더 범프에 의한 특성변화를 계산하기 위한 FDTD 해석 모델이다.

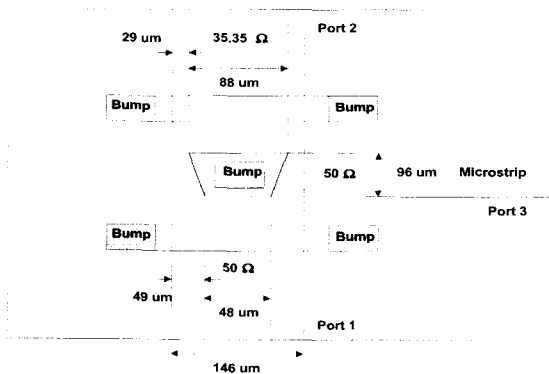


그림 8. FDTD 해석을 위한 커플러의 범프 모델
Fig. 8. Bump model of the flip-chip coupler for FDTD analysis.

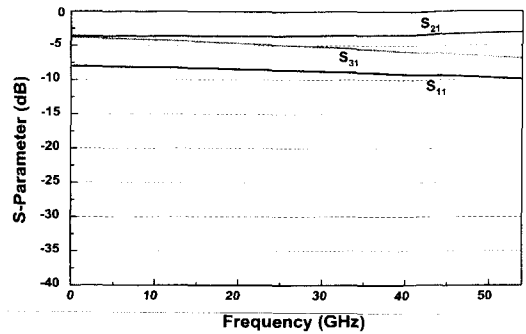


그림 9. 솔더 범프에 의한 전송 특성
Fig. 9. Characteristics of Solder Bump Transition.

그림 9는 그림 8을 FDTD로 해석한 결과로써, 주파수가 증가함에 따라 S21 은 증가하고, S11, S31 은 감소함을 볼 수 있다. 특히, S31 의 경우 30 GHz까지는 짧은 범프 길이로 인해 비교적 완만한 감소를 보이나, 그 이상의 주파수에서는 점차로 급격하게 감소됨을 볼 수 있다. 이는 제안된 커플러의 중심 주파수인 27 GHz에서는 큰 영향을 주지 않으나, 40 GHz 이상의 초고주파에서 동작하는 디바이스의 특성에 제한을 줄 수 있다.

IV. 결 론

플립 칩의 실장구조를 이용하여 27 GHz에서 동작하는 브랜치 라인 커플러를 설계, 해석하였다. GaAs 칩에 CPW를 구성하였고, 알루미늄 주기판에 공기를 유전체로 하는 마이크로스트립을 구성하였다. 두 전송선로는 솔더 범프로 연결하여 브랜치 라인 커플러를 구성하였다. 본 커플러 구조의 해석결과, 산란계수는 27 GHz 에서 각각 S11 이 -38 dB , S21 이 -3.1 dB , S31 이 -3.2 dB , S41 이 -32 dB , 또한, S21 과 S31 의 위상차는 90° 로 일반적인 커플러의 특성을 보임을 확인하였다.

본 구조는 기존의 칩 내부 및 외부 연결용으로 이용되던 솔더 범프를 직접 소자제작에 이용한 것으로, 플립 칩 실장구조에서 다양한 형태의 소자를 개발하는데 응용될 수 있다.

참 고 문 헌

[1] T. Krems, W. Haydl, H. Massler, and J. Rüdiger, "Millimeter-wave performance of

- interconnections using wire bonding and flip chip," *IEEE MTT-S Digest*, pp. 247-250, 1996.
- [2] J. Chuang, S. M. El-Ghazaly, D. K. Schroder, Y. H. Zhang, G. N. Maracas, and A.C. Reyes, "Air-Gab transmission lines for OEICs and MMICs using glass substrate," *IEEE MTT-S Digest*, pp. 265-268, 1997.
- [3] Lu Fan, Brad Heimer, and Kai Chang, "Uniplanar hybrid couplers using asymmetrical coplanar strip lines," *IEEE MTT-S Digest*, pp. 273-276, 1997.
- [4] C. H. Ho, L. Fan, and K. Chang, "Broad-band uniplanar hybrid-ring and branch-line couplers," *IEEE Trans. Microwave Theory and Techniques*, vol. MTT-41, pp. 2116-2125, Dec. 1993.
- [5] David M. Sheen, Sami M. Ali, Mohamed D. Abouzahra, and Jin Au Kong, "Application of the three-dimensional Finite-Difference Time-Domain method to the analysis of planar microstrip circuits," *IEEE Trans. Microwave Theory and Techniques*, vol. MTT-38, pp. 849-857, Jul. 1997.
- [6] Allen Taflove, *Computational Electrodynamics - The Finite-Difference Time-Domain method*, Artech House, 1995, pp. 59-80
- [7] Rao R. Tummala, Eugene J. Rymaszewski, and Alan G. Klopfenstein, *Microelectronics Packaging Handbook Vol. 2 - Semiconductor Packaging*, Chapman & Hall, 1997, pp. 156-160

 저 자 소 개



尹 皓 聖(正會員)

1975년 7월 19일생. 1998년 아주대
학교 전파공학과 졸업. 현재 아주대
학교 전파공학과 석사과정. 주관심
분야는 초고주파 수동소자 및 초고
주파 패키징 기법 등

李 海 英(正會員) 第 35卷 D編 第11號 參照

현재 아주대학교 전자공학부 부교수