
자려식 SVC용 5레벨 인버터의 직류측 콘덴서 전압제어에 관한 연구

김종윤*, 오진석**, 공관식***

A study on the DC Capacitor Voltage control of 5 Level Inverter for Static Var Compensator

Jong-Yun Kim*, Jin-Suck Oh**, Gwan-Sik Kong***

Abstract

A five-level VSI(Voltage Source Inverter) is introduced as a SVC(Static Var Compensator) like a large scale power source.

The problems in using SVC are that the power device can easily be destroyed by voltage unbalance and accurate reactive power control is difficult because of voltage variation.

A asymmetrical PAM(Pulse Amplitude Modulation) switching pattern is proposed to solve this problem and analyze both fundamental component and harmonic current in the system.

Through experimental results of 3.5 kVA experimental test system, It is confirmed that DC capacitor voltage can be controlled by asymmetrical PAM switching pattern control.

1. 서 론

최근 전력수요의 증가함에 따라 전력계통의 안정화를 위해 조상설비의 필요성이 절실하게 되었다. 조상설비에는 전력용 콘덴서(SC), 동기조상기(RC),

정지형 무효전력 보상장치(Static Var Compensator) 등이 있다. 반도체 기술의 발달로 전력변환기의 대용량화, 고속화가 가능하게 되었고 정지형 무효전력 보상장치는 이를 전력계통에 고속의 제어를 목적으로 한 반도체전력변환기를 이용한 자려식 무

* 한국해양대학교 대학원

** 한국해양대학교 운항시스템공학부

*** 부산·울산 중소기업청 조선기자재 센터장

접수일자 : 1998년 12월 28일

효전력보상장치(자려식 SVC)가 개발되었다.

자려식 SVC는 변환기의 직류측 전원에 별개의 독립 전압원을 사용하지 않고 직류 콘덴서에 의한 무효 전압원을 만들어 사용하는 잇점이 있다^{[1][2][3]}. 이 때 자려식 SVC에서 발생하는 문제점으로는 콘덴서의 분압점 전위변동으로 인한 자려식 SVC에서의 각 스위칭 소자에 인가되는 전압의 불균형으로 인한 소자의 파괴의 위험과 더불어 정밀한 무효전력보상을 할 수없게 된다^[4]. 따라서 본 연구에서는 5레벨 변환기를 이용하여 자려식 SVC를 구성하였고 출력전압 비대칭 제어법을 제안하여 콘덴서 분압점을 억제시켜 분압점을 일정하게 하여 변환기의 디바이스보호와 정밀한 무효전력보상실험을 하였다.

2. 무효전력보상원리

자려식 변환기를 이용하여 계통전압에 동기시켜 교류전압을 발생시키고, 분압용 콘덴서의 직류전압을 균등하게 유지해가면서 변환기의 출력전압의 진폭을 크게 하거나 작게 하는 것에 의해 무효전력의 발생과 소비를 행하는 것이다. 자려식 SVC의 출력전압 V_{SVC} 의 위상을 계통전압 V_S 에 동기시킨 상태로 V_{SVC} 의 크기를 제어하는 것으로 무효전력출력을 조정한다. 즉, V_{SVC} 와 V_S 의 크기를 같게 한다면 자려식 SVC의 무효전력출력은 "0"으로 되지만 V_{SVC} 를 V_S 보다 크게 한다면 자려식 SVC는 진상무효전력(capacitive mode)이 흐르고, 역으로 V_{SVC} 를 V_S 보다 작게 하면 SVC는 지상무효전력(reactive mode)이 흐르게 된다.

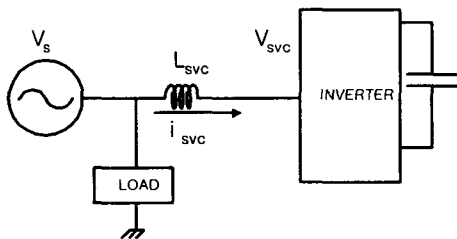


Fig. 1 Basic principle of a SVC

Table 1. Conditions and modes of a SVC

condition	reactive power	mode
$V_{SVC} = V_S$	$Q=0$	resistive mode
$V_{SVC} > V_S$	$Q < 0$	capacitive mode
$V_{SVC} < V_S$	$Q > 0$	reactive mode

3. 자려식 SVC의 콘덴서 분압점 변동해석

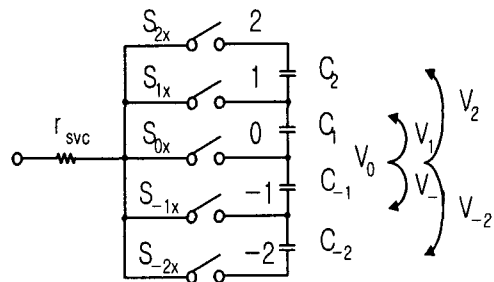


Fig. 2 Model of a 5 level inverter

5레벨 변환기의 분압점 전위변동을 해석하기 위해서는 Fig. 2의 모델링을 이용한다. 5레벨 변환기의 U상의 1주기 단위에 있어서 유입하는 전류의 식은

$$i_{sgru} = I_1 \sin(\omega t + \phi_1) + \sum_{n \neq 1} I_n \sin(n\omega t + \phi_n) \dots (1)$$

이고, 이 때 각분압점전위 변동은 다음과 같다.

$$\begin{aligned} \Delta V_2 = & \frac{6I_1}{\omega C} \cos \phi_1 (\cos \alpha_1 + \cos \alpha_2) \\ & + \sum_{n=odd} \frac{6I_n}{n\omega C} \cos \phi_n \{ \cos(n\alpha_1) + \cos(n\alpha_2) \} \\ & - \sum_{n=even} \frac{6I_n}{n\omega C} \sin \phi_n \{ \sin(n\alpha_1) + \sin(n\alpha_2) \} \dots (2) \end{aligned}$$

$$\begin{aligned} \Delta V_1 = & \frac{6I_1}{\omega C} \cos \phi_1 \cos \alpha_1 \\ & + \sum_{n=odd} \frac{6I_n}{n\omega C} \cos \phi_n \cos(n\alpha_1) \dots (3) \\ & - \sum_{n=even} \frac{6I_n}{n\omega C} \sin \phi_n \sin(n\alpha_1) \end{aligned}$$

$$\begin{aligned} \Delta V_{-1} = & -\frac{6I_1}{\omega C} \cos \phi_1 \cos \alpha_1 \\ & - \sum_{n=odd} \frac{6I_n}{n\omega C} \cos \phi_n \cos(n\alpha_1) \dots\dots\dots (4) \\ & - \sum_{n=even} \frac{6I_n}{n\omega C} \sin \phi_n \sin(n\alpha_1) \end{aligned}$$

$$\begin{aligned} \Delta V_{-2} = & -\frac{6I_1}{\omega C} \cos \phi_1 (\cos \alpha_1 + \cos \alpha_2) \\ & - \sum_{n=odd} \frac{6I_n}{n\omega C} \cos \phi_n \{ \cos(n\alpha_1) + \cos(n\alpha_2) \} \\ & - \sum_{n=even} \frac{6I_n}{n\omega C} \sin \phi_n \{ \sin(n\alpha_1) + \sin(n\alpha_2) \} \end{aligned}$$

..... (5)

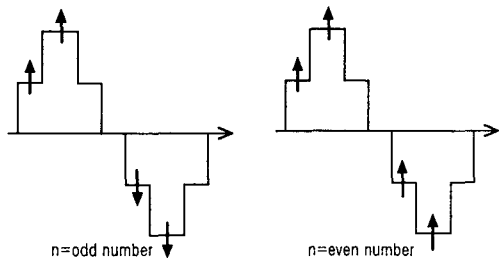


Fig. 3 Voltage variations of a 5 level inverter output waveform

식 (2)~(5)에서 기본파 전류가 흐를 때에는 각 분압점 전위는 분압점 V_0 를 중심으로 해서 정부대칭으로 변동하고, 또 기본파 역률이 0의 경우 ($\phi_1 = \pm \frac{\pi}{2}$)에는 분압점 전위는 기본파 전류에 의해 변동하지 않는다. 고조파 전류가 흐를 때는 기

수차 고조파와 우수차의 고조파가 흐르는 2가지의 경우에 대해서 고려할수 있으며, 먼저 기수차 고조파 전류가 흐르는 경우, 각 분압점전위는 분압점 V_0 를 중심으로 해서 정부 대칭으로, 우수차 고조파 전류가 흐르는 경우에는 정부 비대칭으로 변동한다. 그리고 기수차, 우수차 조파에도 그 위상에 의해 변동의 크기, 방향(정부)이 변화한다.

4. 출력전압 비대칭제어

Fig. 4는 진상운전(이하 capacitive mode)의 경우에 출력전압 파형패턴으로 해서 기본출력 패턴을 이용했을 때 직류측콘덴서 C_1, C_2 에 유입하는 1상분의 전류를 나타낸다. 한 주기동안 각 콘덴서에 유입하는 전하와 유출하는 전하가 같기 때문에 콘덴서 전압 V_{C1}, V_{C2} 의 변화는 없다.

Fig. 5에서는 분압점 전위 V_1, V_2 를 출력하는 구간에서 $\Delta\alpha_1, \Delta\alpha_2$ (이하 조작위상각이라고 한다)만을 비켜놓음으로서 출력전압 스위칭패턴을 비대칭화시킨 경우의 콘덴서 C_1, C_2 에 유입하는 1상분의 전류를 나타내고 있다. 분압점 전위를 출력하는 구간에서 $\Delta\alpha_1, \Delta\alpha_2$ 만을 비켜놓는 것에 의해 1주기동안 콘덴서에 유입하는 전하와 출력하는 전하에 불균형이 생김으로서 콘덴서전압 V_{C1}, V_{C2} 가 변동한다. 따라서 콘덴서전압의 지령치와의 오차를 검출해서, 조작위상각 $\Delta\alpha_1, \Delta\alpha_2$ 를 조작하는 것에 의해 콘덴서전압 V_{C1}, V_{C2} 을 제어하는 것이 가능

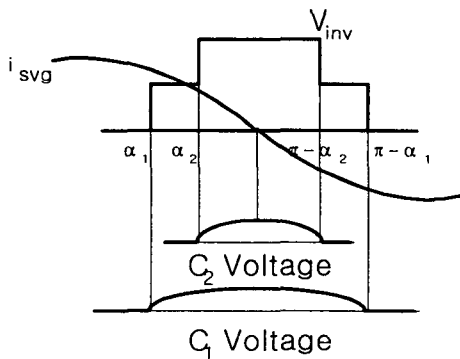


Fig. 4 Basic pattern

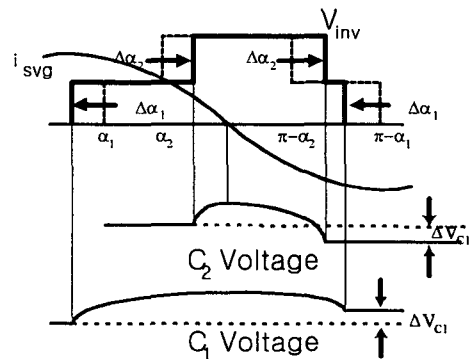


Fig. 5 Asymmetrical pattern

하다.

이때 오차를 발생시키는 기준전압은 기본파만 성분만 고려하지 않고 고조파 성분도 함께 고려하여야 하며 고조파 성분을 고려했을 때 경계조건은 식 (6)과 같다.

$$V_{svcl} = V_s \frac{1}{\sum_{n=1,3,5,\dots} \frac{\cos(n\alpha_1)\cos(n\alpha_2)}{n^2 \cos\alpha_1 \cos\alpha_2}} \dots\dots (6)$$

본 실험에 이용하고 있는 위상각은 $\alpha_1 = 5^\circ$, $\alpha_2 = 31^\circ$ 이므로 식 (6)에 대입하여 경계조건을 구하면 $V_{svcl} = 1.05 V_s$ 로 된다. 이 경계조건을 이용하여 기본파 성분과 고조파성분을 함께 고려하여 분압점 전위 $V_1 = 0.5 V_2$ 로 제어하기 위한 조작위상각의 조건은 Table 2와 같이 된다.

Table 2. Relation between control angle and harmonic voltage

분압점 전위	$V_{svcl} \geq 1.05 V_s$	$V_{svcl} < 1.05 V_s$
$V_1 > 0.5 V_2$	$\Delta\alpha_1 < 0$	$\Delta\alpha_1 > 0$
	$\Delta\alpha_2 > 0$	$\Delta\alpha_2 < 0$
$V_1 < 0.5 V_2$	$\Delta\alpha_1 > 0$	$\Delta\alpha_1 < 0$
	$\Delta\alpha_2 < 0$	$\Delta\alpha_2 > 0$

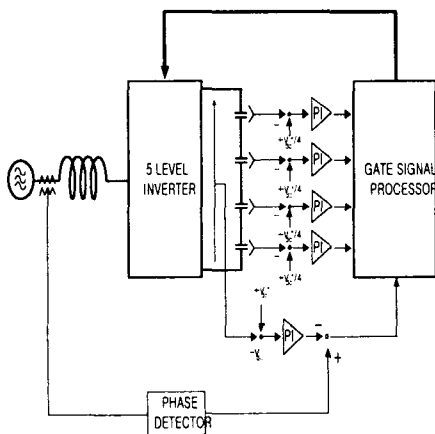


Fig. 6 Schematic diagram of the control system

Fig. 6은 계통전압과 변환기 출력전압의 위상각을 조작하는 직류전압 V_{dc} 제어계, 비대칭제어법에 의해 조작위상각 $\Delta\alpha_1$, $\Delta\alpha_2$ 를 조작하는 직류콘덴서 전압제어계를 나타낸다.

5. 실험 및 실험결과

자력식 SVC 실험장치는 5레벨 인버터인 주회로 부분, 이를 제어하는 제어부분으로 되어 있으며, 제어회로의 구성은 다음과 같다.

- 교류전압 검출부
- 직류전압 검출부
- DSP(Digital Signal Processor)
- PC(Personal Computer)
- 과전류 검출부
- 게이트 펄스신호 발생부 및 게이트 드라이브 회로

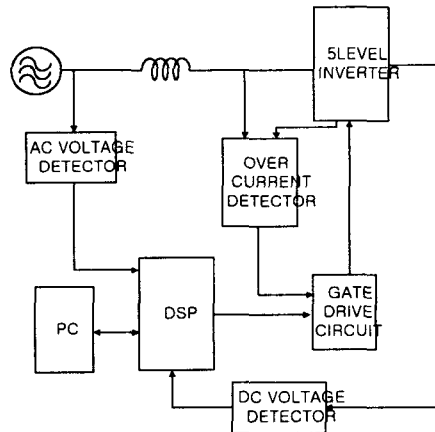


Fig. 7 Photograph of the experimental apparatus

교류전압 검출부는 계통의 전압을 입력받아 5레벨 인버터의 출력과 동기시키기 위해서 이용한다.

직류전압 검출부는 각각의 분압용 콘덴서의 전압을 입력받아 DSP의 A/D변환기에 입력하기 위해서 이용한다.

DSP는 부동소수점 연산용 32비트인 TMS320C31을 이용하고 있다.

PC는 C 언어로 프로그램을 작성하는데 이용하

였다.

과전류 검출부는 5레벨 인버터에 과전류로 인한 사고를 방지하기 위해 이용한다.

게이트 펄스신호 발생부 및 게이트 드라이브 회로에서는 DSP에서 출력된 게이트 신호를 받아 발생하며 과전류 검출부에서 과전류를 검출하면 게이트 드라이브 회로에 게이트 펄스신호를 차단하는데 이용한다.

실험장치의 제원은 Table 3에 나타내었다.

Table 3. Specification of the experimental equipments

정격전압	200 [V]
정격용량	3.5 [kVA]
리액터	8.37 [mH]
콘덴서	2200 [μ F]
IGBT 모듈	2MB1150F-120 (1200V 50A)
다이오드	2F150G-100D (100V 50A)

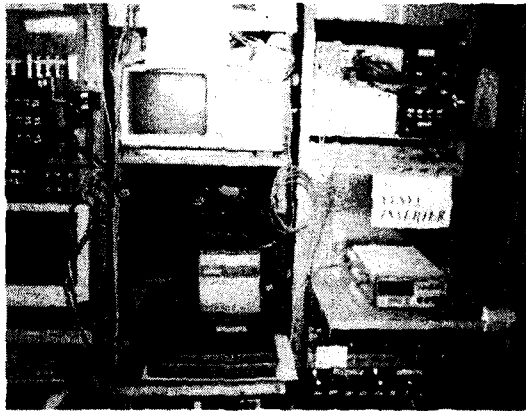


Fig. 8 Photograph of the experimental apparatus

실험장치를 이용해 기본파 성분만 고려한 조작위상각의 조건과 기본파 성분뿐만 아니라 고조파 성분도 고려한 조건을 출력전압 비대칭제어로 하였을 때의 직류측 분압점 전위변동을 측정했다. 기본파 성분만에 의한 조건에 대해서는 게인 G를 결정하는 조건의 1.05 V_s 를 1.00 V_s 로 하여 실현했다.

Fig. 9에서, 기본파 성분만을 고려한 조건은 지령치와 다른 전위로 일정하게 되어 오차가 발생하지

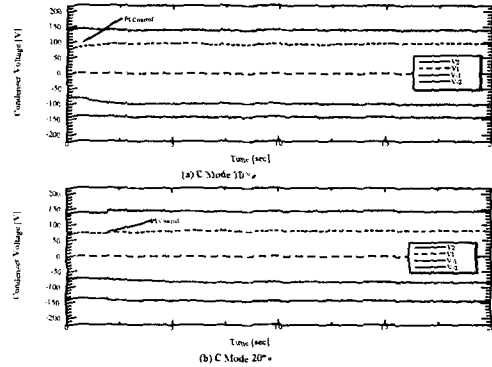


Fig. 9 Experimental results without consideration of harmonic components

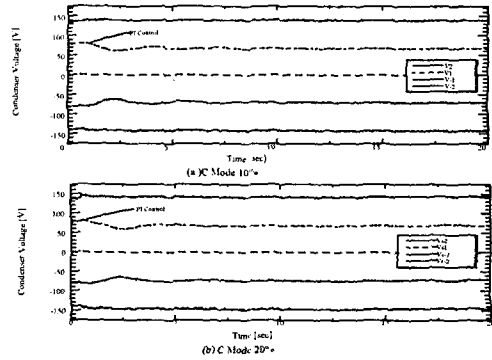


Fig. 10 Experimental results with consideration of harmonic components

만 Fig. 10에서와 같이 고조파 성분도 같이 고려했을 경우는 $V_1 = 0.5 V_2$ 의 상태로 일정하게 되었다. 기본파 성분만을 고려한 조건에서는 $V_{in1} = V_s$ 에서 $V_{in1} = 1.05 V_s$ 의 구간에서 분압점 전위 V_1 을 0.5 V_2 에 유지할 수 없지만 고조파 성분을 포함해서 생략하는 것에 의하여 분압점 전위 V_1 을 0.5 V_2 에 유지하는 것이 가능하다는 것을 알 수 있다.

Fig. 11에 기본파 성분과 고조파 성분을 같이 고려한 조건을 이용했을 때 기본파 무효전력의 측정결과를 나타내었다. 이 때 이론치 위상각 δ , Δa_1 , Δa_2 등을 전부 무시했을 때 기본파 무효전력이다.

위 실험결과에서 출력전압비대칭제어법으로 기대한 무효전력을 발생 가능하다는 것을 알 수 있다

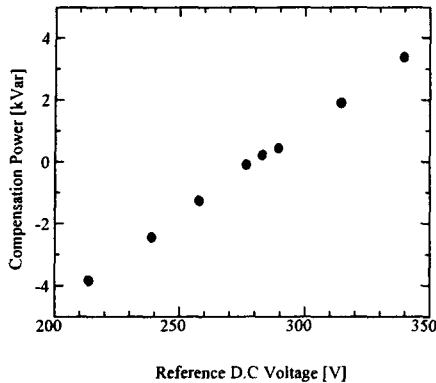


Fig. 11 Variation of the compensation power

6. 결 론

직류측 분압점 전위변동 메카니즘 해석을 이용하여, 제안한 출력전압 비대칭 패턴을 사용하여 무부하 동작영역과 같은 보상전류의 기본파 성분이 작은 영역에서 보상무효전력의 크고 작은 것에 관계하지 않고 직류측 분압점 전위를 $V_1 = 0.5 V_2$ 로 일정하게 유지할 수 있었고, 기대하였던 무효전력을 출력할수 있다는 것을 실험으로 확인했다.

참고문헌

[1] A. Nabae et.al., " A New Neutral-Point-Clamped PWM Inverter" , IEEE Trans. Industry Applications, Vol. IA-17, No.5, pp.518-523, 1981.
 [2] 大垣他, "NPC インバタの中性点電位變動のメカニズムと抑制法", 電氣學會半導體電力變換研究會資料, SPC-93-66, pp.61-70, 平成5年
 [3] F.Z.peng et.al., "Multilevel Voltage-Source Inverter with Seperate DC Sources for Static Var Generation ", Conf. Rec. IEEE/IAS Ann. Mtg., Vol.3, pp.2541-2547, 1995.
 [4] Yiqiang Chen et.al., "REGURATING AND EQUALIZING DC CAPACITANCE VOLTAGES IN MULTILEVEL STACOM", Conference Record of the 1996 IEEE/PES Summer Meeting, 96 SM 455-6 PWRD, 1996
 [5] N.Choi et.al., "Modeling and Analysis of a

Static Var Compensator Using Multilevel Voltage Source Inverter", IEEE/IAS Ann. Mtg. Conf.Rec., Vol.2, pp.901-908, 1993.

[6] 近藤裕志, "リアクトルの瞬時電力を指令値とする自動式SVCの制御に関する研究", 東京工業大學 修士卒業論文, 1997年 2月
 [7] 市原昌文, "静止形變換機を用いた系統の無効電力補償に関する基礎的研究", 東京工業大學 修士卒業論文, 平成 5年 2月



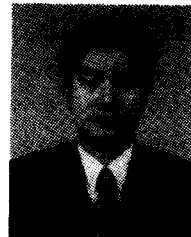
김 종 윤(Jong-Yun Kim)
 1994 한국해양대학교 기관공학과 졸업
 1998 동 대학원 기관공학과(전기전자제어)졸업 석사
 현재 동대학원 기관공학과(전기전자제어) 박사과정



오 진 석(Jin-Suck Oh)
 1983~1986 영국 ZODIAC 선박회사 엔지니어
 1989~1992 국방과학연구소 연구원
 1992~1996 양산전문대학 전임강사, 조교수, 학과장
 1995~1996 대한산업안전학회

전기안전 초청강사

1996~현재 : 산업안전공단 전기안전 전문위원
 1996~현재 : 한국해양대학교 전임강사, 조교수



공 관 식(Gwan-Sik Kong)
 1981~1985 부산대학교 공과대학 전기공학과(학사)
 1985~1987 부산대학교 대학원 전기공학과(석사)
 1992~1995 부산대학교 대학원 전기공학과(박사)

1987~1992 국방과학연구소 연구원
 1995~(현재) 부산·울산지방중소기업청 조선기자재시험연구센터장
 現 한국해양정보통신학회 상임이사
 現 ISO/TC8, TC188(선박 및 해양기술분야) 전문위원