

論文99-36C-11-4

## CMOS gm-C 대역통과 필터를 위한 전류 비교형 주파수 자동동조 회로 설계

(The Design of a Frequency Automatic Tuning Circuit based on Current Comparative Methods for CMOS gm-C Bandpass Filters)

宋 義 男 \*

(Eui-Nam Song)

### 요 약

본 논문에서는 CMOS 대역통과 필터의 주파수 자동 동조를 위하여 새로운 구조를 가지는 전류비교형 주파수 자동동조 회로를 설계하였다. 설계된 주파수 자동 동조 회로는 전류비교기와 Charge pump만으로 구성된 매우 간단한 구조를 이루고 있어서 기존 회로들에 비하여 그 크기가 매우 적어질 수 있으며 3V의 저전압으로 동작할 수 있다. 제안된 동조회로는 만약 트랜스컨덕터의 동작 전류가 변동 시에 설계사양에 의하여 미리 설정된 기준 전류와 비교되어 그 차를 피드백하여 변동값을 자동적으로 보상할 수 있다. 중간주파수  $f_0=60\text{MHz}$ 인 광대역 biquad 대역통과 필터를 CMOS 0.8 $\mu\text{m}$  파라미터를 이용하여 설계하고 트랜지스터의 크기 변동에 따른 필터의 중심주파수의 변화 특성을 HSPICE로 시뮬레이션 한 결과, 제안된 전류비교형 자동동조 회로의 동조 동작특성을 확인할 수 있었다.

### Abstract

In this paper, a current comparative frequency automatic tuning circuit for the CMOS gm-C bandpass filters are designed with the new architecture. And also, when the designed circuit is compared to the typical tuning circuit, the designed circuit has very simple architecture that is composed of the current comparator and charge pump and operating in 3V power supply. The proposed tuning circuit automatically compensates the difference between the operating current of the transconductor and the specified reference Current. Using CMOS 0.8 $\mu\text{m}$  parameter a biquad gm-C bandpass filter with center frequency( $f_0=60\text{MHz}$ ) is designed, and according to the transistor size the variation of the center frequency is simulated. As the HSPICE simulation results, the tuning operation of the proposed current comparative frequency automatic tuning circuit is verified

### I. 서 론

산업적으로 매우 유용하게 활용되고 있는 아날로그

\* 正會員, 國立 天安工業大學 制御計測科

(National Chonan Technical College)

※ 이 논문은 1997년도 한국학술진흥재단의 대학교수 해외파견 연구지원에 의하여 연구되었음.

接受日字:1999年6月10日, 수정완료일:1999年9月27日

집적회로의 설계에 있어서 중요한 문제중의 하나는 실 제품에서 요구되는 사양에 얼마만큼의 성능을 만족 시켜줄 수 있는 회로를 설계하느냐 하는 것이다. 수동 부품의 제작과는 달리 능동 집적회로는 제작 공정 시 발생할 수 있는 여러 가지 잡음 및 기생요소, 그리고 온도변화 등의 이유로 정확한 소자 값을 얻어내거나 유지하기가 힘들므로 당초 요구했던 부품의 성능을 얻기가 쉽지 않다. 그러므로 능동 필터와 같은 집적회로는 제작된 후에도 성능을 보상할 수 있는 동조(tuning)

기능을 필요로 한다. 특히 설계 단계에 있어서 성능의 변화를 자동적으로 보상할 수 있는 자동동조 회로의 채용은 매우 바람직한 것이며, 아울러 칩 면적, 소비 전력 및 잡음 발생 등이 최소화 되도록 가능한 간단한 구조로 설계되어야 한다.

대역통과 필터의 성능을 보상하기 위해 여러 가지 형태의 자동동조 회로에 관한 연구가 진행되어 왔으나 [11-17], 보다 높은 Q값과 높은 주파수의 대역통과 필터에 적용되도록 하며 더욱 더 간단한 구조로서 구성하여 면적과 소비전력을 줄이려는 연구가 계속되고 있다. 최근까지 여러 형태의 자동동조(Automatic tuning) 회로 중에서 위상 동기 루프 방식을 이용한 구조가 많이 이용되고 있다[11-14]. 그러나 위상 동기 루프 방식을 이용할 경우 회로가 복잡하고 크기가 커지기 때문에 칩 면적에 대한 부담이 크다. 또한 고주파용 필터에 적용할 경우, 위상검출기(phase detector)의 동작이 매우 고속이어야 하며, 주파수와 Q값이 높아짐에 따라 조그마한 위상에러(phase error)에도 매우 민감한 점 등, 해결되어야 할 여러 가지 문제점이 있다.

본 논문에서는 CMOS 대역통과 필터의 주파수 변동을 자동적으로 보상할 수 있도록 하기 위한 방법으로 기존 자동동조 회로에 비하여 매우 간단한 형태로 구성된 새로운 구조의 전류 비교형 주파수 동조회로를 제안하였다. 본문의 2장에서 biquad 대역통과 필터와 대역필터의 기본 블록으로 구성된 트랜스컨덕터를 설계하였으며, 3장에서 본 논문에서 제안한 전류 비교형 주파수 자동 동조 회로의 구조 및 동작특성에 대하여 나타내었고 대역통과 필터의 주파수 동조 동작을 HSPICE 시뮬레이션을 통하여 확인하였다.

## II. 2차 biquad 대역통과 필터 설계

본 연구에서는 제안된 전류비교형 주파수 자동동조 회로를 적용하기 위하여 biquad 대역통과 필터를 설계하였다.

설계된 필터는 그림 1에 보이는 것처럼 3개의 트랜스컨덕터로 구성되었으며, 필터의 전달함수는 식 (1)과 같다.

$$\frac{V_{out}}{V_{in}} = \frac{s \frac{g_{mi}}{C} + \frac{g_o g_{mi}}{C^2}}{s^2 + 3s \frac{g_o}{C} + 2 \frac{g_o^2}{C^2} + \frac{g_m^2}{C^2}} \quad (1)$$

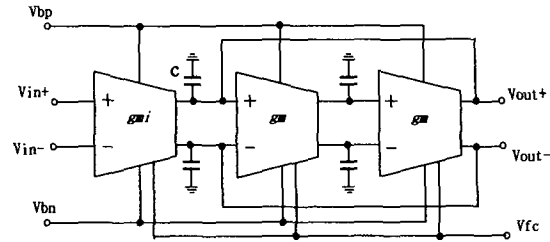


그림 1. 2차 biquad 대역통과 필터

Fig. 1. Second-order biquad bandpass filter.

식 (1)에서  $V_{in} = V_{in(+)} - V_{in(-)}$ 이고  $V_{out} = V_{out(+)} - V_{out(-)}$ 이다. 이때  $g_{mi}$ 은 biquad 필터를 구성하는 첫 번째단의 입력 트랜스컨덕턴스 이고,  $g_m$ 은 두 번째단과 세 번째단의 전달 트랜스컨덕턴스, 그리고  $g_o$ 은 트랜스컨덕터의 출력 컨덕턴스이며 이 값들은 모두  $V_{fc}$ 에 의해서 각각 제어되도록 하였다. 또한 이 값들은 각각  $g_o \ll g_{mi}$ 이고  $g_o \ll g_m$  이므로 식 (1)은 식 (2)와 같이 간략화 된다.

$$\frac{V_{out}}{V_{in}} = \frac{s \frac{g_{mi}}{C}}{s^2 + 3s \frac{g_o}{C} + \frac{g_m^2}{C^2}} \quad (2)$$

식 (2)으로부터 얻어지는 대역통과 필터의 중심주파수( $\omega_o$ )와 Q값은 식 (3)과 같다.

$$\omega_o = \frac{g_m}{C}, \quad Q = \frac{\omega_o C}{3g_o} = \frac{g_m}{3g_o} \quad (3)$$

위 결과로부터  $\omega = \omega_o$  일 때, 필터의 이득은  $H = g_{mi}/3g_o$ 이 되므로  $g_{mi} = g_m$ 으로 설정할 경우, 설계된 대역통과 필터의 Q값은 필터의 이득과 동일하게 얻어진다. 그러므로 필터의 이득 및 Q값 그리고 중간주파수는 트랜스컨덕턴스  $g_m$ 의 함수로 되며  $g_m$ 은  $V_{fc}$ 에 제어되므로  $V_{fc}$ 를 동조(tuning)함으로써 대역통과 필터의 중심주파수를 조절할 수 있다. 대역통과 필터의 설계에 사용된 트랜스컨덕터를 그림 2에 나타내었다. 트랜스컨덕터 전체 회로는 입력 부분의 트랜스컨덕터와 출력 컨덕턴스를 증가하기 위한 부저항회로 부분으로 구성되어 있다. 이 회로는 논문[8]의 회로로부터 저전압 동작이 가능하도록 부저항회로 부분을 폴딩(folding) 구조로 변경한 회로이며 또한  $V_{fc}$ 를 이용하여 트랜스컨덕터의 동작 전류 및 필터의 주파수를 튜

닝하기 위하여 주파수 조정 전압원을 첨가하여 설계한 것이다.

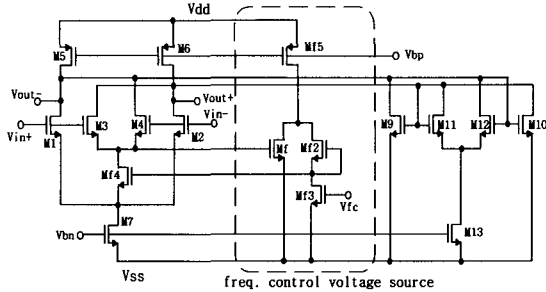


그림 2. 주파수 제어 전압원을 첨가한 트랜스컨덕터  
Fig. 2. The transconductor with the frequency control voltage source.

그림 2의 회로에서  $M_1 - M_7$ 이 입력단을 구성하고  $M_9 - M_{12}$ 이 부 저항회로를 구성하고 있다. 점선으로 표시된  $M_{11} - M_{15}$ 는 바이어스 전압  $V_{fc}$ 와에 의해서 제어되는 전압원으로써 트랜스컨덕터의 동작전류를 조절할 수 있게 구성하였다.  $V_{fc}$ 에 의해 동작전류가 조절되므로 트랜스컨덕터의 주파수 특성이 변화되는데 이것을 HSPICE로 시뮬레이션 하여 그림 3에 나타내었다.

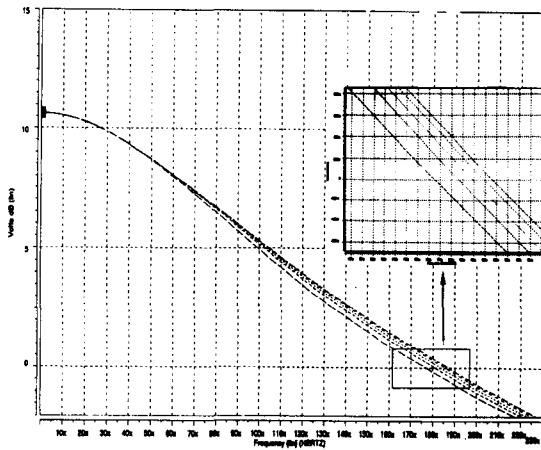


그림 3.  $V_{fc}$ 에 의한 트랜스컨덕터의 주파수 특성  
Fig. 3. The frequency characteristics of the transconductor by  $V_{fc}$ .

### III. 전류 비교형 주파수 자동동조 회로 설계

대역통과 필터의 중심주파수에 관한 관계식을 다시

나타내어 보면 식 (4)와 같다. 이때  $g_m$ 은 설계된 트랜스컨덕터의 트랜스컨덕턴스 값으로써 이 값은 식 (5)와 같이 표현될 수 있다. 식 (5)에서  $I_o$ 는 트랜스컨덕터의  $g_m$ 값을 결정하는 주요 전류로써 그림 2에서 살펴볼 때 M7에 흐르는 드레인 전류가 된다. 또한  $V_{gs}$ 값은 이 전류를 발생하여 주는 전압으로써 M7의 게이트-소오스 전압이다.

$$\omega_o = \frac{g_m}{C} \quad (4)$$

$$g_m \propto \frac{I_o}{V_{gs}} \quad (5)$$

이와 같은 관계를 살펴볼 때 트랜스컨덕터 회로 전체의  $g_m$ 값을 일정하게 유지하게 위해서는  $I_o$ 의 값을 일정하게 유지하여 주는 것이 매우 중요한 문제가 된다. 본 연구에서는  $I_o$ 를 자동적으로 보상할 수 있도록 하기 위하여 그림 4와 같은 전류 비교방식의 주파수 자동동조 회로를 제안한다.

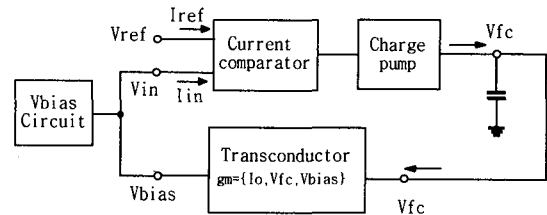


그림 4. 전류 비교 방식을 이용한 주파수 자동동조 회로  
Fig. 4. The frequency automatic tuning circuit using the current comparative methods.

제안된 방법은 미리 설정된 기준전류와 트랜스컨덕터의 동작전류를 비교하여 그 차이를 피드백 하여 보상할 수 있도록 한 것이며 동조 동작은 다음과 같이 수행된다.

- 1) 트랜스컨덕터는 바이어스 회로로부터 전압 ( $V_{bias}$ )를 공급받아 동작한다.
- 2) 전류 비교기가 트랜스컨덕터에 공급되는 전압 ( $V_{bias}$ )를 검출하여 비교기의 입력으로 각각 입력전압 ( $V_{in}$ ) 및 입력전류( $I_{in}$ )로 설정한다. 이때 입력전류( $I_{in}$ )는 트랜지스터의 동작전류( $I_o$ )와 같은 크기가 된다.
- 3) 전류비교기는 검출된 입력전류( $I_{in}$ )와 설계사양에 따라서 미리 설정된 기준전류( $I_{ref}$ )를 비교하여 그 차이

를 출력으로 발생한다.

4)  $I_{in}$  과  $I_{ref}$  의 값이 차이가 발생하여 비교기의 출력이 발생될 경우 Charge pump는 이 차이값에 따라 전압  $V_{fc}$ 를 발생한다. 이때,  $I_{in}$  과  $I_{ref}$ 가 같을 경우는 전압  $V_{fc}$ 는 일정한 초기값으로 설정되어 있다.

5) 발생된  $V_{fc}$ 는 피이드백되어 트랜스컨덕터에 인가되고 기준전류( $I_{ref}$ )와 같은 크기가 되도록  $I_o$ 를 조절하게 되므로  $g_m$ 값이 일정한 값으로 유지된다. 결과적으로  $g_m$ 값이 유지되어 대역필터의 주파수 특성의 변동을 억제한다.

설계된 전류비교기와 Charge pump를 그림 5에 나타내었다. 그림 5의 회로 동작은 스위칭 전압  $V_{s1}$ 과  $V_{s2}$ 에 따라 두 단계로 나누어 지는데,  $V_{s1}$ 가 off되고  $V_{s2}$ 가 on되는 첫 번째 단계에서는  $V_{op}$ 전압이 C를 충전한다. 이 충전 전압은  $V_{fc}$ 의 초기화 전압으로 설정된다. 다음으로  $V_{s1}$ 가 on 되고  $V_{s2}$ 가 off 되는 두 번째 단계에서는  $V_{op}$ 의 충전동작이 끝나고, 전류 비교기의  $I_{ref}$  값이 입력전류  $I_{in}$ 과 차이가 발생할 경우, Charge pump를 통하여 출력전압  $V_{fc}$ 를 발생한다.

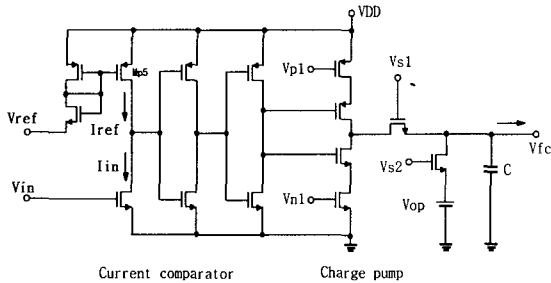


그림 5. 전류 비교기 및 Charge pump  
Fig. 5. The current comparator and charge pump.

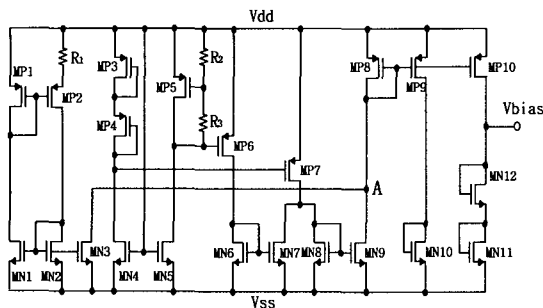


그림 6. 기준 전압원  
Fig. 6. The reference voltage source.

설계에 사용된 기준 전압원을 그림 6에 나타내었다. 이 회로는 저전압 동작에 적합하며 특히 온도변화에 대하여 안정적인 전압을 공급해 주도록 설계된 회로이다. 시뮬레이션 결과, 온도가  $-30\sim 80^{\circ}\text{C}$ 까지 변할 경우에 대한 노드 A에서 전류값의 변화율은  $0.29\ \mu\text{A}/^{\circ}\text{C}$  값을 나타내었고 출력전압의 변화율은 그림 7에서 보여 주듯이  $0.57\ \text{mV}/^{\circ}\text{C}$ 의 값을 나타내었다.

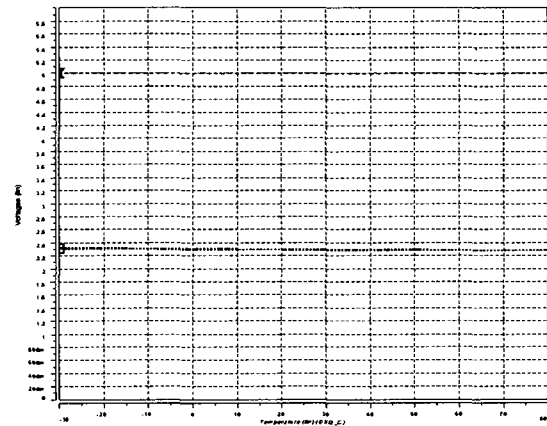


그림 7. 온도변화에 대한 기준 전압원의 출력전압  
Fig. 7. The output voltage of the reference voltage source by the temperature variation.

IV. 시뮬레이션

전류비교형 주파수 자동동조 회로를 2장에서 설계한 biquad 대역통과 필터에 적용하여 필터의 주파수 특성을 HSPICE로 시뮬레이션 하였다. 전류비교형 주파수 자동동조 회로의 동작특성을 시뮬레이션 하기 위한 방법으로 필터의 주파수 특성의 변동요인을 트랜지스터의 사이즈의 변화로 설정하였다. 즉, 설계사양에 적합하게 설계된 대역필터 내부의 트랜지스터의 크기를 임의로 5단계로 조정하여 대역필터의 중심주파수를 변동시키고 주파수 자동동조회로가 연결된 상태와 연결되지 않은 상태에서 대역필터의 중심주파수 특성을 시뮬레이션 하는 방법을 이용하였다. 그림 8(a)은 주파수 자동동조 회로를 연결하지 않은 상태에서 트랜지스터 크기의 변화에 따른 대역통과 필터의 크기 특성을 시뮬레이션 결과이며, 그림 8(b)는 주파수 자동동조 회로를 연결한 상태에서의 트랜지스터 크기의 변화에 따른 대역통과 필터의 크기특성을 시뮬레이션 결과이다. 시뮬

레이션 결과를 표 1에 정리하였다.

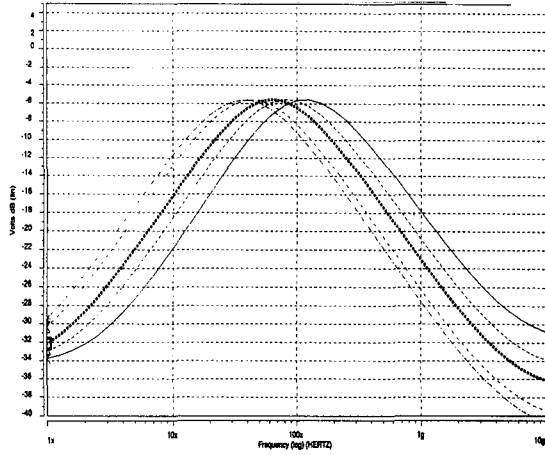


Fig. 8 (a)

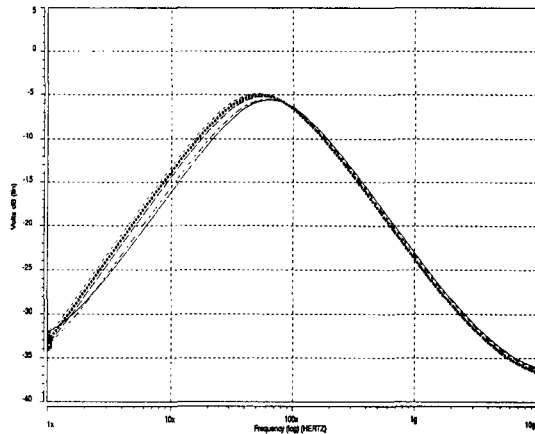


Fig. 8 (b)

그림 8. 대역통과 필터의 크기 특성 (a) 주파수 자동동조 회로가 연결되지 않은 경우, (b) 주파수 자동동조가 연결된 경우

Fig. 8. The magnitude of the bandpass filter (a) Without the frequency the automatic tuning circuit (b) With the frequency he automatic tuning circuit.

그림 8과 표 1를 통하여 알 수 있듯이 5단계로 필터 내의 Tr. 크기값을 변동하였을 경우 주파수 자동동조회로가 적용되지 않았을 경우, 중심주파수 60MHz(3단계)로부터 각각 약  $\pm 20\text{MHz}$ ,  $\pm 40\text{MHz}$ , 가량의 차이가 발생하였으나 주파수 자동동조 회로를 적용할 경우 약  $\pm 3\text{MHz}$ ,  $\pm 6\text{MHz}$  정도 만으로 변화함으로써 설계된 전류비교형 자동동조 회로를 적용할 경우 그 변동폭을 훨씬 줄일 수 있음을 확인 할 수 있다.

표 1. 주파수 동조 회로에 의한 대역통과 필터 크기 특성 시뮬레이션 결과

Table 1. The simulation results of magnitude of the bandpass filter by the frequency the automatic tuning circuit.

Specification		특 성	
필터 구조		2차 biquad gm-C 대역통과 필터	
공정 파라미터		CMOS 0.8 um	
공급 전압(소비전력)		3 V (6.6mW)	
중심주파수( $f_0$ )		60 MHz	
차단주파수( $f_1 - f_2$ )		27.4-151 MHz	
대역 폭 (B)		123.6 MHz	
Tr. size 변동에 의한 $f_0$ 시뮬레이션	Tr. size 변동	주파수 동조 회로 없음	주파수 동조 회로 있음
	Step1 (+2)	109	67
	Step2 (+1)	83.3	62.4
	Step3 (0)	60	60
	Step4 (-1)	38.2	58.6
	Step5 (-2)	21.9	56.2

### V. 결 론

본 논문에서는 CMOS 대역통과 필터의 주파수 자동동조를 위하여 새로운 구조를 가지는 전류비교형 주파수 자동동조 회로를 설계하였다. 설계된 주파수 자동동조 회로는 전류비교기와 Charge pump만으로 구성된 매우 간단한 구조를 이루고 있어서 기존 회로들에 비하여 그 크기가 매우 적어질 수 있으며 3V의 저전압으로 동작할 수 있다. 제안된 동조회로는 만약 트랜스컨덕터의 동작 전류가 변동 생길 시에 설계사양에 의하여 미리 설정된 기준 전류와 비교되어 그 차를 피드백하여 변동값을 자동적으로 보상할 수 있다.

중심주파수  $f_0=60\text{MHz}$ 인 광대역 biquad 대역통과 필터를 설계하고 트랜지스터의 크기 변동에 따른 필터 중심주파수의 변화 특성을 시뮬레이션 하였으며, 그 결과로 본 논문에서 제안된 전류비교형 자동동조 회로를 적용할 경우 그 변동폭을 크게 줄일 수 있음을 확인할 수 있었다.

본 논문에서 제안한 전류비교형 자동 동조 회로를 biquad gm-C 대역통과 필터이외에 여러 형태의 연속 시간 CMOS 필터의 주파수 동조 회로로 활용하고 및 검증함으로써 보다 보편적인 주파수 자동 동조 회로로

써 이용될 수 있도록 하는 연구를 계속하고 있다.

### 참 고 문 헌

- [1] C. S. Yoo, S. W. Lee, and W. C. Kim "A±1.5V, 4-MHz CMOS Continuous-Time Filter with a Single-Integrator Based Tuning", *IEEE J. Solid-State Circuits*, vol. 33, no.1, pp.18-27. Jan. 1998.
- [2] C. F. Chiou and R. Schaumann, "Design and Performance of a Fully Integrated Bipolar 10.7-MHz Analog Bandpass Filter", *IEEE Trans. Circuits Syst.*, vol. CAS-33, no.2, pp.116-124. Feb. 1986.
- [3] C. S. Park and R. Schaumann, "Design of a 4-MHz Analog Integrated CMOS Transconductance-C Bandpass Filter", *IEEE J. Solid-State Circuits*, vol. SC-23, no. 4, pp. 987-996. Aug. 1988.
- [4] R. Schaumann, K. R. Laker, and M. S. Ghausi, "Design of Analog Filters: Passive, Active RC and Switched-Capacitor," *Prentice-Hall*, 1990.
- [5] S. Pipilos, Y. P. Tsividis, J. Fenk, and Y. Papananos, "A Si 1.8GHz RLC Filter with Tunable Center Frequency and Quality Factor", *IEEE J. Solid-State Circuits*, vol.31, no.10, pp.1517-1525. Oct. 1996.
- [6] Y. P. Tsividis and J. O. Voorman, "Integrated Continuous-Time Filters", *IEEE Press, New York*. 1993.
- [7] R. Schaumann and M. A. Tan, "The Problem of On-Chip Automatic Tuning in Continuous-Time Integrated Filters", *IEEE Proc. ISCAS*, pp.106-109. 1989.
- [8] S. Szczepanski, J. Jakusz, and Rolf Schaumann, "A Linear Fully Balanced CMOS OTA for VHF Filtering Applications" *IEEE Trans. Circuits Syst. II*, vol.44, no.3, pp.174-187. March 1997.

### 저 자 소 개



宋 義 男(正會員)

1943년 12월 1일생. 1967년 2월 전북대학교 전기공학과 졸업(공학사).  
1982년 2월 숭전대학교 전자과학과 졸업(공학석사). 1989년 8월 전북대학교 전자공학과 졸업(공학박사).  
1980년 3월 호서대학교 전임강사.

1981년 3월-현재 국립 천안공업대학 제어계측과 교수.  
1998년 2월-1999년 2월 일본 동경대학 대규모 집적시스템. 설계교육 연구센터(VDEC) 객원 연구원. 주관심 분야 : 회로 및 시스템,반도체 설계,VLSI & CAD>