

論文99-36T-9-14

디지털 시스템의 시뮬레이션과 회로합성을 위한 코스웨어 구현에 관한 연구

(A study on implementation of courseware for Digital
System Simulation and Circuit Synthesis)

李天雨*, 金炯培**, 張虎聲***, 朴仁政****

(Chun Woo Lee, Hyung Bae Kim, Ho Sung Jang, and In Jung Park)

요약

본 논문은 멀티미디어 환경에서 디지털 시스템의 이론 및 실습이 하나의 통합된 기능을 제공하는 코스웨어를 구현하였다.

디지털 시스템 해석, 설계 이론 및 하드웨어 기술 언어 이해를 제공하는 이론 영역과 이를 직접 실습 할 수 있는 실습 영역으로 구성되어 있으며, 이론 영역에서는 디지털 시스템의 기본 소자에서 설계를 하드웨어 언어의 표현 방법을 브라우저를 통하여 익힐 수 있는 환경이 제공되며, 실습 영역에서는 실습에 필요한 도구의 설정, 디지털 시스템 실습 및 디지털 시스템의 합성 실습 환경을 사운드 이미지 및 동영상으로 제공한다.

또한 구현한 디지털 시스템 코스웨어 도구의 정상적인 운용을 인증 받기 위해 한국컴퓨터 연구조합에서 주관하는 인증 시험을 거쳐 본 도구의 신뢰성을 인정받았다.

Abstract

In this paper, we are implemented the courseware targets to the integrated a digital system analysis, a design theory, and a hardware description language training and a logic analysis.

This paper consists of two subjects. One is that the learning of a digital system analysis, that of a design theory, and the training of a hardware description language is simultaneously performed. The other is that the the experiment of courseware.

To learn the hardware description language, the explanation using sound or moving images, setting-up of a simulation or a synthesis program, and simulating are executed on a courseware. And also, we proposed an integrated systems for the hardware description language and a logic synthesis.

Also, The reliability of the tool was verified to be proved an efficient operation of an implemented digital system courseware tool by korea computer research association.

* 正會員, 又松情報大學 電算情報系列
(Division of Computer and Information Woosong
Information College)

** 正會員, 春川技能大學 電子科
(Department of Electronic Engineering Chunchon
Polytecnic College)

*** 正會員, 弘益大學校 電子컴퓨터 工學部

(School of Electrical, Electronic & Computer
Engineering Hongik University)

**** 正會員, 檀國大學校 電子工學科
(Department of Electronic Engineering Dankuk
University)

※ 본 연구는 1998년도 한국과학재단 연구비 지원에 의
해 연구되었음.

接受日字: 1999年2月20日, 수정완료일: 1999年9月10日

I. 서론

신호처리, 이미지 처리와 디지털 시스템을 어떻게 학습할 것인가에 대한 연구가 진행되고 있다.^[1]

최근 들어 멀티미디어 컴퓨터의 활용이 비약적으로 발전하고 있으며, 디지털 카메라와 켈코드 등의 Visual 장비가 대중화됨으로서 이의 활용 분야가 다양화 되고 있는 실정이다.

이와 더불어 학습분야도 이러한 visual장비를 활용한 학습이 진행되어야만 학습의 효과를 극대화 할 수 있다.

컴퓨터에 의해 회로동작을 시뮬레이션 하거나 설계 하는 방법을 CAD라하며 1970년대부터 연구되기 시작했다. 이 당시 회로 크기는 1000 게이트 이하로서 본격적인 응용소프트웨어로는 SPICE가 처음으로 출현했다.

1980년대에는 CAD에 수치 계산을 첨가한 설계 방식인 CAE로 발전하였다. 회로 크기는 10,000-100,000 게이트로서 Schematic capture 와 Logic simulation을 이용하였다. 1990년대에는 하드웨어기술언어를 사용한 디지털 전자회로 설계 자동화인 EDA이 정착되어 가고 있다.

현재 통용되고 있는 디지털 시스템용 하드웨어기술 언어의 종류와 내용에는 다음의 것이 있다. ① Verilog-HDL : 논리 회로 시뮬레이터 Verilog의 표현 방법을 동작 표현(behavioral description)까지 확장한 것으로 C 언어의 특징을 많이 이어 받은 기술방법으로서, RTL(Register Transfer Level) 표현이 쉽다. ② UDL/I (Unified Design Language for IC) JEIDA (Japan Electronic Industry Development Association)가 중심이 되어 정한 규격으로 기능기술(RTL) 레벨에 순서 기계(Automaton)을 추가한 것으로서, 반도체의 동작표현이나 상태 표현이 자세하고 반도체 회로의 구조 표현이나 설계 block 표현과 연결 구조 표현이 단순하고 강력하다. ③ VHDL : VHDL이란 VHSIC(Very High speed Integrated Circuit) HDL(Hardware Description Language)의 준말로써 1983년 DOD(Department Of Defence)에서 프로젝트 수행시 필요에 의해 파생된 컴퓨터 언어이다. 점점 대용량화 되어 가는 IC의 게이트 크기에 대한 새로운 대안으로 내놓은 일종의 보고서 형식의 언어로서 Documentation을 위해 만든 Hardware 용 언어이다. 반도체를 설계함에 있어 향후 기하급수적

으로 늘어갈 게이트 크기에 대해 당시의 Schematic Capturing Report형식으로 계속 설계한다는 것에는 불가능하다고 보았고, 또 미 국방성에 납품하는 각 시스템업체마다 서로 다른 규격과 제품에 대한 설명으로 인해 표준화된 설계 지침서가 필요하였다.^[2-5]

여기에 편승해 EDA관련 업계에서 보고서 형식으로 제정해 놓은 VHDL을 Simulation할 수 있게 만들기 시작했다. 이에 대해 IEEE에서 1987년에 IEEE 1076 VHDL을 제정해 VHDL을 표준화시킴으로서 본격적으로 반도체 회로 설계에서 VHDL을 사용하는 새로운 국면을 맞게 되었다. VHDL을 표준화시킨 목적은 반도체 설계자로 하여금 보다 효율적으로 복잡한 회로를 다룰 수 있게 하는 것이 첫 번째이며, 모든 설계자가 이미 설계된 회로의 분석을 쉽게 하기 위한, 즉 표준화된 언어를 사용하여 반도체 회로 설계를 함으로써 다른 설계자가 쉽게 그 회로의 접근이 용이하도록 하는 것이 두 번째이다.

따라서 본 연구에서는 이러한 반도체 설계의 기초가 되는 디지털 시스템의 해석, 디자인 이론 및 하드웨어 기술 언어를 시청각 기능과 쌍방향 대화 기능을 갖는 멀티미디어기능의 코스웨어를 구현하였다.

이 코스웨어는 디지털 시스템의 시뮬레이션과 회로 합성의 기능을 실습자의 요구에 따라 단계별로 수행할 수 있도록 하였으며, 이론과 실습을 동시에 진행할 수 있는 환경을 제공하여 디지털 시스템의 학습을 보다 체계적이고 흥미롭게 구현 할 수 있는 기능을 제공한다. 또한 각 학습 항목을 신속한 검색, 반복적인 학습 자료 제시, 유사 학습 자료의 신속한 참조 기능을 제공하여 멀티미디어 환경으로 편리하게 활용 할 수 있도록 하였다.

II. 기존 방식에 의한 디지털 회로 학습

지금까지 회로 설계의 문제점은 직접 손으로 회로를 그리거나, CAD를 이용하여 회로도 작성 할 때 회로가 커지게 되면 도면의 수가 많아지게 되고, 어떤 신호가 어떤 동작을 하는지 알고 싶을 때 도면 검색이 매우 복잡하게 된다. 따라서 하나의 디지털 칩에 수십 개 이상의 트랜지스터가 집적되는 IC의 경우, 세부적인 회로를 사람이 그려서 하는 것은 대단한 시간과 인력이 요구된다.

이러한 점들을 보완하고 개선하기 위해 미국의 국방성에서 만들고 미국 전기전자학회에서 표준을 정한 Library를 사용하고 있는 디지털 하드웨어 기술언어인 VHDL를 사용하여 디지털 시스템을 시뮬레이션하고 회로를 합성하는 통합 학습용 멀티미디어 도구가 필요하다.

지금의 도구는 VHDL에 의한 회로 시뮬레이션과 회로합성을 목표로 하는 도구가 별개로 사용되고 있어서 효과적인 학습이 어려운 실정이다.^[2-8]

Ⅲ. 제안된 디지털 회로의 시뮬레이션과 회로합성 코스웨어

전술한 바와 같이 이론 및 실습환경이 조화롭게 결합된 최적의 학습환경이 되기 위해서는 다음과 같은 조건이 만족되어야 한다.

- (1) 디지털 회로 시뮬레이션 및 회로 합성을 통합적으로 지원 할 수 있는 실습도구가 필요하다.
- (2) 이론학습과 실습학습이 체계적으로 지원될 수 있는 학습환경이 필요하다.
- (3) 효과적인 이론학습 및 실습학습을 위해 멀티미디어 기능을 지원할 수 있어야 한다.

이러한 조건을 만족하기 위하여 디지털 시스템의 해석 및 설계이론과 하드웨어 기술언어의 단순한 결합이 아니고 화학적 결합과 같이 일체성을 갖는 형태를 갖게 하는 것이다.

이를 위해 디지털 시스템의 해석, 설계 및 이론이 하드웨어 기술언어로 동시에 학습이 가능한 멀티미디어 환경의 코스웨어를 구현하였다.

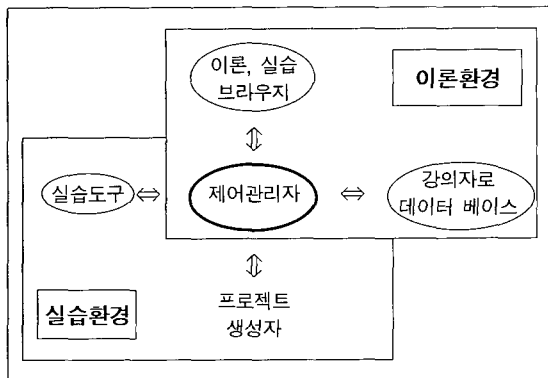


그림 1. 전체 코스웨어 도구 구성도
Fig. 1. Configuration of courseware tool.

이 코스웨어 도구에는 이론 환경과 실습 환경으로 구성되며, 이론 환경에서는 하드웨어 기술언어의 개요 및 하드웨어 기술언어에 대한 논리소자의 표현에 대한 소개 및 설명을 브라우저를 통하여 제공되게 구성하였으며, 학습 제공자가 학습에 필요한 자료를 저장 및 유지 관리 할 수 있도록 데이터베이스화 기능을 갖고 있다.

실습 환경은 실습도구인 Myvhdl과 Mysynthesis를 호출하여 학습자의 요구에 맞는 프로그래밍을 실습 할 수 있는 기능과 또한 실습의 단계를 제시하는 프로젝트 생성자 기능을 갖고 있어 실습의 결과 및 분석을 할 수 있다. 이론 환경과 실습 환경은 제어 관리자 인터페이스에 의해 변환 및 호출이 가능하게 구성하였다. 논리연산에 있어 VHDL에 의한 논리회로의 표현 및 논리회로 시뮬레이션에 대한 표현 및 설명 기능을 갖고 있으며 논리식의 도출에 있어서도 VHDL에 의한 논리함수의 합성기능을 갖고 있어 진리표에서 논리식을 유도하는 과정을 쉽게 이해 할 수 있도록 구현하였다.

Ⅳ. 구현된 디지털 회로의 시뮬레이션과 회로합성용 코스웨어 도구

제안된 코스웨어 도구는 크게 이론학습 환경과 실습 학습 환경으로 나누어져 있으며, 이론 환경에는 효과적인 이론 제시를 위해 영상, 그래픽, 동영상의 멀티미디어 기능을 부여하였으며 이를 위해 멀티미디어 저작도구를 사용하였다.^[9-14]

이론학습용 강의자료의 주요 내용을 쉽게 참조할 수 있도록 데이터를 구축해 주는 강의자료 관리자로서 목차색인 버튼을 초기에 표시하도록 하였다.

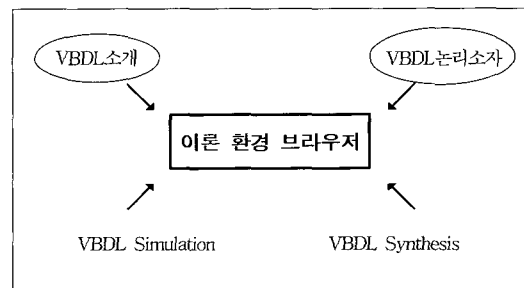


그림 2. 이론 환경 브라우저
Fig. 2. Browser of theory environment.

실습환경에서는 프로그램 실행도구 이론환경과 인터페이스가 가능해야 하고 수정이 용이해야 하므로 실행 도구로서 MyVHDL과 MySynthesis를 사용했다. 이들은 언제나 호출하여 사용할 수 있도록 구축되어 있다. 그리고 MyVHDL이나 MySynthesis 사용법을 모르는 학습자도 쉽게 프로그램을 작성하여 실행할 수 있는 환경을 제공하기 위하여 스크린캡으로 만들어진 동영상상을 필요시 호출하여 실행단계를 학습 할 수 있게 하였으며, 동영상보다 늦은 속도로 실행과정을 확인하기 위해 슬라이드 영상으로 출력되는 학습도구 기능도 갖고 있다.

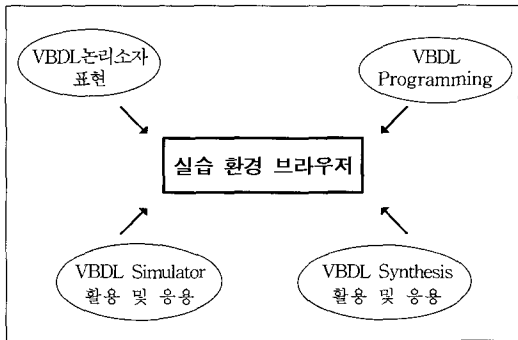


그림 3. 실습환경 브라우저
Fig. 3. Browser of experimental environment.

두 부분으로 구성된 이론 학습환경과 실습학습환경 사이에 인터페이스를 위하여 제어관리자가 필요하며 이러한 역할은 저작도구에서 제공한다. 저작도구에 의한 표현과 메뉴 드라이브 방식의 브라우저로서 그림 4는 오소링틀로 프로그램된 내용과 메뉴방식에 의해 구현된 하드웨어 기술언어용 브라우저를 나타내고 있다.

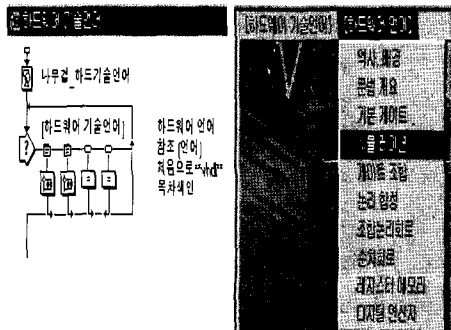


그림 4. 하드웨어 기술 언어 브라우저
Fig. 4. Browser of VHDL environment.

강의자료 관리자는 학습자에게 순차적인 학습과 선택적인 학습이 가능하도록 해주며, 이러한 강의 관리자의 구조로서 메뉴방식과 버튼방식을 혼용하였다.

그림 5에는 오소링도구로 프로그램된 내용과 메뉴방식에 의해 구현된 디지털 시스템 이론용 브라우저를 나타내고 있으며, 그림 6에는 그 내용을 보여주고 있다.

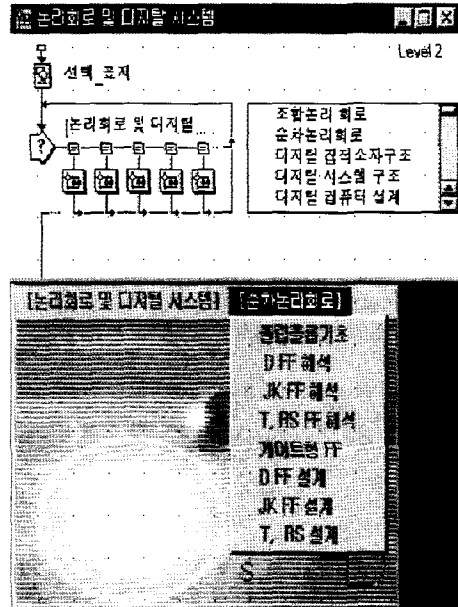


그림 5. 구현된 디지털 시스템 이론
Fig. 5. Implementation of digital system for theory environment.

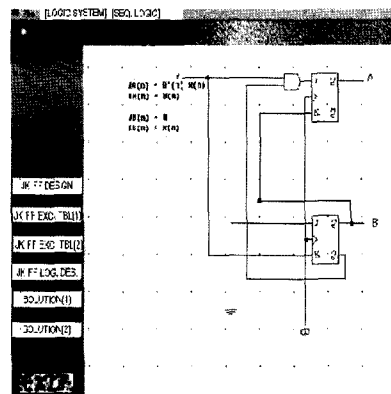


그림 6. 디지털 시스템 이론화면
Fig. 6. Screen of theory environment.

특히 용어나 요점을 중점적으로 학습하기 위해 하이퍼텍스트 기능을 사용하였으며, 그림 7, 8, 9에 조합논

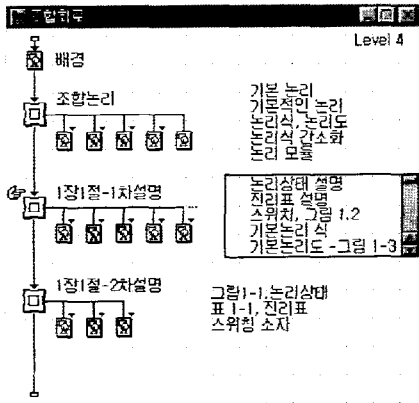


그림 7. 하이퍼텍스트에 의한 조합 논리 학습 브라우저

Fig. 7. Browser of combined logic.

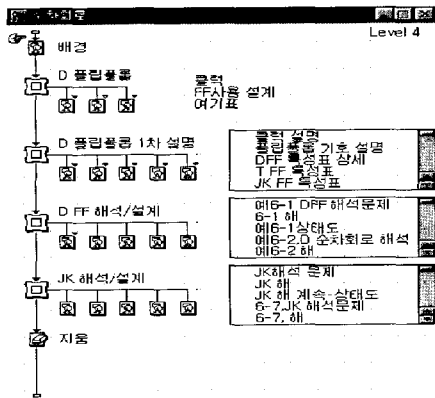


그림 8. 하이퍼텍스트에 의한 순차논리 브라우저

Fig. 8. Browser of Sequential logic.

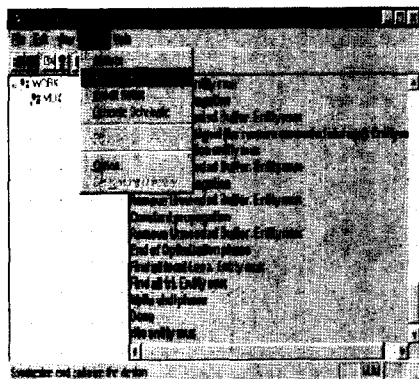


그림 9. 회로합성 과정 브라우저

Fig. 9. Browser of logic synthesis processing.

리, 순차논리, 하드웨어 기술 학습에 적용한 프로그램의 예를 제시하였다.

학습한 디지털 논리회로들을 시뮬레이션하고 합성하는 실습은 시뮬레이터와 회로합성기가 담당한다. 그림 9는 하드웨어 기술언어에 의한 회로합성 과정 중을 보여주고 있다.

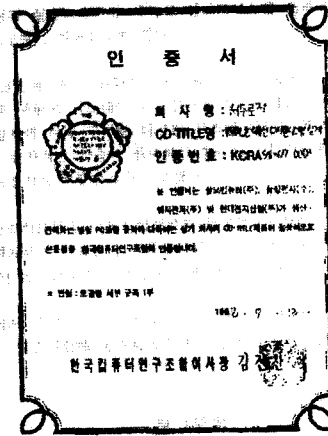


그림 10. 한국컴퓨터 연구조합 인증서

Fig. 10. Certification of an association computer.

또한 구현한 코스웨어 도구의 정상적인 운용을 인증받기 위해 한국컴퓨터 연구조합에서 주관하는 인증 시험에 통과하였다.

V. 결론

본 논문은 디지털 시스템의 해석 및 설계이론과 하드웨어 기술언어의 단순한 결합이 아니고 화학적 결합과 같이 일체성을 갖는 디지털 시스템의 해석 및 설계이론과 동시에 하드웨어 기술언어 학습이 가능하게 구성했다. 그 방법으로 목차에 논리회로 이론과 하드웨어 언어가 동시에 포함되도록 하였으며 목차에 포함되지 않은 경우에는 화면에 직접 기술이 가능하게, 또한 하드웨어기술언어 실습이 포함되도록 했다.

이 코스웨어 도구는 이론학습 환경과 실습학습 환경이 제공되며, 이론 환경에는 효과적인 이론 제시를 위해 영상, 그래픽, 동영상의 멀티미디어 기능을 부여하였으며 이를 위해 멀티미디어 저작 도구를 사용하였다.

이론 학습용 학습자료의 주요 목차들을 편리하게 참조할 수 있도록 목차색인 버튼을 초기화면에 나타나며

실습환경에서 프로그램 실행도구는 이론환경과 인터페이스가 가능해야 하고 수정이 가능해야 하므로 실행도구로서 MyVHDL과 MySynthesis를 사용했다.

저작도구에 의한 표현과 메뉴 드라이브 방식의 브라우저로서 오소링 도구로 프로그램된 내용과 메뉴방식에 의해 구현된 하드웨어 기술언어용 부라우저를 구현하였다.

구현된 코스웨어 도구는 이미 제작 작성되어 있는 여러 가지 교보재와는 달리 이론 제시와 더불어 결과의 시뮬레이션을 통해 디지털 시스템의 처리 과정을 숙지하게 되며 학습자가 이를 수정 및 변형하여 다양한 방법의 해법을 실험해 볼 수 있다.

또한 학습자에게 체계적이고 흥미롭게 디지털 시스템을 이해 함으로서 보다 효과적인 교육 환경이 제공되며, 통신망을 이용하여 디지털 시스템의 원격교육 기능이 가능한 교육시스템으로 활용 할 수 있다.

본 연구에서 구현한 코스웨어 프로그램의 정상적인 운용을 인증 받기 위해 한국컴퓨터 연구조합에서 주관하는 인증 시험에 통과하였다.

참 고 문 헌

[1] Leah H. Jamieson, "The (R)Evolution in Signal-Processing" Education, 1998. 5 No. 2
 [2] VHDL Synthesis 기초, (주)서두로직, 1996.
 [3] Yu-Chin Hsu, Kevin F. Tsai et al, VHDL MODELING FOR DIGITAL DESIGN SYNTHESIS, KLUWER ACADEMIC PUBLISHERS, 1995.

[4] Navabi, VHDL Anaiysis and Modeling of Digital Systems, McGRAW-HILL, 1993.
 [5] Roland Airiau, Jean-Michel Berge, and Vincent Olive, Circuit Synthesis with VHDL, KLUWER ACADEMIC PUBLISHERS, 1994.
 [6] Ben Cohen, VHDL Coding Styles and Methodologies, KLUWER ACADEMIC PUBLISHERS, 1995.
 [7] 이대영, 정연모등, VHDL 기초와 응용. 홍릉과학출판사, 1995,
 [8] Mano, DIGITAL DESIGN, Prentice-Hall, 1991.
 [9] MvCALLA, Digital Logic and Computer Design, MERRILL, 1992.
 [10] 홍진표, 성공적인 CD 타이틀 이렇게 만든다, (주)정보시대, 1995.
 [11] 이태희, 박재홍, 김강현, 오소웨어 3.51, 도서출판대림, 1997.
 [12] 멀티미디어 길잡이, 삼성출판사, 1996.
 [13] Authorware Reference Version 3, Macromedia, 1995.
 [14] In-Jung Park, Ho-Sung Chang, "Education using Multimedia CD-ROM Title for Engineers", Electronics Education, Vol. 1, No. 1, pp. 145-158, 1997.
 [15] Byung-Rack Son, Ok-Sam Chae, "The CAI Systems for the Image Processing Theory and Practice," Proceedings of IEEK Conference, Vol. 1, pp. 741-744, June 1998.

저 자 소 개



李天雨(正會員)

1957년 12월 29일생. 1980년 2월 영남대학교 전자공학과 졸업(공학사). 1988년 8월 영남대학교 대학원 전자공학과 졸업(공학석사). 1995년 2월 단국대학교 대학원 전자공학과 박사과정 수료. 1983년 3월~1985년 2월 한국전자통신연구소 근무. 1985년 3월~우송정보대학 전산정보계열 교수. 주관심분야는 음성인식, 신경회로망, 멀티미디어통신

金炯培(正會員)

1956년 7월 3일생. 1983년 2월 단국대학교 전자공학과(공학사). 1987년 2월 단국대학교 대학원 전자공학과(공학석사). 1999년~현재 단국대학교 대학원 전자공학과(박사과정), 1994년 3월~1997년 1월 동호공업고등학교 교사. 1997년 2월~1999년 2월 서울 정수기능대학 교수, 1999년 3월~현재 춘천기능대학 전자과 교수. 주관심분야는 음성/영상 통합신호처리, 멀티미디어통신

張 虎 聲(正會員)

1949년 2월 15일생. 1971년 2월 수도공과대학 공업교육과(공학사). 1977년 2월 한양대학교 동력통신학과(공학석사). 1991년 2월 단국대학교 전자공학과(공학박사). 1992년 3월~현재 홍익대학교 전기전자컴퓨터공학부 교수. 주관심분야는 음성인식, 신호처리

朴 仁 政(正會員)

1948년 1월 28일생. 1974년 2월 고려대학교 전자공학과(공학사). 1980년 9월 고려대학교 대학원 전자공학과(공학석사). 1986년 2월 고려대학교 대학원 전자공학과(공학박사). 1981년 3월~현재 단국대학교 전자공학과 교수. 1988년 10월~1989년 9월 Bowling Green 주립대학(미국) 객원교수. 1995년 1월~현재 대한전자공학회 교육이사. 1999년 1월~현재 대한전자공학회 멀티미디어 연구회 전문위원장. 주관심분야는 멀티미디어 통합신호처리, 컴퓨터 통신