

論文99-36T-9-9

BF 컨버터의 역률 개선에 관한 연구

(A study on the power factor improvement of the Boost Forward Converter)

林承河 *

(Seung-Ha Lim)

요 약

본 논문에서는 BF 컨버터의 Active PFC 시스템을 구성하고, 전력 변환시 입력 전류를 전원 전압과 동상인 정현파로 제어하며 직류 출력 전압을 제어하기 위한 PWM-PFM 제어 기법을 사용하여 역률을 개선하였다.

FET와 IGBT를 이용하여 본 논문에서 제시한 Boost 컨버터와 인버터 회로를 구성하였고, 제안된 Boost 컨버터의 제어 회로는 마이크로프로세서 80C196으로 구성하였다.

또한 입력 전압이 30V이고, Boost 인덕터가 1.1 mH일 때 정격 출력은 전압 50V, 전류 1A, 듀티 비 (Duty Ratio) 0.5 이상으로 하였다. 부하 저항의 변화에 따른 전압 변화를 PWM-PFM 제어 기법을 이용하여 제어하였고, 전류 성형 기법을 이용하여 역률이 0.96 까지 개선됨을 실험으로써 입증하였다.

Abstract

In this paper, we realize the active PFC(Power Factor Correction) system of BF (Boost Forward) converter with PWM-PFM control technique to control DC output voltage, and to control the input current with sinusoidal wave synchronized by the converter and inverter using power switching element, FET and IGBT.

The control circuit of the suggested Boost converter is implemented with a microprocessor 80C196.

After making the ratio of output voltage to current as 50V/1A and the duty ratio greater than 0.5. When input voltage is 30V and boost inductance is 1.1mH. We control the voltage changing rate according to the variation of load resistance using a PWM-PFM control technique. And finally we prove experimentally, PF can be improved up to 0.96 using the current shaping technique.

I. 서 론

현대의 전원 장치에서는 전력용 반도체 스위칭 소자의 고속화와 고밀도화에 의해서 고출력, 고주파의 스위

칭 레귤레이터가 극소화되는 추세이고, 점차로 고효율의 안정된 전원을 필요로 하는 전자 장비들이 급속하게 확산되면서 직류 안정화 전원 장치의 역률 개선의 필요성이 더욱 더 대두되고 있다.^[1-4]

고역률의 전력 변환 시스템을 구현하기 위하여 여러 가지의 효율적이고 경제적인 기법이 연구 개발되었으며, 크게 수동형 필터를 사용한 Passive PFC(Power Factor Correction)와 전력용 스위치를 사용하는 Active PFC로 구분할 수 있다.^[5-7]

* 正會員, 富川大學 電子制御系列

(Bucheon College Group. Electronics & Control)

接受日字 : 1999年6月4日, 수정완료일 : 1999年8月30日

그러나 Passive PFC 방법은 부하의 평균 DC 전압에 크게 종속되고 비용과 크기, 손실 측면에서 많은 단점을 가지고 있다. 이런 단점을 보완하기 위하여 일반적으로 사용되고 있는 Active PFC 방법은 정류기에서 발생하는 입력 전류를 반도체 스위치를 이용하여 정현파로 만들어 줌으로써 입력 전압과 동위상으로 만들어 보다 높은 역률로 개선할 수 있는 기법이다.

그러나 Active PFC 방법에서도 반도체 스위치의 스위칭 손실이나 많은 고조파 함유로 인하여 이상적인 역률 개선을 할 수 없고, 스위칭 손실을 줄이지 않고 고주파 스위칭을 하게 되면 전원장치의 변환 효율이 낮아지므로 별도의 스위칭 기법이 필요하다.

일반적으로 컨버터의 출력 전압을 제어하기 위하여 두 가지 기법, 즉 펄스 폭 변조(Pulse-Width Modulation : PWM)와 펄스 주파수 변조(Pulse Frequency Modulation : PFM)를 이용한다.^[8-10]

본 논문에서는 출력 전압에 포함되는 고조파 등의 잡음을 제거하고 직류 출력 전압을 제어하기 위하여 기준 전류의 크기는 PWM으로 제어하였다. 기준 전류의 위상은 PFM으로 제어하며, 영 전류에서 반도체 스위치를 동작할 수 있도록 Boost 컨버터의 입력 전류를 전원전압과 동위상인 정현파로 제어하였다. 이를 위해 전류 성형(current shaping) 기법을 위한 인버터 회로를 포함하는 Active PFC Boost-Forward 컨버터를 제안하여 역률을 개선하고자 한다.

II. PFC 제어

1. Active PFC

능동 역률 개선 방법에는 일반적으로 4가지 종류가 있다. 첫째는 Boost 인덕터에 연속 모드의 전류가 흐르고, 스위칭 주파수에 의해서 인덕터에 기생 효과로 나타나는 전류 손실을 감소시키며, 스위칭 소자의 전류 스트레스를 감소시키는 Boost PFC 방법이다. 둘째는 2개의 반도체 스위치를 이용하여 반도체 스위치 중에서 하나가 턴-오프 되어도 전류가 변압기로 흘러서 출력 측을 구동시키는 분리형 Boost PFC 방법이다. 셋째는 넓은 전압 영역에서 적합한 Buck-Boost PFC 방법이고, 넷째는 전원 전압과 전원 전류가 동위상이 되도록 PWM, PFM 제어 기법을 이용하는 Full-Bridge PFC 방법 등이 있다. 이러한 4가지 방법 중에서 Boost PFC를 이용한 Active PFC 회로를 그림 1에 나타냈다. 여

기서, I_{load} 는 부하에 공급되는 전류로서 고조파 요소가 C_d 에 의해 필터링 된다. 역률이 높아지기 위해서는 컨버터의 입력 전압, 전류의 위상이 동위상이어야 하므로 전과 정류기의 출력에서 i_L 과 $|v_s|$ 은 파형이 같아야 한다. 실질적으로는 브릿지 정류기와 Boost 컨버터에서의 전력 손실은 아주 적으므로 무시할 수 있다.

$$P_i(t) = V_s^* |\sin \omega t| I_s^* |\sin \omega t| \tag{1}$$

$$= V_s I_s - V_s I_s \cos 2\omega t$$

여기서,

$$V_s^* = \sqrt{2} V_s, \quad I_s^* = \sqrt{2} I_s \tag{2}$$

$$P_o(t) = V_o i_d(t)$$

$$i_d(t) = I_{load} + i_c(t) \tag{3}$$

스위칭 주파수가 무한대이고 다른 소자들이 이상적이라면, L_d 는 무시할 수 있을 정도로 적으며, $P_i(t) = P_o(t)$ 라고 가정하면, 다음 식들을 유도할 수 있다.

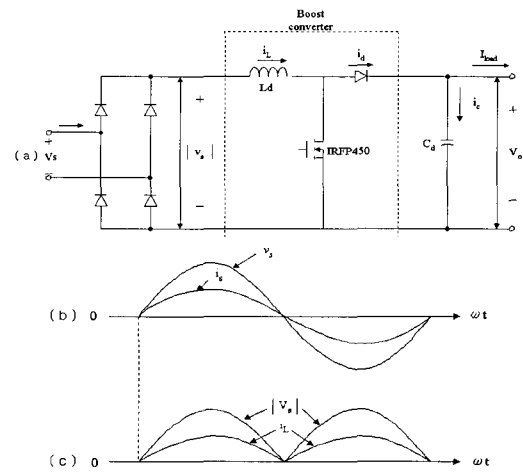


그림 1. 능동 역률 개선회로

(a) Boost 컨버터를 이용한 Active PFC회로

(b) 입력 전압, 전류 파형(v_s, i_s)

(c) v_s 와 i_L 파형

Fig. 1. Active PFC circuit.

$$i_d(t) = I_{load} + i_c(t) \tag{4}$$

$$= \frac{V_s I_s}{V_o} - \frac{V_s I_s}{V_o} \cos 2\omega t$$

$$I_d = I_{load} = \frac{V_s I_s}{V_o} \quad (5)$$

$$\begin{aligned} i_c(t) &= -\frac{V_s I_s}{V_o} \cos 2\omega t \\ &= -I_d \cos 2\omega t \end{aligned} \quad (6)$$

여기서, 캐패시터 양단의 전압에 리플이 없다고 가정하면, v_o 에서의 리플은 식 (6)으로부터 다음과 같이 유도할 수 있다.

$$\begin{aligned} v_{d,ripple}(t) &\approx \frac{1}{C_d} \int i_c dt \\ &= -\frac{I_d}{2\omega C_d} \sin 2\omega t \end{aligned} \quad (7)$$

즉, C_d 값을 적당히 크게 선정함으로써 v_o 값을 적게 유지할 수 있다.

캐패시터 전류 $i_c(t)$ 에서 AC주파수의 2 배가 되도록 직렬 LC 필터로 C_d 값을 사용하면 DC 전압의 리플을 최소화시킨다. 또한 전류 i_d 의 스위칭 주파수 성분과 부하 전류에서의 고주파 성분은 C_d 를 통해서 흐른다. 따라서 그림 1의 (a)와 같은 형태의 Boost 컨버터에서는 저항 부하를 가질 경우 역률이 0.9 정도로 비교적 높게 나타나지만, 유도성 부하를 가지고 연속 모드에서 사용될 경우 유도성 부하의 기전력에 의한 관성 전류에 의해 역률이 낮아지게 된다. 따라서 역률을 높이기 위한 방법으로 입력 전류와 입력 전압이 동위상이 될 수 있도록 제어하여야 한다. 즉, 그림 1의 (b)와 같이 인덕터 전류와 전원 전압(v_s)이 동위상이 될 수 있도록 반도체 스위치를 적절하게 턴-온, 턴-오프 시켜야 한다.

그림 1의 (b)와 같은 전압, 전류 파형이 출력될 경우 최대 역률이라고 할 수 있고, 이때의 반도체 스위치는 기준 전류와 부하로부터의 궤환 전류를 이용하여 적절한 듀티 비로 구동한다.

2. Current Shaping 동작

교류 전원을 입력으로 하고 가변 전압 가변 주파수 (Variable Voltage Variable Frequency : VVVF)의 출력을 내는 이상적인 고효율의 전력 변환을 얻기 위해 PWM-PFM 기법을 이용하였다.

본 논문에서 제시한 컨버터는 입력 전류 파형을 입력 전압 파형과 일치시켜 고효율로 개선시킬 수 있었

다. 즉, 매 반주기당 전류 파형을 성형하여 매 반주기당 입력 전압, 전류가 (+)에서 (-)로 교번하거나 또는 (-)에서 (+)로 교번될 때 발생하는 전류의 뒤짐 현상을 제거하기 위하여 인위적으로 전류가 영(zero)이 될 수 있도록 만들어 주는 기법을 도입하였다.

그림 2는 PWM-PFM 변조된 파형이 입력 전압으로 인버터에 유입되고 전압과 전류의 위상을 동위상으로 만들기 위하여 전류 파형을 변화시키는 전류 성형 회로를 나타낸 것이다. 부하 저항을 부하 모델로 사용하여 인버터에서 측정된 전압, 전류 파형은 기본 주파수 60[Hz]에 대해서 채택된 주파수를 갖고, 한 주기 T 의 구간을 2개의 구간으로 분류하여 인버터 스위치(IGBT)들을 구동함으로써 성형된다.

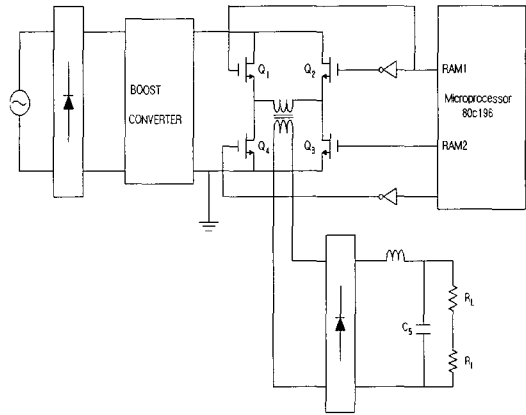


그림 2. 마이크로프로세서를 이용한 전류 성형회로
Fig. 2. Current shaping circuit using the microprocessor 80C196.

그림 3은 4개의 인버터 스위칭 소자를 구동하는 게이팅 펄스의 순서를 나타낸다. 전류 성형 과정은 마이크로프로세서 80C196에 의해서 각각의 인버터 스위치 턴-온 구간을 그림 3의 순서대로 t_1 에서 t_2 까지 연산하여 IGBT의 게이트를 구동시킴으로써 이루어진다. 이때 IGBT 1과 2의 게이트 신호와 IGBT 3과 4의 게이트 신호는 각각 역위상이다.

그림 4의 (a)는 일반적인 전원 전압에 대해서 전원 전류가 $\cos \theta$ 만큼 위상 뒤짐 현상이 발생됨을 보였다. 이와 같은 $\cos \theta$ 만큼의 전류 위상 뒤짐 현상은 위상차로 인한 무효 전력의 함유에 의해서 역률의 감소를 유발하게 되므로 전류 위상차는 적을수록 역률을 높일 수 있다. 따라서 그림 4의 (b)에는 전류가 교번될 때

인위적인 영전류를 삽입시켜 준 전류 파형에 대한 그림이며, 전류 파형이 (+)에서 (-), 또는 (-)에서 (+)로 교번될 때 전류 성형에 의해서 강제로 영전류가 됨을 알 수 있다. 즉, 위상차에 의한 무효 전력을 감소시킴으로써 역률을 높일 수 있었다.

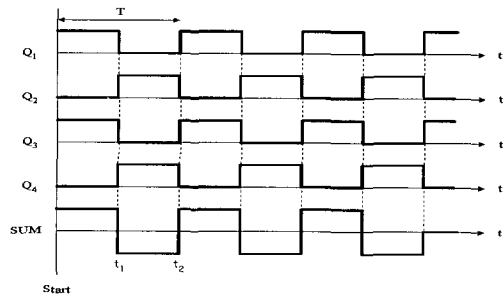


그림 3. 4개의 인버터 스위치를 구동하는 게이팅 펄스의 순서
Fig. 3. Gating pulse driving the 4 switch of the inverter.

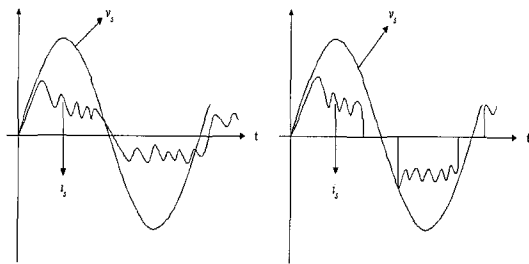


그림 4. 전류 성형 동작 파형
(a) 성형되지 않은 전압, 전류 파형
(b) 전류 성형 동작 파형
Fig. 4. Current shaping operating waveforms.

III. 시스템 제어 구성

Active PFC 방법으로 설계된 BF 컨버터 시스템을 구현하기 위하여 그림 5와 같이 전원 및 정류기부, 컨버터부, 제어기부, 부하단으로 구성하였다.

전원 및 정류기부에서는 110[V], 60[Hz]로 입력되는 전원을 트랜스포머를 통해 분리시키고, Full-Bridge 정류기를 통해서 직류 전압으로 정류시킨다. 컨버터부에서는 입력 AC 전원을 Boost 컨버터의 반도체 스위치를 사용하여 부하단에서 필요한 직류 전압으로 승압시킨다. 그리고 고역률을 얻기 위한 인버터 회로를 사용하여 전류 성형 제어를 실행한 후, Forward 컨버터에

의해 다시 직류 전압으로 변환시켜 부하단으로 출력한다.

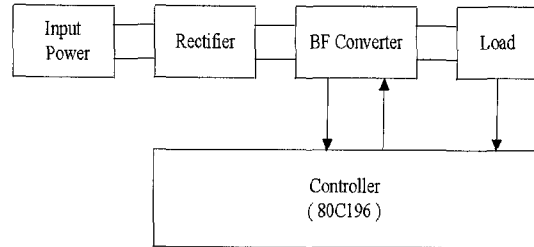


그림 5. BF 컨버터 시스템
Fig. 5. BF converter system.

제어기부에서는 컨버터부에서 출력되는 직류 전압, 전류를 검색하여 전력 효율을 개선시킨다. 또한 출력단의 리플을 감소시킬 수 있도록 PWM-PFM 제어 기법을 사용하여 보정된 반도체 스위치의 게이팅 신호를 발생시켜 Boost 컨버터와 인버터 회로에 케환시키는 동작을 수행한다.

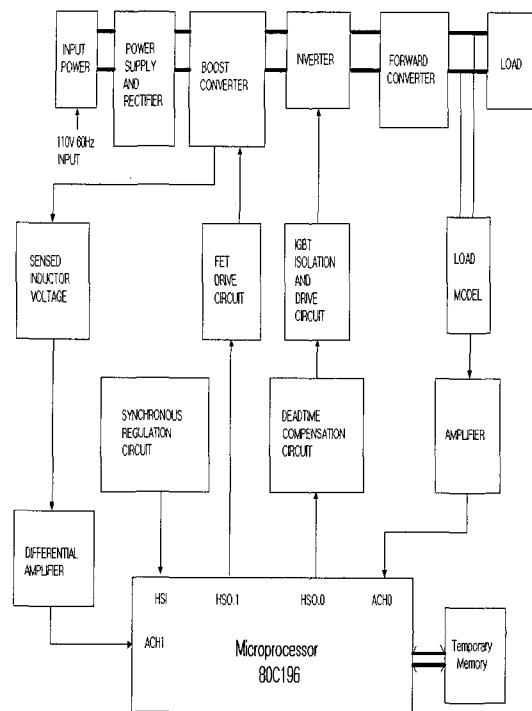


그림 6. 전체 시스템 구성도
Fig. 6. Configuration of the total system.

그림 6은 역률 개선을 위하여 본 논문에서 제시한 BF 컨버터의 전체 시스템 구성도이다.

교류 전원으로부터 입력되어 들어오는 전압은 트랜스포머를 통하여 분리되고 트랜스포머의 2차측에서 출력되는 유도된 전압은 다시 Full-Bridge 정류기에 의해 DC 전압으로 변환된다. 이 DC 전압은 FET로 구동되는 Boost 컨버터에 의해 PWM 제어된 승압 DC 전압으로 출력된다. 또한 제어기의 PFM 제어를 위하여 Boost 컨버터의 DC-Link에 연결된 인덕터 양단 전압을 측정하여 파라미터로 사용한다.

Boost 컨버터의 출력 전압은 평활 캐패시터에 의해 리플이 제거된 전압으로 변화되어 전류 성형을 위한 인버터 회로에 입력 전원으로 공급된다. 인버터 회로는 고속 스위칭 소자인 IGBT와 IGBT Drive 회로로 구성된다. 전력 효율을 높이기 위한 IGBT의 게이팅 신호는 전압, 전류의 위상이 일치할 수 있도록 (+)와 (-)로 교번되는 전류의 위상을 동위상으로 성형시키는 역할을 한다.

Boost 컨버터와 인버터 회로의 게이팅 신호, PWM-PFM과 전류 성형을 위한 제어 신호 각각은 마이크로프로세서 80c196으로 구성된 제어기 회로에서 발생시켜 준다.

제어기 회로에 의하여 연산된 출력 신호를 각각의 반도체 스위치로 케환시켜 주기 위하여 제어기 회로에 입력되는 파라미터는 DC-Link 인덕터의 양단 전압과 부하 모델에서 출력되는 전압, 전류이다. 제어기 회로는 이러한 파라미터들과 외부에서 발생된 아날로그 주파수를 입력받아 80c196의 HSO.0 포트와 HSO.1 포트로 PWM 신호와 PFM 신호를 각각 연산하여 출력한다. 그리고 두 신호들을 합성하여 반도체 스위치의 게이팅 신호로 케환시킴으로써 역률을 개선시킬 수 있었다.

IV. 실험 및 결과 고찰

전원 입력단의 역률을 개선시키기 위하여 전원부는 Boost 컨버터로 구성하고, 시스템 제어를 위하여 마이크로프로세서 80c196을 사용하는 BF 컨버터를 설계하였다.

입력 전압의 전 범위에서 역률 제어를 위하여 실험에 사용된 조건은 다음과 같다. 전원 소자의 크기를 줄이고 전류 파형의 왜곡을 감소시키기 위해서는 스위칭 주파수를 높여야 하나, 스위칭 손실을 줄이기 위하여 적절한 값을 선택하여야 한다.

본 논문에서 제안한 Boost 컨버터에 대한 특성을 실험하기 위하여 입력 전원으로 30[V]를 인가하였다. 또한 Boost 컨버터의 스위칭 주파수를 연산하기 위한 기준 삼각파 주파수를 15[KHz]로 주었을 때, PWM되는 펄스와 인덕터 양단의 전위차로부터 검색된 전압을 기준으로 PFM되는 펄스를 80c196 제어기로부터 출력하여 실험하였다.

또한 일반적인 Boost 컨버터와 본 논문에서 제시한 BF 컨버터를 각각 실험하여 결과를 분석하였고, 부하 저항은 100[Ω]을 사용하여 실험하였다.

그림 7은 Boost 컨버터의 입력 신호로 사용되는 AC 입력 전원의 신호를 트랜스포머를 이용하여 강압시킨다. 다음에 AC 신호가 영에 근접하는 영점 위치에서 동기 신호 발생기 펄스 신호와 입력 신호인 60[Hz]로 동기화된 인버터 게이팅 펄스를 각각 측정하는 것이다. 여기서 AC 입력 전원에서 동기 펄스를 발생시키기 위하여 입력 전원을 강압하여 전파 정류를 한 후에 영점을 맞추었으므로 동기 트리거 펄스의 주파수는 120[Hz]가 된다.

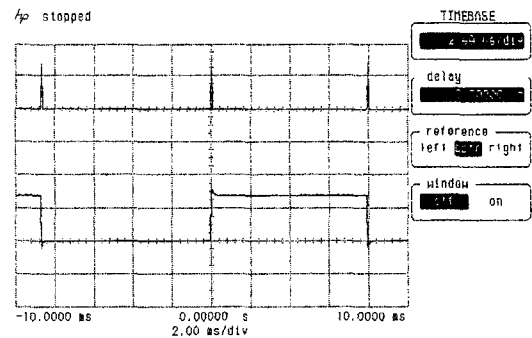


그림 7. 입력 전원에서 검출한 동기 신호와 인버터의 게이팅 신호

Fig. 7. Detecting synchronous signal in input power stage and gating pluse of inverter.

그림 8은 컨버터 게이팅 펄스 발생기의 시동 시에 초기 동기가 맞추어진 60[Hz]의 인버터 게이팅 펄스를 측정하는 것이다. 여기서 인버터와 컨버터의 게이팅 시작 시간이 동기화되어 일치하고 있는 것을 볼 수 있다.

그림 9는 15[KHz] 컨버터 게이팅 펄스 발생기의 시동시에 펄스 파형을 변조하기 위한 삼각 캐리어 파형을 발생시킨 것이다. 여기서 초기 구동 파형을 측정하여 두 신호가 동기화된 것을 보였다. 또한 정상 상태에 도달하는 시간은 7.6[ms]였다.

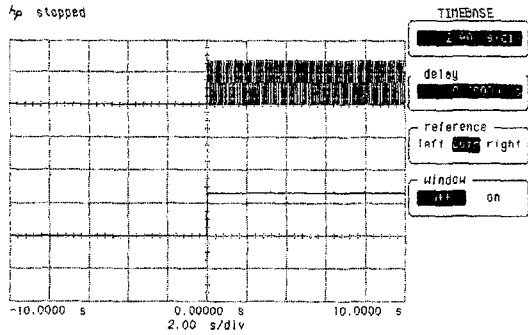


그림 8. 시동시 컨버터 게이팅 펄스와 60Hz의 인버터 게이팅 펄스
 Fig. 8. Gating pulse of converter and inverter gating pulse of 60Hz at start.

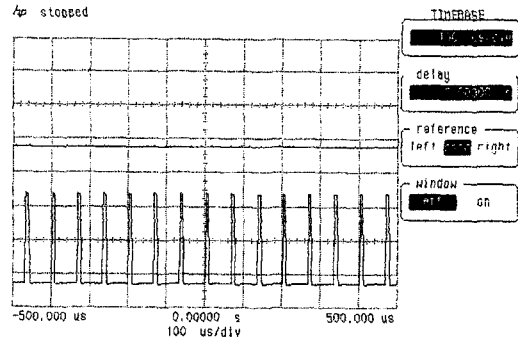


그림 10. D=0.5, 출력 전압=50[V]일 때 부하 전압 파형과 V_{DS} 파형
 Fig. 10. Load voltage waveforms and V_{DS} waveforms at D=0.5, output voltage = 50[V].

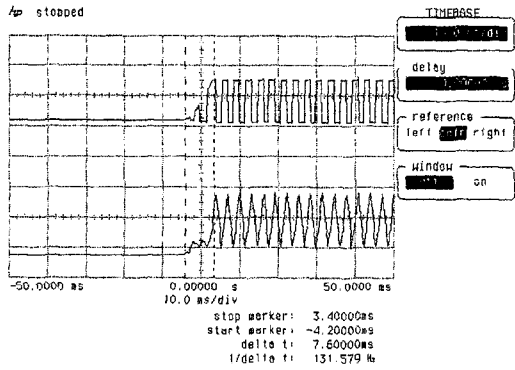


그림 9. 15[KHz]의 컨버터 게이팅 펄스와 삼각 캐리어 신호 과정
 Fig. 9. Converter gating pulse of 15[KHz] triangular carrier signal waveforms at start.

그림 10은 출력 전압을 50V로 고정시키고 듀티비를 $D = 0.5$ 로 하였을 때 컨버터 스위치의 양단 전압 V_{DS} 파형을 출력한 것이다. 여기서 스위칭 주파수를 15KHz로 하고, 듀티비의 증가에 따라 Boost 컨버터의 PWM된 V_{DS} 파형의 턴-온 구간이 증가되는 것을 알 수 있다.

그림 11과 그림 12는 인버터가 정상 동작 할 때 각 스위치들의 게이팅 펄스를 나타낸 것이다. 그림 11은 인버터 4개의 스위치를 동기화하여 측정한 것이다. 이러한 펄스들은 1-3번 파형과 2-4번 파형은 동위상이고 1번 파형과 2번 파형은 역위상이라는 것을 알 수 있다.

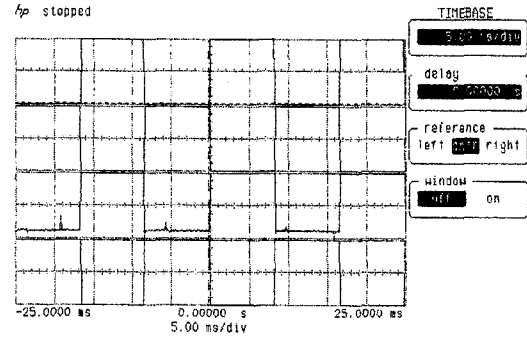


그림 11. 인버터 각 스위치들의 게이팅 펄스
 Fig. 11. Gating pulse of inverter switches.

그림 12는 인버터 각 게이팅 펄스간의 시간적 오차를 측정한 것이다. 이러한 오차는 데드 타임 보상 회로를 이용하여 인위적으로 영점을 만들어 줌으로써 전류 성형을 할 수 있고, 전류 성형을 위한 시간 지연은 4 [μ s] 소요되었다.

그림 13은 Boost 컨버터와 인버터 그리고 Forward 컨버터를 모두 직렬 연결한 BF 컨버터의 시동시, 인버터의 게이트 펄스와 Boost 컨버터의 게이트를 비교하였다. 여기서 인버터 게이트 펄스는 60[Hz]이고, Boost 컨버터의 게이트 펄스는 15[KHz]이다. 또한 전류 성형 기법을 이용함으로써 이 두신호의 시동 시점이 동기화되어 있다. 인버터 게이팅 펄스의 시동시간은 47[ms]이고 컨버터 게이팅 펄스는 8[ms]이므로 39[ms]의 시동시 오차가 발생한 후 정상 상태에 도달하게 된다.

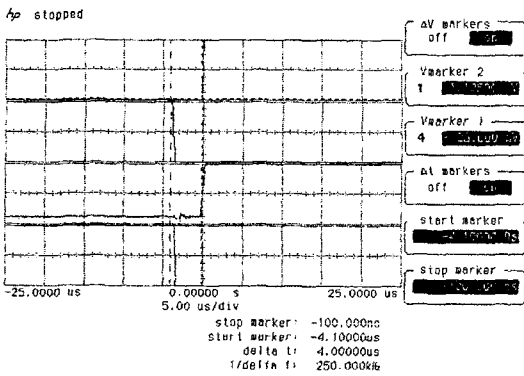


그림 12. 인버터 각 게이트 펄스간의 시간적 오차
Fig. 12. Timing error in the inverter gate pulse.

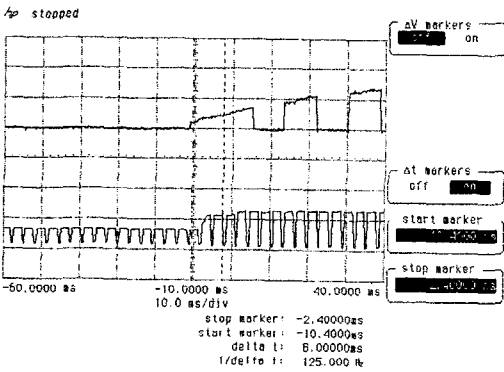


그림 13. BF 컨버터 시동시, 인버터 게이트 펄스와 Boost 컨버터 게이트 펄스의 비교 파형
Fig. 13. Comparison of inverter gate pulse with Boost converter gate pulse at start BF converter.

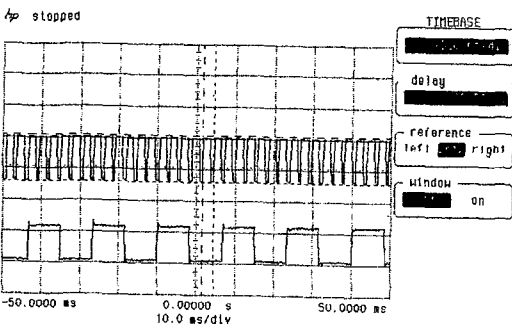


그림 14. 인버터 정상 동작시, Boost 컨버터의 V_{DS} 파형과 인버터의 부하단 파형과의 비교
Fig. 14. Comparison V_{DS} of Boost converter with load waveform of inverter at in action inverter.

그림 14는 인버터의 게이트 신호를 정상 동작시켰을 때의 출력 상태를 나타낸 것이며, 두 신호의 동기가 일치하고 있다. 또한 컨버터의 V_{DS} 스위칭 파형의 크기가 줄어들게 되고 인버터의 부하단 출력은 2-레벨 파형을 나타내게 된다.

그림 15는 일반적인 Boost 컨버터에서 스위칭 동작에 의해서 입력 전원 60[Hz]의 정류된 전압, 전류에서 발생하는 파형을 측정 한 것이다. 여기서 출력 부하 저항값이 $100[\Omega]$ 으로 작아짐에 따라 펄스 변조를 위하여 개환되는 기준 전압의 전위가 상승하기 때문에 Boost 컨버터의 스위치 게이팅 펄스 폭이 증가하게 된다. 따라서 입력 전원 전류가 크게 왜곡되는 것을 알 수 있다. 또한 전류 성형을 하지 않았기 때문에 동기가 일치하지 않아 28.4° 의 위상차가 발생하고 역률은 $PF = 0.88$ 로 낮아지므로 고효율의 출력을 얻을 수 없다.

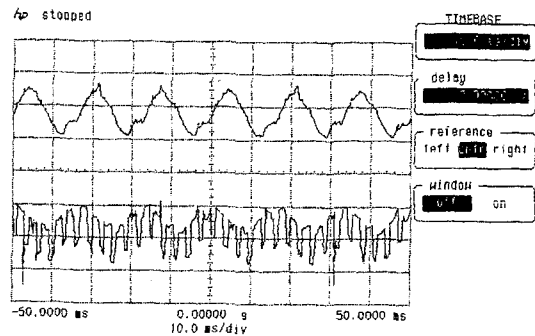


그림 15. 일반적인 Boost 컨버터의 입력 전압, 전류 파형
Fig. 15. Input voltage, current waveforms of the general Boost converter.

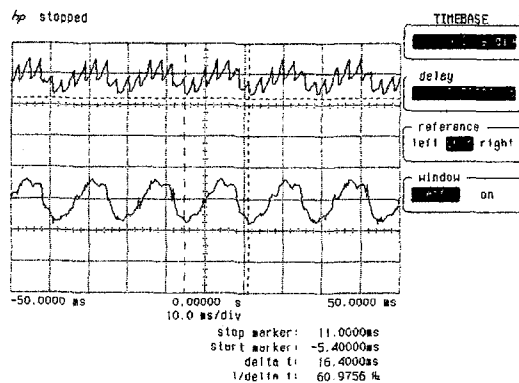


그림 16. BF 컨버터의 입력 전류와 전압 파형
Fig. 16. Input power current and voltage waveforms of the BF converter.

그림 16은 본 논문에서 제시한 BF 컨버터에서 PWM-PFM 기법 및 전류 성형 기법을 적용하여 측정된 입력 전류 60[Hz] 전류, 전압 파형이다.

출력 부하 저항을 100[Ω]으로 하여 측정한 것이다. 여기서 전류의 한 주기는 16[ms]로서 60[Hz]의 주파수를 갖는다. 또한 전압 전압과 비교할 때 같은 시간에 동기되지만 저항을 적게 함으로써 약간의 전류 왜곡이 발생된다. 그림 16에 제시한 특성에서 15.3°의 위상차가 발생하고 역률은 $PF = 0.96$ 으로 향상되어 전체 시스템의 효율을 개선시킬 수 있었다.

V. 결론

현재 사용되고 있는 전력 변환 컨버터의 효율을 감소시키는 주요 문제점은 외부 잡음에 의한 왜곡이나 낮은 변위 역률(DPF)에 기인한다.

Passive PFC 기법은 이러한 입력 전류 파형의 왜곡을 개선하기 위한 방법으로 AC 입력측에 인덕턴스를 부과하여 내부 임피던스를 효과적으로 높임으로써 고조파와 전류 왜곡을 감소시킬 수 있다. 그러나 부하의 평균 DC 전압에 크게 종속되고 비용과 크기, 그리고 손실 측면에서 단점을 가지고 있다. 따라서 본 논문에서는 이러한 단점을 보완하기 위하여 정류기에서 발생하는 입력 전류를 반도체 스위치를 이용하여 정현파로 만들어 주고 입력 전압과 위상을 같게 함으로써 역률을 개선하는 Active PFC 기법을 사용하였다.

일반적인 Boost 컨버터와 BF 컨버터에 PWM-PFM 기법을 이용하고, 동기 조정 회로를 적용하고, 전류 성형 기법을 이용함으로써 입력 전압전압과 전류의 위상차를 비교함으로써 역률 관계를 확인할 수 있었다. 그 결과 일반적인 Boost 컨버터에서의 역률은 $PF = 0.88$ 이었으나, 본 논문에서 제시한 BF 컨버터 시스템의 역률은 $PF = 0.96$ 로 개선된 값을 얻을 수 있었다. 또한 출력 전압의 고조파 함유율을 스펙트럼 분석기로 측정된 결과 전체적인 고조파 성분을 크게 감소할 수 있었고, 고차 고조파 성분들은 크게 감소되므로써 본 논문에서 제시한 BF 컨버터의 효율이 높다는 것을 입증하였다.

참고 문헌

- [1] R. Red, L. Balogh and N. O. Sokai, "A New Family of Single-State Isolated Power-Factor-Correctors with Fast Regulation of the Output Voltage", IEEE PESC, pp. 1137-1144, 1994.
- [2] M.M. Jovanovic, et al, "Reduction of Voltage Stress in Integrated High Quality Rectifier-regulators by Variable-frequency Control", APEC, pp.196-203, 1993.
- [3] E.X. Yang, Y. Jiang, G. Hua, F.C. Lee, "Isolated Boost Circuit for Power Factor Correction", APEC, pp.196-203, 1993.
- [4] M. Madigan, et al, "Integrated High Quality Rectifier-regulators", PESC, pp.1043-1051, 1992.
- [5] J. H. Mulhern and N. Mohan, "A Sinusoidal Line Current Rectifier using a Zero-Voltage Switching Step-Up Converter", IEEE IAS pp.767-771, 1988.
- [6] M. M. Jovanovic, K. W. Lij, R. Oruganti and F. C. Lee, "State-Plane Analysis of Quasi-Resonant Converters", IEEE VPEC, Vol. 2, No. 1, pp.56-73, 1987.
- [7] G. C. Hua, et al, "Novel Zero Voltage Transition PWM Converter", IEEE PESC pp.55-61, 1992.
- [8] M. O. Eissa, S. B. Leeb, G. C. Verghese, A. M. Stankovic, "Fast Controller for a Unity-Power-Factor PWM Rectifier", IEEE PESC, pp.1-6, 1996.
- [9] C. Q. Lee, R. Riu, S. Sooksatra, "Nonresonant and Resonant Coupled Zero Voltage Switching Converters", IEEE Trans. P.E. Vol. 5, No. 4, pp.404-412, 1990.
- [10] J. B. Williams, "Design of Feedback Loop in Unity Power Factor AC to DC Converter", PESC pp.959-967, 1989.

저자 소개

林承河(正會員) 第33卷 B編 第11號 參照
현재 부천대학 전자제어계열 교수