

## STEP을 이용한 프로세스 표현에 관한 연구

황호진\*, 이수홍\*\*

### A Study for Process Representation using STEP

Ho-Jin Hwang\* and Soo-Hong Lee\*\*

#### ABSTRACT

This study proposes a process information model which can integrate various activities during the product development process, and develops the system which can manage the process. Development process information will allow designers and managers to access previous tasks readily and utilize the information in making decisions at hand. While developing products in heterogeneous and distributed environments, concurrent and collaborative designs can be achieved by STEP. The process model in this study divides the task of product development into two fundamental parts, Specific Process (SP) and Normal Process (NP). SP includes the specific information and refer to those defined by prior STEP. NP is routine process excluded from being defined as SP. Due date information can be added to manage development pace and to show delayed tasks. As two or more different processes can be linked to show the entire development flow. Static STEP information can be dynamically interlaced. Remote location operations can be incorporated on the Internet using STEP, and information can be shared. The system has been built upon a process model schema so that task stage, design history, and different development style can be managed and accessed for each component. The system has been proven efficient in information management and exchange by several scenario testings.

**Key words** : STEP, Process Information Model, Process Management, Concurrent Design

#### 1. 서 론

기업을 둘러싸고 있는 환경이 어느 때보다도 빠른 속도로 변화하고 있으며, 기업들은 이러한 시장 환경의 변화에 대한 대응 방안으로 제품 전 주기에서 발생하는 제품 정보들의 공유를 통한 설계 및 제조 분야에 있어서 동시적이고 협동적인 접근 방법을 연구하고 있다<sup>1)</sup>. 각 부서간 제품 정보의 공유뿐만 아니라 협력 업체, 부품 공급 업체 상호간의 원활한 정보 교환이 필수 요구 조건이 되고 있으며, 국제 표준 기구인 ISO에서는 이러한 요구를 충족시키는 기술로서 STEP(Standard for the Exchange of Product model data) 표준을 1983년부터 추진하고 있다. STEP은 제품 전 주기의 모든 공정을 지원하는 정보

모델링과 이의 완전한 교환을 목적으로 하고 있다<sup>2)</sup>.

제품 개발 프로세스는 제품 개발 과정 중에 발생하는 많은 작업들과 활동들의 복잡한 집합체이며, 이러한 과정은 다양한 형태로 표현된다. 최근 산업 분야에서는 프로세스 정보들의 취합 및 보관에 대한 중요성을 인식하고 있으며, 이는 프로세스 정보가 현재 작업 중인 설계자 및 관리자로부터 하여금 이전 작업에 대한 이력들을 파악하여 현재 작업에 참조할 수 있도록 도와줄 수 있기 때문이다. 설계 정보의 재사용은 제품 개발 기간 단축 및 제품 개발 비용 감소 등의 기대효과가 있다. 현재까지는 작업 과정을 일정 관리 문서나 설계자의 추측에 의해 참고하였으나, 이를 시스템적으로 표현하고 관리할 필요가 있다. PDM 시스템이 이러한 기능을 담당할 수 있으나, 외부적인 제어가 필요하다는 단점이 있다. STEP을 이용한 정보 모델링 방법에 대한 연구는 다양한 분야에서 이루어져 왔으며, Ghodous<sup>3)</sup>는 CIM 시스템에

\*학생회원, 연세대학교 기계공학과

\*\*종신회원, 연세대학교 기계공학과

서 요구하는 효율적이고 안정적인 정보 교환을 가능하도록 하기 위해, 제품 모델을 표현하는 동일한 방식으로 프로세스 모델을 표현하고 이를 제품 모델과 통합하는 연구를 하였다. Sugimura<sup>[6]</sup>는 CAD/CAM/CAE를 통합하기 위해 기계 조립품을 표현하는 조립 모델(Assembly model)을 제안하였다. 김한기<sup>[7]</sup>는 CAD 및 CAPP 시스템간의 정보 호환에 필요한 스키마를 구성하고 이를 기초로 시스템간의 변환 방안을 제시하였다.

본 연구에서는 제품 개발 과정 중에 발생하는 다양하고 유동적인 형태의 작업들에 대한 정보를 취합하고 공유하기 위한 방안으로, STEP 방법론을 이용한 프로세스 모델을 제시하고, 이를 관리할 수 있는 시스템을 개발하고자 한다. 이 시스템은 외부적인 제어 없이도 구성 정보 및 프로세스 정보들을 함께 표현할 수 있는 장점이 있다.

## 2. 연구 개요

### 2.1 연구의 목표

제품 개발 프로세스 정보 교환을 위해서는 다음과 같은 사항들을 추가 및 변경하는 전략이 필요하다.

- (1) 표준을 통한 정보의 교환 및 공유
- (2) 제품 개발 과정을 표현하는 정보 모델
- (3) 구성 정보와 프로세스 정보의 통합
- (4) 일정 관리를 위한 정보의 표현

분산 환경과 이기종 시스템간의 정보 교환을 위해 기존의 시스템들은 IGES 표준을 사용하였으나, 교환 효율 및 교환 불완전성이 지적되어 왔으며, 형상 모델의 기술 정보를 표현하는 기술력 및 확장성이 부족하다는 단점이 있다. 프로세스 모델은 보다 효율적이고 유연한 규격인 STEP 방법론을 사용하여 제품 정보를 표현하고 관리할 수 있어야 한다. STEP 표준을 사용하더라도 기존의 STEP이 정의하고 있는 정보들은 정적인 것이기 때문에 이를 실제 제품 개발 과정에 적용하기에는 부족한 면이 많다. 프로세스 모델은 이러한 제품 개발 과정을 표현할 수 있어야 하며, 현재의 작업 상태, 설계 작업에 대한 이력 등을 표현할 수 있어야 한다. 기존 STEP에서 표현하는 구성 정보는 정적인 것이지만, 이들은 제품 개발 과정 중에 발생하는 사건들에 대한 상태 정보들을 표현하고 있다. 프로세스 모델은 기존의 STEP의 구성 정보와 독립적일 수 없으며, 이러한 정보들을 내포할 수 있어야 한다. 프로세스 모델은 제품 개발 과정을 단순히 과거의 이력만을 표현해서는 안되며,

앞으로 발생하는 작업 과정들도 표현할 수 있어야 한다. 특히 일시(date and time) 정보의 경우 이전의 특정 상태에 대한 일시 뿐만 아니라 앞으로 진행될 작업들에 대한 일시도 표현해야 한다. 또한 이렇게 표현된 정보들을 기반으로 작업 일정을 관리할 수 있어야 한다.

### 2.2 STEP PDM 스키마

STEP은 문서화된 제품 데이터 교환의 새로운 표준에 관한 ISO의 개발 활동이며, 현재 다양한 산업 분야에 활용되고 있는 기술이다<sup>[8]</sup>. 제품 개발 프로세스를 표현하는 스키마에 대한 연구로 PDM 스키마가 개발 중이며, 이 스키마는 이기종 PDM 시스템간의 정보 교환을 위해 국제 표준 기구에서 정의하고 있는 응용 프로토콜들로부터 일반적인 PDM 스키마로 전이한 것이다. 이 스키마에서 제시하고 있는 제품 정보 관리에 대한 요구는 상호 연관된 개념들로 그룹지어 묶여 있으며, 이는 개별적인 AP들의 기능 단위(Unit of Function)와는 직접적으로 부합하지는 않는다. STEP PDM 스키마의 AIM 요소들은 기존의 AP203의 CC1과 AP214의 CC6와 유사<sup>[9]</sup>하며 AIM 요소의 추가 및 삭제가 이루어지고 있으며, 앞으로도 추가적인 수정 작업이 계속적으로 필요하다<sup>[10]</sup>.

## 3. 프로세스 모델

### 3.1 프로세스의 표현

프로세스를 모델링하는 방법으로는 ARIS, IDEF 등과 같은 방법론이 있다. IDEF 모델링 방법은 개념 설계 시의 활동(Activity)을 기능적으로 표현하는 기법이다. IDEF0 모델은 활동을 중심으로 ICOM(Inputs, Controls, Outputs, Mechanisms)으로 구성되어 있고, 활동 사이의 인터페이스도 표현하고 있다<sup>[11]</sup>. 본 연구에서 응용한 방법론은 Graph 이론으로서 작업과 작업 사이의 관계를 노드(Node)와 아크(Arc)로서 표현한 것이다<sup>[12]</sup>. 설계 과정 중에 발생하는 작업들이 노드에 해당되고, 작업들 사이의 순차적인 관계가 아크에 해당된다. 이는 각 작업 사이의 독립성을 보장하고, 간단하고 명료하게 설계 과정을 표현할 수가 있다. 프로세스 정보는 형상 정보 및 구성 정보와 함께 표현하여 교환하는 것이 보다 효율적이며, 최근 제품 정보를 표현하는 방법론으로 많이 사용되는 것이 STEP이다. 본 연구에서는 STEP 방법론에 따른 프로세스 모델을 다루고 있다. STEP 방법론으로 표현된 프로세스 모델은 제품의 실제 과정에서 일어나

는 돌발적인 변화에 민감히 대응할 수 있는 자료 구조를 가져야 하며, 작업 단위 중심의 일정 관리 등의 통합적인 환경을 갖추어야 한다. 이와 같이 본 연구에서는 Graph 이론을 변형하여 설계 과정을 표현하는 프로세스 모델을 제시하고, 이 모델은 STEP 방법론을 사용하여 표현하였다.

3.1.1 프로세스의 정의

프로세스는 제품 설계 과정 중에 발생하는 일련의 작업들을 나타낸다. 여기서 정의하고 있는 프로세스는 전사적 차원에서의 업무 처리 과정(Business)을 나타내는 것이 아니라, 하나의 제품 모델 혹은 부품에 대한 설계 과정(Design Process)을 의미한다. 설계 과정에는 수주, 승인, 보안 등급 설정/해제 등과 같은 특정한 상태의 작업들도 포함되며, 일반적인 설계 작업들도 이에 속한다. 프로세스 모델은 이러한 작업들을 특정 프로세스(Specific Process)와 일반 프로세스(Normal Process)로 분류하여 정의하였다. 특정 프로세스(SP)는 기존의 STEP에서 표현하고 있는 특정 상태의 정보들을 포함하는 작업 과정을 나타내며, 일반 프로세스(NP)는 특정한 상태 정보를 포함하지 않은 일반적인 작업 과정을 나타내고 있다. 하나의 작업 과정을 나타내는 프로세스 노드를 표현하기 위한 엔티티 design\_process의 EXPRESS 표현이 Fig. 1이다.

```
ENTITY design_process;
  name: label;
  description: text;
  purpose: text;
  assigned_process:
  design_process_item;
  status: design_process_status;
END_ENTITY;
```

Fig. 1. Entity design\_process.

할당된 작업에 대한 속성인 assigned\_process는 타입 design\_process\_item을 참조하고 있으며, 이 타입은 해당 과정의 내용에 따라 프로세스 노드의 유형을 결정한다. 타입 design\_process\_item의 EXPRESS 표현이 Fig. 2이다.

작업 상황에 대한 속성인 status는 타입 design\_process\_status를 참조하고 있으며, 이 타입은 작업 상황을 세가지 형태로 표현한다. 이는 작업 예정을 나타내는 not\_yet\_started, 작업 진행을 나타내는 processing, 작업 완료를 나타내는 completed이다. 타입 design\_process\_item의 EXPRESS 표현이 Fig. 3이다.

타입 design\_process\_item은 개념적으로 SP와 NP로 분류할 수 있다. 이렇게 분류하는 것은 유동적인

```
TYPE design_process_item=SELECT
  (approval_process,
  certification_process,
  classification_process,
  contract_process,
  creation_process,
  declassification_process,
  initiation_process,
  request_process,
  normal_process);
END_TYPE;
```

Fig. 2. Type design\_process\_item.

```
TYPE design_process_status=ENUMERATION OF
  (not_yet_started,
  processing,
  completed);
END_TYPE;
```

Fig. 3. Type design\_process\_status.

프로세스 정보를 표현하기 위한 것이다. Fig. 4는 프로세스 모델이 기존 정보들을 내포하며 개발 과정을 표현하는 것을 도식화한 것이다. 기존의 STEP에서 정의하고 있는 정적인 정보들을 손실하지 않고 개발 프로세스를 표현하기 위해 프로세스 모델을 정의하여 추가한 것이며, 그 결과 작업 및 작업간의 관계를 표현하여 전체적인 개발 프로세스를 파악할 수 있다.

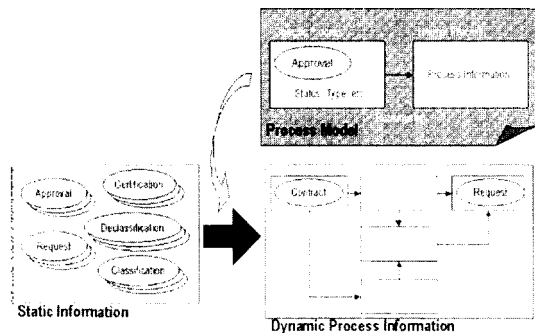


Fig. 4. Dynamic process information.

3.1.2 특정 프로세스(Specific Process)의 정의

특정한 상태의 정보들을 표현하고 있는 프로세스를 의미한다. 제품 정보의 품질을 보장하는 승인(Approval) 과정, 사실 입증을 주장하는 증명(Certification) 과정, 정보의 보안을 목적으로 기밀의 정도를 표현하는 등급 설정(Classification) 과정, 설정 보안을 해제하는 등급 해제(Declassification) 과정, 제품 개발 합의 및 계약을 하는 수주(Contract) 과정, 제품에 대한 정의가 정해지는 개시(Creation) 과정, 작업 시작 및 변경 요구를 생성하는 초기화(Init-

iation) 과정, 요구 사항들을 부여하는 요구(Request) 과정 등이 SP에 해당한다. 이러한 SP들은 기존의 STEP에서 정의하고 있는 엔티티들을 참조하여 표현하였다. 예로서 수주 프로세스를 표현하는 엔티티 contract\_process의 EXPRESS 표현이 Fig. 5이다.

```
ENTITY contract_process;
  content: contract_assignment;
  date_time:
    design_process_date_and_time_assignment;
  person_organization:
    design_process_person_and_organization_assignment;
END_ENTITY;
```

Fig. 5. Entity contract\_process.

특정 프로세스는 STEP 국제 표준에서 정의하고 있는 엔티티들을 참조하고 있으며, 예로서 해당 작업을 담당하는 구성원의 조직 정보를 나타내는 엔티티 design\_proces\_person\_and\_organization\_assignment는 절대 슈퍼 타입(ABS: Absolute Super type) person\_and\_organization\_assignment의 서브 타입이다. 이 엔티티의 EXPRESS-G 표현이 Fig. 6이다. 이러한 방법으로 조직정보를 정의하여 AP203의 구성 제어 조직 정보인 엔티티 cc\_design\_person\_and\_organization\_assignment와 동일한 수준에서 조직 정보를 관리할 수 있다.

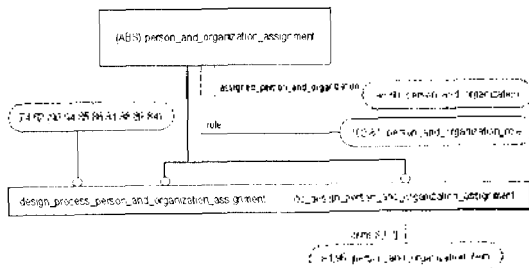


Fig. 6. (ABS)person\_and\_organization\_assignment.

3.1.3 일반 프로세스(Normal Process)의 정의

제품 개발 프로세스는 SP만으로는 표현할 수 없으며, 이외의 일반적인 설계 과정을 표현해야 한다. 여기에는 특정한 정보가 필요한 것은 아니며, 작업 과정의 표현만을 만족시켜야 한다. 또한 설계 과정 중에 발생하는 설계 변경에 따른 재설계 과정을 표현해야 하며, 이에 대한 변경 사유도 표현해야 한다. 일반적으로 SP는 작업 상황이 일어난 시점만을 표하고 있으나, NP는 작업 시작 일시와 완료 일시로 작업

과정을 표현한다. 엔티티 normal\_process의 EXPRESS 표현이 Fig. 7이다.

```
ENTITY normal_process;
  content: optional text;
  process_type: normal_process_type;
  start_date: date_and_time;
  end_date: date_and_time;
  person_organization:
    design_process_person_and_organization_assignment;
END_ENTITY;
```

Fig. 7. Entity normal\_process.

NP의 타입을 표현하는 속성인 process\_type은 타입 normal\_process\_type을 참조하고 있으며, 이 타입은 해당 프로세스가 설계 변경 사유를 포함하고 있는 지를 결정한다. 이는 변경 사유를 포함한 작업임을 나타내는 change\_reason과 일반적인 작업임을 나타내는 none이다. 타입 normal\_process\_type의 EXPRESS 표현이 Fig. 8이다.

```
TYPE normal_process_type=ENUMERATION OF
  (chang_reason,
  none);
END_TYPE;
```

Fig. 8. Type normal\_process\_type.

3.1.4 작업 시한의 정의

제품 개발 프로세스는 유동적인 흐름이며, 여기에는 이전 과정과 현재 과정, 그리고 앞으로의 예정 설계 과정을 표현해야 한다. 이전의 완료 일시 정보는 엔티티 date\_time\_role에 정의되어 있으며, 해당 일시 정보가 어떠한 역할에 대한 것인지를 명시하고 있다. 이후의 실제 완료 예정 일시, 혹은 작업 완료 시한을 정의하여 표현해야 한다. 엔티티 date\_time\_role에서는 일시 정보의 역할을 정의하고 있으며, 이 엔티티는 규칙 restrict\_date\_time\_role에 따라 정해지며, EXPRESS 표현이 Fig. 9이다. 작업의 완료 시한을 due\_date로 정의하였으며, 이를 규칙에 부가하여 일시의 역할에 완료 시한을 추가하였다.

1.2 프로세스 관계 정보의 표현

제품 개발 프로세스는 일련의 작업들이 연계되어 진행된다. 각 작업 과정들은 각기 독립적이지 않으며, 전/후 작업 과정과 관련이 있다. 프로세스 모델에서는 이러한 관계들을 정의해야 하며, 각 작업들 사이에서 일어나는 정보 교환의 형태들도 정의해야 한다. 프로세스 관계 정보를 표현하기 위한 엔티티

```

RULE restrict_date_time_role FOR (date_time_role);
WHERE
WHERE
WR1: SIZEOF (QUERY (dtr<* dater_time_role }
NOT (dtr.name IN ['creation_date', 'request_date', 'release_date', 'start_date',
'contract_date', 'certification_date', 'sign_off_date', 'classification_date',
'declassification_date', 'due_date']))=0;
END_RULE; --restrict_date_time_role

```

Fig. 9. Rule restrict\_date\_time\_role.

design\_process\_relationship의 EXPRESS 표현이 Fig. 10이다.

```

ENTITY design_process_relationship;
name: label;
description: text;
pre_process: design_process;
post_process: design_process;
relation_type:
design_process_relation_type;
END_ENTITY;

```

Fig. 10. Entity design\_process\_relationship.

작업 관계의 형태를 나타내는 속성인 relation\_type은 타입 design\_process\_relation\_type을 참조하고 있으며, 이 타입은 전작업(pre\_process)과 후작업(post\_process) 사이의 정보 교환 형태를 결정한다. 이는 컴퓨터로 생성된 정보가 computer\_based\_data, 문서 형태의 정보가 paper\_data, 구두 형태의 정보가 verbal\_data, 시제품과 같은 물리적인 형태의 정보가 physical\_part\_data이다. 타입 design\_process\_relation\_type의 EXPRESS 표현이 Fig. 11이다.

### 1.3 기존 모델과의 비교

Fig. 12는 프로세스의 외부적 표현과 내부적 표현을 도식화한 것이다. 기존 모델들은 제품 개발에 관련된 프로세스에 대한 정보들을 외부적으로 표현하

```

TYPE design_process_relation_type=
ENUMERATION OF
(computer_based_data,
paper_data,
verbal_data,
physical_part_data);
END_TYPE;

```

Fig. 11. Type design\_process\_relation\_type.

고 제어하고 있다. 제품 모델의 도면은 프로세스와는 독립적으로 존재하며, 이들 도면의 이력 및 제어 정보는 외부적으로 표현하였다. 프로세스를 외부적으로 표현하는 경우 도면은 프로세스의 한 요소로서 사용되므로, 도면에 관련된 구성 정보들에 대해 유연하게 반응할 수 없으며, 도면의 상황을 적절하게 반영할 수 없다는 단점이 있다. 또한, 프로세스의 확장 및 정보의 추가에 민감하게 반응할 수가 없다.

본 연구에서 제시하고 있는 프로세스 정보 모델은 STEP을 이용하여 도면의 형상 정보와 더불어 구성 정보 및 프로세스 정보를 내부적으로 표현하고 있다. 도면 내에 이러한 정보들이 포함되기 때문에 설계 작업 중에 발생하는 상황들을 적절히 반영할 수 있다. 도면과 함께 구성 정보가 존재하기 때문에 부가적인 외부적 관리가 필요하지 않으며, 프로세스의 확장 및 정보의 추가에 민감하게 반응할 수 있다. 지역적으로 분산된 환경에서의 정보 교환 및 협력 업체

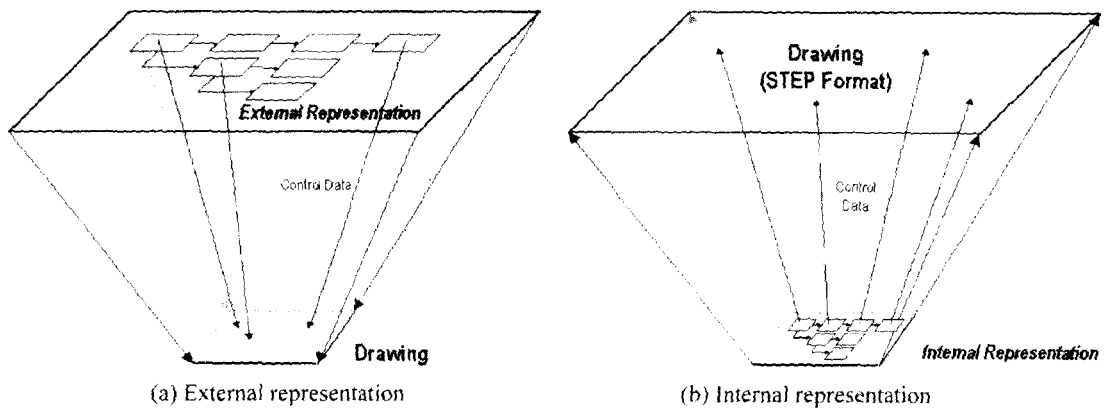


Fig. 12. Comparison to existing model.

간의 정보 교환에서는 외부적 표현으로는 가능하지 않으며, STEP을 이용한 구성 정보의 내부적 표현에 의해서는 가능하다.

#### 4. 사례 연구

##### 4.1 가상 시나리오

가상 시나리오는 일본의 Y금형과 한국의 J금형을 그 대상으로 하였으며, 각 기업의 제품 개발 과정 표현에 관한 자료를 기반으로 시나리오를 작성하였다<sup>13)</sup>.

Y금형에서는 각 부서간의 정보 교환 상에 일어나는 문제점들이 지적되고 있다. 각 부서가 자신들의 목적에 부합하는 시스템을 사용하고 있어 이들 시스템 상호간의 데이터 교환 상에 제약이 있으며, 지역적으로 분산된 환경에서 작업이 진행되므로 각 부서간의 원활한 의사 교환 및 정보 교환이 어려운 실정이다. 특히 제품 개발 과정을 문서로서 전달함으로써 제품 도면과 구성 정보와의 연관성이 미흡하며, 구성 정보의 교환 효율도 낮다. 문서로서 제품 개발 계획을 관리하므로, 실제 작업 상태를 파악하기 어려우며, 지역적으로 분산된 작업 환경에서는 더욱 어렵다. Y금형에서는 이러한 제품 개발 과정을 계획하고 관리하기 위해 제품 개발 계획표를 사용하고 있다.

J금형에서는 형상 정보와 프로세스 정보가 분리되어 관리함으로써 발생하는 문제점들도 지적되고 있다. 각 제품 모델의 개발 유형들에 대한 정보들을 적절히 표현하지 못하여 문제가 발생하였을 경우 이에 대해서 적절한 반응을 하지 못하고 있다. 데이터베이스를 사용하여 정보들을 관리한다고 해도 도면 출력과 같은 단순한 사항만을 표현할 수 있을 뿐, 유동적인 프로세스의 흐름을 표현할 수는 없다.

##### 4.2 시스템 구현

본 연구에서 개발된 시스템은 프로세스 정보를 표현하고 관리할 수 있다. 이러한 시스템의 주화면이 Fig. 13이며, 개발 중인 모델의 프로세스 흐름을 보여주고, 각 프로세스 노드의 정보 및 관계 정보를 표현하고 있다. 여기서 기존 프로세스에 새로운 프로세스 노드를 추가하고, 그 관계를 정의할 수 있다.

제품 개발 프로세스는 SP와 NP의 혼합으로 구성되어 있으며, Fig. 14에서 보이는 바와 같이 각 프로세스 노드들이 지니고 있는 정보들은 문서 형태, 아이콘 형태로 확인/수정할 수 있다.

프로세스의 흐름을 파악하기 위해서는 각 프로세스 노드 간의 관계와 정보 전달 유형을 설정할 수

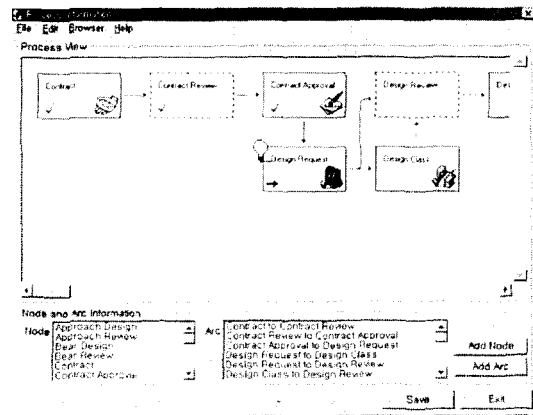


Fig. 13. Main view of the system.

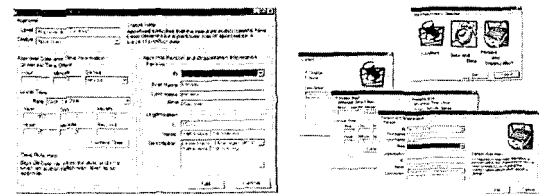


Fig. 14. Information of process node.

있고, 설계 변경에 대한 원인 및 이력을 확인할 수도 있다. 작업 지연 등과 같은 상황을 판단하여 이를 사용자에게 알려 줄 수도 있다.

##### 4.2.1 STEP을 이용한 정보 교환

IGES 형식은 제품 모델의 형상 정보만을 표현하는데 주안점을 두고 있어, 복잡한 제품 데이터의 정의에는 미흡한 점이 많다. CAD 시스템 개발사들의 모든 형상 요소를 전부 지원하지 못하고 있고, 지원하더라도 서로 다른 방식으로 구현하고 있기 때문에 이기종 시스템간의 데이터 호환이라는 본래의 목적을 충족시키지 못하고 있다. 반면, STEP 표준은 제품 모델의 형상 정보 뿐만 아니라 제품에 관계된 구성 정보까지 교환할 수 있다. STEP 물리적 파일은 자유로운 순차 파일이며, 크게 헤더와 데이터의 두 부분으로 나뉘어진다. 따라서 STEP 물리적 파일에는 IGES 형식의 지정된 행이 없기 때문에 불필요한 공백을 저장할 필요가 없다.

##### 4.2.2 제품 개발 과정의 표현

Fig. 15는 Y 금형에서 발생하는 제품 개발 과정의 일부를 도식화한 것이며, 각 부서의 역할과 작업들의 흐름을 나타내고 있다. Y 금형에서는 일정 관리 문서에 의해 개발 과정을 표현하였으나, Fig. 15는 역할의 종류에 따라 SP와 NP로 구분하여 나타낸 것

이다. 시나리오에서 나타난 개발 과정 상에서 발생 하는 문제점들을 체크 표시(v)로 구분하였다.

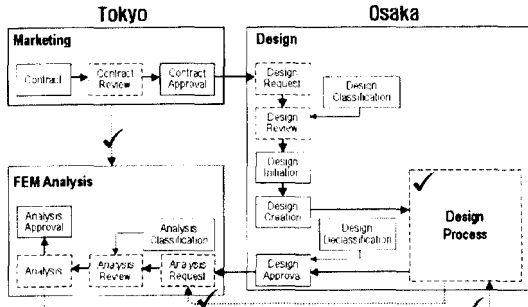


Fig. 15. Flow of product development (Y Engineering).

4.2.3 현재 작업 상태의 표현

현재의 작업 상태는 각 프로세스 노드마다 작업의 상태를 표현하는 속성인 상태(Status)를 정의하여 파악할 수 있도록 하였으며, 시스템은 STEP 물리적 파일로부터 이 속성들을 읽어 들여 가시화해 준다. Fig. 16는 각 개발 과정을 표현하며 어두운 색의 노드(체크 표시)는 '작업 완료(COMPLETED)'의 상태를, 전구 표시의 노드(화살표 표시)는 '작업 진행(PROCESSING)'의 상태를, 아무런 표시가 없는 노드는 '작업 예정(NOT\_YET\_STARTED)'의 상태를 표현한 것이다. Fig. 17은 이를 STEP 물리적 파일로 표현한 것이다. 이러한 표현을 통하여 이전의 작업과 현재 진행 중인 작업 및 계획된 작업을 명료하게 알 수 있다.

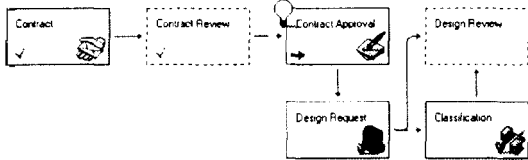


Fig. 16. Design status of model.

```
#53=DESIGN_PROCESS('Contract', 'NONE', 'NONE', $, , COMPLETED.);
#54=DESIGN_PROCESS('Contract Review', 'NONE', 'NONE', #21, , COMPLETED.);
#55=DESIGN_PROCESS('Contract Approval', 'NONE', 'NONE', $, , PROCESSING.);
#56=DESIGN_PROCESS('Design Request', 'NONE', 'NONE', #12, #01, NOT_YET_STARTED.);
#57=DESIGN_PROCESS('Design Review', 'NONE', 'NONE', #32, #01, NOT_YET_STARTED.);
#58=DESIGN_PROCESS('Classification', 'NONE', 'NONE', $, , NOT_YET_STARTED.);
```

Fig. 17. Design status (STEP).

진행 중인 프로세스의 전단계는 이미 완료된 상태이며 실제 작업이 일어난 상황을 표현해야 한다. 후 단계는 앞으로 실행해야 하는 단계이며, SP의 경우 일시 정보의 역할 중 'due\_date'를 적용하여, NP의 경우 'end\_date'에 작업 완료 시한을 정의할 수 있다.

이렇게 정의된 일시 정보로부터 작업 완료 시한을 검사할 수 있으며, 검사된 일시와 시스템의 일시를 비교하여, 만일 작업이 완료 시한까지 완료되지 않으면 이를 사용자에게 알려야 한다. Fig. 18과 같이 시스템은 작업 지연된 해당 단계를 지목함으로써 사용자 및 관리자에게 작업이 지연되고 있음을 알릴 수 있다.

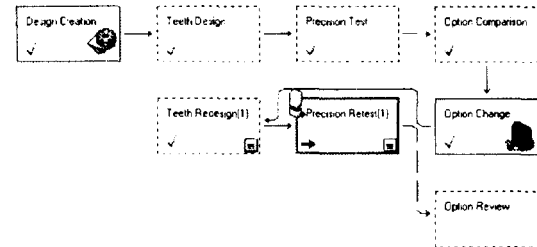


Fig. 18. Notification of delayed task.

4.2.4 설계 변경 이력의 표현

제품 개발 프로세스는 기본적으로 제품 개발 계획에 맞추어 진행된다. 하지만 일반적으로 제품 개발 전 과정이 계획과 동일하게 운용되지는 않는다. 설계 상황에 따라 유동적으로 변화하며, 설계 도중에도 사양 변경 등과 같은 이유로 잦은 설계 변경이 발생한다. 이러한 설계 변경은 제품 개발 계획표와 같은 문서로서 표현하는 데는 한계가 있으며, 제품 모델과 함께 표현되어야 한다. Fig. 19은 사양 변경에 의해 재설계를 해야 하는 설계 변경 이력을 표현하고 있으며, 각 설계 과정이 설계 변경 요구에 의해 다시 이루어져야 함을 나타내고 있다.

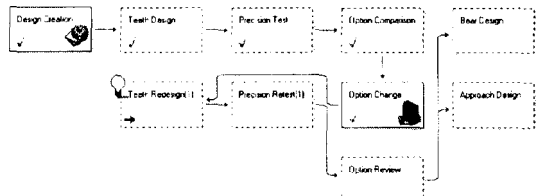


Fig. 19. A history of design change.

재설계 과정 중에는 설계 변경에 대한 사유가 있으며, 이에 대한 이력을 남길 필요가 있다. 이는 향후 설계에 재사용하여 참고할 수 있다. 일반적인 과정과는 구분이 되어야 하며, 프로세스는 그 변경 사유에 대한 정보를 포함하고 있어야 한다. Fig. 20와 같이 설계 변경 사유가 있는 프로세스 노드는 다른 노드와는 구별이 된다. Fig. 21은 이를 STEP 물리적 파일로 표현한 것이다.

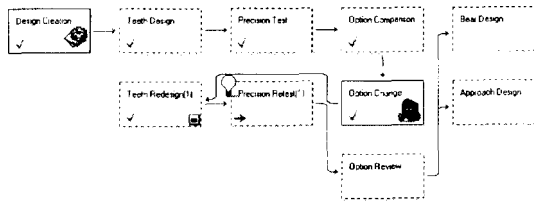


Fig. 20. Reason of design change.

```

#1182=NORMAL_PROCESS(
'Precision Option changes to 0.0005. The Number of Control point is red
uced'. CHANGE_REASON..#118, #118, #112);
#124=NORMAL_PROCESS(, ,.NAME..#128, #132, #134);
#135=NORMAL_PROCESS(, ,.NAME..#139, #143, #145);
    
```

Fig. 21. Reason of design change (STEP).

4.2.5 제품 개발 유형에 따른 표현

기업의 제품은 다양한 형태로서 개발되고 있으며, 개발 유형에 따라 프로세스도 달라지게 된다. 설계자 및 관리자는 이렇게 다양한 제품에 대한 프로세스들을 표현하고 관리하고자 하며, 시스템은 이를 지원해야 한다. 본 연구의 시스템은 형상 정보와 함께 해당 모델의 개발 프로세스를 표현함으로써 이를 해결할 수 있다. J 금형 시나리오에서는 3가지의 개발 유형이 있으며, Fig. 22과 같이 시스템은 설계 작업 요구에 의해 외부에 수주를 주는 것, 고객이 제품 모델의 도면을 제시하여 이를 참조하는 것, 고객이 요구한 사양에 의해 모델을 개발하는 것으로 분류하여 표현하고 있다. 각 제품 모델마다 이러한 프로세스 정보를 저장하여 각 모델의 개발 특징을 쉽게 파악할 수 있다.

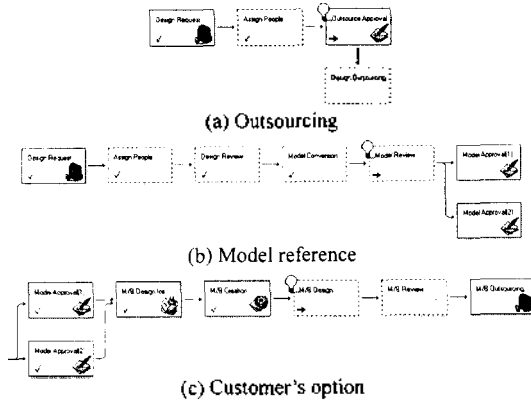


Fig. 22. Case of development process.

4.2.6 정보 공유의 방안

앞에서 표현한 바와 같이 제품 설계 과정 중에 발생하는 작업 및 작업 이력을 STEP 방법론을 이용하여 표현할 수 있었다.

프로세스 모델을 이용하여 제품 설계 과정을 도면과 함께 STEP 물리적 파일로 저장하였으며, 저장된 STEP 물리적 파일은 인터넷을 통해 교환함으로써 제품 모델의 도면과 프로세스 정보들을 참조할 수 있도록 하였다. 이를 도식화한 것이 Fig. 23이다. 제품 설계 과정은 여러 작업자들에 의해 참고될 것이다. 특히 지역적으로 분산된 환경에서나 이기종 시스템을 사용하는 경우에는 앞에서 표현한 STEP 물리적 파일을 인터넷을 통해 전송하여 이를 가시화함으로써 설계 과정을 참조할 수 있다.

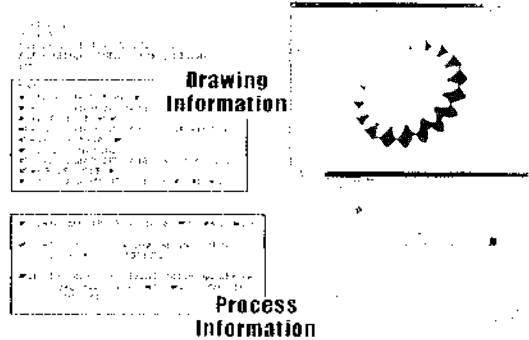


Fig. 23. Drawing Information and Process Information.

Fig. 24에서 보이는 바와 같이 각 프로세스의 담당자는 설계 과정에 대한 정보를 표현하고 이를 STEP 표준에 의해 데이터베이스나 파일 시스템에 저장하고, 이를 참고하고자 하는 사용자는 이를 검색하여 STEP 물리적 파일을 추출할 수 있다. 추출된 정보는 인터넷 및 네트워크를 통해 전송하여 참조할 수 있다. 본 연구에서 제시한 바와 같이 해당 제품 모델의 도면에 설계 프로세스 정보를 덧붙임으로써 STEP 물리적 파일만을 통해서 프로세스 정보를 참조할 수 있고, 개발 과정의 진전을 파악할 수 있다.

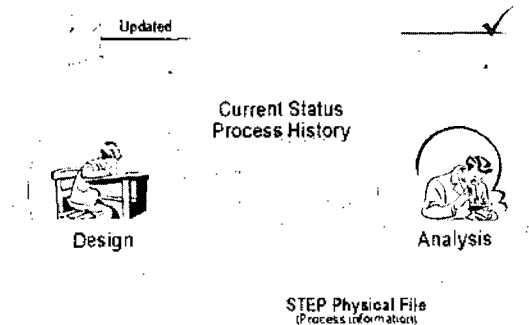


Fig. 24. A plan for sharing process information.



### 4.3 현재 시스템과의 비교

형상정보의 교환은 중립 포맷인 STEP 표준을 사용하여 IGES 형식보다 효율적으로 정보를 교환하고자 하였다. 제품 모델의 형상 정보와 구성 정보를 동시에 전달하고 관리하기 때문에 이들의 관계가 서로 밀접하게 연관되어 있다. 이는 각 정보들을 따로 관리하는 데서 오는 불편함을 해소할 수 있다.

지역적으로 분산된 환경에서의 작업 시에 정보 교환은 STEP 물리적 파일을 전송해서 교환하고자 하였다. STEP에는 다양한 정보가 함께 표현되어 있으므로 전자 메일 및 문서 전송에 의한 교환보다 많은 정보를 교환할 수 있다. STEP 물리적 파일을 전송하더라도 문제는 있으며, 이는 향후 통합 데이터베이스를 구축하여 정보를 공유함으로써 해결할 수 있다. 이는 CALS가 지향하는 최종 목표이기도 하다<sup>[14]</sup>. 이기종 시스템을 사용하는 협력 업체 및 공급 업체와 정보를 공유할 수 있으므로 각 업체들 상호간의 협력을 도모할 수 있다.

작업 과정을 표현함으로써 작업의 이력을 확인할 수 있으며, 설계 변경과 같은 상황에 적절히 대응할 수 있고, 작업사이에 연관 관계를 표현하여 작업 추적을 용이하게 할 수 있어 작업의 흐름을 파악할 수 있다. 작업 상태를 표현함으로써 현재의 작업 상태를 확인할 수 있고, 작업 지연 등과 같은 상황이 발생하였을 경우 이에 적절히 대처할 수 있다.

Fig. 25에서 보이는 바와 같이 개발된 시스템을 사용할 경우 전체 제품 개발 프로세스를 모르더라도 해당 제품 모델의 개발 과정을 파악할 수 있다. 기존의 프로세스 정의는 각 모델에 대한 프로세스를 정의할 수 없으나, 본 연구의 시스템에서는 각 모델에 대한 프로세스를 표현함으로써 해당 모델의 특성을 파악할 수 있다.

일반적인 프로세스 표현 시스템들은 설계 초기 단계에 프로세스를 설정하는 도구로 사용되고 있다. 이러한 시스템들은 제품 설계 과정 중에 발생하는 사건들에 대한 정보들을 취합하고 이를 표현하는 데는 한계가 있다. 또한, 이들은 설계 단계에서 일어날 수 있는 프로세스들을 나열하고 이들의 관계를 초기 단계에서 정의하는 방식을 취하고 있어 실제 설계 상황을 적절히 반영할 수가 없다. 이러한 시스템들은 설계 초기 단계에 설계 과정을 예측하고 이를 시뮬레이션하여 분석하는데 사용하는 것이 적절할 것이다.

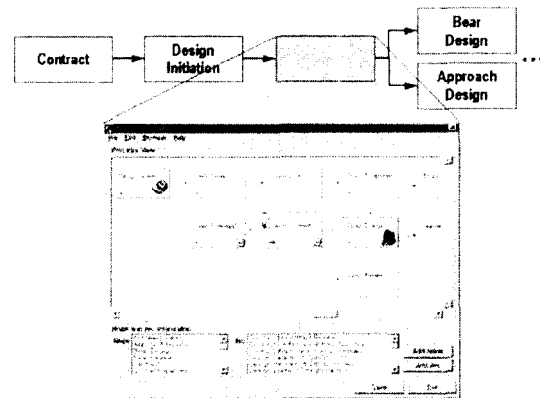


Fig. 25. A perception of process for any product model.

## 5. 결 론

본 연구에서는 제품 개발 과정을 표현할 수 있는 STEP 방법론에 따른 프로세스 모델을 제안하고, 이를 표현하고 관리할 수 있는 방안을 제시하였다. 본 연구에서 제시한 프로세스 모델은 기존의 STEP 표준에서 정의하고 있는 구성 정보들을 포함하고 있으며, 설계 과정 중에 발생하는 사건들에 대한 관계를 정의하여 이들 구성 정보들 간의 연관성을 파악하기 쉬우며, 프로세스의 이력 등을 나타낼 수 있게 하였다. 각 설계 과정의 상태를 표현하도록 하여 현재 설계 상태를 나타낼 수 있다. 이러한 프로세스 모델을 기반으로 개발된 시스템은 기존의 프로세스 표현 시스템에서 제한적이었던 구성 정보의 표현과 작업 단위의 정보 표현 등을 가능하게 하였으며, 제품의 형상 정보와 더불어 프로세스 정보를 함께 표현하여 프로세스 정보와 제품 모델과의 연관성을 향상 시켰다. 기존의 시스템들이 설계 중인 제품 모델과 독립적으로 운용되는 반면, 본 연구의 시스템은 제품 모델과 함께 프로세스 정보를 표현하여 현재 설계의 상태를 표현하거나 이전 설계 상황들을 반영하기에 적합하였다. STEP 방법론에 따라 프로세스 정보를 표현하므로 다른 시스템과 호환될 수 있다.

본 연구에서 개발한 시스템은 STEP 표준에 의해 교환되므로, 이기종 분산환경 하에서 제품의 형상 정보, 구성 정보와 더불어 제품 개발 과정에 대한 정보들도 교환할 수 있기 때문에 제품 정보의 유실을 미연에 방지할 수 있다. 제품 개발 과정 각 단계의 진행 상황을 파악할 수 있고 제품 개발 프로세스 이력을 참조할 수 있으므로, 적시적소에 필요한 정보들을 전달하고 이를 참조함으로써 각 부서간, 혹은 협

력 업체 상호간에 협력을 도모할 수 있다. 이를 통해 제품 개발 기간의 단축 및 원가 절감이라는 기대효과를 얻을 수 있다.

**참고문헌**

1. Parasad, B., *Concurrent engineering fundamentals: integrated product and process organization*, Prentice Hall PTR, pp. 164-215, 1996.
2. Bullinger, H. J. and J. Warschat, *Concurrent Engineering*, Springer, 1995.
3. 日本情報処理開発協會, 海外におけるCALS/STEP의 實用例, STEP 세미나-텍스트, 1996.
4. Hardwick, M., Sponer, D. L., Ranho, T. and Morris, K. C., "Sharing Manufacturing Information in Virtual Enterprise", *Communication of the ACM*, Vol. 39, No. 2, pp. 46-52, 1996.
5. Ghodous, P. and Vandrope, D., "An Integrated Product and Process Data Model Using STEP", *Proceeding of ASME 1996 Design Engineering Technical Conferences and Computers in Engineering Conference*, 1996.
6. Sugimura, N., Moriwaki, T. and Kakino, T., "A Study on Assembly Model based on STEP and Its Application to Assembly Process Plannig", *Proceeding of ASME Japan/USA Symposium on Flexible Automation*, pp. 791-794, 1996.
7. 김한기, STEP을 이용한 가공특징형상 정보의 호환, 포항공과대학교 석사학위논문, 1996.
8. STEP 연구회, 제품 모델 정보 교환을 위한 국제 표준(ISO 10303), 성안당, pp. 11-24, 1996.
9. ISO, *ISO 10303-203-Part 203: Application Protocols: Configuration-Controlled Design*, 1994.
10. PDM Schema, Internet. at: <http://www.mel.nist.gov/sc4/meetings/beijing/minutes/impl/beijing/index.htm>, Last

update October 1998.

11. Richard, J. Mayer, et al., *IDEF Family of Methods for Concurrent Engineering and Business Re-engineering Applications*, Knowledge Base Systems, Inc., 1994.
12. Park, Hisup, *Modeling of Collaborative Design Process for Agent-assisted Product Design*, Ph. D Thesis, Stanford University, 1995.
13. Hwang, H.J., *A Study for Process Representation using STEP*, Master Thesis, Yonsei University, 1999.
14. 後藤明也, CALS 구상, 문원, pp. 43-52, 1996.



**황 호 진**

1997년 연세대학교 기계공학과 학사  
 1999년 연세대학교 기계공학과 석사  
 1999년-현재 한국과학기술원 기계공학과 박사과정  
 관심분야: STEP, CALS/EC, PDM, 동시공학, 공학 데이터베이스



**이 수 홍**

1981년 서울대 기계공학과 학사  
 1983년 서울대 기계공학과 석사  
 1991년 Stanford 대학 Design Division Concurrent Engineering 전공, 박사  
 1991년-1992년 Lockheed Missile and Space Co. Cable Harness Design System개발 Post-Doc.  
 1983년-1994년 KIMM CAD/CAM실, 선임 연구원  
 1994년-현재 연세대학교 기계공학과, 부교수  
 관심분야: 동시공학설계, 지식기반시스템 설계, DFM