

論文99-36C-5-3

비냉각 열상장비용 64×64 IRFPA CMOS Readout IC (A 64×64 IRFPA CMOS Readout IC for Uncooled Thermal Imaging)

禹會九*, 辛卿旭*, 宋成海*, 朴載雨*, 尹東漢*,
李相敦**, 尹太俊***, 姜大錫***, 韓錫龍***

(H.-K. Woo, K.-W. Shin, S.-H. Song, J.-W. Park, D.-H. Yoon, S.-D. Lee,
T.-J. Yoon, D.-S. Kang, and S.-R. Hahn)

요 약

비냉각 열상장비의 핵심 부품으로 사용되는 InfraRed Focal Plane Array (IRFPA)용 CMOS ReadOut IC (ROIC)를 설계하였다. 설계된 ROIC는 64×64 배열의 Barium Strontium Titanate (BST) 적외선 검출기에서 검출되는 신호를 받아 이를 적절히 증폭하고 잡음제거 필터링을 거쳐 pixel 단위로 순차적으로 출력하는 기능을 수행하며, 검출기 소자와의 임피던스 매칭, 저잡음 및 저전력 소모, 검출기 소자의 pitch 등의 사양을 만족하도록 설계되었다. 검출기 소자와 전치 증폭기 사이의 임피던스 매칭을 위해 MOS 다이오드 구조를 기본으로 하는 새로운 회로를 고안하여 적용함으로써 표준 CMOS 공정으로 구현이 가능하도록 하였다. 또한, tunable 저역통과 필터를 채용하여 신호대역 이상의 고주파 잡음이 제거되도록 하였으며, 단위 셀 내부에 클램프 회로를 삽입하여 출력신호의 신호 대 잡음비가 개선되도록 하였다. 64×64 IRFPA ROIC는 0.65- μm 2P3M (double poly, tripple metal) N-Well CMOS 공정으로 설계되었으며, 트랜지스터, 커패시터 및 저항을 포함하여 약 62,000여개의 소자로 구성되는 코어 부분의 면적은 약 6.3-mm×6.7-mm 이다.

Abstract

A CMOS ReadOut Integrated Circuit (ROIC) for InfraRed Focal Plane Array (IRFPA) detector is presented, which is a key component in uncooled thermal imaging systems. The ROIC reads out signals from 64×64 Barium Strontium Titanate (BST) infrared detector array, then outputs pixel signals sequentially after amplifying and noise filtering. Various design requirements and constraints have been considered including impedance matching, low noise, low power dissipation and small detector pitch. For impedance matching between detector and pre-amplifier, a new circuit based on MOS diode structure is devised, which can be easily implemented using standard CMOS process. Also, tunable low pass filter with single-pole is used to suppress high frequency noise. In additions, a clamping circuit is adopted to enhance the signal-to-noise ratio of the readout output signals. The 64×64 IRFPA ROIC is designed using 0.65- μm 2P3M (double poly, tripple metal) N-Well CMOS process. The core part of the chip contains 62,000 devices including transistors, capacitors and resistors on an area of about 6.3-mm×6.7-mm.

* 正會員, 金烏工科大學校 電子工學部
(School of Electronic Eng., Kumoh National University
of Technology,)

** 正會員, 原州大學 電氣工學科
(Department of Electrical Eng., Wonju National College)

*** 正會員, 韓國電子(株) 綜合研究所
(Semiconductor Research Center, Korea Electronics,
Co. Ltd.)

接受日字:1999年3月8日, 수정완료일:1999年4月23日

I. 서론

모든 물체는 절대온도 0 [°K] 이상에서 복사 에너지를 방출하며, 방출되는 복사 에너지의 양은 물체의 온도에 비례한다. 외부로부터 빛의 공급 없이 물체에서 방출되는 복사 에너지를 모아 피사체의 영상을 얻는 장비를 통칭하여 적외선 (InfraRed; IR) 열상장비 (thermal imaging system) 라고 하며, 야간 투시경, 미사일 유도장치 등 군사용 장비를 비롯하여 산업용, 의학용 및 환경감시용 등 그 응용분야와 수요가 급속히 확대되고 있다. 적외선 열상장비는 크게 나누어 렌즈, 초퍼 (chopper) 등으로 구성되는 광학계, 물체에서 발생하는 적외선을 감지하여 전기적 신호로 변환하는 적외선 검출기 (IR detector), 검출기에서 발생된 신호를 영상신호에 적합하도록 처리해주는 readout 회로, 그리고 기타 신호처리 회로 등으로 구성된다. 일반적으로 검출기와 readout 회로는 각기 다른 기판에 제작된 후 hybrid bonding을 통하여 단일 모듈형태로 제작된다^[1,2].

적외선 검출기는 광전형 (photon effects)과 열전형 (thermal effects) 등으로 구분되며, 이에 따라 readout 회로가 가져야할 조건, 특성 및 회로방식 등이 달라진다. 광전형 검출기는 입사광의 photon 에너지에 의해 여기된 전자가 도전을 변화를 유발하여 적외선을 검출하는 방식이며, 소자의 bandgap 에너지가 검출되는 광자 에너지 보다 작은 반도체 재료 (예를 들면, HgCdTe, PbSnTe, InSb 등) 들이 사용된다. 광전형 검출기는 상온에서 검출되는 신호의 출력이 매우 미약하여 열 잡음 (thermal noise)에 민감하므로 냉각장치를 사용해야 하는 단점을 가지나 감도가 좋고 응답속도가 μsec 범위로 빠르다는 장점을 갖는다. 반면에, 열전형 검출기는 투사되는 복사 에너지의 양에 따라 소자의 전기적 특성이 변하는 방식이며, 광전형에 비해 감도가 낮고 응답속도가 msec 범위로 느리다는 단점이 있으나 상온에서 동작이 가능한 비냉각형 (uncooled) 이다. 비냉각형 열상장비는 냉각장치가 필요 없어 가격이 싸고 전력소모가 적으며 휴대성이 뛰어나다는 장점을 가져 군사용뿐만 아니라 민수용으로도 중요성이 증대되고 있다. 열전형 검출기는 크게 나누어 온도변화에 따른 저항변화를 이용한 bolometer형, 유기되는 기전력을 이용하는 thermopile형, 그리고 유전체의 표면전하의 변화를 이용하는 초전형

(pyroelectric) 등으로 구분된다^[3].

냉각형 검출기를 위한 readout 회로는 Source Follower per Detector (SFD), Direct Injection (DI), Buffered Direct Injection (BDI), Capacitive Transimpedance Amplifier (CTIA), Gate Modulation Input (GMI), Buffered GMI (BGMI) 등 매우 다양한 회로 방식들이 제안되고 있으며^[4-6], 비냉각형 검출기용 readout 회로는 LAMPAR^[7]와 Texas Instrument사의 CMOS 증폭기 방식^[8] 등이 제안되고 있다.

Focal plane array (FPA) 적외선 열상장비의 개발을 위한 기술요소는 첫째, 적외선 검출기 재료 및 미세가공 기술, 둘째, 검출기에서 출력되는 전기신호를 처리하기 위한 ReadOut IC (ROIC) 설계기술, 그리고 검출기와 ROIC를 hybrid bonding 하기 위한 패키지 기술 등으로 구분할 수 있다^[9,10]. ROIC는 열상장비의 지능화 및 다기능화를 가능하게 하며 궁극적으로 고부가가치 상품화를 위한 핵심부품이다. 특히, 고해상도 열상장비용 ROIC의 개발을 위해서는 검출기 특성, 신호의 동적 범위, readout rate, 잡음 특성, 셀 pitch, 전력소모 등의 설계사양을 만족하는 고집적, 저전력 회로설계 기술이 필요하다.

본 논문에서는 비냉각형 적외선 검출기의 일종인 Barium Strontium Titanate (BST) IRFPA용 ROIC를 설계하였다. BST는 세라믹 계열의 강유전체 물질로서 초전 특성을 이용하여 상온에서 적외선을 감지하는 소자이다. 초전 특성이란 온도변화에 의한 자발분극의 변화가 표면전하의 차이를 유발시키는 현상을 말한다. 설계된 ROIC는 BST 검출기에서 검출되는 신호를 증폭하고 잡음을 제거하여 pixel 단위로 순차적으로 출력하는 기능을 수행한다. BST IRFPA용 ROIC의 설계를 위해서는 BST의 재료적, 물리적 특성과 초전 효과에 의해 생성되는 전기신호의 특성을 고려해야 하며, 임피던스 매칭, 잡음제거 및 높은 증폭을 실현, 셀 pitch에 의한 면적 제한, 전력소모 등에 대한 복합적인 고려가 요구된다.

II. BST 검출기의 특성

본 장에서는 BST가 갖는 기본 특성인 초전 특성에 대해 설명하고, 세라믹 계열의 초전형 적외선 검출기가 갖는 물리적 특성과 BST의 응답특성을 간략히 살

펴본다.

1. 초전형 적외선 검출기의 특성

초전형 적외선 검출기는 강유전체가 갖는 초전효과(pyroelectric effect)를 이용하여 적외선을 감지하는 소자이다. 초전효과란 온도변화에 따라 강유전체의 자발분극(spontaneous polarization)이 변화를 일으켜 표면전하가 변하는 현상을 말하며, 입사되는 적외선 강도에 따라 전기신호의 변화를 유발하여 검출기로서의 역할을 수행한다^[11]. 한편, 자발분극은 Curie 온도 이하에서 외부 전기장의 도움 없이 재료 내에 자발적으로 전기 쌍극자가 발생되는 현상이며, 물리적으로는 단위 쌍극자가 서로 상호 작용을 하여 쌍극자 자신을 정렬시킬 수 있는 내부 전기장을 형성하는 것을 의미한다. 따라서, 초전 현상을 나타내기 위해서는 물질이 전기 쌍극자를 가지고 있어야 하며, 이 전기 쌍극자는 양전하와 음전하의 중심이 일치하지 않기 때문에 발생하는 것이다. 이러한 전기 쌍극자가 서로 상쇄하지 않는 구조로 배열되어 있으면 그 물질은 자발분극이라고 불리는 전기적 극성을 갖게 된다.

초전형 적외선 검출기의 적외선 검출 원리는 그림 1과 같이 모델링할 수 있다. 자발분극을 가진 초전체의 표면은 통상 대기중의 부유 전하를 포획해서 그림 1의 (1)과 같이 전기적인 평형상태를 유지하고 있다. 이와 같이 전기적인 평형상태에 있는 초전체에 적외선이 입사하여 온도가 ΔT 만큼 상승하면 온도변화에 대응해서 결정내부의 자발분극이 변화한다. 이때 물질 내부의 변화는 빠른 속도로 일어나는 반면에, 표면전하의 변화는 초전재료의 높은 절연성 때문에 순간적으로 중화되지 않아 그림 1의 (2)와 같은 상태가 된다. 따라서 입사되는 적외선의 강도에 따라 검출기표면에 나타나는 신호 ΔV 를 검출할 수 있게 된다. 한편, 시간이 지남에 따라 표면전하는 새로운 평형상태에 도달하여 그림 1의 (3)과 같이 전기적 중화 상태가 되며 따라서 검출되는 신호 ΔV 는 0이 된다. 반대로, 온도가 ΔT 만큼 낮아졌을 때에도 초전체의 자발분극 변화가 유발되어 그림 1의 (4)와 같이 $-\Delta V$ 의 전압을 검출할 수 있으며, 시간이 지남에 따라 그림 1의 (5)와 같이 평형상태로 돌아간다. 따라서, 검출기에서 발생하는 전기신호를 효과적으로 검출하기 위해서는 초전체의 온도변화가 지속적으로 일어나도록 해야하며, 이를 위해 입사되는 적외선을 단속조사 하기 위한 chopper가 사

용된다^[12].

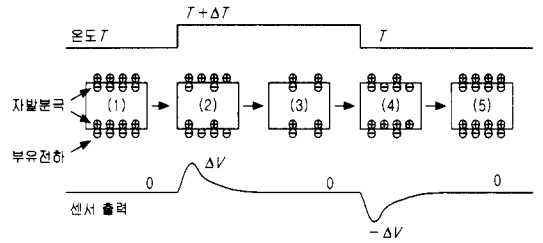


그림 1. 초전형 적외선 검출기의 신호검출 원리
Fig. 1. Infrared detection mechanism of pyroelectric detector.

2. 초전형 적외선 검출기의 등가 모델

적외선 검출기용 readout 회로의 설계를 위해서는 검출기가 갖는 전기적 등가 모델과 검출기에서 검출되는 신호의 특성을 분석하여 이를 정확하게 모델링하는 것이 중요하다.

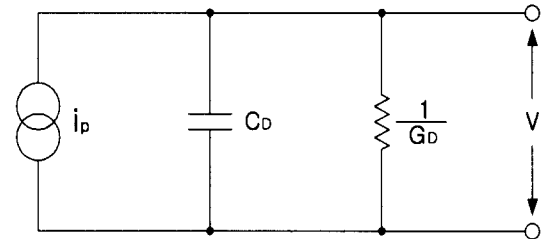


그림 2. 초전형 적외선 검출기의 전기적 등가 모델
Fig. 2. Electrical equivalent model of pyroelectric IR detector.

일반적인 초전형 검출기는 높은 절연저항을 갖는 강유전체이므로 그림 2와 같은 전기적 등가 모델로 생각할 수 있다. 전류원 i_p 는 입사되는 적외선의 강도에 따라 발생하는 초전전류(pyroelectric current)를 나타내며, C_D 와 $1/G_D$ 는 각각 초전체가 갖는 정전용량 및 저항성분을 나타낸다. 그림 2와 같이 모델링된 초전형 적외선 검출기에서 검출되는 초전 전류는 식(1)과 같이 모델링된다^[13].

$$i_p = p \cdot A \cdot \frac{dT}{dt} \tag{1}$$

식(1)에서 A 는 검출기의 면적이며, p 는 초전체의 초전계수(pyroelectric coefficient), 그리고 dT 는 초전체의 온도변화를 나타낸다. 식(1)로부터, 초전체에서 검출되는 초전전류는 초전계수 p 와 검출기의 면적

이 일정하다고 할 때 초전체의 시간당 온도변화 dT/dt 에 비례하므로 지속적인 초전전류의 감지를 위해서는 초전소자의 온도를 시간에 따라 변조시키는 것이 필요하며, 이를 위해 chopper가 사용된다. 한편, 초전계수 p 는 자발분극을 가진 초전체의 온도변화 ΔT 에 대한 자발분극의 변화량 ΔP_s 의 비로 식(2)와 같이 정의된다.

$$p = \frac{\Delta P_s}{\Delta T} \tag{2}$$

식(1), (2)로부터, 적외선 검출기용 초전 재료는 온도변화에 따른 분극의 변화와 상온부근에서의 초전 전류 값이 커야함을 알 수 있다. 한편, 주파수 ω 로 변조되어 입사되는 적외선에 의해 검출기에 발생하는 전압은 아래의 식(3)과 같이 표현될 수 있다.

$$v = \frac{i_p}{G_D + j\omega C_D} \tag{3}$$

3. BST 검출기의 응답특성 분석

적외선 검출기용 readout 회로의 설계를 위해서는 검출기 재료인 BST의 전기적인 응답특성을 명확하게 규명해야 한다. 검출기의 출력신호에 대한 모델링을 위해 BST에서 출력되는 전압을 모델링 하였으며, 입사되는 적외선 에너지에 의해 BST의 온도가 ΔT 만큼 변했을 때에 검출기 출력전압의 peak-to-peak 변화 ΔV 는 식(4)와 같이 표현된다^[8].

$$\Delta V = T_d \frac{C_D}{C_D + C_b} \frac{\partial E}{\partial T} \Delta T \tag{4}$$

단, $\partial E/\partial T$ 는 responsivity figure of merit (FoM), T_d 는 검출기의 두께, C_b 는 기생정전용량을 나타낸다. 한편, 입사된 적외선 에너지에 대한 검출기의 온도 변화는 식(5)와 같이 표현된다.

$$\Delta T = R \Delta P \tanh\left(\frac{\pi}{2\omega\tau}\right) \tag{5}$$

단, R 은 thermal resistance ($^{\circ}C/W$)
 ΔP 는 물체와 chopper 사이의 복사 에너지 차
 ω 는 chopper의 각주파수
 τ 는 검출기의 열 시상수 (thermal time constant)

BST 검출기에 발생하는 전압은 BST의 두께, FoM, BST의 온도변화, chopper 주파수 등 여러 가

지 파라미터에 의존하며, 그림 3-(a)와 같은 파형이 된다. 한편, 온도변화에 따른 검출기 출력전압은 그림 3-(b)와 같이 수 십 $\mu V \sim mV$ 범위가 될 것으로 추정된다.

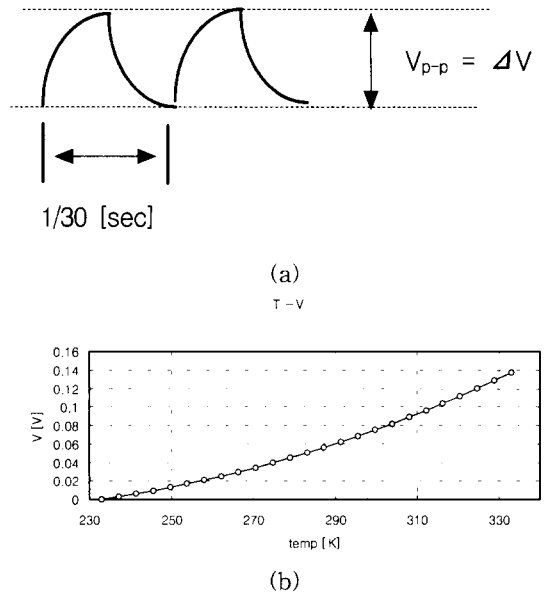


그림 3. BST 적외선 검출기의 전압출력 특성
 Fig 3. Voltage response of BST IR detector.

III. 64×64 IRFPA용 ROIC 설계

1. 64×64 IRFPA용 ROIC의 구조 및 readout 동작 타이밍

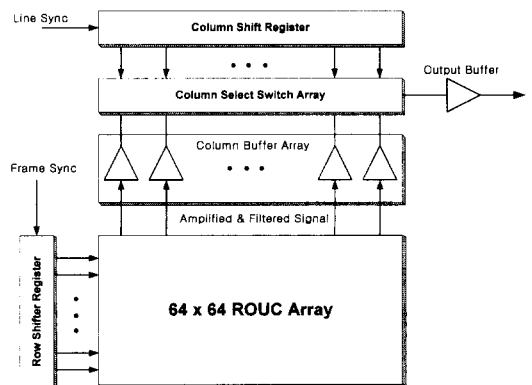


그림 4. 64×64 IRFPA ROIC의 전체 구조
 Fig. 4. Architecture of 64×64 IRFPA ROIC.

64×64 IRFPA용 ROIC의 전체 구조는 그림 4와 같으며, ReadOut Unit Cell (ROUC)의 64×64 배

열, column 버퍼 및 선택 스위치, 출력 버퍼 그리고 디지털 제어부 등으로 구성된다. ROUC는 IR 검출소자인 BST에서 검출되는 신호를 받아 이를 증폭하고 잡음 제거를 위한 필터링을 거쳐 행 단위로 신호를 출력한다. column 버퍼 및 선택 스위치는 ROUC 배열에서 출력되는 신호를 버퍼링하고 열 단위로 순차적으로 출력버퍼로 보내는 기능을 수행한다. 디지털 제어부는 외부로부터 클럭신호, 프레임 및 라인 동기신호, scan 모드 선택신호 등을 입력받아 ROUC 배열에서 처리된 신호를 pixel 단위로 출력하기 위한 각종 제어신호를 발생한다.

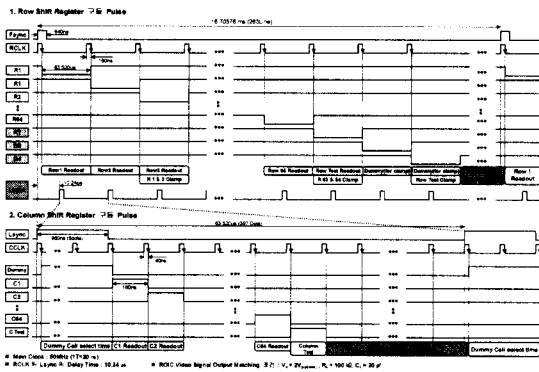


그림 5. 64×64 IRFPA ROIC의 동작 타이밍
Fig. 5. Timing diagram of 64×64 IRFPA ROIC.

ROIC는 6.25-MHz의 단일위상 column 클럭신호 (CCLK), 15.7-KHz의 라인 동기신호 (Lsync) 및 row 클럭신호 (RCLK), 그리고 60-Hz의 프레임 동기신호 (Fsync)를 받아 readout 동작이 제어되며, 동작 타이밍도는 그림 5와 같다. 프레임 동기신호는 30-Hz의 chopper 주파수와 동기 되어 입력되므로 chopper가 열리고 닫히는 1 cycle 동안 두 번의 readout 동작이 수행된다. 프레임 동기신호는 약 16.7-msec의 주기를 가지며 263 라인주기로 구성된다. 프레임 단위의 readout 동작은 다음과 같이 이루어진다. 즉, 프레임 동기신호가 인가된 시점으로부터 64 라인주기 동안 64개의 행에 대한 readout이 이루어지고 그 후 3 라인주기 동안은 테스트 셀에 대한 readout 및 clamp 기간으로 사용되며 나머지 196 라인주기 동안은 blanking 시간으로 설정된다. 한편, 라인 동기신호는 약 63.5-μsec의 주기를 가지며 397 클럭주기로 구성된다. 라인단위의 readout 동작은 다음과 같이 이루어진다. 즉, 6 클럭주기 동안의 라인 동

기신호가 인가된 후, 64 클럭주기 동안 64개의 열에 대한 readout이 이루어지고 그 후 1 클럭주기 동안은 테스트 셀에 대한 readout을 위해 사용되며 나머지 326 클럭주기 동안은 blanking 시간으로 설정된다. 한편, 설계된 ROIC는 scan mode 제어신호에 따라 그림 6과 같은 4가지 readout 모드로 동작한다.

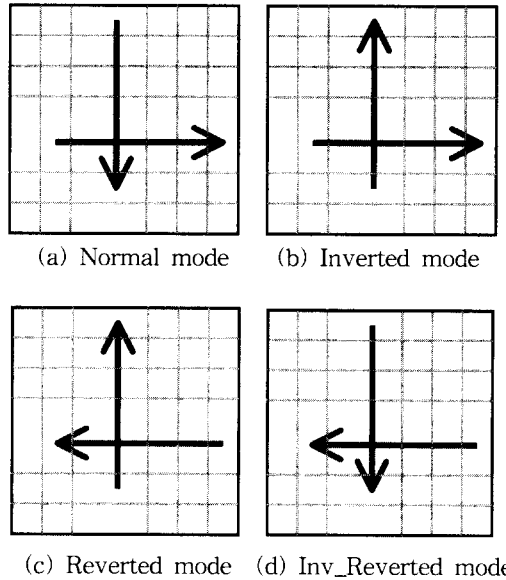


그림 6. ROIC의 4가지 readout scan 모드
Fig. 6. Readout scan modes of ROIC.

2. ROUC 회로

ROIC 설계에 있어서 핵심이 되는 부분은 검출기에서 출력되는 신호를 처리하는 ROUC 회로이다. ROUC 회로 설계를 위해서는 BST 검출기와와의 임피던스 매칭, 신호범위에 대한 균일한 응답특성, 큰 신호 대 잡음비 (Signal-to-Noise Ratio; SNR) 등이 고려되어야 한다. 본 논문에서 설계된 ROUC는 그림 7과 같은 구조를 가지며 전치증폭단, 저역통과 필터 및 clamp 회로, 버퍼 및 행 선택 스위치 등으로 구성된다.

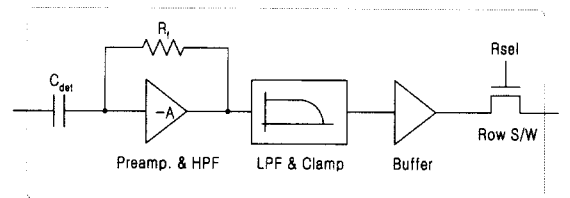


그림 7. ROUC의 구성도
Fig. 7. Block diagram of ROUC.

전치증폭기는 검출기에서 발생하는 신호를 적절한 크기로 증폭하는 기능을 수행하며, BST 검출기의 고유 커패시턴스와 전치증폭기에 사용된 feedback 저항은 고역통과 필터 (High-Pass Filter; HPF) 역할을 하여 약 10-Hz 미만의 저주파 잡음을 제거하는 기능도 갖는다.

세라믹 계열의 초전형 적외서 검출기인 BST는 커패시터로 모델링되며 신호 주파수에서 매우 큰 임피던스를 가지므로 전치증폭기의 설계를 위해서는 검출기가 갖는 특성을 고려해야 한다. BST 검출기의 고유 커패시턴스 값은 BST 검출기 셀의 면적, 두께, 유전상수 등 여러 가지 요소에 의해 결정되며, 본 논문에서 사용된 검출기의 경우 약 25-pF 이다. 전치증폭기는 CMOS 인버터 증폭기를 사용하여 수 백정도의 이득을 갖도록 설계되었으며, 전력소모 최소화를 위해 2.5-V의 전원전압에서 동작하도록 설계하였다. 전치증폭기의 바이어스 및 임피던스 매칭을 위해서는 $10^{12}-\Omega$ 정도의 feedback 저항이 요구되며, 이를 위해서는 특수 공정이 사용되어야 한다. 본 논문에서 표준 CMOS 공정으로 구현이 가능하도록 MOS 다이오드를 기본으로 한 새로운 회로구조를 고안하였다. 특히, MOS 다이오드의 바이어스 전압을 조정함으로써 고역통과 필터의 차단 주파수를 가변시킬 수 있다는 특징을 갖는다.

전치증폭기 후단에 위치한 저역통과 필터 (Low-Pass Filter; LPF)는 신호 주파수 이상의 고주파 잡음을 제거하여 ROUC 출력신호의 SNR을 증가시키는 기능을 수행하며, MOS 다이오드와 커패시터를 사용하여 차단주파수를 가변시킬 수 있는 tunable 구조로 설계하였다. Clamp 회로는 ROUC에서 신호가 readout된 후 다음 프레임의 신호처리를 위해 ROUC의 출력을 기준레벨로 복귀시키는 기능을 수행하며, 이를 통해 ROUC 출력신호의 SNR을 개선하는 효과를 얻을 수 있다. 이와 같은 clamping 동작은 2개의 행 단위로 이루어지며, 이를 위한 제어신호는 디지털 제어부에서 생성된다.

한편, ROUC 배열의 출력은 열 단위로 묶여 있으므로 행 선택 스위치 출력의 부하용량은 ROUC 배열의 크기에 비례하는 큰 값을 갖는다. 따라서 행 선택 스위치의 출력노드를 낮은 임피던스로 구동하기 위한 버퍼가 필요하며, 이를 위해 행 선택 스위치 앞에 source follower 형태의 버퍼를 삽입하였다. ROUC

출력단에 위치한 행 선택 스위치는 행 단위의 순차적인 출력을 위해 사용되며, 디지털 제어부의 신호에 의해 개·폐가 제어된다.

3. Column 버퍼 및 출력버퍼

그림 4에서 보는 바와 같이, ROUC 배열에서 출력된 신호는 열 선택 스위치를 통해 단일 출력으로 변환되어 출력버퍼로 전달되며, 이때 열 선택 스위치의 출력노드는 공통으로 묶여 있으므로 ROUC 배열의 크기에 비례하는 부하용량을 가지며 이를 구동하기 위한 버퍼가 필요하다. 이를 위해 열 선택 스위치 앞단에 cascode 증폭기 구조의 column 버퍼회로를 삽입하였다. 설계된 column 버퍼는 전력소모를 최소화하기 위해 열이 선택되는 동안만 동작하도록 설계하였으며, 필요한 바이어스 전압은 기준전압 생성회로에서 공급된다.

출력버퍼는 pixel 단위의 최종 신호를 ROIC 외부로 출력하는 기능을 수행하며, column 버퍼와 유사한 구조로 설계되었다. 출력버퍼는 ROIC 동작 타이밍에서 지정된 readout 기간 동안만 신호를 출력하고 그 이외의 blanking 기간 동안에는 일정한 기준신호를 출력하며, 이를 위해 디지털 제어블록에서 인가되는 신호를 받아 동작하는 간단한 논리블록과 기준전압 생성회로를 포함하고 있다.

4. 디지털 제어부

디지털 제어부는 ROIC 동작을 위해 필요한 각종 제어신호를 발생하는 블록이며, 다음과 같은 기능을 수행한다. 첫째, ROUC 배열에서 처리된 신호를 pixel 단위로 순차적으로 출력시키기 위한 행/열 선택신호를 생성하며, 둘째, Normal/Inverted/Reverted/Inv_Reverted 등 4가지 readout scan 모드로 동작하기 위한 제어신호를 생성하고, 셋째, ROUC 배열을 행 단위로 clamp 시키기 위한 제어신호를 생성하며, 넷째, 출력버퍼에서 사용되는 각종 제어신호들을 생성한다. 이를 위해 프레임동기 신호 (Fsync), 라인동기 신호 (Lsync), 행 클럭신호 (CCLK), 열 클럭신호 (RCLK) 등의 동기신호와 readout scan 모드선택을 위한 제어신호 (RSMOD, CSMOD)를 받아 동작한다. 디지털 제어부는 행과 열을 처리하는 두 개의 shift register로 구성되며, True Single Phase Clocking (TSPC) 방식의 latch를 사용하여 설계되었다.

IV. 회로 검증 및 레이아웃 설계

1. 회로 검증

설계된 회로의 동작을 검증하기 위해 HSPICE를 사용하여 회로레벨 시뮬레이션을 하였다. 그림 8은 ROUC의 주파수 응답특성에 대한 시뮬레이션 결과이다. 검출기의 고유 커패시턴스와 전치증폭기의 feedback 저항에 의한 HPF는 10-Hz 근처의 차단주파수를 가지며, LPF의 가변 차단주파수 특성을 볼 수 있다. ROUC의 대역통과 필터링 특성은 저주파 및 고주파 잡음을 제거함으로써 ROUC 출력신호의 SNR을 증가시킨다.

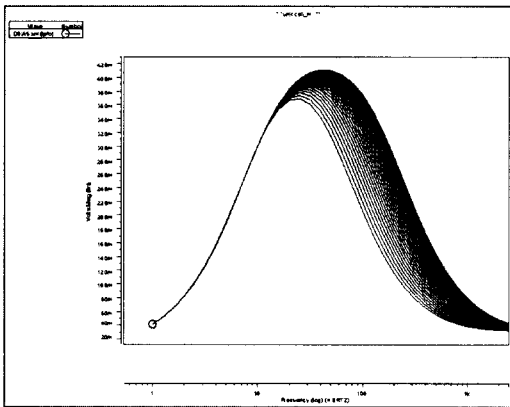
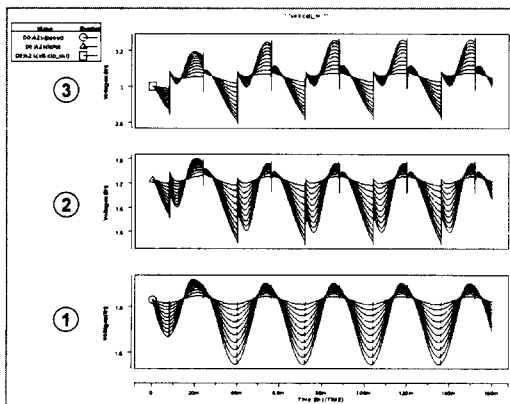


그림 8. ROUC의 주파수 응답특성
Fig. 8. Frequency response of ROUC.



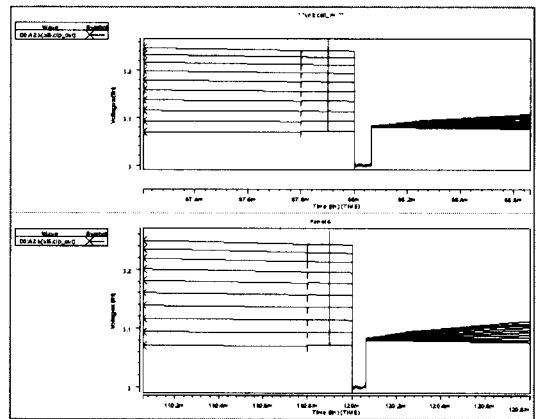
($V_{in}=50\text{-}\mu V\sim 500\text{-}\mu V$, $50\text{-}\mu V$ step)

그림 9. ROUC 회로의 시뮬레이션 결과
Fig. 9. Simulation results of ROUC.

그림 9는 전치증폭기, LPF, clamping 회로 등으로

구성되는 ROUC 회로에 대한 시뮬레이션 결과로서, $50\text{-}\mu V\sim 500\text{-}\mu V$ 범위의 진폭을 갖는 정현파를 $50\text{-}\mu V$ 씩 증가시키면서 인가했을 때의 출력파형이다. 그림 9에서 파형-①은 전치증폭기의 출력파형이고, 파형-②는 저역통과 필터의 출력파형이며, 파형-③은 clamping 회로의 출력파형이다. 파형-③에서 보는 바와 같이, 저역통과 필터의 peak 값 근처 (즉, 행 선택신호에 의해 readout된 후) 에서 ROUC의 출력이 기준레벨로 clamping됨을 알 수 있으며, 이와 같은 clamping 동작에 의해 ROUC 출력파형의 dynamic range가 증가하여 SNR이 개선되는 장점을 갖는다.

그림 10은 readout 시점 근처에서 ROUC 출력신호를 확대한 파형이다. 그림에서 볼 수 있듯이, readout 시점 근처에서의 출력신호는 일정한 간격을 가지며, 이는 ROUC에 인가된 $50\text{-}\mu V\sim 500\text{-}\mu V$, $50\text{-}\mu V$ 간격의 입력신호에 비례하는 일정한 간격의 신호가 출력됨을 볼 수 있다. 또한, readout 후 ROUC의 출력이 기준레벨로 clamping되어 ROUC 회로가 정상적으로 동작함을 볼 수 있다.



($V_{in}=50\text{-}\mu V\sim 500\text{-}\mu V$, $50\text{-}\mu V$ step)

그림 10. Readout 시점 근처에서 확대한 ROUC 출력 파형
Fig. 10. ROUC output waveforms around readout point.

설계된 64×64 IRFPA ROIC의 전체 동작을 검증하기 위한 시뮬레이션 결과는 그림 11과 같다. 시뮬레이션 편의를 위해 ROUC의 입력을 행 단위로 묶어 64개의 서로 다른 진폭을 갖는 31.25-Hz 의 정현파를 인가하고 출력신호를 관찰하였다. r1~r10에는 정현파의 진폭을 $200\text{-}\mu V\sim 2\text{-mV}$ 범위에서 $200\text{-}\mu V$ 간격으

로 인가하였으며, 그림 11의 처음 10개의 계단 파형이 r1~r10의 출력이다. r11~r25에는 220- μ V~500- μ V 범위에서 20- μ V 간격으로 정현파를 인가하였으며, 그림 11에서 15개의 계단으로 구성된 두 번째 부분이 r11~r25의 출력이다. 20개 계단으로 구성된 r26~r45의 출력파형은 100- μ V~2-mV 범위에서 100- μ V 간격의 진폭으로 정현파가 인가된 r26~r45의 출력파형이다. 그 다음의 5개 계단 파형은 0.5-mV~2.5-mV 범위에서 0.5-mV간격의 진폭으로 신호가 인가된 r46~r50의 출력파형이다. 마지막 14개 계단파형은 2-mV~0.2-mV 범위에서 -200- μ V의 진폭 간격으로 정현파가 인가된 r51~r64의 출력파형이다. 그림 11의 시뮬레이션 결과에서, 각 행에 인가된 정현파의 진폭에 비례하여 증폭된 신호가 순차적으로 출력됨을 볼 수 있다. 한편, 입력신호의 진폭이 큰 경우 (즉, 1.5-mV 이상), ROUC에서 발생된 왜곡에 의해 출력 파형의 계단 높이가 약간 감소하는 비선형성이 존재한다. 그러나, 일반적으로 BST 검출기의 신호는 1.5-mV를 넘지 않을 것으로 예상되며, 만약 1.5-mV 이상의 신호가 검출되는 경우에도 열상장비 화면에 표시되는 화소 밝기의 차이는 육안으로 구별할 수 없을 정도가 될 것이므로 전체 시스템의 성능에는 큰 영향을 미치지 않으며, 따라서 설계된 ROIC의 전체 기능이 정상적으로 동작함을 확인할 수 있다.

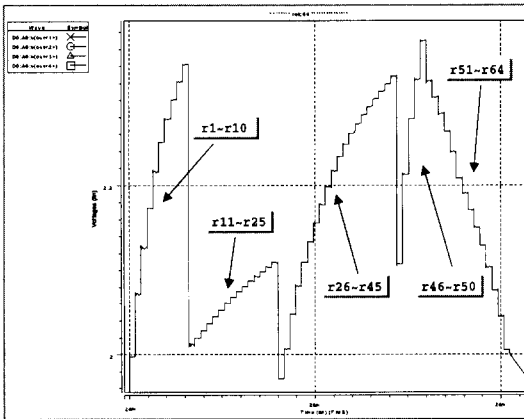
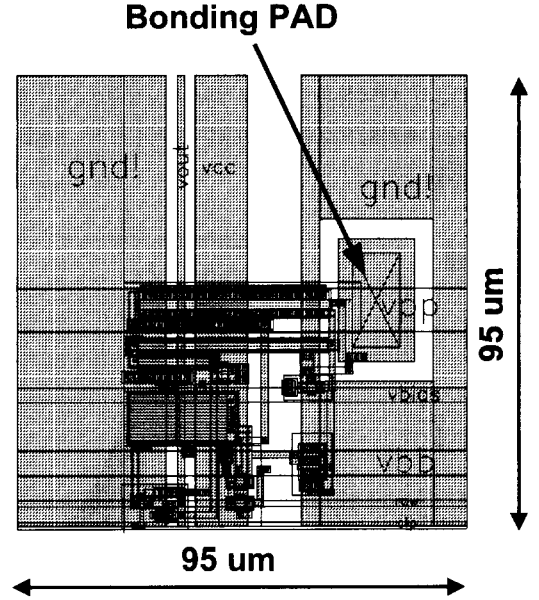


그림 11. ROIC의 전체 기능 시뮬레이션 결과
Fig. 11. Simulation result of ROIC.

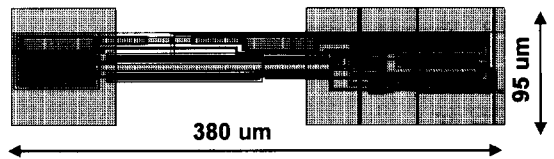
2. 레이아웃 설계

64×64 IRFPA ROIC의 레이아웃은 0.65- μ m 2P3M (double poly, tripple metal) N-Well

CMOS 공정으로 설계되었다. 전체 칩의 floor-plan은 그림 4와 같이 중앙부분에 ROUC의 64×64 배열을 배치하고 그 위에 column 버퍼 및 column 선택 스위치를 배치하였으며, 디지털 제어부를 구성하는 row shift 레지스터와 column shift 레지스터는 각각 칩의 오른쪽과 맨 위쪽에 배치하였다.



(a) ROUC



(b) Column buffer

그림 12. 기본 셀의 레이아웃
Fig. 12. Layout of unit cells.

그림 12-(a)는 ROUC의 레이아웃이며, BST의 pitch를 고려하여 95- μ m×95- μ m로 설계하였다. ROUC 내부에는 BST와 bump bonding을 위한 pad를 포함하고 있으며, 실제 회로가 차지하는 core 부분의 면적은 50- μ m×50- μ m이다. 한편, 전원과 clamping 제어신호의 효율적인 배선을 위해 두 개의 ROUC를 상·하 대칭된 형태로 설계하였다. 그림 12-(b)는 column 버퍼의 레이아웃이며, ROUC의 pitch를 고려하여 50- μ m×380- μ m로 설계하였다. 그림 13은 설계된 ROIC의 레이아웃이며, ROUC 배열과

column 버퍼 및 디지털 제어부로 구성되는 코어부분의 면적은 약 6.3-mm×6.7-mm이고, 62,000여개의 소자로 구성된다. 설계된 ROIC의 블록별 소자 수 및 레이아웃 면적은 표 1과 같다.

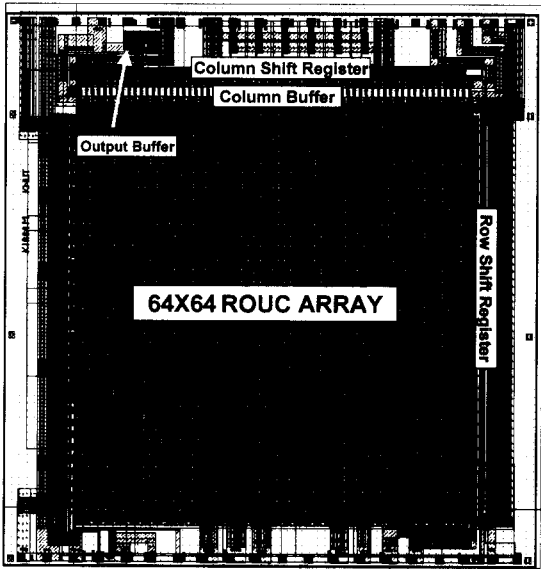


그림 13. 64×64 IRFPA ROIC의 레이아웃
Fig. 13. Layout of 64×64 IRFPA ROIC.

표 1. 설계된 64×64 IRFPA ROIC의 요약
Table 1. Summary of the designed 64×64 IRFPA ROIC.

Block	Device Counts			Area ($\mu\text{m} \times \mu\text{m}$)
	R	Cap.	Tr.	
ROUC	0	2	12	50x50
Register	0	0	21	40x60
Col_Buffer	2	2	15	50x400
ROIC core	194	12,482	49,465	6,300x6,700

V. 결론

본 논문에서는 비냉각 적외선 열상장비의 핵심부품으로 사용되는 BST FPA 검출기의 readout 회로를 설계하였다. 세라믹 계열의 초전형 적외선 검출기인 BST는 신호 주파수에서 매우 큰 임피던스를 가지므로 전치증폭기 설계시에 임피던스 매칭을 고려해야 한

다. 본 논문에서는 BST 검출기와의 전치증폭기 사이의 임피던스 매칭을 위해 요구되는 $10^{12}-\Omega$ 정도의 저항을 효율적으로 구현하기 위해 MOS 다이오드 구조의 회로를 고안하여 적용하였으며, 이를 통해 특수 공정의 개발 없이 표준 CMOS 공정으로 구현이 가능하도록 하였다. 또한, ROUC 내에 저역통과 필터와 clamp 회로를 포함시켜 출력신호가 큰 SNR을 갖도록 하였으며 특히, 저전력 설계기법을 적용하여 전체 회로의 전력소모가 최소화되도록 하였다. 0.65- μm 2P3M (double poly, tripple metal) N-Well CMOS 공정으로 설계된 64×64 IRFPA용 ROIC의 코어 부분은 62,000여개의 소자로 구성되며, 면적은 약 6.3-mm×6.7-mm이다.

참고 문헌

- [1] H. W. Neal, R. Kyle, "Texas Instruments Uncooled Infrared System", *TI Technical Journal*, pp. 11-18, Sep.-Oct., 1994.
- [2] *Uncooled Infrared Imaging Arrays and Systems*, Academic Press, 1997.
- [3] D. A. Scribner, M. R. Kruer, J. M. Killiany, "Infrared focal plane array technology", *Proceedings of the IEEE*, vol. 79, no. 1, pp. 66-85, Jan., 1991.
- [4] E. R. Fossum, B. Pain, "Infrared readout electronics for space science sensors : state of the art and future directions", *SPIE vol. 2020 Infrared Technology XIX*, pp. 262-285, 1993.
- [5] C. C. Hsieh, C. Y. Wu, T. P. Sun, "A new Cryogenic CMOS readout structure for infrared focal plane array", *IEEE Journal of Solid-State Circuits*, vol. 32, no. 8, pp. 1192-1199, Aug., 1997.
- [6] C. C. Hsieh, C. Y. Wu, T. P. Sun, F. W. Jih, Y. T. Cherng, "High-performance CMOS buffered gate modulation input (BGMI) readout circuits for IR FPA", *IEEE Journal of Solid-State Circuits*, vol. 33, no. 8, pp. 1188-1198, Aug., 1998.
- [7] R. Watton, P. A. Manning, "The design of low-noise arrays of MOSFETS for pyroelectric array readout, (LAMPAR),

SPIE vol. 807 Passive Infrared Systems and Technology, pp. 90-105, 1987.

[8] C. M. Hanson, k. N. Sweetser and S. N. Frank, "Uncooled Thermal Imaging", *TI Technical Journal*, pp. 2-10, Sep.-Oct., 1994.

[9] J. F. Belcher and R. A. Owen, "Uncooled Infrared Detector Processing", *TI Technical Journal*, pp. 27-35, Sep.-Oct., 1994.

[10] C. Hanson, et al, "Uncooled Thermal Imaging at Texas Instrument", *SPIE's 1996 International Symposium on Optical Science, Engineering and Instrumen-*

tation, pp. 91-98, 1996.

[11] "적외선 감지용 초전센서 및 Array 제조", 과학기술처, 1997

[12] H. W. Neal and R. J. S. Kyle, "TexasInstruments Uncooled Infrared System", *TI Technical Journal*, pp. 11-18, Sep.- Oct., 1994.

[13] D. E. Wittner, H. R. Beratan, B. M. Kulwicki, and A. Ami, "Pyroelectric Materials for Uncooled IR Detectors", *TI Technical Journal*, pp. 19-26, Sep.-Oct., 1994.

저 자 소 개



禹 會 九(正會員)
 1973년 생. 1998년 2월 금오공과대학교 전자공학과 졸업(공학사). 1998년 3월 ~ 현재 금오공과대학교 대학원 전자공학과 석사과정 재학. 주관심분야는 적외선 센서용 Readout IC 설계



宋 成 海(正會員)
 1947년 생. 1975년 2월 광주대학교 응용전자공학과 졸업(공학사). 1978년 3월 日本 慶應義塾大學 전기공학과 졸업(공학석사). 1981년 3월 상동(공학박사). 1981년 5월~1984년 10월 한국전자기술연구소. 1984년 11월~1987년 12월 삼성전자(주). 1988년 1월~1989년 1월 현대전자산업(주). 1989년 2월~1991년 2월 日本 慶應義塾大學 방문연구원. 1991년 7월~현재 금오공과대학교 전자공학부 부교수. 주관심분야는 실리콘 공정, Si-Ge 소자



辛 卿 旭(正會員)
 1961년 생. 1984년 2월 한국항공대학교 전자공학과 졸업(공학사). 1986년 2월 연세대학교 대학원 전자공학과 졸업(공학석사). 1990년 8월 연세대학교 대학원 전자공학과 졸업(공학박사). 1990년 9월~1991년 6월 한국전자통신연구소 반도체연구단 선임연구원. 1991년 7월~현재 금오공과대학교 전자공학부 부교수. 1995년 8월~1996년 7월 Univ. of Illinois at Urbana-Champaign 방문연구. 주관심분야는 통신 및 신호처리용 집적회로 설계, 저전압/저전력 집적회로 설계, 적외선 센서용 Readout 회로 설계



朴 載 雨(正會員)
 1955년 5월 11일생. 1978년 2월 서울대학교 전자공학과 졸업(공학사). 1980년 2월 한국과학기술원 전기 및 전자공학과 졸업(공학석사). 1994년 8월 한국과학기술원 전기 및 전자공학과 졸업(공학박사). 1980년 3월~현재 금오공과대학교 전자공학부 교수. 1986년 8월~1987년 8월 NCSU EECS Visiting Prof. 주관심분야는 반도체 소자, SOI, IC Engineering 등



尹 東 漢(正會員)

1945년 생. 1968년 2월 광운대학교 전자공학과 졸업(공학사). 1980년 2월 명지대학교 대학원 전자공학과 졸업(공학석사). 1987년 2월 명지대학교 대학원 전자공학과 졸업(공학박사). 1979년 3월~현재 금오공과대학교 전자공학부 교수. 1996년 3월~1997년 2월 CSUS Visiting Prof. 주관심 분야는 의용전자



姜 大 錫(正會員)

1960년 12월 02일생. 1979년 2월 광운대학교 전자재료공학과. 1998년 2월 금오공과대학교 대학원 전자공학과 석사. 현재 금오공과대학교 전자공학부 대학원 전자공학과 박사과정 재학중. 1986년 11월~현재, 한국전자(주) 종합연구소 선임연구원. 주관심분야는 IR FPA ROIC Design



李 相 敦(正會員)

1958년 6월 14일생. 1981년 한양대학교 전기공학과 졸업(학사). 1987년 한양대학교 대학원 전기공학과 졸업(석사). 1996년 한양대학교 대학원 전기공학과 졸업(박사). 1988년 2월 ~ 1995년 2월 국방과학연구소 선임연구원. 1995년 3월 ~ 현재 국립원주대학 전기과 조교수. 주관심분야는 열영상 장비제작, 제어계측분야



韓 錫 龍(正會員)

1981년 전남대학교 물리학과 졸업. 1983년 전남대학교 물리학과 석사. 1986년 연세대학교 물리학과 박사과정 수료. 1993년 (미국) 오레곤대학원 전자공학과 박사. 1989년~1990년 (미국) Intel Inc., Research Engineer. 1993년~1995년 (미국) OGI, Research Scientist. 1995년~현재, 한국전자(주) 종합연구소 책임연구원. 주관심분야는 열상용 적외선 센서 개발



尹 太 俊(正會員)

1996년 금오공과대학교 전자공학과 졸업. 1998년 금오공과대학교 대학원 전자공학과 석사. 1998년~현재, 한국전자(주) 종합연구소 연구원. 주관심분야는 적외선 센서용 Readout IC 설계