

EMS 측정용 광대역 전력 증폭기 설계기술에 관한 연구

정희원 조 광 윤*, 류 근 관**, 홍 의 석**

Design Technology of the Wideband High Power Amplifier for Electromagnetic Susceptibility Measurement

Kwang-yun Cho*, Keun-kwan Ryu**, Ui-seok Hong** *Regular Members*

요 약

EMS(Electromagnetic Susceptibility) 시험 중, RF 복사내성 시험에 사용되는 전력증폭기는 80MHz~1000MHz 대역에서 IEC1000-4-3 규격에 맞는 특성을 가져야 한다. 본 논문은 전력 구동단과 고출력 증폭단으로 광대역 전력 증폭기를 구성하였으며 임피던스 추정방법을 근간으로 한 광대역 정합 회로 기술과 출력 역반사로 부터 증폭 소자를 보호할 수 있는 부정합 보호 회로 기술을 검토, 고찰하였다. 80MHz~300MHz 대역에서 설계, 제작된 전력 증폭기는 100watts 이상의 출력, 40dB 이상의 이득 및 $\pm 0.3\text{dB}$ 의 출력 평탄 특성을 얻었으며, 20dBc 이상의 고조파 억압 특성을 얻었다. 본 논문의 광대역 고출력 증폭기는 IEC1000-4-3 규격의 EMS 복사내성 시험에 이용할 수 있겠다.

ABSTRACT

A wide-band high power amplifier to use for radiated electromagnetic field immunity testing of EMS(Electromagnetic Susceptibility) standards has to meet IEC1000-4-3 specification in the frequency bandwidth of 80MHz to 1000MHz. The power amplifier to be described in this paper consists of driving and power stages with wide-band matched circuits by estimated impedances. The mismatching protection circuit is inserted in it to prevent from damage of power device when the output port of power amplifier is opened or shorted by user's mistake. The characteristics of the power amplifier are obtained output power over 100watts, gain over 40dB and flatness of $\pm 0.3\text{dB}$ in the frequency range of 80~300MHz. The harmonics suppression characteristics is measured over 20dBc. This wide-band high power amplifier can be useful for radiated electromagnetic field immunity testing of IEC1000-4-3 standard.

I. 서론

최근 전자파 간섭에 대한 규제가 강화되면서 EMI(Electromagnetic Interference) 뿐만 아니라 EMS(Electromagnetic Susceptibility)에 대한 규제도 강화되고 있다. EMS 시험은 여러 가지 형태의 전자파가 방출되는 환경에서 기기의 동작상태와 성능

저하를 확인하는 시험으로써 정전기 내성시험을 비롯하여 현재 12가지 정도의 기준이 IEC1000-4 규격으로 정해져 있다. 이 EMS 시험중에 RF 복사내성 시험은 IEC1000-4-3 규격으로서 피시험체에 규정 출력의 전자파를 복사시켰을 때 피시험체의 동작상태와 성능을 확인하는 시험이다. 이 시험은 80MHz~1000MHz의 주파수 대역에서 AM 변조

* 한국전자통신연구원(choky@etri.re.kr)

** 광운대학교 전자통신공학과(ushong@daisy.kwangwoon.ac.kr)
논문번호 : 99092-0308, 접수일자 : 1999년 3월 8일

신호를 이용한다. 또한 레벨 1, 2, 3 그리고 X 레벨에 맞는 전력 증폭기를 선택하여 시험 안테나로부터 3m 떨어진 지점에서 레벨 1은 1V/m, 레벨 2는 3V/m, 레벨 3은 10V/m 그리고 사용자가 특별히 정하는 X 레벨의 전계 강도를 인가하도록 규정되어 있다.

1000MHz 이하의 주파수대역에서 주로 사용되는 전력 증폭기의 능동소자로는 BJT 및 MOSFET 등이 있으나 MOSFET는 BJT에 비해 바이어스에 의한 이득조절이 용이하며 선형성이 좋고 높은 입력 임피던스를 가지므로 광대역 주파수 특성을 얻기에 적합하다. 본 논문에서는 enhancement type의 MOSFET를 이용하였으며 A급으로 동작하는 구동단은 RC의 부궤환 방식을 이용하여 시스템의 안정성을 높였으며 평탄한 이득특성 및 광대역 특성을 얻었다. 100watts급 전력 증폭단은 고효율의 B급으로 동작시키기 위해 push-pull 소자를 이용하였으며 입출력을 위해 동축선로를 사용하여 4:1 또는 1:4 balun transformer를 설계하였다.^[1,2] A급으로 동작하는 구동단 증폭기의 정합회로 설계는 S-parameter를 이용하였으며 최종출력단은 제조회사에서 제공하는 입력 및 부하 임피던스를 이용하여 입출력 정합회로를 설계하였다. 고출력 증폭 소자의 경우 대부분 몇 개의 주파수에 대한 임피던스 값만 제공하므로 광대역의 전력 증폭기를 설계하기 위해서는 별도의 임피던스를 찾아내는 과정이 필요하다.^[3,4] 여기서 적용한 방법은 제조업체에서 제공된 몇몇 임피던스를 근간으로 설계 주파수 대역의 임피던스를 추정하여 결정하는 방법을 선택하였다.

또한, 전력 증폭기의 출력 단자가 개방 혹은 단락 되었을 때 역반사되는 신호 전력은 고가의 전력 소자에 치명적인 영향을 줄 수 있다. 본 전력 증폭기에는 전력 증폭단의 출력단자에 부정합 보호회로를 삽입하여 이와 같은 영향을 방지하였으며 출력 표시기를 장착하여 사용자가 전력 증폭기의 출력을 쉽게 알 수 있도록 하였다.

II. 고출력 광대역 증폭기의 설계

그림 1은 IEC1000-4-3의 전자파 복사내성 시험을 위한 구성도로서 시험을 위해서는 고출력 광대역의 증폭기가 필요하다. 전력 증폭기의 세부 요구 사항은 표 1과 같으며, 전력 증폭기에 대한 설계 규격에서 전자파 복사 내성시험을 위한 주파수 대역은 80~1000MHz로 정하고 있지만 고출력 소자의

경우 주파수 사용 대역이 80~1000MHz의 광대역을 모두 커버하는 전력소자는 구하기 어려우므로 증폭기의 동작 주파수를 여러 개의 사용 주파수 대역으로 나누어 설계하여야 한다. 또는 사용 주파수 대역폭을 유지하려면 증폭 소자가 정격 전력 이하의 출력을 내더라도 부정합된 증폭기를 여러 단 병렬로 결합 설계하는 방법도 있으나 고가의 증폭 소자를 여러 개 사용함으로써 제작원가의 상승이 야기된다.

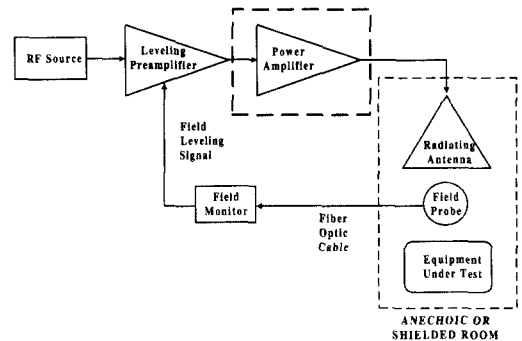


그림 1. IEC1000-4-3의 전자파 복사내성 시험 구성도

표 1. 전자파 복사내성시험을 위한 전력증폭기 규격

항 목	규 격
Frequency range	80 - 1000 MHz
Output power	75 watts 이상
Harmonic suppression	15 dBc
Gain flatness	±1.0 dB

그림 2는 본 논문에서 구현하고자 하는 전력 증폭기의 전체 구성도로서 4단의 증폭단으로 구성되어 있으며 각 증폭단에는 110V, 60Hz 상용전원으로 부터 DC 전원을 공급하기 위한 정류회로, 레귤레이터회로 및 바이어스회로를 포함하고 있다. 또한 전체 증폭기의 최종 출력단에는 부정합 보호회로를 삽입하였다. 사용자의 부주의에 의해 전력 증폭기의 출력단이 개방 혹은 단락되었을 때 고출력 신호는 전반사되고 이는 고가의 증폭 소자에 치명적인 영향을 줄 수 있다. 이러한 역반사 신호를 방향성 결합기로 검출하여 일정 레벨 이상인 경우 부정합 보호회로에서 제어신호를 각 증폭단에 연결된 스위치에 보내어 DC 전압 및 전류를 차단시킨다.

본 전력 증폭기의 전력 구동단은 0.1, 1.0, 10 watts급 증폭기로 구성되어 있으며 mini-circuits사의 ERA-4SM 및 polyet사의 F2001 과 F1058 MOS-

FET를 각각 이용하였다. 각각의 증폭기는 단별로 50ohms에 입출력 정합하여 이를 결합하였다. 또한 각각의 전력 구동단은 RC를 이용한 부캐환 회로를 사용하여 증폭기의 사용 주파수 대역을 수 octave까지 확장시켰으며, 이득의 평탄 특성과 정재파비를 향상시키고 회로의 소형화가 가능하도록 하였다. 그림 3(a)는 부캐환 회로를 포함한 능동소자를 그림 3(b)는 기생요소를 무시한 경우 능동소자의 등가회로를 나타낸다. 이 때 전류 및 전압관계를 다음과 같은 어드미턴스 행렬식으로 표현할 수 있다.^[5,6]

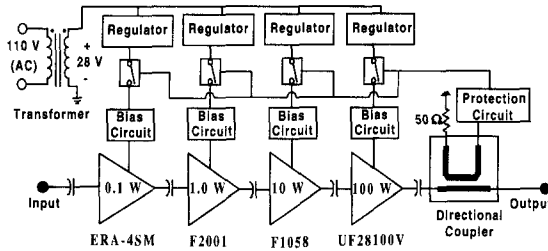


그림 2. 100watts 증폭기의 구성도

$$\begin{bmatrix} i_1 \\ i_2 \end{bmatrix} = \begin{bmatrix} \frac{1}{R} & -\frac{1}{R} \\ g_m - \frac{1}{R} & \frac{1}{R} \end{bmatrix} \begin{bmatrix} v_1 \\ v_2 \end{bmatrix} \quad (1)$$

식 (1)의 어드미턴스 파라미터를 S 파라미터로 변환하면

$$S_{11} = S_{22} = \frac{1}{R} \left[1 - \frac{g_m Z_0^2}{R} \right] \quad (2)$$

$$S_{21} = \frac{1}{D} \left[-2g_m Z_0 + \frac{2Z_0}{R} \right] \quad (3)$$

$$\text{및 } S_{12} = \frac{2Z_0}{DR} \quad (4)$$

로 각각 나타낼 수 있다. 여기서

$$D = 1 + \frac{2Z_0}{R} + \frac{g_m Z_0^2}{R}$$

이다. 식(2)로부터 $S_{11}=S_{22}=0$ 인 조건을 만족하기 위한 S_{21} 과 S_{12} 를 구하면 식(5)와 같다.

$$S_{21} = \frac{Z_0 - R}{Z_0} \quad \text{및} \quad S_{12} = \frac{Z_0}{R + Z_0} \quad (5)$$

위의 식(5)로부터 다음과 같이 부캐환 저항의 값을 산출할 수 있다.

$$R = Z_0(1 + |S_{21}|) \quad (6)$$

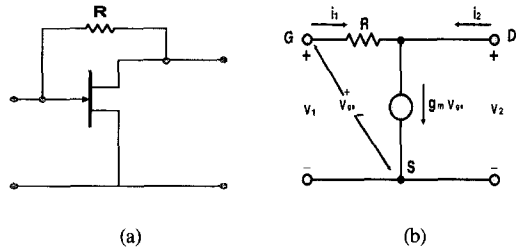


그림 3. 부캐환 증폭기 및 등가회로
(a) 부캐환 증폭기 (b) 등가회로

0.1W 구동 증폭기의 소자인 ERA-4SM은 DC ~ 4GHz까지 내부 정합된 소자로서 입출력단에 50ohms 전송라인을 연결하여 사용하였다. 1W 구동 증폭기는 2.5W 소자인 F2001의 single ended 소자를 이용하였고 제조회사에서 제공하는 S-parameter를 이용하며 입력 및 출력 정합회로를 각각 설계하였으며 설계 주파수 대역을 유지하기 위해서 앞서 언급한 RC부캐환 회로를 이용하였다. 그림 4는 F2001소자의 설계결과를 나타낸 것으로 입력 반사계수는 -16.0dB 이하, 출력반사계수는 -14.9dB 이하의 특성을 얻었고 12dB의 이득 및 ±0.1dB 이하의 이득평탄도 특성을 얻었다. 이때 바이어스 조건은 $V_d=28V$, $I_{dq}=200mA$ 이다. 10W 구동 증폭기는 30W 소자인 F1058의 push-pull소자를 이용하였다. 소자에 필요한 두 개의 입력 및 출력을 위해 동축 선로를 이용한 balun transformer를 삽입하여 정합 회로를 설계하였으며 회로의 집적화를 위해서 동축 선로의 길이를 최소화하였다. 바이어스 조건은 $V_d=28V$, $I_{dq}=400mA$ 이다.

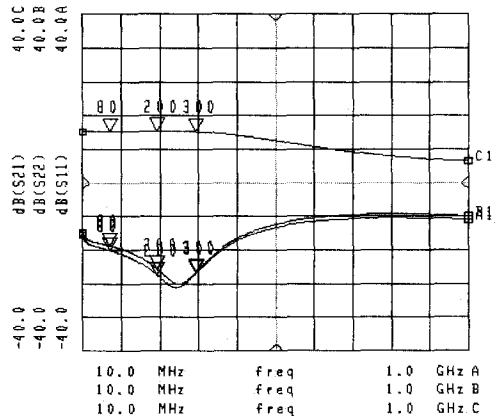


그림 4. 1watt 증폭기의 설계결과

그림 5는 F1058 소자의 설계결과로서 입력반사계수는 -10.2dB이하, 출력반사계수는 -10.6dB 이하의 특성을 얻었으며, 10.9dB의 이득 및 ±0.25dB이하의 이득평탄도 특성을 얻었다.

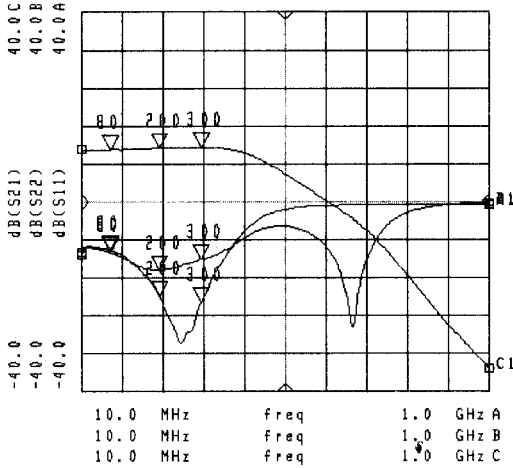


그림 5. 10watts 증폭기의 설계결과

전체 증폭기의 최종 증폭단인 100 watts급 증폭기의 경우 M/A com사의 UF28100V의 전력소자를 사용하였다. 그림 6은 최종 증폭단으로 고효율의 B급 동작을 위한 push-pull 형태인 100 watts급 전력 증폭기의 구성을 나타낸다. 입력 및 출력단에는 임피던스 정합회로 및 180도 위상차를 갖는 2개의 입출력을 위해 동축선로를 이용한 balun transformer를 사용하였으며 그림 7(a)와 (b)에 각각 나타내었다. 동축선로의 접지된 외부 컨덕터는 불평형 중단되어 있으며 반대편은 평형중단되어 있다. 여기서 lineB는 동축선로의 외부 컨덕터와 유전체 기판의 접지면 사이에 존재하는 임피던스로서 누설의 원인이 된다. 선로의 내부 및 외부 도체에서는 전하 보존의 법칙이 성립하며 선로 각 점에서 신호의 크기는 같고 위상은 180도의 차이가 난다. 이 때 balun transformer의 길이 및 특성임피던스는 부하에 따라 적절히 선택하여야 한다.^[7,8] 본 논문에서는 4:1 또는 1:4 임피던스 변환기로서 사용하기 위해 $\lambda_g/4$ 길이의 25ohms 동축선로를 이용하였다.

$$Z_A^2 = 2 \times R \times 50 \quad (7)$$

여기서, Z_A 는 동축선로의 임피던스를 나타내고 R은 push-pull 소자의 한쪽단에 걸리는 임피던스로서 6.25 ohms를 갖는다.

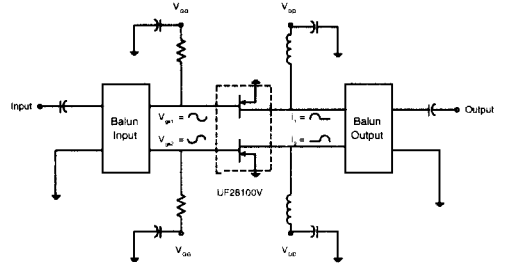


그림 6. Push-pull 형태의 100watts 전력증폭기

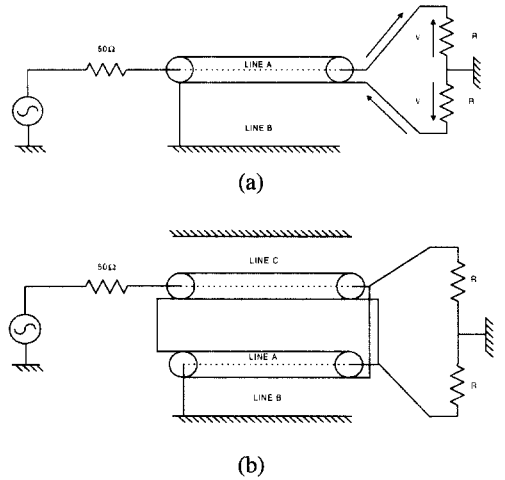


그림 7. 동축선로를 이용한 balun

- (a) 1개의 동축선로를 이용한 balun
- (b) 2개의 동축선로를 이용한 balun

능동소자를 이용한 RF 증폭회로의 설계에서 가장 일반적인 방법은 소신호 S파라미터를 이용하는 것이다. 그러나 소자의 수용전력이 높아질수록 소신호 S파라미터를 이용한 설계는 무의미해진다. 대신 고신호 S파라미터를 이용한 설계는 전력 증폭기 설계에 직접 응용할 수 있으나 넓은 범위의 드레인 전압과 전류에 대해서 S파라미터의 측정이 필요하다. 그러나 그 측정이 어려워 전력소자의 제조회사에서는 대부분 이를 제공하지 않는다. 그 대신 전력소자의 가용출력에 대한 최적의 바이어스 조건과 이러한 조건하에서 몇몇 주파수 점에서의 입력 및 부하 임피던스를 제공한다. 이 임피던스는 $S_{12}=0$ 라는 가정에서의 데이터이며 광대역 증폭기를 구현하기 위한 케환회로 설계에 어려움이 있고 소자의 S_{21} 을 모의 실험할 수 없지만 정격출력을 낼 수 있는 임피던스 데이터임을 의미한다. 즉, 부하 임피던스는 소자가 최적의 전력을 출력하기 위한 임피던스이고 입력 임피던스는 이러한 부하 임피던스가 정합되었을 때

입력되는 신호의 반사를 최소화시켜주는 임피던스를 나타낸다. 본 논문에서는 데이터 슈트에서 제공하는 입력 및 부하 임피던스를 이용하여 전력 증폭기를 설계하기 위해 전력소자의 입출력 단자를 등가적인 RLC 회로로 구성하여 임의의 주파수점에서 임피던스를 추정하는 방법을 선택하였다. 표 2는 본 논문에서 사용한 100watts급 전력소자인 UF28100V의 입력 및 부하 임피던스를 각각 나타낸 것으로 100, 300 및 500MHz의 주파수 점에서 제공되고 있다. 표 2와 같이 주파수에 따른 임피던스는 R+jX의 형태이므로 그림 8과 같이 RLC로 구성된 등가회로로 나타낼 수 있다. 여기서 저항 성분은 데이터 슈트에 있는 임피던스의 실수부를 이용하고 리액턴스 성분은 인덕터와 캐패시터의 직렬 연결된 형태이며 인덕터와 캐패시터 값을 주파수에 따른 두 개의 변수로 놓고 연립방정식을 이용하여 산출할 수 있다.

표 2. 주파수에 따른 UF28100V의 임피던스

주파수 (MHz)	입력임피던스 (Ohms)	부하임피던스 (Ohms)
100	4.5 - j6.0	14.5 + j5.0
300	2.25 - j1.75	7.5 + j1.0
500	1.5 + j5.5	3.5 - j3.5

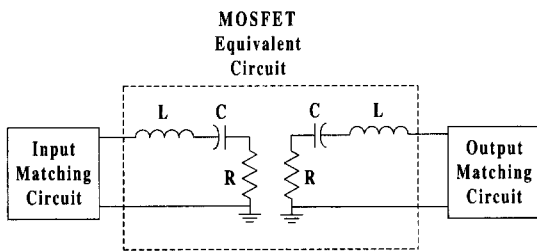


그림 8. 입력 및 출력 임피던스의 등가모델

$$\omega_1 L - \frac{1}{\omega_1 C} = X_1 \tag{8}$$

$$\omega_2 L - \frac{1}{\omega_2 C} = X_2 \tag{9}$$

$$\omega_3 L - \frac{1}{\omega_3 C} = X_3 \tag{10}$$

여기서, w_1, w_2, w_3 는 제공된 임피던스의 주파수이고, X_1, X_2, X_3 는 각 주파수에서의 입력 및 출력 임피던스의 허수부분에 해당한다. 식 (8)과 식 (9)로부터

$$L = \frac{\omega_1 \cdot \omega_2}{\omega_2^2 - \omega_1^2} \cdot \left(\frac{X_2}{\omega_1} - \frac{X_1}{\omega_2} \right) \tag{11}$$

$$C = \frac{1}{\omega_1(\omega_1 L - X_1)}$$

와 식 (9)와 식 (10)으로부터

$$L = \frac{\omega_2 \cdot \omega_3}{\omega_3^2 - \omega_2^2} \cdot \left(\frac{X_3}{\omega_2} - \frac{X_2}{\omega_3} \right) \tag{12}$$

$$C = \frac{1}{\omega_2(\omega_2 L - X_2)}$$

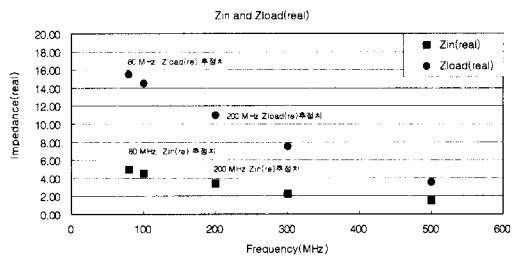
및 식 (8)과 식 (10)으로부터

$$L = \frac{\omega_1 \cdot \omega_3}{\omega_3^2 - \omega_1^2} \cdot \left(\frac{X_3}{\omega_1} - \frac{X_1}{\omega_3} \right) \tag{13}$$

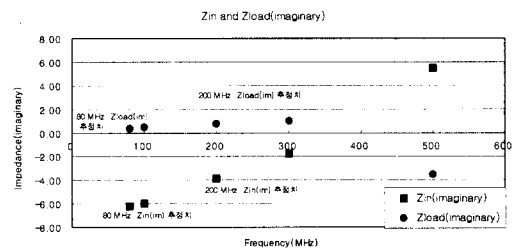
$$C = \frac{1}{\omega_3(\omega_3 L - X_3)}$$

를 각각 얻을 수 있다. 이렇게 추정된 임피던스는 80MHz와 200MHz에서 입력임피던스의 경우 5.0+j6.2와 3.3+j4.0을 각각 얻었으며 부하임피던스의 경우 15.5+j0.35와 11.0+j0.75를 각각 얻어 그림 9에 나타내었다.

그림 9와 같이 추정 및 제공된 임피던스를 근간으로 각 주파수에 따른 입출력 정합회로를 각각 설계하였다. 이 때 설계 주파수 대역폭을 유지하기 위하여 각 주파수점에 따른 정합회로의 schematic을 함께 구성하였고 하나의 정합회로로 최적화하기 위해 lumped 소자값의 trade-off 점을 찾았다.



(a)



(b)

그림 9. 입력 및 부하 임피던스의 추정

- (a) 입력 및 부하 임피던스의 실수부
- (b) 입력 및 부하 임피던스의 허수부

실제 고출력 소자일수록 입력 및 부하 임피던스의 값은 수 ohms이므로 50ohms에 직접 정합하기란 쉽지 않을 뿐만 아니라 광대역의 정합회로를 설계하기란 매우 어렵다. 이러한 문제점을 해결하기 위하여 입출력 단자의 50ohms의 임피던스를 12.5 ohms로 변환시키기 위해 앞서 언급한 4:1 또는 1:4 balun transformer를 삽입하였다. 그림 10은 최적화된 설계결과로서 100watts 전력 증폭단의 입출력 반사계수를 나타내고 있다.

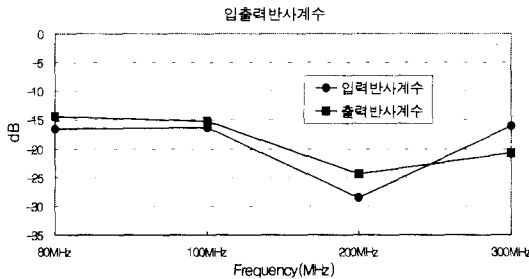


그림 10. 100watts 증폭기의 입출력 반사계수 특성

고출력 증폭기의 경우 출력 단자에 적절치 못한 부하가 연결되었거나 연결 상태가 불안정할 때 고출력 신호는 전반사하게 된다. 이러한 전반사 신호의 전력은 매우 크기 때문에 고가의 전력소자에 큰 손상을 입힐 수 있다. 본 논문에서는 방향성 결합기를 이용하여 출력단의 반사신호를 검출하여 일정량 이상이면 regulator에서 공급되는 전원을 차단함으로써 전력소자를 보호할 수 있도록 설계하였으며, 그림 11에 부정합 보호회로의 구성도를 나타내었다.

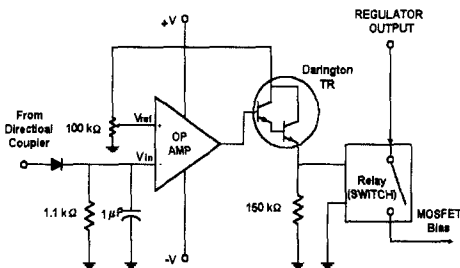


그림 11. 부정합 보호회로의 구성도

방향성 결합기로 부터 검출된 역반사 신호의 peak값은 다이오드 저항 R 및 캐패시터 C에 의해 dc신호로 바뀌어진다. 이러한 dc신호 V_{in} 은 비교기로 사용되는 OP amp의 입력 단자에 연결되며, 비교기로 들어오는 또 다른 기준입력신호 V_{ref} 와 비교한다. V_{in} 이 V_{ref} 보다 크면 비교기의 출력전압으로

+V를, 작으면 -V를 출력한다. 이때 비교기의 출력 전압이 +V이면 switch가 off되어 regulator에서 각 전력소자에 공급하는 dc 바이어스가 차단되고, 출력 전압이 -V이면 switch가 on되어 regulator에서 공급되는 dc 바이어스가 유지된다. 그리고 darlington transistor를 사용하여 relay switch를 구동할 수 있는 충분한 전류를 공급하도록 하였다.

III. 제작 및 측정 고찰

본 논문의 전력 증폭기는 유전율 2.6, 두께 0.54 mm인 테플론 기판 위에 제작하였으며 고출력 소자 및 전원에서 발생하는 열을 방출하기 위하여 방열판 및 환풍 장치를 장착하였다. 측정시 100watts의 고출력으로 부터 측정 장치를 보호하기 위하여 방향성 결합기와 20dB 감쇄기를 이용하여 충분한 신호 감쇄 후 HP8591E 스펙트럼 분석기를 이용하여 측정하였다. 그림 12는 주파수에 따른 출력전력을 측정하여 그래프로 나타낸 것으로 설정 주파수인 80MHz에서 300MHz까지 100watts이상의 출력을 얻었으며 $\pm 0.3dB$ 의 우수한 이득평단도를 얻었다.

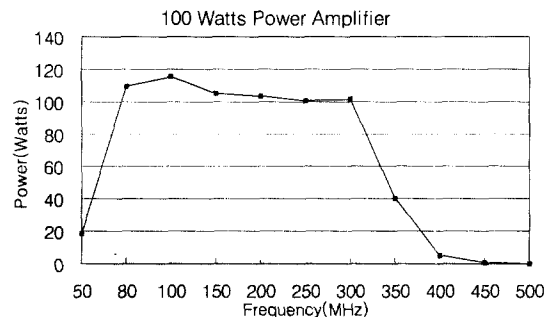


그림 12. 전력 증폭기의 출력 특성

그림 13은 본 전력 증폭기의 입력전력에 대한 출력전력을 측정하여 그래프로 표시한 것으로 전형적인 특성을 가지고 있다. 이득 및 효율특성은 최종 출력단인 100watts 증폭단을 나타낸 것으로 59.5%의 DC 효율을 가지고 있으며 전체 증폭기의 효율은 47%이다.

고조파 특성은 그림 14에 나타낸 것과 같으며 -20dBc 이하의 특성을 가지고 있다. 그림 15는 실제 제작된 전체 전력 증폭기의 실물사진으로 외장 케이스를 포함한 전체 크기는 580X300X180mm³이다. 제작된 전력 증폭기는 표 3에 외국 상용제품과 특성을 비교하였으며 주파수 대역폭은 다소 작지만

비슷한 제반특성을 얻었으며 출력평탄도 면에서 우수한 특성을 나타내었다. 특히 외국 상용품과는 달리 부정합 보호회로 및 출력 표시기를 내장한다는 특성을 가지고 있으며 IEC1000-4-3의 RF 복사 내성시험에 이용할 수 있다.

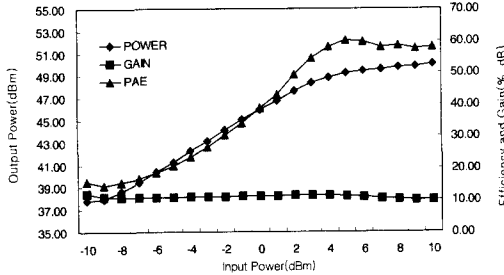


그림 13. 입력 대 출력전력 특성

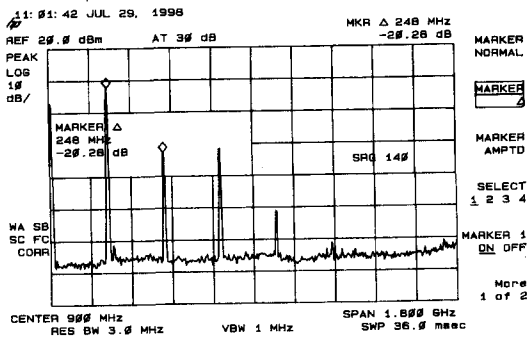


그림 14. 전력증폭기의 고조파 특성

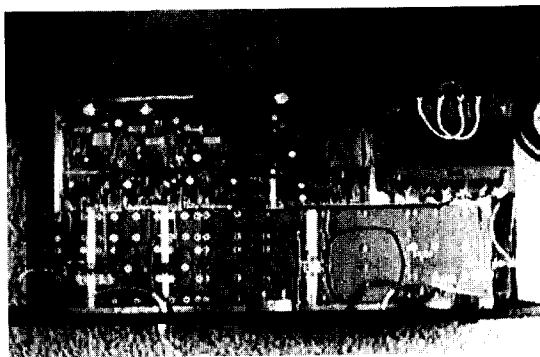


그림 15. 전력 증폭기의 실물도

IV. 결론

본 논문에서는 제조회사에서 제공하는 고출력 소자의 입력 및 부하 임피던스 데이터로부터 설계 주파수 대역내의 임피던스를 추정하였고 이를 이용

표 3. 상용제품과의 비교

구 분	Amplifier Research 75A250	Dressler ALPHA 230/10A	This Work
주파수 (MHz)	0.01~250	0.009~230	80~300
출력전력 (Watts)	> 75	> 100	> 100
평탄도 (dB)	± 1.0	± 0.5	± 0.3
고조파특성 (dBc)	< 20	14 ~ 30	< 20
소신호이득 (dB)	49	50	>40
DC 효율 (%)	-	-	47

하여 EMS 복사 내성시험용 100watts급 광대역 전력 증폭기의 설계, 제작에 관해 고찰하였다. 광대역 전력증폭기가 고출력 증폭기임을 고려하여 출력단 부정합에 의하여 발생하는 반사신호에 대하여 고출력 증폭소자가 보호되도록 부정합 보호회로도 아울러 설계, 제작하였다. 회로 제작을 위해서 기판은 유전율이 2.6이고 높이가 0.54mm인 테플론 기판을 이용하였으며 측정 결과 40dB이상의 소신호 이득과 100MHz에서 116watts의 최고 출력을 얻었으며, 고조파 특성은 20dBc이상을 나타내었다. 전체 회로의 효율은 47%를 얻었으며 고출력단인 100 watts 증폭단은 push-pull 소자를 사용하여 B급으로 동작시켜 59.5%의 고효율을 얻었다. 본고의 광대역 설계 기법은 300MHz 이상의 EMS 측정용 증폭기 뿐만 아니라 복합중계 시스템과 같이 광대역의 주파수 대역을 필요로 하는 통신 시스템의 전력 증폭기 설계에도 응용될 수 있을 것이다.

참고 문헌

- [1] Microwave power device inc., "A 100 to 500 MHz Susceptibility Test Amplifier," *Microwave Journal*, pp. 107~108, May 1994.
- [2] M/A COM, *RF and Microwave Semiconductors*, Application note, 1995.
- [3] W. L. Jung and J. S. Wu, "Stable Broad-Band Microwave Amplifier Design," *IEEE Trans. Microwave Theory Tech.*, Vol.34, No.12, pp. 1276~1281, December 1986.
- [4] C. Bowick, *RF Circuit Design*, ITT, 1985.
- [5] G. Gonzalez, *Microwave Transistor Amplifier*

Analysis and Design, Prentice Hall, 1984.

- [6] L. B. Walker, *High-Power GaAs FET Amplifier*, Artech House, 1993.
- [7] Motorola, *RF Device Data*, Application note, 1986.
- [8] A. Riddle, "Ferrite and Wire Baluns with Under 1 dB Loss to 2.5 GHz," *1998 IEEE MTT-S International Microwave Symposium Digest*, pp. 617~620, 1998.

조 광 윤(Kwang-yun Cho) 정회원

1993년 2월 : 광운대학교 전자통신공학과 공학석사
 1980년~현재 : 한국전자통신연구원 책임연구원
 <주관심 분야> EMI/EMC, 전자파 간섭해석 등

1992년 3월~현재 : 광운대학교 전파공학과 교수
 1993년 3월~현재 : 국제기능올림픽 한국위원회 심사위원
 1994년 9월~현재 : 광운대학교 신기술연구소 연구원
 1997년 2월~현재 : 중소기업청 기술개발평가단 평가위원
 1998년 1월~현재 : 한국전자파학회 이사
 1999년 1월~현재 : 한국통신학회 부회장
 <주관심 분야> 초고주파 회로설계, 이동 및 위성통신, 안테나, EMI/EMC 등

류 근 관(Keun-kwan Ryu) 정회원



1992년 2월 : 광운대학교 전자통신 공학과 공학사
 1994년 2월 : 광운대학교 전자통신 공학과 공학석사
 1994년 3월~현재 : 광운대학교 전자통신공학과 박사과정

<주관심 분야> 초고주파 회로설계, EMI/EMC 등

홍 의 석(Ui-seok Hong) 정회원



1964년 3월~1968년 2월 : 광운대학 통신공학과 공학사
 1971년 9월~1973년 8월 : 연세대학교 전기공학과 공학석사
 1976년 10월~1982년 12월 : 독일 Aachen공대 전기공학과 공학박사

1983년 1월~1986년 2월 : 광운대학교 전자통신공학과 부교수
 1986년 2월~1987년 2월 : 미국 University of Texas (Austin) 객원교수
 1987년 3월~1992년 2월 : 광운대학교 전자통신공학과 교수
 1996년 10월~1997년 12월 : 대한전자공학회 평의원
 1988년 2월~현재 : 국가기술자격제도 전문위원
 1991년 1월~현재 : 통신위성·우주산업연구회 이사