

## 유기금속 화학증착법에 의해 Sputtered-Ru/Polysilicon 위에 증착된 Pt 전극의 특성

최은석 · 양정환 · 윤순길

충남대학교 재료공학과

### Characterization of Pt Bottom Electrode Deposited on Sputtered-Ru/polysilicon by Metalorganic Chemical Vapor Deposition

Eun-Suck Choi, Jung-Hwan Yang and Soon-Gil Yoon

Department of Materials Engineering, Chungnam National University, Daeduk Science Town, Taejon 305-764

(1998년 8월 10일 받음, 1999년 1월 27일 최종수정본 받음)

**초록** 제안된 MOCVD-Pt/sputtered-Ru/polysilicon 전극구조에서 열처리 온도가 증가함에 따라 접착력은 우수하였으며 약 600°C까지는 안정된 전극구조를 형성하였다. 그러나 700°C 이상에서는 장벽층 Ru가 Pt층으로 확산하여 산소 분위기에서 산화되어 RuO<sub>2</sub> 형성으로 인해 하부전극의 거칠기를 증가시켰다. 이들은 Pt의 비저항을 증가시키는 원인으로 작용한다. 600°C에서 열처리한 시편의 비저항은 약 13 μΩ·cm을 갖는다. 형성된 전극구조는 반도체 메모리 소자를 위한 강 유전체박막 접착에 적용가능하다.

**Abstract** The suggested electrode structure of MOCVD-Pt/sputtered-Ru/polysilicon has an excellent adhesion with increasing annealing temperatures and shows a stable electrode structure up to 600°C. However, the ruthenium used for barrier layer increased the roughness of platinum bottom electrodes because ruthenium diffused through the Pt bottom electrode and reacted with oxygen during the annealing above 700°C. The surface roughness increased the resistivity of Pt bottom electrodes. The resistivity of samples annealed at 600°C was about 13 μΩ·cm. The electrode structure was possible to apply for ferroelectric thin film integration of semiconductor memory devices.

### 1. 서 론

최근에 반도체 메모리 소자의 접적도가 증가함에 따라 강 유전체재료를 케페시터로 활용하려는 연구가 집중적으로 진행되고 있다. 반도체 메모리 소자의 dynamic random access memory (DRAM) 용으로는 (Ba, Sr)TiO<sub>3</sub><sup>1~3</sup>가 가장 우수한 재료로 평가되며 또한 비 휘발성 메모리 소자용으로는 Pb(Zr, Ti)O<sub>3</sub> (PZT)<sup>4~6</sup>와 SrBi<sub>2</sub>Ta<sub>2</sub>O<sub>9</sub> (SBT)<sup>7~9</sup>가 최근에 가장 적합한 재료로 알려져 연구가 활발히 진행되고 있다. 그러나 이러한 재료들을 실리콘 위에 접적하기 위해서는 고온과 산소분위기에서도 안정한 하부전극이 필요한데 아직까지도 가장 적합한 하부전극이 개발되지 못하고 있다. 이러한 산소분위기에서 polysilicon이 산화되는 제한성 때문에 하부전극사이에 많은 장벽층을 형성하여야 하며 또한 장벽층들도 고온, 산소분위기에서 안정한 상태를 유지하기 어렵다. 그러므로 이에 대한 연구가 반도체회사들뿐 아니라 많은 연구자들에 의해 수행되고 있다. 최근에 발표된 연구결과들은 NEC<sup>10</sup>에서 polysilicon plug/thin Ti/TiN/RuO<sub>2</sub>/BST/TiN/Al의 구조를, 미쓰비시<sup>11</sup>에서는 polysilicon/Ru/BST/Ru, 그리고 초기의 NEC<sup>12</sup>에서는 polysilicon/Ti/TiN/Pt/BST/top electrode를 발표하였다. 그러나 이 구조들도 아직까지 완전한 하부전극 및 장벽

층을 만들지 못하고 있다. Polysilicon 위에 직접 Pt을 접하는 것이 가장 간단한 전극구조일 수 있으나 polysilicon과 Pt의 접착력이 좋지 못하므로 여기에 접착력을 향상시키는 장벽층을 고려하여야 한다.

그러므로 본 연구에서는 이러한 문제들을 해소하기 위한 방법으로 MOCVD를 이용하여 Pt을 증착하여 polysilicon/Ru/Pt 전극구조를 형성하였다. MOCVD에 의해 증착된 Pt박막은 기존의 sputtering 법으로 증착시 압축응력으로 발생할 수 있는 hillock 형성을 방지할 수 있고 우수한 step coverage 특성을 얻을 수 있다. 이 경우에 Ru는 polysilicon과 Pt의 adhesion layer로서, 또한 산소분위기에서 polysilicon의 산화를 억제하기 위한 목적으로 사용된다. 형성된 전극구조를 산소분위기에서 열처리시 산소확산에 의한 polysilicon 산화를 Ru가 효과적으로 억제할 수 있는지, 또는 Ru의 산화가 Pt에 미치는 영향을 고찰하고자 한다.

### 2. 실험 방법

먼저 ruthenium을 dc sputtering 방법으로 poly-Si/SiO<sub>2</sub>/Si위에 증착하였다. 그리고나서 그 위에 Platinum 박막을 유기금속 화학증착법으로 증착하였다. 이때 사용된 platinum의 precursor로는 MeCpPtMe<sub>3</sub> [trimethyl (methylcyclopentadienyl)platinum] (CH<sub>3</sub>)<sub>3</sub>(CH<sub>3</sub>C<sub>5</sub>H<sub>4</sub>)

Table 1. Deposition conditions of sputtered-Ru and MOCVD-Pt electrodes.

Deposition parameters	Ruthenium	Platinum
Source material	99.9% Ru metal target	*MeCpPtMe <sub>3</sub>
Deposition temperature	400°C	350°C
Substrate	Poly-Si/SiO <sub>2</sub> /Si	Ru/poly-Si/SiO <sub>2</sub> /Si
Film thickness	300 Å	1300 Å
Ar gas flow rate	10 sccm	20 sccm
Bubbling temperature	-	10 °C
Deposition pressure	10 mtorr	500 mtorr
Oxygen flow rate	-	50 sccm
Base pressure	< 5 x 10 <sup>-6</sup> torr	-
dc power	25.6 W	-

\*Trimethyl(methylcyclopentadienyl)platinum[(CH<sub>3</sub>)<sub>3</sub>(CH<sub>3</sub>C<sub>5</sub>H<sub>5</sub>)Pt]

Pt}를 사용하였다. Polysilicon wafer 표면의 native oxide는 다음과 같은 방법으로 제거하였다. 먼저 Si wafer를 2.5% HF 용액을 사용하여 10초 동안 애칭 후 deionized water에 담가 초음파 세척기로 5 분 동안 세정하였다. 그리고 나서 다시 wafer를 HF 2.5% 용액과 에탄올을 1 대 6으로 혼합한 용액에서 약 5초 동안 다시 애칭한 후에 순도 99.9999% 질소를 이용하여 불어 내었다. Pt를 증착하기 위해 사용된 유기금속 화학증착장치는 vertical cold-wall reactor를 사용하였다. 그리고 스퍼터링에 의한 Ru와 Pt의 유기금속 화학증착법의 상세한 증착조건은 표 1에 요약하였다. 형성된 Pt/Ru/polysilicon 구조는 500, 600, 700, 750°C 산소분위기에서 1 시간 동안 열처리를 하였다. 열처리 온도에 따른 박막의 접착력 테스트는 스카치 테이프를 이용하였고 박막의 두께와 표면의 미세구조는 주사전자 현미경(SEM, AKASHI DS-130C)으로 관찰하였다. Ni 필터와 Cu K<sub>a</sub>를 사용한 X 선 회절(XRD, Rigaku D/MAX-RC) 패턴은 박막의 결정상과 우선성장 방향을 결정하는데 사용되었다. 박막의 거칠기는 주사탐침현미경을 사용하여 분석하였다. 열처리시 박막의 각 성분의 확산형태를 이차이온 질량분석기(SIMS, Cameca-ims 4f)로 결정하였다. 열처리시 Pt 하부전극의 비저항은 four-point probe를 이용한 electrometer (CMT-SR1000)로 측정하였다.

### 3. 결과 및 고찰

그림 1은 스퍼터링에 의해서 증착된 Ru의 SEM 표면 사진과 AFM image를 보여준다. Ru의 두께는 약 30nm이

Table 2. Tape test of MOCVD-Pt/sputtered-Ru/polysilicon structures.

Annealing temperature	Failure (✗) Pass (○)
As deposited at 350°C	✗
500°C	○
600°C	○
700°C	○
750°C	○

며 전체적으로 매우 미세한 결정립들로 구성되어 있다. 이 Ru박막 표면의 거칠기는 약 34.3Å 정도를 나타내었다. Ru/polysilicon/SiO<sub>2</sub>/Si 위에 MOCVD로 Pt을 증착한 시편의 표면 미세구조와 거칠기 정도를 그림 2에 나타내었다. Pt 표면은 매우 균일한 구조를 가지며 표면 거칠기는 약 51.2 Å 정도를 나타내어 강유전체 하부전극으로 사용하기에는 충분한 거칠기를 보여준다.

표 2에는 MOCVD-Pt/sputtered-Ru/polysilicon 전극 구조를 열처리 온도에 따른 테이프를 이용한 접착력 테스트를 한 결과를 나타내었다. Polysilicon 위에 증착된 Ru의 접착력 테스트 결과 접착력이 우수한 것으로 나타났다. 그러나 Ru/polysilicon 구조위에 Pt을 350°C에서 증착한 후에는 접착력이 양호하지 못하였다. Pt/Ru/polysilicon 시편을 열처리 온도를 달리하여 얻어진 시편들은 양호한 접착력을 나타내었다. 이와 같은 현상에 대해서는 더 많은 연구가 수행되어야 한다. 이와 같이 형성된 전극구조를 사용하여 고온에서 강유전체를 형성시키기 위한 유사한 조건을

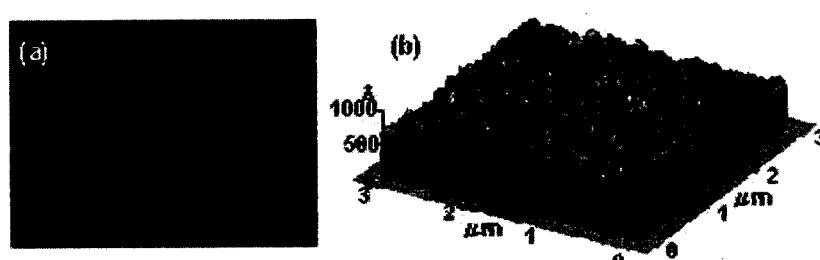


Fig. 1. (a) SEM surface image and (b) AFM image of Ru films deposited on polysilicon by dc sputtering.

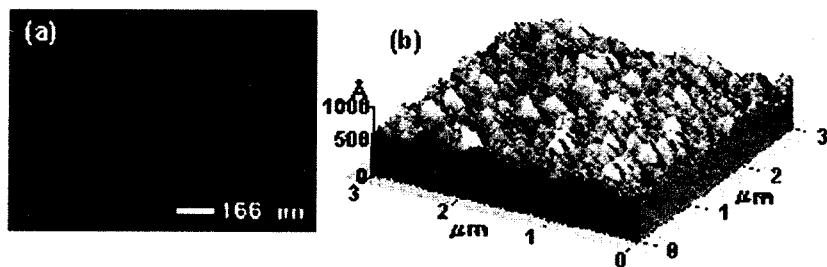


Fig. 2. (a) SEM surface image and (b) AFM image of Pt films deposited on sputtered-Ru/polysilicon by MOCVD at 350°C.

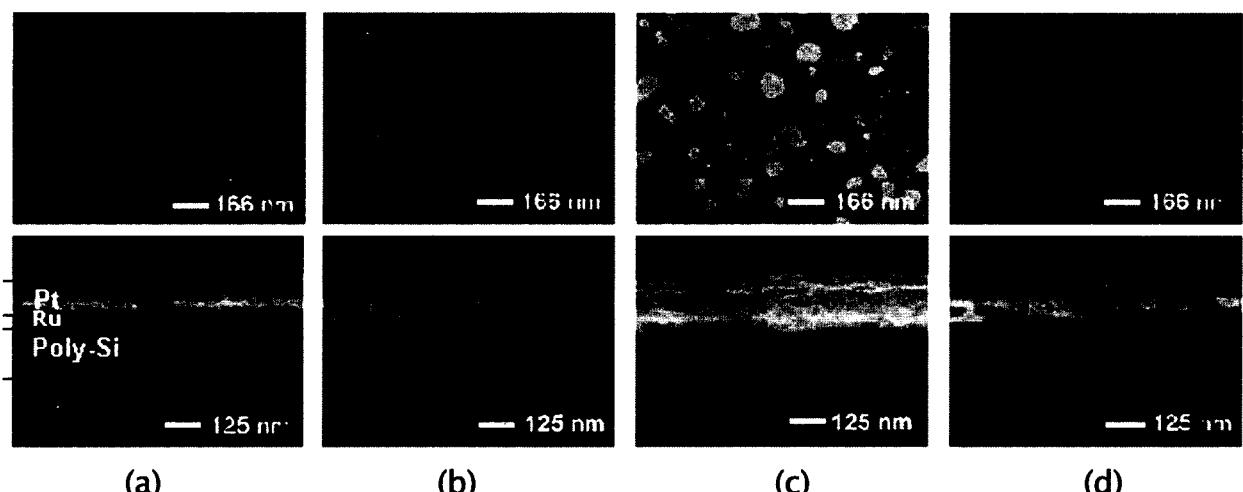


Fig. 3. SEM surface and cross-sectional images of Pt/Ru/polysilicon structures (a) as-deposited at 350°C, and annealed at (b) 600, (c) 700, and (d) 750°C for 1hr in O<sub>2</sub> ambient (760 torr).

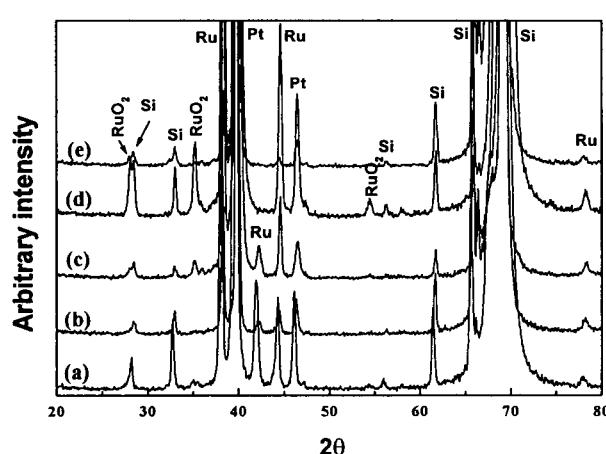


Fig. 4 X-ray diffraction patterns of Pt/Ru/polysilicon structures (a) as-deposited at 350°C, and annealed at (b) 500, (c) 600, (d) 700, (e) 750°C for 1hr in O<sub>2</sub> ambient.

마련하기 위하여 산소분위기에서 열처리온도를 달리한 시편들의 미세구조를 그림 3에 나타내었다. 그림에서 보여주듯이 열처리 온도가 증가함에 따라 Pt의 결정립 크기는 증가함을 보여준다. 그러나 700°C에서 열처리한 시편의 표면은 상당히 거친 형상을 보이며 마치 제 2 상이 형성된 것처럼 보인다. 그러나 750°C로 열처리 온도를 증가시켰을 때

에는 단지 결정립 크기만이 증가하였으며 거친 표면은 사라졌음을 알 수 있다. 이와 같은 현상은 고온의 산소분위기에서 열처리시 장벽층으로 형성한 Ru가 Pt 표면으로 확산하여 산소와 반응함으로써 RuO<sub>2</sub>와 같은 제 2 상을 형성하였을 것으로 판단되어 하부전극 Pt이 고온에서 Ru의 확산을 막지 못한 것으로 판단된다. 열처리시 형성되는 RuO<sub>2</sub>의 유무를 확인하기 위하여 X-ray 회절 분석을 수행한 것을 그림 4에 나타내었다. 500°C 산소분위기에서 열처리한 시편에서는 Pt, Ru, Si peak외에는 다른 상은 나타나지 않았다. 그러나 600°C 이상 열처리 온도에서부터 시편이 산소분위기에서 RuO<sub>2</sub> 상을 형성하고 있음을 알 수 있으며 700°C에서 열처리한 시편에서 RuO<sub>2</sub> peak가 가장 크게 나타났다. 반면 750°C 산소분위기에서 열처리한 시편은 RuO<sub>2</sub> peak가 감소하였는데 이는 750°C와 같이 높은 온도에서는 형성된 RuO<sub>2</sub> 상이 산소와 반응하여 휘발성이 강한 RuO<sub>4</sub>를 형성하여 휘발됨으로 그림 3(d)와 같은 미세구조를 나타낸 것으로 보인다.

그림 5는 Pt/Ru/polysilicon 전극의 열처리 온도에 따른 표면 거칠기를 나타내었다. 박막의 거칠기는 700°C에서 열처리하였을 경우 138Å의 높은 값을 나타내었는데 이는 그림 3(c)의 SEM에서 볼 수 있듯이 제 2상이 형성됨으로 인해 거칠기가 상당히 증가한 것으로 보인다. 그러나 그림

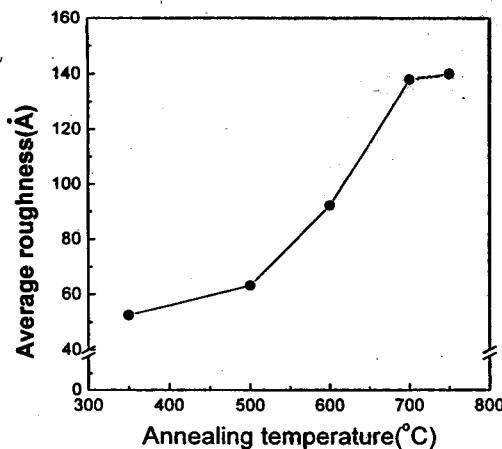


Fig. 5. Average roughness of Pt/Ru/polysilicon structure with annealing temperature.

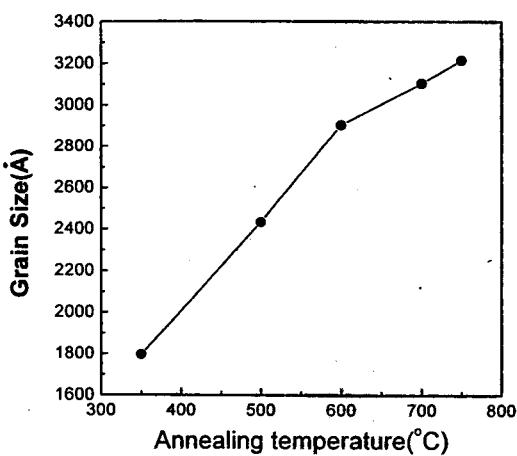


Fig. 6. Grain size of Pt/Ru/polysilicon structure with annealing temperature.

3(d)의 경우처럼 비교적 smooth한 표면을 나타낸에도 불구하고 거칠기가 큰 값을 나타낸 것은 표면에 형성된 RuO<sub>2</sub>가 고온의 산소분위기에서 휘발되어 날아가고 Pt의 결정립의 크기가 증가함에 기인된 것이다. 열처리 온도의 변화에 따른 결정립의 변화를 그림 6에 나타내었다. 그림에 나타낸 것처럼 박막의 결정립은 열처리 온도가 증가함에 따라 크게 증가하였음을 볼 수 있고 앞에서 예상했던 것처럼 750°C에서 열처리한 경우가 3214 Å으로 가장 큰 값을 나타내었다. 전극구조 Pt/Ru/polysilicon/SiO<sub>2</sub>/Si의 열처리 온도에 따른 비저항의 변화를 그림 7에 나타내었다. 열처리 온도가 600°C까지는 비저항의 변화를 보이지 않으나(약 13 μΩ·cm) 700°C에서는 비저항이 급격히 증가함을 보인다. 이는 박막의 미세구조에서도 보여주듯이 고온에서 Ru가 Pt를 통하여 확산하여 표면에서 산소와 반응하여 RuO<sub>2</sub>를 형성한 이유 때문에 비저항의 증가를 보인다. 그러나 열처리 온도가 750°C에서는 RuO<sub>2</sub>가 산소와 반응하여 휘발됨으로 다시 비저항의 감소를 보인다. 그러나 아직까지도 완전한 RuO<sub>2</sub>의 제거가 안되어 600°C에서 나타낸 값과는 다른 수치를 나타낸다. 700°C에서 열처리한 시편의 표면에 생성된

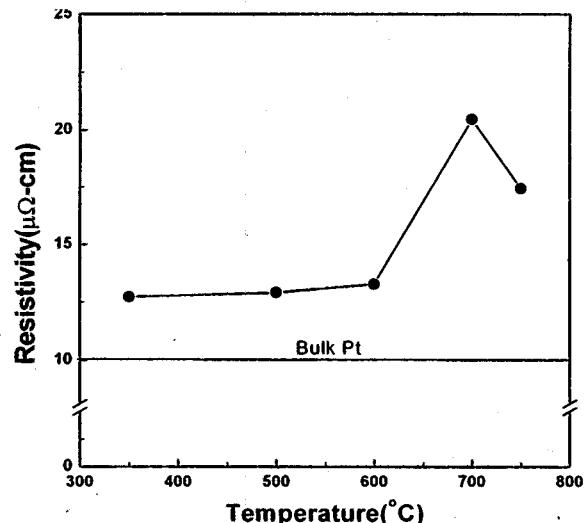


Fig. 7. Resistivity for various annealing temperature of Pt thin films deposited on sputtered-Ru/polysilicon.

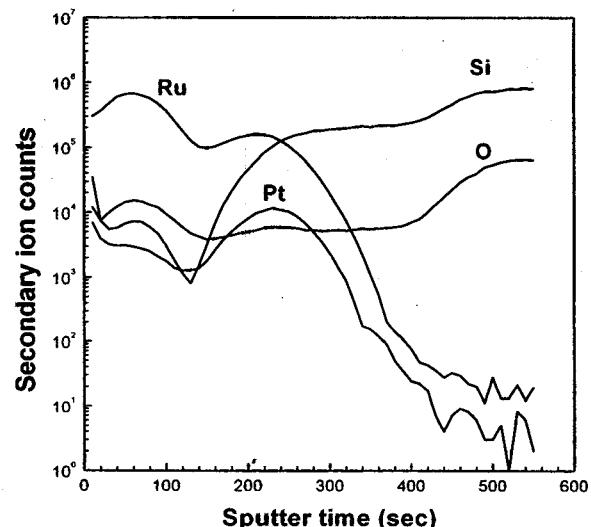


Fig. 8. Secondary ion mass spectrum of Pt/sputtered-Ru/polysilicon structures annealed at 700°C for 1hr in O<sub>2</sub> ambient.

것이 RuO<sub>2</sub>인가를 확인하기 위하여 SIMS 분석을 한 결과를 그림 8에 나타내었다. 그림에서 보여주듯이 시편 표면에 Ru와 O의 조성이 증가한 것으로 보아 시편 표면에 RuO<sub>2</sub>상이 형성되었음을 알 수 있으며 Pt와 Ru가 상당량 상호확산에 의해 서로 섞여있음을 알 수 있다. 이와 같은 실험 결과로부터 600°C까지는 Ru가 안정한 반면에 700°C 이상에서는 Ru가 Pt 표면으로 확산하여 Pt 표면의 거칠기를 증가시킨다. 그러므로 Ru가 안정한 장벽층으로 활용되기 위해서는 하부전극 Pt이 치밀하게 형성되어 Ru가 Pt를 통해 확산하는 현상<sup>13)</sup>을 억제하도록 증착조건을 최적화해야 한다.

#### 4. 결 론

제안된 MOCVD-Pt/sputtered-Ru/polysilicon 전극구

조에서 열처리 온도가 증가함에 따라 접착력은 우수하였으며 약 600°C까지는 안정된 전극구조를 형성하였다. 그러나 700°C 이상에서는 장벽층 Ru가 Pt 층으로 확산하여 산소 분위기에서 산화되어 하부전극의 거칠기를 증가시켰다. 750°C에서 가장 큰 거칠기를 나타내었지만 이는 표면에 형성된 RuO<sub>2</sub>상이 산소와 반응함으로써 RuO<sub>4</sub> 등으로 휘발하고 Pt의 결정립이 증가하기 때문이다. 또한 이러한 RuO<sub>2</sub>의 휘발로 인해서 700°C에서 보다는 비저항 값이 감소한 결과를 나타내었다. 그러나 600°C에서 열처리한 것보다는 여전히 높은 값을 나타내었다. 하부전극 Pt위에 형성된 제2상은 하부전극의 비저항을 증가시키는 원인으로 작용한다. 600°C에서 열처리한 시편의 비저항은 약 13 μΩ·cm을 갖는다.

### 참고문헌

1. S. G. Yoon, J. C. Lee, and A. Safari, *J. Appl. Phys.*, **76**, 2999 (1994).
2. S. G. Yoon and A. Safari, *Thin Solid Films*, **254**, 211 (1995).
3. W. J. Lee, S. G. Yoon, and H. G. Kim, *J. Appl. Phys.*, **80**, 5891 (1996).
4. D. P. Vijay and S.B. Desu, *J. Electrochem. Soc.*, **140**, 2640 (1993).
5. E. G. Lee, D. J. Wouters, G. Willem, and H. E. Maes, *Integrated Ferroelectrics*, **16**, 165 (1997).
6. C.W. Chung, J. K. Lee, C. J. Kim, and I. S. Chung, *Integrated Ferroelectrics*, **16**, 139 (1997).
7. N. J. Seong, S. S. Lee, and S. G. Yoon, *Appl. Phys. Lett.*, **71**, 81 (1997).
8. N. J. Seong, C. H. Yang, W. C. Shin, and S. G. Yoon, *Appl. Phys. Lett.*, **72**, 1374 (1998).
9. K. Amanuma, and T. Kunio, *Integrated Ferroelectrics*, **16**, 175 (1997).
10. S. Yamamichi, P-Y. Lesaicherre, H. Yamaguchi, K. Takemura, S. Sone, H. Yabuta, K. Sato, T. Tamura, K. Nakajima, S. Ohnishi, K. Tokashiki, Y. Hayashi, Y. Kato, Y. Miyasaka, M. Yoshida, and H. Ono, *IEEE IEDM-95* (1995) p. 119.
11. A. Yuuki, M. Yamamuka, T. Makita, T. Horikawa, T. Shibano, N. Hirano, H. Maeda, N. Mikami, K. Ono, H. Ogata, and H. Abe, *IEEE IEDM-95* (1995) p. 115.
12. P. Y. Lesaicherre, H. Yamaguchi, Y. Miyasaka, H. Watanabe, H. Ono, and M. Yoshida, *Integrated Ferroelectrics*, **8**, 201 (1995).
13. E. S. Choi, S. G. Yoon, W. Y. Choi, and H. G. Kim, *Applied Surface Science*, **141**, 77 (1999).