

Software Defined Radio를 위한 AD/DA 변환기의 기술 동향

신원화 · 한건희

연세대학교 전자공학과

요 약

Software defined radio system은 모든 wireless communication standard에 적용될 수 있는 software reconfigurable system을 의미하며, 이 system은 기존의 A/D D/A 변환기보다 더 많은 요구 조건을 가진 A/D D/A 변환기를 필요로 한다. 본 논문에서는 A/D D/A 변환기의 기술 동향과 성능 측정, 그리고 BER에 대한 effective resolution과 sampling rate 사이의 관계에 대한 기본적인 설명을 제공한다. Software defined radio system을 위해서는 기본적으로 high speed의 AD/DA 변환기가 요구되며, system 구조의 간단화와 앞으로 추가될 standard의 실현을 위해 direct conversion 방식의 system 구현이 바람직하다. 그러나 현재의 technology로는 1st IF down conversion 후 AD/DA 변환 정도만이 가능하며 direct conversion은 거의 불가능하다.

Abstract

This paper presents the survey of technical trend in AD converters for wireless communication systems. This paper provides explanations about the performance measure of ADC in wireless communication application and the relationship between BER versus effective resolution and sampling speed. The survey suggests that at least one step analog frequency down conversion is required for software defined radio systems due

to current technological limit.

I. 서 론

Software defined radio(SDR)이란 현재 사용되고 있는 모든 wireless communication standard를 만족시킬 뿐만 아니라 앞으로의 IMT-2000^[1]이나 GSM^[2] 같은 standard에도 적용될 수 있는 software reconfigurable wireless communication system을 말한다. SDR 방식에서 사용될 A/D D/A converter는 기존의 통신 시스템에 사용되는 AD/DAC보다 더 많은 요구 조건을 가지게 된다. 우선 각종 standard에 따라 서로 다른 carrier 주파수와 bandwidth를 갖는 신호를 입력으로 받아들여야 하므로 기본적으로는 wide-range frequency의 signal converting 하기 위해 high speed의 sampling이 요구된다. 현재 통용되고 있는 super-heterodyne 방식을 사용하는 시스템은 입력된 analog 신호를 여러 번 down conversion 시킨 후 낮은 주파수의 IF에서 A/D변환한 뒤 digital 신호로 처리하고 있다^[3]. 이 방식을 SDR 시스템에 적용할 경우, 입력 신호의 down conversion은 AD/DAC의 요구 조건을 완화시키지만 down conversion 횟수만큼의 mixer와 filter 같은 IF 소자가 필요하게 되므로 시스템 구성이 복잡해지게 된다. 그러나 무엇보다도 SDR 시스템이 다양한 standard를 실현하기 위해 IF소자들 역시 wide-band, wide dynamic range, variable parameter control의 특성을 가져야 하지만 analog 소자의 특성상 반드시 어떤 한계점을 가지게 되므로, 현재로서는 앞으로 추가될 standard 모두를 만

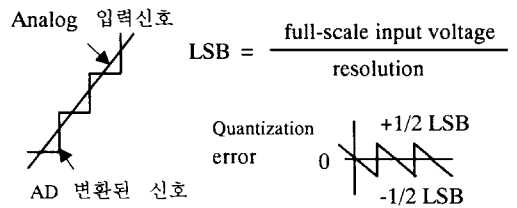
족시키기에 기술적 한계가 있다. 따라서 ideal한 SDR 시스템을 위해 analog 입력 신호를 down conversion 없이 RF에서 직접 digital data로 변환하는 direct conversion 방식^[4]이 연구되기도 하며, 이 경우 Nyquist 조건^[5]을 만족시키기 위해서는 대단히 높은 sampling speed를 갖는 AD 변환기가 요구되나 현재의 기술로는 이를 만족시키지 못하고 있다. 이러한 고속 AD 변환기를 사용하지 않고 subsampling에 의한 direct conversion에 대한 연구도 활발하다^[6].

Sampling 속도 이외에 AD/DAC의 여러 다른 요소들이 digital communication system의 performance에 영향을 미치게 된다. Digital communication system에서는 AD 및 DA 변환기 모두 사용되지만 DA 변환기 개발은 AD 변환기 기술에 비하여 상대적으로 high speed, high resolution을 실현할 수 있으므로 본 논문은 기술적 제한 요소가 되고 있는 AD 변환기에 대하여 설명하고 있으며, DA 변환기에 대하여도 유사한 기술동향 및 해석이 적용될 수 있다.

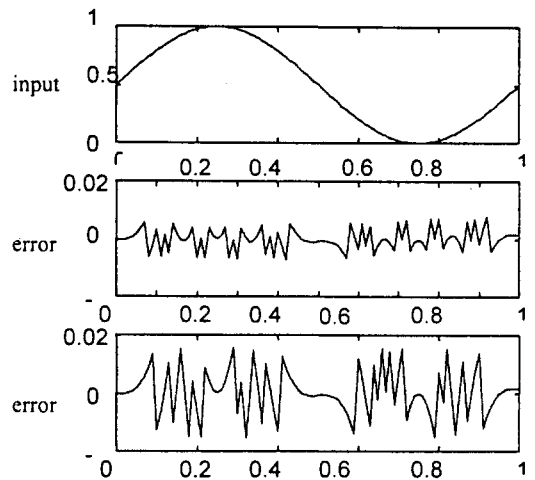
본 논문은 현재까지의 AD 변환기의 기술 동향을 살펴보고 앞으로의 기술 개발 방향을 예측하기 위하여 AD 변환기의 특성과 기술적인 제한 조건, BER(bit error rate)에 대한 resolution 및 sampling rate의 관계에 대하여 기본적인 설명을 제시한다.

II. AD 변환기의 특성과 기술 동향

SDR에서 AD 변환기의 가장 기본적이고 중요한 특성으로 effective resolution, sampling frequency, ERBW(effective resolution band-width)를 들 수 있으며 이들은 communication system의 performance에 직접적인 영향을 미치나 여러 가지 기술적, 물리적 한계로 인하여 모든 performance 특성을 함께 만족시키지 못하게 된다. 다음은 이러한



[그림 1] Quantization error.



[그림 2] Resolution에 따른 quantization error 비교

performance measure에 대한 정의와 현재까지의 기술 동향에 대하여 설명하고 있다.

2-1 Effective resolution

AD 변환기가 ideal한 경우에 나타나는, 입력 신호와 AD 변환 후의 신호의 차이를 quantization error라 하며 이는 [그림 1]과 같이 유한한 개수의 level을 사용하기 때문에 발생하는 error를 의미한다^[7].

이때 quantization error의 범위는 $\pm 1/2$ LSB이며 이러한 error는 시간에 따라 변화하는 입력 신호에 대해서 [그림 2]와 같이 noise와 같은 특성을 갖게 된다. 또한 이와 같이 발생된 noise를 quan-

tization noise라 하며 resolution이 높을수록 noise power가 작아진다.

Quantization noise만을 AD 변환기의 noise로 고려할 경우, SNR은 다음과 같이 구해진다^[8].

$$SNR = 6.02 N + 1.76 \quad (1)$$

(N : AD 변환기의 resolution)

반면, 실제의 AD 변환기에서는 quantization noise 뿐만 아니라 여러 가지 mechanism에 의하여 error 및 noise가 발생하며, 이들은 white noise로 해석될 수 있다.

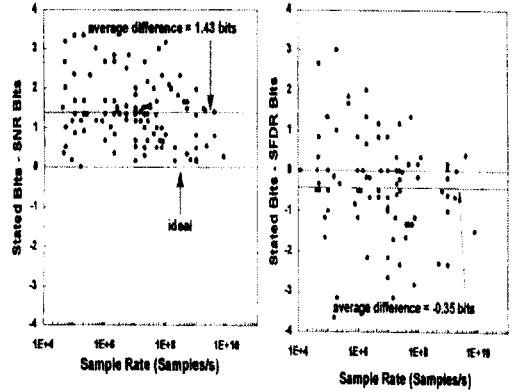
AD 변환기의 effective resolution을 구하기 위해서 SNR, SFDR을 측정하는 방법이 주로 사용된다. AD변환기에서의 SNR은 AD 변환기가 사용되는 주파수 영역 내에서, 입력 signal의 rms값과 이 주파수 영역 내에서 발생하는 모든 noise power의 합과의 비율로 다음과 같이 정의된다.

$$SNR = \frac{\int_{BW} P_s(w) dw}{\int_{BW} P_n(w) dw} \quad (2)$$

이 식에서 $P_s(w)$ 은 주파수 w 에서의 signal power를, $P_n(w)$ 은 w 에서의 noise power를 의미한다. 또한 SFDR은 AD 변환기의 주파수 영역에서의 single tone signal amplitude와 이 영역 내에서의 가장 큰 non-signal component와의 비율을 뜻한다^[10]. SNR 및 SFDR에서의 noise는 linearity error와 quantization error, circuit noise, aperture jitter, comparator ambiguity 등과 같이 발생할 수 있는 모든 mechanism에 의한 error를 포함한다.

이와 같이 noise들을 고려하여 측정된 SNR 또는 SFDR로부터 ADC의 effective resolution을 식 (1)에 의해 다음과 같이 구할 수 있다.

$$SNR \text{ bits} = (SNR(\text{dB}) - 1.76) / 6.02 \quad (3)$$



[그림 3] SNR bits, SFDR bits와 hardware적 resolution과의 차이^[9]

$$SFDR \text{ bits} = SFDR(\text{dB}) / 6.02 \quad (4)$$

[그림 3]은 AD 변환기 제품들의 SNR bits 또는 SFDR bits를 hardware적 resolution과 비교하여, 그 차이를 sampling frequency에 따라 나타낸 것이다. 이 때 sampling rate이 증가할수록 hardware적 resolution과의 차이가 감소하는 경향을 발견할 수 있다. 이 그래프에서 각 hardware적 resolution과 SNR bits와의 평균 차이는 1.43 bits이며, SFDR bits와의 평균 차이는 0.35 bits로 나타나지만 SFDR은 SNR에 비해 매우 큰 분산을 가지고 있음을 알 수 있다. 이런 차이점으로 인해 SFDR은 주로 non-linearity에 대한 harmonic distortion에 초점을 두고 있으며 SNR은 모든 noise를 고려한 AD 변환기의 성능에 초점을 둔다.

2-2 Effective resolution band width(ERBW)

ERBW는 AD 변환기의 실제 사용할 수 있는 주파수 범위를 의미한다^[9]. AD 변환기로 입력되는 signal의 주파수를 f_{sig} 라고 할 때 f_{sig} 가 일정값 이하로 작은 경우 AD 변환기의 low-frequency에

서의 SNR 또는 SFDR은 일정한 값으로 유지된다. 그러나 f_{sig} 가 증가하면 SNR, SFDR 값이 감소하기 시작하며, low-frequency에서의 SNR, SFDR에 대하여 3dB 감소되는 주파수를 ERBW로 정의한다. ERBW는 Nyquist condition에 따라 다음의 조건을 만족하여야 한다.

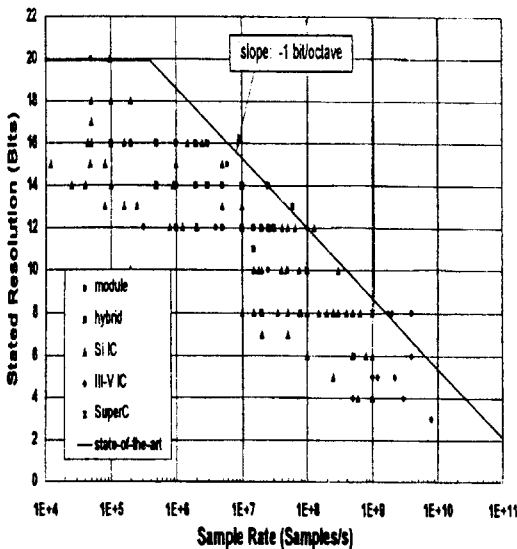
$$ERBW \geq \frac{f_{samp}}{2}$$

(f_{samp} : sampling frequency) (5)

그러나 발표된 모든 AD 변환기가 이 조건을 만족하지는 않는다^[6].

2-3 기술 동향

[그림 4]는 [그림 3]의 AD 변환기 제품들을 hardware적 resolution과 sampling rate에 관해 나타낸 그래프이다. [그림 4]에서 대부분의 AD 변환기



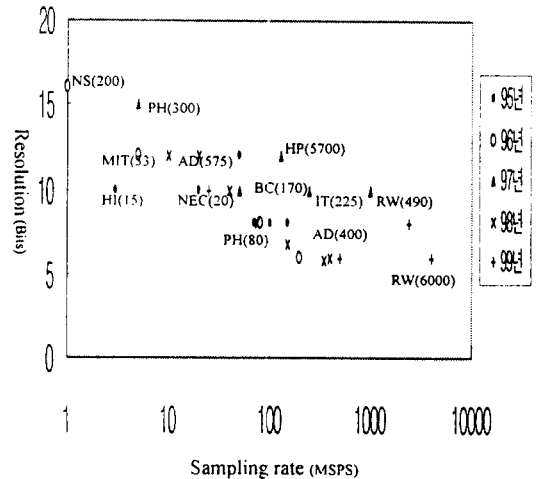
[그림 4] Sampling rate에 따른 hardware적 resolution의 분포

는 sampling rate이 증가함에 따라 hardware적 resolution이 거의 -1 bits/octave 비율로 감소하고 있음을 알 수 있다. 결국 이와 같은 경향은 AD 변환기의 성능이 speed와 resolution의 측면 모두를 완벽하게 만족시킬 수 없다는 사실을 반영하고 있다.

[그림 5]는 ISSCC에 발표된 AD 변환기의 resolution, sampling frequency, 제조 회사, 전력 소모를 나타내고 있으며, sampling rate가 높아짐에 따라 resolution은 감소한다는 사실을 확인시켜 준다. 그러나 예외적으로 Rockwell의 1GSPS(490 mW)의 AD 변환기는 10 bit의 hardware적 resolution의 특성을 보이는 등, product마다의 차이점은 존재한다.

<표 1>은 대표적인 wireless communication용 AD 변환기 제품들의 사양을 보여주고 있다.

이상에서 AD 변환기의 기술이 발전함에 따라 sampling rate 및 resolution에 따른 power consumption은 조금씩 향상되고 있으나, resolution의



[그림 5] ADC technology trend(자료: ISSCC): NS: National Semiconductor, PH: Philips, HP: Hewlett Packard, RW: Rockwell, IT: Italtel, AD: Analog Devices, HI: Hitachi, BC: Broadcom, ():소모전력 mW.

〈표 1〉 대표적 wireless communication용 AD 변환기 제품 예

Company	Product	Speed	Resolution
Analog Devices	AD9045A/AD9410	200MSPS	8bit/10bit
	AD9884	140MSPS	8bit
	AD9432	105MSPS	12bit
	AD9288/ AD9071	100MSPS	8bit/10bit
Rockwell	RSC-ADC080E/S	4GSPS	6bit
	RI61010	2.4GSPS	8bit
		1GSPS	12bit

증가에는 한계가 있음을 알 수 있다. 이런 현상은 AD 변환기의 thermal noise, aperture jitter, comparator ambiguity에 의해 실제로 사용될 수 있는 resolution이 한정되기 때문이다^[9].

Thermal noise는 input referred circuit noise를, aperture jitter는 sampling point가 일정하지 않고 변함으로써 생기는 noise를 뜻하며, comparator ambiguity는 입력 signal의 frequency가 AD 변환기에 쓰이는 소자들의 unity gain frequency 범위를 넘어설 때 생기는 noise를 의미한다. 이러한 각각의 noise들에 의해 effective bits가 결정되며, 각각 다음과 같이 계산되고, 이들 중 가장 낮은 resolution이 실제 AD 변환기 resolution의 물리적 한계로 작용한다.

$$B_{thermal} = \log_2 \left(\frac{V_{FS}^2}{6kTR_{eff}f_{samb}} \right)^{1/2} - 1 \quad (6)$$

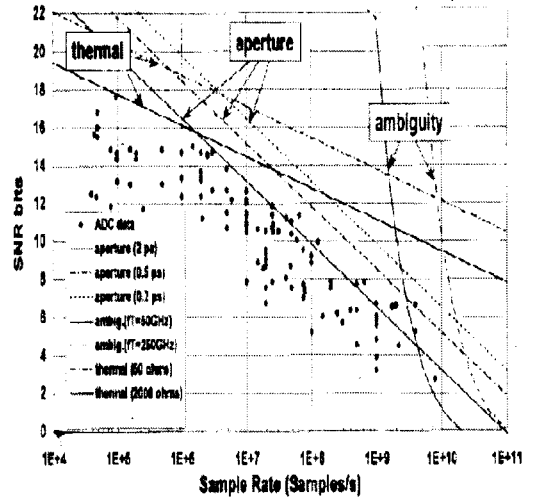
$$B_{aperture} = \log_2 \left(\frac{2}{\sqrt{3}\pi f_{samb} \tau_a} \right)^{-1} \quad (7)$$

$$B_{ambiguity} = \frac{\pi f_T}{6.93 f_{samb}} - 1.1 \quad (8)$$

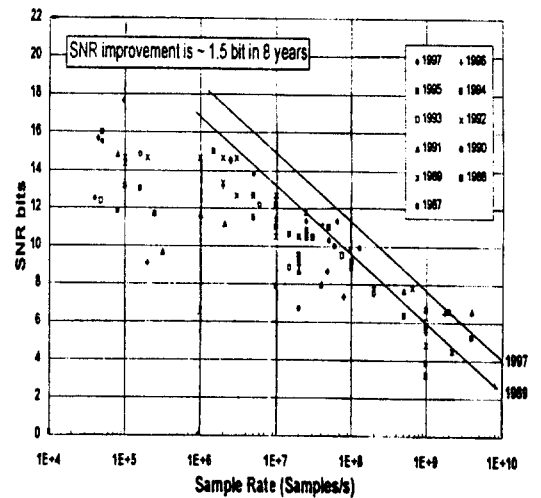
V_{FS} : Input signal의 full scale

f_{samb} : AD 변환기의 sampling frequency

R_{eff} : Input effective resistance



〔그림 6〕 Sampling rate에 따른 SNR bits의 제한과 ADC의 분포^[9]



〔그림 7〕 Sampling rate에 따른 SNR bits 향상 정도 (1989-1997)^[9]

τ_a : rms aperture jitter

f_T : 소자의 unity gain frequency

k : Boltzman constant

T : Absolute temperature

위와 같이 제한된 resolution은 SNR bits로 표현 될 수 있으며 [그림 6]은 이러한 제한 사항들과 발표된 AD 변환기들을 함께 보여준다. 이는 주어진 ADC의 technology로 sampling frequency가 주어졌을 때, 가능한 이론적인 최대 resolution을 나타내며 technology가 계속 발전하더라도 일정한 resolution의 한계점은 항상 존재하므로, sampling rate가 높아질수록 SNR bits는 감소하게 됨을 확인할 수 있다.

이런 한계점은 SDR 시스템이 요구하는 high speed sampling AD 변환기의 resolution이 극히 제한된다는 것을 의미한다. 물론 AD 변환기의 technology가 발전하면 high sampling rate에서 더 높은 SNR bits를 얻을 수 있다. 그러나 [그림 7]에서 확인할 수 있듯이 지난 8년 동안 SNR bits는 1.5 bits 정도만이 상승하였으며, 기술이 발전하더라도 sampling speed와 resolution의 관계는 여전히 큰 제한점으로 작용하리라는 것을 예측할 수 있다.

III. AD 변환기의 특성이 BER에 미치는 영향

이제까지 살펴본 AD 변환기의 effective resolution과 sampling rate을 근거로 receiver의 BER을 구할 수 있으며, 여기에서는 IS-95 receiver에 대하여 analytical하게 분석하였다.

통신 channel을 Rayleigh fading environment로 가정하고 QPSK modulation을 이용하는 경우 BER은 다음과 같이 계산된다^[12].

$$P_e = \frac{1}{2} \left(1 - \sqrt{\frac{\gamma}{1+\gamma}} \right) \quad (9)$$

여기에서 γ 는 AD 변환기의 average SNR을 의미한다. 사용하는 주파수 대역폭을 F_{bw} 라고 할 때, signal의 power는 bit 당 energy와 F_{bw} 의 곱으로 표현될 수 있으며, noise power는 A/D conversion

까지의 RF Gaussian thermal noise와 AD 변환기에서의 noise 합으로 나타난다^[13]. 앞에서 살펴본 것처럼 AD 변환기에서 나타나는 모든 noise를 고려해 effective resolution을 구할 수 있었으며, AD 변환기의 hardware적 resolution을 effective resolution으로 변환시킬 경우 AD 변환기에서는 quantization noise만이 나타나게 된다. 이러한 사항을 모두 고려하여 SNR을 다음과 같이 구할 수 있다.

$$\gamma = \frac{E_b F_{bw}}{N_o F_{bw} + \frac{R^2}{12} \frac{1}{2^{2B_q}} \frac{F_c}{F_s}} \quad (10)$$

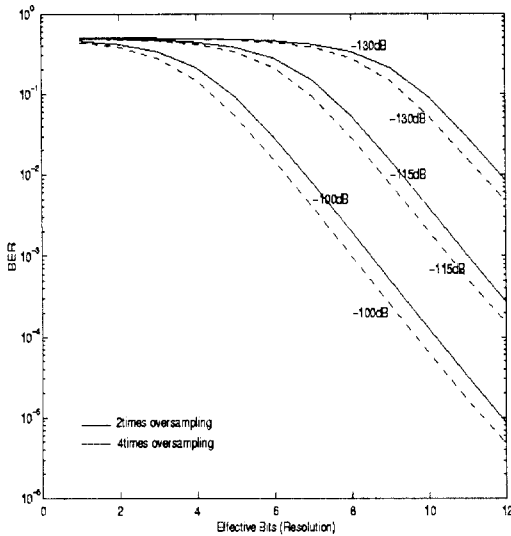
- E_b : Energy per bit
- R : Full-scale range of ADC
- F_c : IF frequency
- N_o : Gaussian thermal noise
- F_s : ADC sampling frequency
- B_q+1 : Number of effective bits
- F_{bw} : signal bandwidth

다음에 언급될 해석에서 RF단의 VGA는 ideal하다고 가정하여 AD 변환기의 full-scale range가 항상 일정하게 유지된다는 전제하에, BER측정을 위해 AD 변환기의 가장 큰 input signal을 -50 dBW라고 가정하고, AD 변환기의 full-scale dynamic range가 이 신호보다는 항상 3 dBW보다 크다고 설정한다면 AD 변환기의 full-scale range는 ± 0.0045 V라고 할 수 있다. 또한 A/D conversion 전까지의 RF 단에서의 noise figure가 6.5 dB이고 absolute temperature가 293 K일 때, BPSK modulation에서의 Gaussian thermal noise N_0 는 $1.832 \cdot 10^{-20}$ W/Hz가 된다^[13]. IS-95 receiver에서는 869~894 MHz의 RF 입력이 두 번의 down conversion을 거치면서 각각 85.38 MHz, 4.95 MHz로 converting되므로 F_c 는 각각의 IF 주파수일 때에 대하여 고찰하였으며, bandwidth는 동일한 standard에 의해

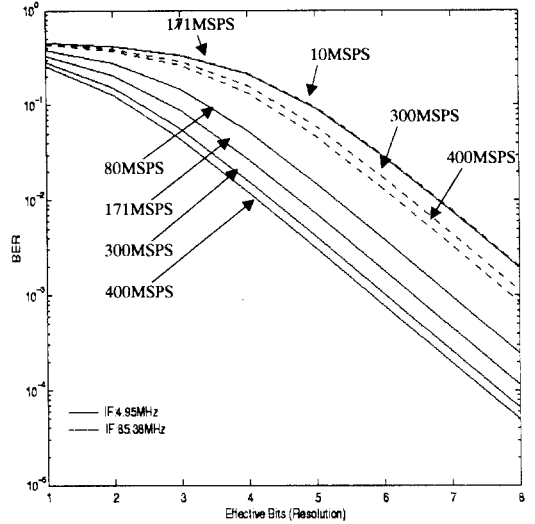
1.25 MHz를 사용하였다. 만약 Nyquist condition을 만족하는 AD 변환기를 가정한다면 1st IF에서 AD 변환하는 경우의 최소 sampling frequency는 171 MSPS로, 2nd IF에서 AD 변환하는 경우에는 10 MSPS로 주어진다.

3-1 Effective resolution과 BER의 관계

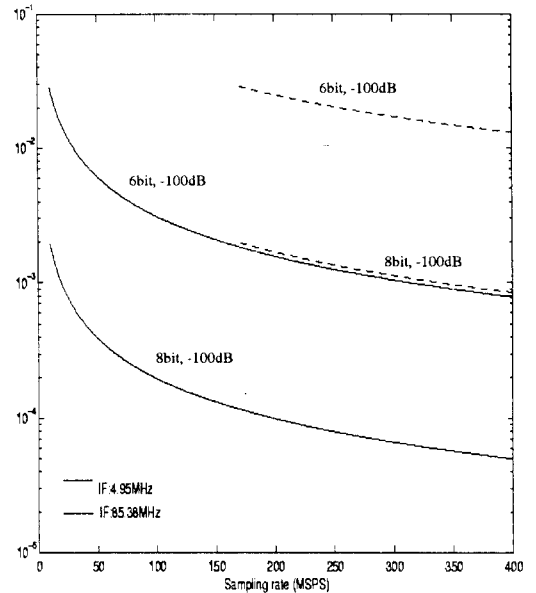
[그림 8]은 effective resolution에 대한 BER의 관계를 나타내는 것으로 실선과 점선은 주어진 IF 주파수에 대하여 각각 2배 또는 4배 over-sampling 된 경우를 나타낸다. 이때 시스템의 symbol rate는 19.2 kHz이며 수신되는 signal의 power가 각각 -100 dB, -115 dB, -130 dB일 때의 BER이 effective bit에 따라 나타나고 있다. Over-sampling ratio가 크고, 수신 신호의 power가 클수록 BER이 향상됨을 확인할 수 있다. 이와 같은 analytical한 방법에



[그림 8] Effective bits에 따른 BER의 변화. Sampling rate은 IF 주파수에 따라 2~4배 over-sampling. 수신 power -100 dB, -115 dB, -130 dB에 대한 BER 측정



[그림 9] Effective bits에 대한 sampling rate별 BER 변화. IF 주파수에 따라 sampling rate 결정. 수신 power는 -100 dB로 고정



[그림 10] Sampling rate에 따른 BER 변화. IF 주파수에 따라 resolution과 수신 power를 함께 표시. Resolution은 6 bit, 8 bit, 수신 power는 -100dB로 고정

의해, 수신되는 신호의 power에 따라 적절한 BER을 유지할 수 있는 effective bit와 sampling rate을 구할 수 있다.

[그림 9]는 Receiver에 수신되는 신호의 세기를 -100 dB로 고정된 후, 주어진 sampling frequency에 따라 AD 변환이 1st IF 또는 2nd IF에서 일어날 때의 BER 차이를 보여주고 있다. 이 그래프는 technology의 한계로 sampling rate을 크게 할 수 없을 경우 down conversion으로 BER 성능을 향상시킬 수 있음을 나타내고 있으며, AD 변환이 일어나는 위치를 결정하는 중요한 단서가 될 뿐만 아니라 direct conversion의 가능성을 예측하는 척도가 된다.

3-2 Sampling rate와 BER의 관계

[그림 10]은 AD 변환기의 sampling rate과 BER의 관계를 그래프로 나타낸 것이다. Sampling rate의 범위는 IF frequency가 85.38 MHz일 때 171~400 MSPS로, 4.95 MHz일 때 10~400 MSPS로 설정되었다. 한편 AD 변환기의 sampling rate이 400 MSPS인 경우 effective resolution은 현재의 technology에서 대략 8 bit 정도로 제한되기 때문에, 여기에서는 6 bit와 8 bit인 경우를 가정하여 나타내었다.

이 그래프는 수신 signal power를 -100 dB로 고정하여 계산하였으며, 성능은 sampling rate과 effective resolution에 비례하게 나타난다. 또한 IF frequency가 4.95 MHz(2nd IF)인 경우 sampling rate이 증가함에 따라 1st IF frequency 85.38 MHz보다 더 큰 over-sampling 효과를 보이므로 BER에서도 더 좋은 성능을 나타내게 된다. 이와 같은 분석은 일정한 BER을 유지하기 위한 resolution과 sampling rate 결정에 이용될 수 있다.

IV. 결 론

이제까지 SDR이 요구하는 AD 변환기의 특징을 알아보고, AD 변환기가 가지는 resolution과 speed 사이의 제한점들도 살펴보았다. 또한 이를 바탕으로 IS-95 receiver에서의 AD 변환기의 특성에 따른 BER을 analytical 하게 분석하였다.

본 논문에서 SDR의 AD 변환기는 시스템 구성의 simplicity와 BER 성능 유지를 위해 high speed sampling이 매우 중요한 사항임을 확인하였다. 또한 high speed AD 변환기에서는 effective resolution이 현저히 낮은 값으로 제한된다는 사실도 살펴 보았다. 현재 high speed AD 변환기 제품의 sampling rate은 대략 100 MSPS~4 GSPS 정도이며, 이런 speed로는 analog 입력 signal을 direct conversion하는 것은 거의 불가능함을 알 수 있다. 또한 effective bit의 제약으로 인해 resolution도 만족스럽지 못하다. 따라서 현재의 AD 변환기 technology에서 SDR을 구성하기 위해서는 적어도 1번의 analog down conversion을 거쳐야 할 것으로 고려된다. 그러나 앞으로의 소자 개발이 계속 진행될 경우 sampling speed는 물론 effective resolution 측면에서도 만족스러운 성능을 보이게 될 것이며, SDR 구현에 있어서도 좀더 나은 구성을 가능케 할 것으로 기대된다.

참 고 문 헌

- [1] Lucent, Motorola, Nortel, Qualcomm, *The Evolution of IS-95*, 1997.
- [2] Siegmund M. Redl, *GSM and Personal Communications Handbook*, Boston: Artech House, 1998.
- [3] R. E. Ziemer and W. H. Tranter, *Principles of Communications*, NY: Wiley, 1988.
- [4] Robert C. Dixon, *Spread Spectrum Systems with Commercial Applications*, NY: 1994.

- [5] John G. Proakis, *Digital communications*. Singapore: McGraw-Hill, 1995.
- [6] Behzad Razavi, *RF microelectronics*. London: Prentice-Hall, 1998.
- [7] David F. Hoeschele, *Analog-to-Digital and Digital-to-Analog Conversion Techniques*. NY: Wiley, 1994.
- [8] Kevin M. Daugherty, *Analog-to-Digital Conversion: A practical approach*. NY: McGraw-Hill, 1995.
- [9] Robert H. Walden, "Analog-to-Digital Converter Survey and Analysis", *IEEE Journal On Selected Areas In Communications*, vol. 17, no. 4, pp. 539-550, April, 1999.
- [10] G. B. Clayton, *Data Conversion*. London: Macmillan, 1986.
- [11] Qualcomm, *CDMA Mobile Station Modem ASIC: Technical Manual*, 1994.
- [12] Theodore S. Rappaport, *Wireless Communications*. Toronto: Prentice-Hall, 1996.
- [13] Kambiz C. Zangi, R. David Koilpillai, "Software Radio Issues in Cellular Base Stations", *IEEE Journal On Selected Areas In Communications*, vol. 17, no. 4, pp. 561~pp. 573, April, 1999.

≡필자소개≡

신 원 화

1976년 11월 1일 생
 1999년 2월: 연세대학교 공과대학 전자공학과(공학사)
 1999년 3월~현재: 연세대학교 공과대학 전자공학과 석사과정
 [주 관심분야] 아날로그 회로 설계



한 건 희

1965년 1월 11일 생
 1990년 2월: 연세대학교 공과대학 전자공학과(공학사)
 1997년 8월: Texas A&M University Electrical Engineering(공학박사)
 1997년 9월~1998년 5월: Visiting Assistant Professor, Texas A&M University
 1998년 9월~현재: Research Scientist, Texas A&M University. 연세대학교 전자공학과 조교수
 [주 관심분야] 아날로그/디지털 회로 설계, 비선형 회로 및 시스템, Adaptive Filtering, Neural Networks, Image Processing

