

준밀리미터파대 위성통신용 4-bit 디지털 위상변위기의 설계

Design of a 4-bit Digital Phase Shifter in Quasimillimeter Wave Band for Satellite Communication

신동환* · 임인성** · 김우재* · 민경일*** · 오승엽*

Dong-Hwan Shin* · In-Sung Yim** · Woo-Jae Kim* · Kyoung-Il Min*** · Seung-Hyeub Oh*

요 약

준밀리미터파 위성통신 수신용 단말기에 사용되는 위상 배열 안테나에서 안테나 각각의 소자들에 위상차를 주기 위해 사용되는 20 GHz 대역 4-bit 디지털 위상변위기를 pin 다이오드를 이용하여 설계, 제작하였다. 180°와 90° 위상차를 얻기 위해 링 하이브리드를 이용한 반사형 위상변위기를 설계 제작하였고, 45°와 22.5° 위상변위기는 부하 선로형으로 설계 제작하여 가장 적은 개수인 8개의 pin 다이오드를 이용하여 위상변위기를 구현할 수 있었다. 제작된 위상변위기는 중심주파수인 20 GHz에서 16개의 위상 비트의 평균 위상 오차가 3°, 최대 위상 오차 6.2°, 그리고 평균 삽입 손실 6.92 dB인 측정 결과를 나타내었다.

Abstract

This paper presents the description of a 4-bit digital p-i-n diode phase shifter that was designed for quasimillimeter wave band satellite receiver to use in phased-array systems. 180° and 90° cells are designed in reflection type that consists of a 3-dB rat-race hybrid coupler, 45° and 22.5° cells are designed in loaded-line type to reduce the size of circuit and the number of diode to be used. The 4-bit phase shifter uses eight p-i-n diodes mounted in the microstrip circuit. The average insertion loss for the 16 phase states is 6.92dB over the 19.8~20.3 GHz band and maximum phase error is 6.2° at 20 GHz.

I. 서 론

위성 이동 통신에 이용되는 위상배열 안테나의 배열 소자간에 위상차를 주기 위한 전자적인 형태의 위상변위기는 위상 배열 안테나 시스템에서 기계적인 회전이나 이동이 없고 적은 부피를 차지하

며 빠른 위상 천이를 얻을 수 있기 때문에 그 중요성을 더해가고 있다. 현대의 위성 통신 단말 시스템은 효율적인 이동성의 확보를 위하여 소형 경량화 추세에 있으며 특히 이동성이 요구되는 단말 시스템에 장착되는 안테나는 위성 추적 기능이 필수적이며 빔 조향(beam steering) 기술이 절대적으로 필요하다. 그러므로 이러한 시스템에서 사용되

「이 연구는 1997~1998년도 정보통신연구관리단 대학기초연구지원사업에 의해 이루어졌음」

*충남대학교 공과대학 전자공학과(Dept. of Electronics Eng., Chungnam Nat'l Univ.)

**한국표준과학연구원 부설 천문대(Korea Astronomy Observatory)

***영동대학교 전자공학부(Dept. of Electronic Eng., Young Dong Univ.)

· 논문 번호 : 990310-027

· 수정완료일자 : 1999년 6월 11일

는 핵심 부품인 전자적인 위상변위기의 개발이 필요하고 앞으로 그 이용량이 증가할 것으로 예상되는 밀리미터파대 위상변위기의 개발이 시급하다. 본 연구에서는 pin 다이오드를 이용하여 준밀리미터파대 위성통신의 수신시스템에 적용될 수 있는 4-bit 디지털 위상변위기를 20 GHz 대역에서 설계, 제작하였다.

pin 다이오드를 이용한 위상변위기로는 크게 가변 선로형, 부하 선로형, 반사형 위상변위기가 주로 마이크로스트립 구조를 이용하여 제작되고 있다^{[1],[2]}. 가변 선로형 위상변위기는 위상 천이의 양과 관계없이 다이오드 ON, OFF시 삽입손실의 크기가 같고 큰 전력을 전달할 수 있기 때문에 큰 위상차를 얻기에 유리하지만 제작시 사용되는 다이오드의 수가 bit당 4개로 다른 종류의 위상변위기보다 많은 수의 다이오드를 필요로 하며 또한 바이어스 회로도 2개가 필요하다. 이에 비해서 부하 선로형 위상변위기는 회로의 구조가 아주 간단하며 제작에 이용되는 다이오드의 수도 위상 천이 bit당 2개로 적은 수의 다이오드를 사용하여 제작이 가능하나 45° 나 22.5°, 11.25° 의 작은 위상차를 갖는 위상변위기의 제작에 적합하다. 반사형 위상변위기의 경우 입사파와 반사파를 분리하여 2단자 회로로 만들어 주기 위해 서큘레이터나 90° 하이브리드를 이용하고, 원하는 위상차를 얻기 위해 반사 회로를 필요로 하므로 회로가 다소 복잡해지지만 비교적 큰 위상차를 얻는데 유리하며 사용되는 다이오드의 수도 적다. 그러나 반사회로망이 pin다이오드를 장착하는데 따라 민감하게 반응하는 단점이 있다. 본 연구에서는 180° 와 90° 위상차를 얻기 위해 링(ring) 하이브리드를 이용한 반사형 위상변위기를 설계 제작하였고, 45° 와 22.5° 위상변위기는 부하 선로형으로 설계 제작하여 가장 적은 개수의 pin 다이오드를 이용하여 위상변위기를 구현하였다. 또한 위상변위기를 실제로 제작하였을 때 반사회로망이 pin다이오드를 장착하는데 따라 민감하게 반응하고 주파수가 높아짐에 따라 본딩 와이어

의 길이에 의한 인덕턴스의 값이 위상차에 많은 영향을 주므로 기판과 pin다이오드의 높이를 맞추어 본딩 와이어의 길이를 최소화하였고 설계한 값과의 오차를 줄이기 위해 본딩 와이어를 포함한 pin 다이오드를 등가 회로화하여 설계를 최적화 하였으며, 20 GHz에서 dc 차단용 커패시터를 사용할 경우에 삽입손실이 커지므로 dc 차단용 마이크로스트립 결합 선로등을 따로 제작하여 특성을 측정 한 후 20 GHz 대역 4-bit 디지털 위상변위기를 제작하였다.

II. pin 다이오드 위상변위기의 설계

2-1 부하 선로형 위상변위기

45° 와 22.5° 의 위상 비트에 대한 가장 일반적인 설계방법으로 부하 선로형 위상변위기가 있다. 이 회로에서 위상 천이의 메커니즘은 그림 1에서 보이는 것처럼 작은 리액턴스를 일정한 전송 선로에 로딩(loading)하는 것이다^[2].

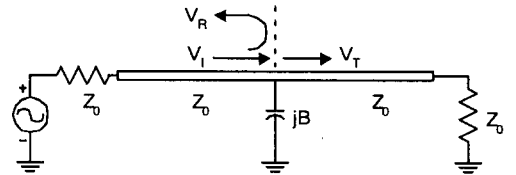


그림 1. 부하 선로형 위상변위기의 위상 천이 메커니즘

전달되는 파는 정규화 서셉턴스 $b = B/Y$ 에 의해 위상 천이 $\Delta\phi$ 를 일으키게 되며 그 값은 다음과 같다.

$$\Delta\phi = \tan^{-1}\left(\frac{b}{2}\right) \quad (1)$$

위상 천이를 발생시키는 서셉턴스로부터 되돌아 나오는 이러한 반사는 $\lambda/4$ 길이만큼 떨어져서 위치하는 두개의 동일한 서셉턴스를 이용해서 줄일

수 있다. 이러한 구조를 그림 2에서 보이고 있다. 두 개의 서셉턴스로부터 발생하는 부분적인 반사를 고려하면 이러한 반사파는 입력 단자에서 바라볼 때 그 크기는 거의 같고 위상은 180° 차이를 갖게 된다. 따라서 이러한 원치 않는 반사는 서로 상쇄되어 없어지게 된다.

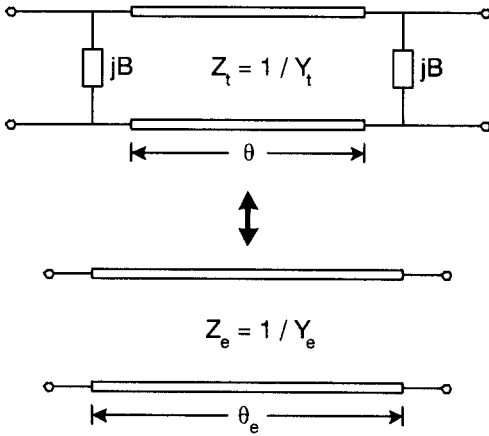


그림 2. 부하 선로형 위상변위기의 회로 구조 및 등가회로

이러한 상황에 대한 수식적인 검토는 그림 2에서처럼 등가 회로로서 균일 전송 선로를 이용하여 할 수 있다. 등가 Y_e 와 θ_e 는 두 회로의 ABCD 파라미터를 비교함으로써 구할 수 있다. 길이가 θ 이고 양 끝이 서셉턴스로, 병렬 연결된 회로의 ABCD 행렬은 병렬 서셉턴스의 ABCD 행렬과 선로 부분의 ABCD 행렬 그리고 다른 한쪽 끝에 있는 두 번째 병렬 서셉턴스의 ABCD 행렬을 곱해서 얻을 수 있다.

$$\begin{aligned}
 \begin{bmatrix} A & B \\ C & D \end{bmatrix} &= \begin{bmatrix} 1 & 0 \\ jB & 1 \end{bmatrix} \begin{bmatrix} \cos \theta & jZ_t \sin \theta \\ jY_t \sin \theta & \cos \theta \end{bmatrix} \begin{bmatrix} 1 & 0 \\ jB & 1 \end{bmatrix} \\
 &= \begin{bmatrix} (\cos \theta - BZ_t \sin \theta) & j(Z_t \sin \theta) \\ j(2B \cos \theta + Y_t \sin \theta - B^2 Z_t \sin \theta) & \cos \theta - BZ_t \sin \theta \end{bmatrix} \quad (2)
 \end{aligned}$$

등가 전송 선로의 ABCD 행렬은 다음과 같이 쓸 수 있다.

$$\begin{bmatrix} A & B \\ C & D \end{bmatrix} = \begin{bmatrix} \cos \theta_e & jZ_e \sin \theta_e \\ jY_e \sin \theta_e & \cos \theta_e \end{bmatrix} \quad (3)$$

등가 전송 선로의 길이는 (2)식과 (3)식의 A항을 비교함으로써 알 수 있다.

$$\cos \theta_e = \cos \theta - BZ_t \sin \theta \quad (4)$$

등가 어드미턴스 Y_e 는 (2)식과 (3)식의 C/B항을 비교함으로써 알 수 있다.

$$Y_e = Y_t \{ 1 - (BZ_t)^2 + 2BZ_t \cos \theta \}^{1/2} \quad (5)$$

원하는 위상차를 얻기 위해 필요로 하는 서셉턴스 B_1, B_2 값을 구현하기 위한 다양한 종류의 부하 선로형 위상변위기가 있다. 본 논문에서는 stub-mounted 형태의 부하 선로형 위상변위기를 설계하였으며 기본적인 설계 수식은 (1), (4), (5)식으로부터 얻을 수 있으며 그 식은 다음과 같다.

$$Y_t = Y_0 \sec \left(\frac{\Delta \phi}{2} \sin \theta \right) \quad (6)$$

$$B_{1,2} = Y_0 \left\{ \sec \left(\frac{\Delta \phi}{2} \right) \cos \theta \pm \tan \left(\frac{\Delta \phi}{2} \right) \right\} \quad (7)$$

Stub-mounted 형태의 회로에서 pin 다이오드는 그림 3에서처럼 특성 임피던스가 Z_1 이고 전기적 길이(electrical length)가 θ_1 인 스템브의 끝에 연결된다^[3].

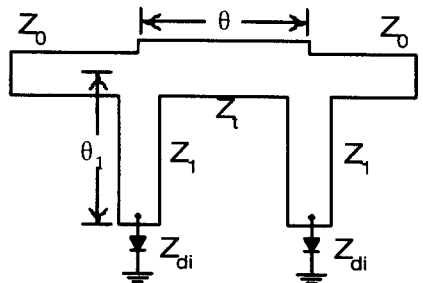


그림 3. shunt - mount type 위상변위기

스터브에 의해 주 선로에 나타나는 어드미턴스 Y_i 는 다음과 같이 주어진다.

$$Y_i = \frac{(Z_1 + jZ_{di} \tan \theta_1)}{Z_1(Z_{di} + jZ_1 \tan \theta_1)} = G_i + jB_i, \quad i=1,2 \quad (8)$$

여기서 $Z_{d1} = R_f + jX_f$ 와 $Z_{d2} = R_r + jX_r$ 은 각각 pin 다이오드의 순방향과 역방향 바이어스시의 임피던스이다. 손실이 적은 다이오드일 경우 R_f 와 R_r 을 무시할 수 있고 $Z_{d1} = jX_f$, $Z_{d2} = jX_r$ 로 근사화 하면 스텐브에 의해 주 선로에 나타나는 어드미턴스 Y_i 는 다음과 같이 주어진다.

$$B_1 = \frac{(X_f \tan \theta_1 - Z_1)}{Z_1(X_f + Z_1 \tan \theta_1)} \quad (9)$$

$$B_2 = \frac{(X_r \tan \theta_1 - Z_1)}{Z_1(X_r + Z_1 \tan \theta_1)} \quad (10)$$

위의 식을 Z_1 과 θ_1 에 대하여 풀면

$$Z_1 = \left[\frac{(X_f - X_r) - X_f X_r (B_1 B_2)}{B_1 - B_2 - B_1 B_2 (X_f - X_r)} \right]^{1/2} \quad (11)$$

$$\tan \theta_1 = \frac{Z_1(1 + X_f B_1)}{(X_f - B_1 Z_1^2)} = \frac{Z_1(1 + X_r B_2)}{(X_r - B_2 Z_1^2)} \quad (12)$$

shunt-mounted type 위상변위기는 식 (9), (10)과 함께 식 (11)과 (12)를 이용하여 설계할 수 있다. 여기서 $\theta = 90^\circ$, $B_1 = -B_2$ 가 되게 하면 다이오드의 두 바이어스 상태에서 같은 정재파비를 갖게 되고 또한 최대 대역폭을 얻을 수 있다.

2-2 반사형 위상변위기

여러 위상변위기중 또다른 중요한 것으로서 반사형 위상변위기가 있다. 반사형 위상변위기의 기본적인 동작 원리는 전송 선로에 중단되어 있는

스위칭이 가능한 반사 회로의 반사 계수가 $\Gamma_1 = |\Gamma_1| \angle \phi_1$ 에서 $\Gamma_2 = |\Gamma_2| \angle \phi_2$ 로 스위칭되면 반사되는 신호의 위상차 $\Delta\phi = \phi_1 - \phi_2$ 를 얻게 되는 회로의 구조로 설명할 수 있다. 임의의 상태에서 입사파와 반사파의 비는 $|\Gamma|^2$ 으로 주어지며, 이상적인 경우에는 $|\Gamma|$ 는 1이 되어 위상 천이 동작 중에 손실은 없는 것으로 간주된다. 위상변위기를 사용하는 대부분의 시스템들은 2단자 위상변위기를 필요로 하며 반사 위상 비트는 서클레이터나 90° 하이브리드를 이용하여 2단자 소자로 변환이 가능하다. 서클레이터를 이용하여 2단자 위상변위기를 설계할 때 필요로 하는 다이오드의 수는 위상 천이 비트당 1개이고 하이브리드 결합형으로 설계시 필요로 하는 다이오드는 2개이다. 그러나 90° 하이브리드가 서클레이터보다 MIC회로 제작시 더 집적화가 가능하며 하이브리드 결합형 위상변위기에서 두 개의 스위칭 소자를 사용함으로써 전력조절능력이 2배로 늘어나므로 하이브리드 결합형 방식이 반사형 위상변위기의 제작에 주로 이용되고 있다. 그림 4에 하이브리드 결합형 위상변위기의 구조를 나타내었다^{[4],[5]}.

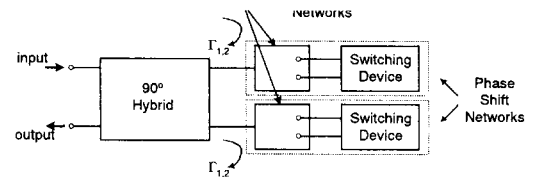


그림 4. 하이브리드 결합형 위상변위기

하이브리드 결합 반사형 위상변위기는 기본적으로 하이브리드와 두 개의 변환 회로 그리고 두 개의 스위칭 소자로 구성된다. 하이브리드는 위상변위기 회로의 나머지 다른 부분과는 별도로 설계가 가능하다. 평판 회로의 형태로서 주로 많이 쓰이는 3-dB 하이브리드 결합기로는 브랜치라인(Branch-line) 결합기, 링 하이브리드 결합기, Parallel-coupled Backward-wave 결합기 등이 있다. 본 논문에서는

준 밀리미터파대에서의 실현성, 제작의 용이성 등을 고려하여 링 하이브리드 결합기를 이용하여 위상변위기를 설계하였다. 링 하이브리드 결합기에서 동일 전력을 분배해 주는 두 출력단자 사이의 위상차는 180°가 된다. 위상변위기 구현시 90° 위상차가 되길 원한다면 출력 단자중 어느 하나의 기준면을 90°만큼 연장시키면 된다. 신호의 분리, 전력 배분, 그리고 전압 정재파비의 관점에서 링 하이브리드 결합기의 실제적인 대역폭은 대략 20% 정도이며 이것은 3-dB, 90° 브랜치라인 결합기의 대역폭보다 더 넓은 값이다. 링 하이브리드 결합기의 또 다른 특성은 링이 균일한 넓이를 가지므로 불연속으로 인한 효과가 현저히 줄어든다는 점이다^[6].

두 개의 동일한 회로로 구성되는 위상변위기의 나머지 부분들은 하이브리드의 두 결합 단자에 연결된다. 이 회로들을 위상 천이 회로라 부르며 이 위상 천이 회로에서 가장 중요한 것은 바로 스위칭 소자이다. 변환 회로는 하이브리드 단자에서 바라본 스위칭 소자의 ON, OFF시의 임피던스를 원하는 위상 천이를 얻을 수 있도록 변환시켜 주는 역할을 한다. 위상 천이 $\Delta\phi$ 를 얻기 위해서는 하이브리드의 두 결합 단자에서 바라본 반사 계수의 위상이 $\Delta\phi$ 만큼 차이가 발생해야 한다. 이상적인 경우 반사 계수의 크기는 1이다. 따라서 180° 위상비트를 얻으려면 pin 다이오드의 두 상태에서 반사 계수값이 스미스 차트의 가장 바깥쪽 원 ($|\Gamma| = 1$)에서 지름을 따라 서로 마주보는 위치에 있어야 한다. 또한 이 두 반사 계수 Γ_f , Γ_r 이 스미스 차트 상의 X = 0 축에 대칭적인 위치에 존재할 때 최대 대역폭을 얻을 수 있다. 이것은 적절한 길이의 선로를 하이브리드와 변환 회로 사이에 삽입하여 구현할 수 있다.

두 바이어스 상태에서의 다이오드의 임피던스 (Z_f , Z_r)가 주어지면 우리가 원하는 위상 천이 $\Delta\phi$ 는 다이오드의 단자로부터 다른 한쪽 단자에 적당한 임피던스 Z_m 을 연결함으로써 구현할 수 있다. 이 Z_m 의 값은 그림 5에 나타낸 방법으로부터

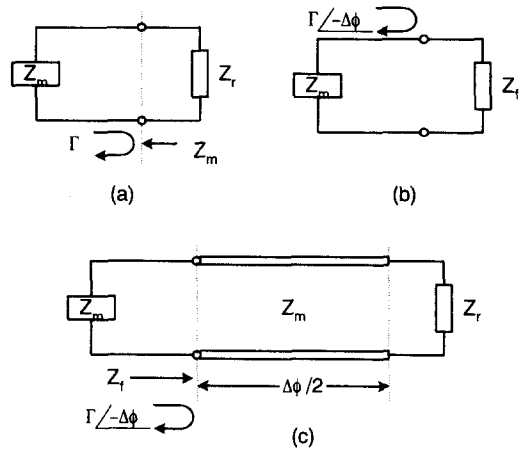


그림 5. Z_m 을 계산하기 위한 등가회로

알 수 있다^{[7],[8]}.

그림 5 (a)와 같이 등가 테브닌 임피던스 Z_m 에 임피던스 Z_r (스위칭 소자의 고 임피던스 상태)이 종단된 회로에서의 반사 계수가 Γ 이고 임피던스 Z_f (스위칭 소자의 저 임피던스 상태)로 종단된 똑같은 회로에서의 반사 계수가 $\Gamma \angle -\Delta\phi$ 라고 하면 (그림 5 (b)), 반사 계수 $\Gamma \angle -\Delta\phi$ 는 그림 5. (c)와 같이 임피던스 Z_f 에 길이가 $\Delta\phi/2$ 이고 특성 임피던스 Z_m 인 선로에 임피던스 Z_m 이 연결된 회로에서도 얻을 수 있다. 따라서 그림 5 (b)의 회로와 그림 5 (c)의 회로는 서로 등가이다. 이 등가 관계로부터 다음의 관계식을 만족시킴을 알 수 있다.

$$Z_f = Z_m \frac{Z_r + iZ_m \tan(\Delta\phi/2)}{Z_m + iZ_r \tan(\Delta\phi/2)} \quad (13)$$

손실이 적은 스위칭 소자일 경우 Z_f 와 Z_r 은 근사적으로 각각 jX_f 와 jX_r 로 간주할 수 있다. 이 경우 (13)식을 X_f 와 X_r , 그리고 $\Delta\phi$ 에 관한 식으로 정리하면 원하는 위상 천이 $\Delta\phi$ 를 얻기 위해 변환하여야 할 임피던스 Z_m 을 알 수 있다.

$$Z_m = \frac{X_f - X_r}{2 \tan(\Delta\phi/2)}$$

$$\pm \sqrt{\left\{ \frac{X_f - X_r}{2 \tan(\Delta\phi/2)} \right\}^2 - X_f X_r} \quad (14)$$

180° 위상 비트에 대해서 Z_m 은 다음과 같다.

$$Z_m = \sqrt{-X_f X_r} \quad (15)$$

90° 위상 비트에 대해서 다음 식을 얻을 수 있다.

$$Z_m = \frac{X_f - X_r}{2} \pm \sqrt{\left\{ \frac{X_f - X_r}{2} \right\}^2 - X_f X_r} \quad (16)$$

III. 4-bit 디지털 위상변위기의 제작 및 측정

본 논문에서는 20 GHz 대역 4-bit 디지털 위상 변위기를 22.5°와 45° 위상변위기는 부하 선로형으로 그리고 90°와 180° 위상변위기는 하이브리드 결합기를 이용한 반사형으로 설계하였다. 사용 주파수 대역이 20 GHz인 준 밀리미터파 대역에서는 마이크로스트립 선로로 회로를 설계할 때 기판에서 발생하는 dispersion, 고차모드, 기판손실 등이 회로의 전체 특성에 영향을 미치므로 이 특성들을 고려하여 영향을 최대한으로 줄일 수 있는 기판을 선정해야 한다^[8]. 또한 주파수가 높아지고 비유전율이 작으면 발산에 의한 영향때문에 최적 기판의 두께는 얇아진다. 위상변위기 회로의 패턴을 제작할 기판으로는 유전체의 높이가 15 mil이고 비유전율(ϵ_r)은 3.27인 Rogers 사의 TMM3 기판을 사용하였다^[9].

스위칭 소자로 사용된 pin 다이오드는 M/A COM사의 MA4GP022 GaAs pin 다이오드를 사용하였다. 이 다이오드는 높은 캐리어 이동도를 가지는 재료의 특성으로 인해 작은 저항값과 빠른 스위칭 속도를 가지고 있다.

MA4GP022 pin 다이오드는 chip 형태의 다이오드로 실장시 와이어 본딩을 통해 선로와 연결되어

야 한다. 이 때 본딩 와이어가 외부 인덕턴스(L_{ext})로 작용하게 되며 위상변위기의 설계시 이 외부 인덕턴스의 값을 고려하여 설계하여야 한다. 본드 와이어를 이용하여 chip 다이오드와 선로를 연결할 때 주의할 점은 본드 와이어의 길이를 최대한 짧게 하여 연결하여야 한다는 점이다. 본드 와이어의 길이가 길어지면 높은 주파수 대역에서의 성능을 저하시킬 수 있다. 이러한 본드 와이어의 길이를 줄이기 위해서는 그라운드에 연결될 chip의 바닥면을 금속 접지 막대를 이용하여 접지시켜 chip의 윗면의 높이가 기판면과 같아지도록 만드는 것이다. 이렇게 하면 본드 와이어의 길이를 최소로 줄일 수 있다^[10].

또한 본드 와이어의 길이가 바뀌면 본드 와이어의 인덕턴스 값도 바뀌게 되므로 본드 와이어의 길이는 위상변위기의 성능에 직접적인 영향을 미치게 된다. 따라서 본드 와이어가 가지고 있는 인덕턴스 값을 정확히 알아야 제작된 위상변위기의 오차를 줄일 수 있다. 본 논문에서는 정확한 위상변위기의 설계를 위해 본드 와이어를 포함하는 pin 다이오드의 임피던스를 측정하여 보았다. 측정은 HP 8510C 벡터 회로망 분석기를 이용하여 반사계수를 측정하여 이 값을 스미스 차트상에 표시하여 이루어졌다. 20 GHz 대역에서 다이오드의 임피던스를 정확히 측정하기는 매우 어렵다. 여기에서는 좀 더 정확한 측정을 하기 위해 TRL calibration 방법을 이용하여 기준점을 본드 와이어가 연결된 선로의 끝부분이 되도록 설정하였다^[11].

표 1은 본드 와이어를 포함한 pin 다이오드의 임피던스 측정값을 보여주고 있다. 제작에 사용된 본드 와이어는 지름 0.8 mil의 gold wire이고 wedge bonding 방식으로 다이오드에 연결하였다. 다음 표 1의 측정 데이터로부터 본드 와이어의 등가 인덕턴스값을 알 수 있는데 다이오드 ON시 리액턴스값은 본드 와이어가 나타내는 인덕턴스 값을 나타낸다.

표 1의 다이오드 ON시의 리액턴스 값으로부터

표 1. gap=20 mil, bonding wire 길이=30 mil 일 때 다이오드의 임피던스

Freq	19.1 GHz	19.3 GHz	19.5 GHz	19.7 GHz	19.9 GHz	20.0 GHz
OFF	5.4+j6.9	5.15+j7.3	5.2+j7.67	5.3+j7.7	5.7+j8.05	6.0+j7.7
ON	0.8+j50.7	0.9+j52	1.0+j54	1.2+j53.5	1.5+j53.3	2.4+j52.5
Freq	20.1 GHz	20.3 GHz	20.5 GHz	20.7 GHz	20.9 GHz	
OFF	5.6+j8.16	5.7+j8.5	5.6+j8.25	5.34+j8.3	5.0+j8.3	
ON	2.4+j53	1.8+j52.7	1.2+j52	0.8+j52	0.8+j52	

본드 와이어의 인덕턴스를 계산하면 평균적으로 0.014~0.015 nH/mil이 되는 것을 알 수 있다. 또한 본드 와이어를 포함한 pin 다이오드의 저항성분은 다이오드 ON시 0.8~2.4 Ω, 다이오드 OFF시 5.0~6.0 Ω을 나타냈다. 제작시 각 위상 비트당 2개씩 연결되는 다이오드는 동일한 길이로 본딩되어야 하며 22.5°와 45° 위상 비트를 나타내는 부하 선로형 위상변위기는 본드 와이어의 길이가 20 mil이 되도록 하였으며 90°와 180°의 위상 비트를 나타내는 하이브리드 결합 반사형 위상변위기는 본드 와이어의 길이가 25 mil이 되도록 연결하였다.

4-bit 디지털 위상변위기는 각각의 위상 비트를 나타내는 위상변위기와 dc 차단 회로를 직렬로 조합하여 제작되는데 마이크로스트립 결합 선로를 이용하여 dc block 회로를 구현하였다. 마이크로스트립 결합 선로를 이용한 dc 차단 회로의 설계 시 결합형 전송선로의 폭, 길이, 간격에 따른 특성 임피던스의 변화, 그리고 스텝에서의 불연속에 대한 영향을 고려해야 하며 Compact Software사의 Supercompact 7.0 회로 시뮬레이터를 이용하여 설계를 최적화하였다. 제작된 4-bit 디지털 위상변위기의 사진을 그림 6에 나타내었다.

제작된 20 GHz 대역 4-bit 디지털 위상변위기의 위상 변위 특성은 그림 7에 나타나 있다. 그림에서 알 수 있듯이 19.8 GHz~20.5 GHz의 대역에서 22.5°의 위상 스텝을 가지고 위상이 변화하고 있으며 것은 또한 그림 8의 각각의 위상 비트에 대한 1상 변화를 나타내는 그래프로부터도 알 수 있다.

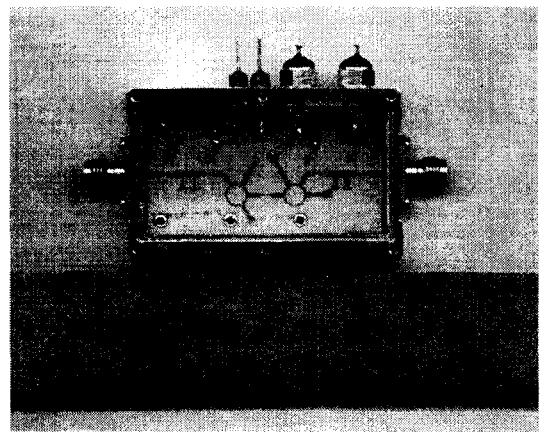


그림 6. 제작된 4-bit 디지털 위상변위기

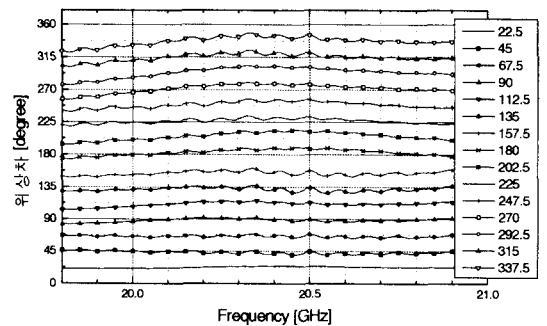


그림 7. 4-bit 디지털 위상변위기의 위상 변위 특성

그림 8의 그래프에서 각각의 위상 비트에 대해 선형적으로 변하고 있는 위상차로부터 작은 위상 오차를 갖는 것을 알 수 있으며 중심 주파수인 20 GHz에서의 16개의 위상 비트의 평균 위상 오차는 3°, 그리고 최대 위상 오차 6.2°를 나타냈다.

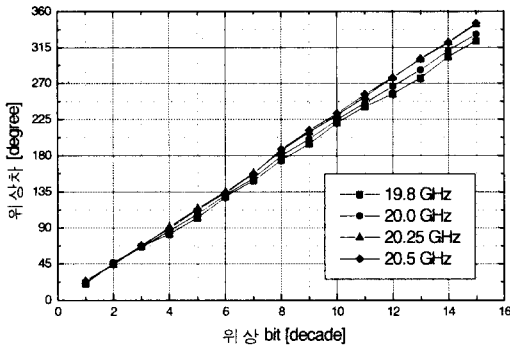


그림 8. 위상 비트에 대한 위상차

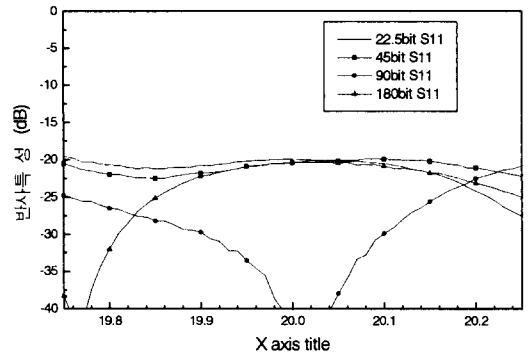


그림 10. 반사 특성

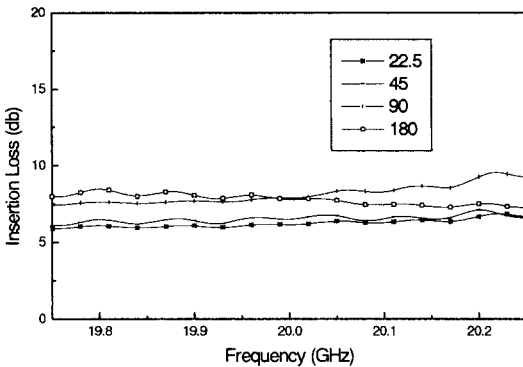


그림 9. 삽입 손실

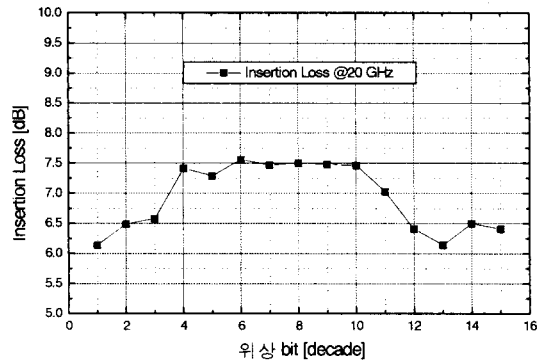


그림 11. 중심주파수에서의 위상 비트에 대한 삽입손실

제작된 20 GHz 대역 4-bit 디지털 위상변위기에 대한 삽입 손실을 측정된 결과를 그림 9에 나타냈다. 위상차가 22.5°인 경우 20 GHz에서 삽입 손실은 6.13598 dB, 45°일 때는 6.48657 dB, 90°인 경우에는 7.4121 dB, 180°일 때는 7.5 dB로 삽입 손실은 평균적으로 약 7 dB임을 알 수 있다. 그리고 그림 10에 반사특성을 측정된 결과를 나타냈는데 19.75 GHz~20.25 GHz 대역에서 -20 dB이상 되는 것을 알 수 있다.

그림 11은 20 GHz에서 위상 비트에 대한 삽입 손실을 나타내고 있는데 평균 삽입 손실은 6.92 dB 이고 최대 삽입 손실 차이가 발생하는 곳은 22.5° 위상 비트를 나타낼 때와 135° 위상 비트를 나타낼 때로 1.4 dB의 삽입손실 차이를 보이고 있다.

이는 위상변위기의 제작에 사용된 5개의 마이크로스트립 결합 선로가 모두 균일하게 제작되지 않

았고 또 제작시 마다 그 길이가 조금씩 바뀌어지는 본드 와이어로 인해 발생하는 오차로 생각된다. 따라서 dc 차단을 위한 마이크로스트립 결합 선로를 개선하고 본드 와이어의 길이 변화를 보상해 줄 수 있는 회로 구조의 연구를 통해 위상 오차와 삽입 손실을 정밀하게 조정할 수 있는 위상변위기의 제작이 가능할 것이다.

IV. 결 론

본 논문에서는 준밀리미터파대 위성통신 수신용 단말기에서 위상 배열 안테나의 각각의 배열 사이에 위상차를 주기 위해 사용되는 20 GHz 대역 4-bit 디지털 위상 변위기를 pin 다이오드를 이용하여 설계, 제작하였다. 22.5°와 45° 비트는 부하 선로형으로, 그리고 90°와 180° 비트는 하이브리드 결합형

으로 설계, 제작하여 4-bit 위상변위기를 위상 비트 당 2개씩 총 8개의 pin 다이오드를 사용하여 위상 변위기의 제작에 사용되는 다이오드의 개수를 최소화하여 구현할 수 있었다. 제작시 신중하게 고려되어야 할 부분은 본드 와이어의 길이인데, TRL calibration을 이용하여 본드 와이어를 포함한 pin 다이오드의 임피던스를 측정하여 등가 회로화 하여 위상변위기 회로의 시뮬레이션에 이용하였다. 제작된 위상변위기는 중심주파수인 20 GHz에서 16개의 위상 비트의 평균 위상 오차가 3°, 최대 위상 오차 6.2°, 그리고 평균 삽입 손실 6.92 dB인 측정 결과를 나타냈다. 본 연구 결과는 준밀리미터파대 위성통신 수신 시스템의 위상 배열 안테나에 직접 적용될 수 있음을 보여주고 있다.

참 고 문 헌

[1] Shiban K. Koul, Bharathi Bhat, *Microwave and Millimeter Wave Phase Shifters*, Artech House, 1991.
 [2] Inder Bahl, Prakash Bhartia, *Microwave Solid State Circuit Design*, John Willy & Sons, 1988.
 [3] I. J. Bahl, K. C. Gupta, "Design of Loaded-Line p-i-n Diode Phase Shifter Circuits", *IEEE Trans. Microwave Theory and Tech.*, vol. MTT-28, no. 3, Mar. 1980.

[4] 신동환, 한상철, 임인성, 안동식, 오승엽, "위성통신용 Ka-band 마이크로스트립 위상배열 안테나용 위상변위기의 설계", *한국통신학회 하계종합학술발표회 논문집*, pp. 735-738, 1998.
 [5] M. H. Kori, S. Mahapatra, "Integral Analysis of Hibrid Coupled Semiconductor Phase Shifters", *IEE Proc.*, vol. 134, Pt. H, no. 2, Apr. 1987.
 [6] Peter A. Rizzi, *Microwave Engineering Passive Circuits*, Prentice-Hall, 1988.
 [7] J. Piotr Starski, "Optimization of Matching Network for a Hybrid Coupler Phase Shifter", *IEEE Trans. Microwave Theory and Tech.*, vol. MTT-25, no. 8, Aug. 1977.
 [8] Harry A. Atwater, "Reflection Coefficient Transformations for Phase-Shift Circuits", *IEEE Trans. Microwave Theory and Tech.*, vol. MTT-28, no. 6, Jun. 1980.
 [9] Terry Edwards, *Foundations for Microstrip Circuit Design*, John Willy & Sons, 1992.
 [10] Allen A. Sweet, *MIC & MMIC Amplifier and Oscillator Circuit Design*, Artech House, 1990.
 [11] Hewlett Packard Product Note, PN 85108A, *Applying the HP 8510 TRL Calibration for Non-Coaxial Measurements*.

신 동 환



통신시스템

1996년 8월: 충남대학교 전자공학과 (공학사)
 1999년 2월: 충남대학교 대학원(공학석사)
 1999년 4월~현재: 한국전자통신연구원
 [주 관심분야] 초고주파 회로, 위성

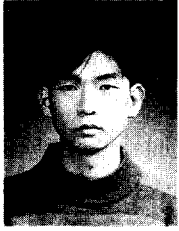
임 인 성



구원 부설 천문대 선임연구원

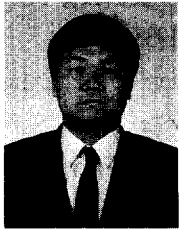
1979년 2월: 충남대학교 공과대학 (공학사)
 1986년 2월: 충남대학교 대학원(공학석사)
 1996년 2월: 충남대학교 대학원 전자공학과 박사과정 수료
 1986년 12월~현재: 한국표준과학연구원

김 우 재



1998년 2월: 충남대학교 공과대학 (공학사)
1998년 3월~현재: 충남대학교 대학원 석사과정

민 경 일



1977년 2월: 울산대학교 전자공학과 (공학사)
1984년 8월: 충남대학교 대학원 전자공학과(공학석사)
1995년 2월: 충남대학교 대학원 전자공학과(공학박사)
1996년 2월~현재: 영동대학교 조교

수
[주 관심분야] 안테나 및 초고주파 회로

오 승 엽



1971년 2월: 연세대학교 전기공학과 (공학사)
1973년 2월: 연세대학교 전기공학과 (공학석사)
1982년 8월: 연세대학교 대학원(공학박사)
1980년 8월~1981년 8월: 일본 동북

대학 전기통신연구소 객원 연구원
1985년 5월~1986년 5월: 미국 펜실바니아 주립대학 전기과 객원 연구원
1975년 10월~현재: 충남대학교 전자공학과 교수
[주 관심분야] 초고주파 회로, 안테나 공학 및 위성통신 등