

## 다이아몬드를 이용한 전자 디바이스



김창교

순천향대학교 전기전자공학부 교수

### 1. 서 론

다이아몬드는 전자 디바이스로서 매우 좋은 성질을 가진 반도체로 알려져 있다. 다이아몬드와 다른 반도체와 구별되는 특성 중의 하나는 다이아몬드가 상온에서 5.45 eV인 넓은 금지대역폭을 갖고 있기 때문에 높은 항복(breakdown) 전압과 낮은 진성 캐리어 농도(intrinsic carrier concentration)를 가지고 있다는 것이다<sup>1, 2)</sup>. 그러므로 다이아몬드가 고온 (공기중에서 500~600℃, 불활성 조건에서 1400~1700℃<sup>2)</sup>)에서 표면 안정성을 보여주고 고온용 전자 디바이스의 재료로 사용될 수 있다는 것이다. 다이아몬드는 가장 높은 열전도도<sup>3)</sup>를 가지고 있기 때문에 디바이스의 열방출에 매우 좋은 조건을 가지고 있다. 일반적으로 반도체의 안정도가 고온에서 큰 문제가 되고 실리콘의 경우에는 120℃이하로 알려져 있다<sup>4)</sup>. 반도체 디바이스는 고온에서의 확산 때문에 디바이스의 안정성 문제가 발생하는 것으로 알려져 있다. 다이아몬드내의 불순물이 낮은 확산 현상 계수를 갖고 있고 다이아몬드의 반응성이 낮기 때문에 다이아몬드를 이용한 디바이스는 고온에서의 안정성이 뛰어나다고 할 수 있다. 표 1에서는 다이아몬드와 다른 반도체의 주

요한 성질을 비교하였다.

실리콘의 경우 350℃에서 진성 캐리어 농도는  $6 \times 10^{16} \text{cm}^{-3}$ 으로<sup>5)</sup> 전기전도도가 도펀트(dopant)에 의해서 제어될 수 없다는 것을 뜻한다. 그러므로 350℃ 이상의 온도에서는 실리콘은 더이상 반도체로서 역할을 하기가 힘들다고 할 수 있다. 디바이스의 접합 온도가 분위기 온도보다도 높을 경우에 손실 전력(power dissipation)이나 열저항(thermal resistance)이 중요하게 된다. 그러므로, 실리콘의 경우에 250℃이상의 고온에서는 전력 디바이스의 재료로는 고려의 대상에서 제외된다<sup>6)</sup>. 같은 이유로 인하여 GaAs의 경우에 실리콘 보다 약간 높은 온도까지 안정하다. 현재 SiC가 고온에서 이용 가능한 반도체 재료로 알려져 있다.

최대 허용 전압과 차단주파수의 적(product)<sup>7)</sup>으로 이루어진 JFM(Johnson figure of merit)이 전력용 마이크로파 디바이스의 재료 성질을 나타내기 위해서 사용된다. 다이아몬드는 높은 전자 포화 속도( $v_s = 2.7 \times 10^7 \text{ cm/s}$ )<sup>8)</sup> 및 항복 전압( $10^7 \text{ V/cm}$ )<sup>9)</sup>을 갖고 있고 JFM은 다음과 정의되어 있다.

$$JFM = \frac{E_c v_s}{2\pi} \quad (1)$$

표 1. Physical Properties of Diamond,  $\beta$ -SiC, GaAs and Si.

Properties	Diamond	$\beta$ -SiC	GaAs	Si
Lattice constant (Å)	3.567	4.358	5.65	5.430
Thermal expansion( $\times 10^{-6}\text{ }^\circ\text{C}$ )	1.1	4.7	5.9	2.6
Density ( $\text{gcm}^{-3}$ )	3.515	3.216		2.328
Melting point ( $^\circ\text{C}$ )	4000	2540	1238	1420
Band gap (eV)	5.45	3.0	1.43	1.1
Saturated electron velocity ( $\times 10^7 \text{ cms}^{-1}$ )	2.7	2.5	1.0	1.0
Carrier mobility ( $\text{cm}^2/\text{Vs}$ )				
Electron	2200	400	8500	1500
Hole	1600	50	400	600
Breakdown ( $\times 10^5 \text{ V cm}^{-1}$ )	100	40	60	3
Dielectric constant	5.5	9.7	12.5	11.8
Resistivity ( $\Omega \cdot \text{cm}$ )	$10^{13}$	150	$10^8$	$10^3$
Thermal conductivity ( $\text{Wcm}^{-1}\text{K}^{-1}$ )	20	5	0.46	1.5
Absorption edge ( $\mu\text{m}$ )	0.2	0.4		1.4
Refractive index	2.42	2.65	3.4	3.5
Hardness ( $\text{kg mm}^{-2}$ )	10000	3500	600	1000
Johnson figure of merit ( $\times 10^{23} \text{ W } \Omega \text{ s}^{-2}$ )	73856	10240	62.5	9.0
Keyes figure of merit ( $\times 10^2 \text{ Wcm}^{-1}\text{s}^{-1}\text{ }^\circ\text{C}$ )	444	90.3	6.3	13.8

다이아몬드의 JFM은 반도체들 중에서 가장 큰 값이다<sup>10, 11</sup>. 다른 반도체에서와 마찬가지로 다이아몬드에서도 항복전압은 도핑 값의 함수이다<sup>12</sup>. 정공을 전하 캐리어로 이용할 때는 정공 포화 속도가  $v_s \approx 10^7 \text{ cm/s}$ <sup>13</sup> 이기 때문에 JFM은 감소되어야 한다. 디지털 회로를 이용할 때는 KFM(Keyes' Figure of Merit)을 이용한다. KFM은 다음과 같이 정의된다<sup>14</sup>.

$$KFM = \lambda \sqrt{\frac{c v_s}{2\pi \epsilon_l}} \quad (2)$$

여기서  $\lambda$ 는 열전도율이고  $c$ 는 진공에서 빛의 속도이고  $\epsilon_l$ 는 재료의 상대 유전 상수이다.

결론적으로 다이아몬드는 높은 포화 속도, 낮은 유전상수, 높은 열전도도를 가지고 있기 때문에 기존의 반도체보다 우수한 특성을 가진 전자 디바이스의 재료로 사용될 수 있다. 다이아몬드나 SiC 같은 넓은 금지대역폭을 갖은 반도체는 고전력 디바이스, 열전달, 열방출, 고온, 높은 주파수 동작 등에 있어서 우수한 특성을 갖는다.

다이아몬드 디바이스는 1980년대 초에 처음으로 제작되었다. 그러나 그때에는 CVD(Chemical

Vapor Deposition)를 이용한 다이아몬드를 합성하는 기술이 확립되어 있지 않았다. 1980년대 말경에 다이아몬드 박막을 이용한 전자 디바이스를 제작하였다.

다이아몬드를 이용한 전자 디바이스는 다이아몬드의 압저항성(piezoresistivity), 높은 정도 및 넓은 금지대역폭 등의 성질을 이용한 각종 센서 분야 뿐만 아니라 부저항(negative resistance)성질을 이용한 마이크로파 디바이스, electroluminescence 디바이스, 전자 방출기 및 SAW(Surface Acoustic Wave) 등 매우 다양한 분야에서 연구되고 있고 실용화되고 있다. 본 논문에서는 다이아몬드의 특성을 이용하여 만들 수 있는 대표적인 전자 부품으로 이용될 수 있는 트랜지스터, 전자 방출기 및 SAW 디바이스에 대하여 보고된 내용을 중심으로 간략하게 소개하고자 한다.

## 2. 다이아몬드 트랜지스터

다이아몬드 트랜지스터는 1980년대 초에 처음으로 제작된 이래로 CVD 다이아몬드 증착 기술의 활성화와 더불어 1980년대 후반이 되어서 다이아몬

드 트랜지스터에 대한 연구가 본격적으로 시작되었다.

### 2.1 Bulk 다이아몬드 트랜지스터

첫 번째 다이아몬드 트랜지스터는 1981년에 Pins에 의하여 개발된<sup>15, 16)</sup> 천연 다이아몬드에 이온 주입법(ion implantation)을 이용하여 제작한 양극성 트랜지스터였다. 그 디바이스는 p형 천연 다이아몬드에 3.2 mm의 거리를 둔 두개의 영역에 C<sup>+</sup> 이온을 주입함으로써 제작되었다. C<sup>+</sup> 이온이 주입된 영역 사이의 3.2 mm 영역이 npn 양극성 트랜지스터의 베이스 역할을 하였다. 이온이 주입된 영역은 실제로 손상(damage)을 입었음에도 불구하고 그림 1에 보여진 대로 I-V (current-voltage) 특성이 전류포화를 보여 주었다. 그러나 CE(Common Emitter) 전류 이득은 1보다 적었다. 1987년에 Tzeng는 p형 천연 다이아몬드에 As를 이온 주입(ion implantation)한 유사한 디바이스를 보고하였다. 그 디바이스는 350℃에서 동작하였다<sup>17)</sup>.

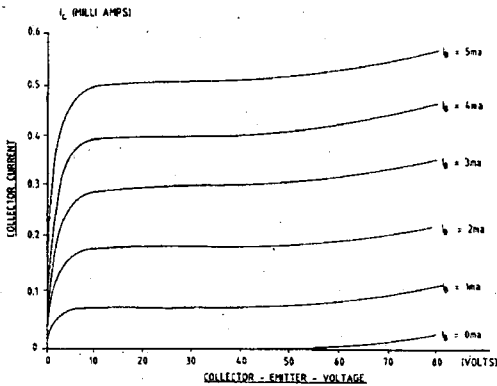


그림 1. I-V characteristics of first active diamond electronic device ; an NPN bipolar junction transistor fabricated in natural p-type diamond with ion-implanted collector and emitter regions.

510℃에서 동작하는 점접합 양극성 트랜지스터가 Geis에 의하여 1987년에 보고되었다<sup>18)</sup>. 다이아몬

드는 고온 고압에서 합성하는 동안에 보론(boron)을 도핑하였다. 베이스 접촉은 도핑 농도가 높은 영역에 텅스텐(W)을 증착함으로써 이루어졌다. 또한 에미터와 콜렉터도 W 점접합으로 이루어졌다. 이 디바이스는 고온에서 전력 이득을 보여 주었다.

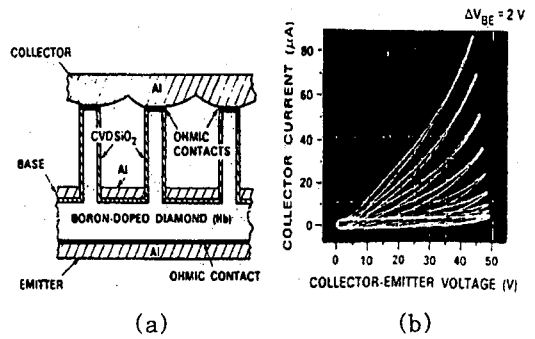
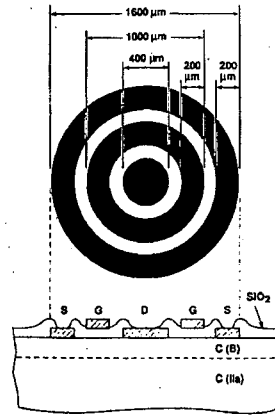


그림 2. Diamond vertical FET fabricated in natural p-type diamond. (a) Device structure. (b) Current-voltage characteristics.

1988년 Geis<sup>19)</sup>는 천연 다이아몬드를 이용하여 수직형(vertical) FET(Field Effect Transistor)를 제작하였다. 이 디바이스는 다이아몬드를 이온빔을 이용하여 식각하여 수직 채널을 형성함으로써<sup>20)</sup> 제작이 가능하였다. 그림 2는 디바이스 구조와 I-V 특성을 보여 주고 있다. 디바이스의 전달 콘덕턴스가 30 mS/mm로 낮게 나왔는데 이는 디바이스의 기판에서의 기생 저항(parasitic resistance) 때문이다.

1991년 Tsai는 IIa형 천연 다이아몬드를 이용하여 다이아몬드 MESFET(Metal-Semiconductor Field Effect Transistor)를 제작하였다<sup>21)</sup>. 활성층(active layer)을 형성하기 위하여 다이아몬드의 표면에 보론을 확산시키는 방법을 이용하여서 디바이스를 제작하였다. 확산은 다이아몬드 표면에 보론 나이트라이드(boron nitride)를 샌드위치 방식으로 접촉시키고 1400℃에서 30초 동안 RTA(Rapid Thermal Annealing) 시켜서 얻었다. ohmic 접촉을 얻기 위하여 각각 40nm와 200nm의 Au/Ti를 shadow mask를 통하여 증

착하여 얻었고 800℃ 진공 분위기에서 annealing 하였다. 쇼트키 접합은 Au/Ti를 annealing 하지 않고 얻었다. 확산 과정을 통하여 50nm 두께의 약  $3 \times 10^{19} \text{ cm}^{-3}$ 의 보론 (boron) 농도를 얻었다. 확산된 활성층의 저항률 (resistivity)은  $833 \Omega \cdot \text{cm}$ 이었다. 쇼트키 게이트로는 길이와 폭이 각각 0.15 mm와 1 mm인 annealing하지 않은 Ti/Au 이중층을 이용하였다. 게이트 전극의 누설 전류는 +5 V일때  $3 \times 10^{13} \text{ A}$ 이었다. 상온에서 핀치오프 (pinch-off)를 보여주었고 드레인에 10 V를 인가하였을 때  $0.7 \mu\text{S}/\text{mm}$ 의 전달 콘덕턴스를 보여주었다. 이 때 최대 전계는  $140 \text{ V}/\text{cm}$ 이었고 디바이스를 포화시키기 위해서는 1 kV의 드레인 전압이 필요한 것으로 계산되었다. 그림 3은 디바이스 구조와 I-V 특성을 보여주고 있다.



(a)

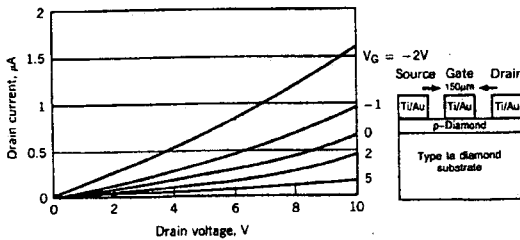
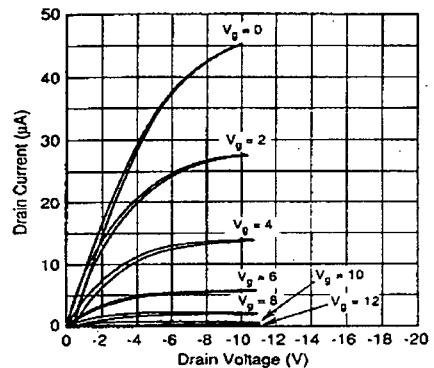


그림 3. I-V characteristics of diamond MEFET with ultrashallow boron doping, illustrating pinchoff behavior at high positive gate bias.

Zeisse는 1991년 IGFET(Insulated Gate Field Effect Transistor)를 보고하였다<sup>22)</sup> 활성층은 IIa형 천연 다이아몬드에 보론을 이온 주입법에 의하여 주입함으로써 얻었다. 홀 효과 측정을 통하여 캐리어 밀도 ( $5 \times 10^{15} \text{ cm}^{-3}$ )와 이동도 ( $30 \text{ cm}^2/\text{Vs}$ )를 구하였다. 게이트 절연층  $\text{SiO}_2$  (100 nm)는 300℃에서 PECVD(Plasma Enhanced Chemical Vapor Deposition)법에 의하여 형성하였다. 디바이스 구조와 I-V 특성은 그림 4에 보여져 있다. 디바이스는 상온에서  $6.9 \mu\text{S}/\text{min}$ 의 최대 전달콘덕턴스를 갖고 있었고 포화와 핀치오프를 보여주었다.



(b)

그림 4. Diamond insulated gate FET fabricated by ion-implanting boron into natural insulating type IIa diamond. (a) Cross section of the device structure. (b) Current-voltage characteristics.

## 2.2 동종 에피층(Homoepitaxy)을 이용한 다이아몬드 트랜지스터

일반적으로 bulk 결정을 이용할 경우에 다이아몬드의 전자 디바이스로의 사용을 제한한다. bulk 결정의 도핑, 디바이스 집적(integration), 높은 가격, bulk 다이아몬드 기판의 적은 면적 등의 문제를 가지고 있다. 이러한 문제들은 다이아몬드의

CVD(Chemical Vapor Deposition) 법에 의한 제조에 의하여 감소될 수 있을 것이다.

CVD 다이아몬드를 이용한 최초의 트랜지스터는 1989년에 보고되었다<sup>23, 24</sup>. 이 디바이스는 초보적인 MESFET로 보른 도핑된 동중에피층 다이아몬드 박막을 이용하였다. 드레인 전류의 변화가 매우 적었고 게이트 누설 전류가 매우 큰 편이었다. 그러나 다이아몬드를 이용하여 전계효과 디바이스가 제작이 가능하다는 것을 보여 주었다. Shiomi<sup>25</sup>는 0.23  $\mu\text{m}$  두께의 도핑하지 않은 CVD 다이아몬드 박막을 게이트 유전체로 이용함으로써 디바이스를 개선하였다. 70 V까지 게이트와 드레인 사이의 전압을 인가할 수 있었고 최대 전달 콘덕턴스는 2.0  $\mu\text{S}/\text{mm}$ 이었다.

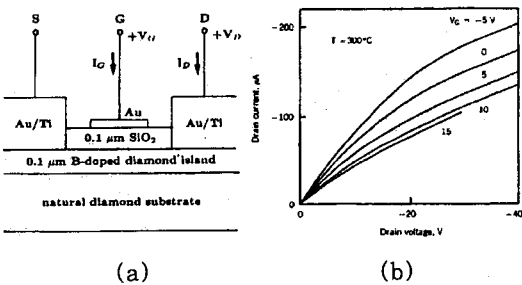


그림 5. (a) Schematic cross section of an insulated-gate thin-film diamond transistor. (b) Current-voltage characteristics of a thin-film diamond transistor at 300°C.

Gildenblat<sup>26</sup>는 1991년에 100 nm 두께의  $\text{SiO}_2$ 를 스퍼터링법에 의하여 증착하였다. 그들은 다이아몬드의 선택적 성장법을 개발하였고 스퍼터링법에 의하여 증착한  $\text{SiO}_2$ 층을 다이아몬드 증착을 위한 마스크로 이용하였다. Au/Ti층이 ohmic 접촉용으로 사용되었고 100 nm 두께의  $\text{SiO}_2$ 층이 게이트 산화막으로 이용되었다. Au이 게이트 전극으로 사용되었다. 채널 길이와 폭이 60 nm와 200 nm이었다. Hall 효과를 이용하여 측정된 정공농도는  $1 \times 10^{14} \text{ cm}^{-3}$  이었고 이동도는  $290 \text{ cm}^2/\text{Vs}$ 였다. 디바이스 구조와 300°C에서 측정된 I-V 특성 곡선은 그림 5에 보여져 있다. 게이트 누설 전류는 300°C에서 10 pA이었다.

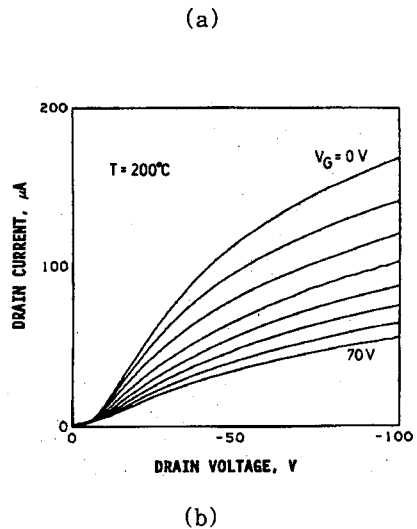
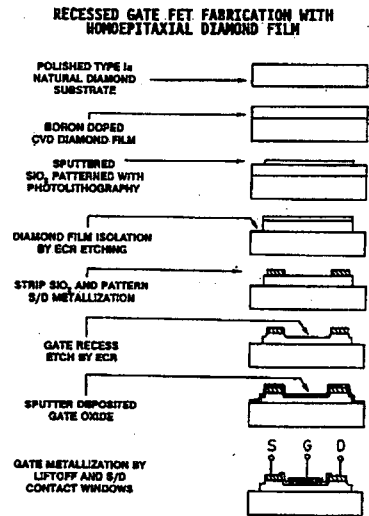


그림 6. Recessed gate FET made with boron doped homoepitaxial diamond film. (a) Fabrication sequence. (b) I-V characteristics at 200°C.

그림 6은 Grot<sup>27</sup>에 의하여 개발된 다이아몬드 MOSFET 제작공정과 200°C에서의 I-V 특성을 보여주고 있다. 게이트 산화막과 금속 게이트를 증착하기 전에 ECR(Electron Cyclotron Resonance) 플라즈마 식각공정을 사용하고 있다. 이러한 기술을 사용하므로써 막의 성장 후에 능동

층의 두께를 감소시킬 수 있고 드레인 전류를 증가시킬 수 있다. 상온에서의 정공 농도는  $1.2 \times 10^{18} \text{ cm}^{-3}$  이었고 이동도는  $280 \text{ cm}^2/\text{Vs}$  이었다. I-V 특성 곡선으로부터 완전한 포화와 차단을 보여주지는 않았지만 최대 전달 콘덕턴스는  $87 \text{ mS/mm}$  이었다. 이것은 채널과 평행으로 존재하지만 게이트 바이어스에 의하여 제어되지 않는 기생 전도 path에 의한 것이다.

Dreifus<sup>28)</sup>는 고온에서 동작하고 채널의 포화와 핀치오프와 수  $\text{mS/mm}$  대의 전달 콘덕턴스를 보여주는 FET를 제작하였다. 동중 에피층으로 성장한 다이아몬드의 두께는  $200\text{-}1000 \text{ nm}$  이었고 박막을 형성하는 중에 보론을 도핑하였다. 게이트 길이와 폭은 각각  $2 \text{ mm}$  와  $314 \text{ mm}$  이었다.  $75 \text{ nm}$  두께의  $\text{SiO}_2$  층이 저온 CVD를 통하여 성장하였다. 상온에서 캐리어 이동도는  $1000 \text{ cm}^2/\text{Vs}$  이었다. 그림 7은  $350^\circ\text{C}$  와  $500^\circ\text{C}$  에서의 I-V 특성을 보여주고 있다. 그림 7로부터  $350^\circ\text{C}$  이상의 온도에서 드레인-소스 전류가 감소하였는데 이는 고온에서 이동도가 감소하기 때문이다.

### 2.3 다결정 다이아몬드 박막 트랜지스터

다결정 다이아몬드 박막을 이용하여 FET를 제작하는 것은 동중에피층 다이아몬드 박막을 이용하는 것보다 많은 노력이 필요하다. 이것은 다결정 다이아몬드 박막의 표면이 매우 거칠고 grain boundary를 가지고 있고 박막과 기판사이의 계면 성질 때문이다.

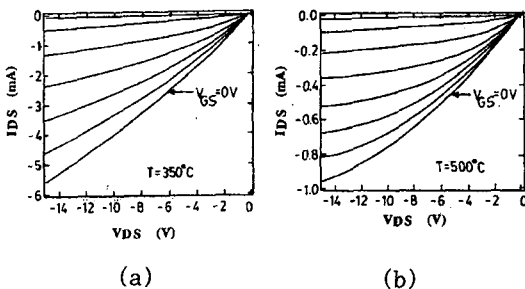


그림 7. I-V characteristics of homoepitaxial diamond film FET operating at (a)  $350^\circ\text{C}$  and (b)  $500^\circ\text{C}$ . The gate to source voltage was stepped from 0 to  $35\text{V}$  in  $5\text{V}$  steps for (a) and 0 to  $16\text{V}$  in  $2\text{V}$  steps for (b).

다결정 다이아몬드 박막을 이용한 FET는 Nishimura<sup>29)</sup>에 의하여 처음으로 보고 되었다. 이 디바이스는  $\text{Si}_3\text{N}_4$  층위에 여러 개의 다른 다결정 다이아몬드 박막 층을 가지고 있다.  $2 \mu\text{m}$  두께의 도핑되지 않은 다이아몬드 층이 활성층(active layer)과 기판사이의 버퍼층으로 사용되었다. 다음에 활성층역할을 하는  $1 \mu\text{m}$  두께의 다이아몬드가 CVD법에 의하여 증착되었는데 증착과정에  $0.05 \text{ ppm B}_2\text{H}_6$  가스를 도펀트 소스로 이용하였다. 마지막으로  $0.4 \mu\text{m}$  두께의 도핑 되지 않은 다이아몬드 층을 게이트 아래 누설 전류를 감소시키기 위하여 성장하였다. 최대 전달콘덕턴스는  $5 \mu\text{S/mm}$  이었다. 그리고 디바이스는 포화와 핀치오프를 보여주지 않았다.

Tessmer<sup>30)</sup>는 다결정 다이아몬드 층을 활성층으로 이용한 MOSFET를 제작하였다. 다결정 다이아몬드의 표면 거칠기는  $\text{SiO}_x$  chemical machining 기술을 이용하여 제거하였다. 표면에 다이아몬드 활성층을 만들기 위하여 이온 주입법을 이용하였다. 캐리어 농도는  $1\text{-}5 \times 10^{18} \text{ cm}^{-3}$  이었고 캐리어 이동도는  $0.2 \text{ cm}^2/\text{Vs}$  였다.  $75 \text{ nm}$  두께의  $\text{SiO}_2$  가 게이트 절연체로 사용되었다. 게이트 길이와 폭은 각각  $2 \mu\text{m}$  와  $314 \mu\text{m}$  로 사진식각법을 이용하여 제작하였다.  $25 \text{ V}$  의 최대 인가 전압에서 게이트 누설 전류는  $10 \text{ nA}$  이하였다. 이 때 채널은 포화 및 핀치오프가 되지 않았고 최대 전달콘덕턴스는  $121 \mu\text{S/mm}$  이었다.

Tessmer<sup>31)</sup>는 고온 및 고압에서 동작하는 다결정 다이아몬드 박막을 이용한 FET를 보고하였다. 이중 (dual) 다이아몬드 박막을 실리콘 기판위에 증착하였다. 첫 번째 층은  $15\text{mm}$  두께의 도핑 되지 않은 다이아몬드 박막으로 실리콘과 활성층사이에 버퍼층으로 사용되었다. 활성층은  $0.5\text{mm}$  두께의 보론으로 도핑된 다이아몬드 박막이었다.  $75\text{nm}$  두께의  $\text{SiO}_2$  층이 게이트 절연체로 사용되었다. 폴리쉬 (polish) 하지 않은 다이아몬드 박막 표면에 금속 배선을 입히기 위하여 사진 식각법을 이용하였다. 게이트 전극의 크기는 길이와 폭이 각각  $2 \text{ mm}$  와  $314 \text{ mm}$  이었다. 그림 8은 디바이스 구조와  $150^\circ\text{C}$  에서의 I-V 특성을 보여주고 있다. 상대적으로 낮은 드레인 전류는 활성층에서의 p형 도핑이  $7 \times 10^{16} \text{ cm}^{-3}$  으로 낮기 때문이다. 디바이스는  $280^\circ\text{C}$  온도에서 동작하였고 피크 전달 콘덕턴스는  $330 \text{ nS/mm}$  이었다. 동작온도를  $280^\circ\text{C}$  이상 높이지 않았다. 왜냐하면 게이트 누설 전류가  $10 \text{ nA}$  를 초과하기 때문이다.

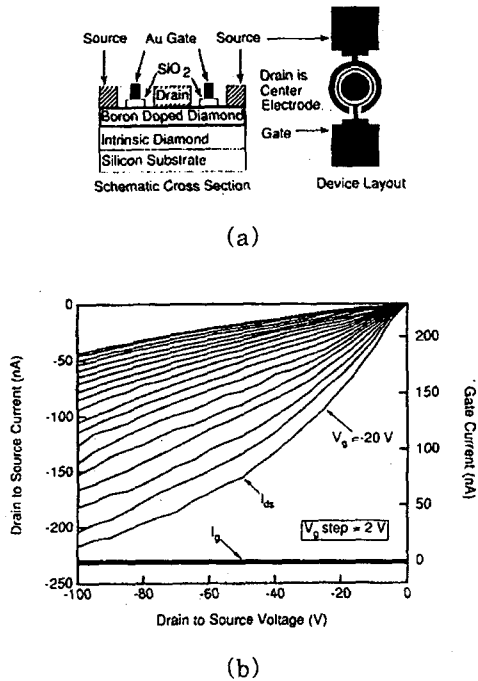


그림 8. Polycrystalline diamond field-effect transistor (a) device structure, (b) I-V characteristics during 150°C operation.

최근에 Tsugawa<sup>32)</sup>는 다이아몬드 Surface Channel FET를 보고하였다. hydrogen-terminated 다이아몬드 표면은 도핑없이  $10^{13} \text{ cm}^{-2}$  정공 표면 밀도를 가지고 있고 p형 반도체 성질을 보여준다. hydrogen-terminated 다이아몬드 표면 층을 이용하여 MESFET와 MOSFET를 제작하였다. 게이트 금속의 electronegativity를 변화하여서 문턱전압을 조절함으로써 normally-on 모드와 normally-off 모드에서 동작하는 MESFET를 개발하였다. 게이트 절연체로  $\text{SiO}_x$ 를 사용하는 MOSFET는 normally-on 모드에서 동작하였다. 각 FET는 완전한 채널 핀치오프와 드레인 전류 포화를 보여 주었다. 각 FET의 가장 좋은 전달 콘덕턴스는 게이트 길이가 3~7  $\mu\text{m}$  일 때 10 mS/mm이었다.

### 3. 전자 방출기(Electron Emitter)

다이아몬드의 응용 분야 중에서 가장 많이 연구되

고 있는 분야 중 하나가 전자 전계 방출 디바이스 또는 냉음극(cold cathode)이다. 진공관 또는 CRT(Cathode Ray Tube)와 유사하게 자유 공간에 전자를 생성하거나 조절함으로써 전통적인 반도체 디바이스에서의 캐리어와 고체 상호 작용이 없기 때문에 온도 변화에 무관하고 속도가 빠르고 전력 효율이 증가하고 방사선 손상(radiation damage)에 대한 저항력이 크기 때문이다. 이용 가능한 분야는 고밀도 전자원(electron source)<sup>33)</sup>, 평판 디스플레이<sup>34)</sup>, 고속 항방사선 디바이스<sup>35)</sup>이다. NEA(Negative Electron Affinity) 표면을 갖는 반도체는 photoemitter, secondary emitter와 cold emitter로 사용될 수 있다. 진공관 기술은 고체의 표면으로부터 전자를 방출하는 과정을 기초로 하고 있다. 전통적인 열이온 캐소드(cathode)는 1000°C 이상의 고온에서 동작한다. 전자 방출 디바이스의 효율은 NEA 재료를 개발함으로써 상당히 개선되었다<sup>36)</sup>. 전계 방출 전류가 장벽 높이에 지수함수적으로 비례하기 때문에 낮은 전자 친화력(electron affinity)을 갖는 재료가 바람직스럽다. 전도 대역에 있는 전자는 전자 친화력 전위 장벽 때문에 진공으로 방출되기 어렵다. 그러나 반도체와 진공 사이의 계면이 NEA를 갖고 있으면 즉 진공준위가 전도대역의 최저준위보다 낮으면 전도대역으로 여기된 전자가 진공으로 방출될 수 있다. 방출 효율은 NEA 재료의 개발로 개선될 수 있다.

전형적인 p형 반도체-진공 계면을 보여주는 에너지 밴드 다이어그램이 그림 9에 보여져 있다. 다이아몬드의 경우에서처럼 표면에서의 밴드가 휘는 것에 의하여 그림 9(b)에서처럼 유효 NEA가 형성된다. 에너지 밴드는 표면 근처에서 표면 상태(surface state) 때문에 휘게 된다. 이때 bulk 영역에서의 내부 여기(internal excitation)와 운송 성질(transport property)은 약간의 영향만을 받는다. 왜냐하면 상당히 높은 도핑 농도를 가진 반도체에 대하여 밴드 휨이 표면으로부터 수십에서 수백Å 정도 이내에서 일어나기 때문이다. 전자 친화력은 반도체의 전도대역의 최소 준위로부터 진공 준위( $E_v$ )까지 전자를 여기 시키는데 필요한 에너지를 말한다. 일함수  $\phi$ 는 페르미 준위와 진공 준위 사이의 에너지 차이이다( $\phi = E_v - E_f$ ) 대부분의 재료는 진공 준위가 전도대역 보다 위에 존재하는 양성 전자 친화력을 갖고 있다.

다이아몬드 표면의 성질은 여러 그룹에 의하여 연구되었다. Himpfel<sup>37)</sup>은 un-reconstructed

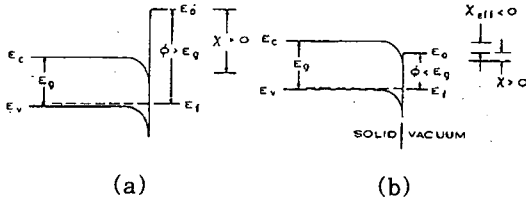


그림 9. Band diagrams showing (a) positive electron affinity and (b) negative electron affinity conditions in relation to the bandgap energy and work function.

type IIb형 천연 다이아몬드 표면으로부터 양자 광수율(quantum photoyield) 및 2차 전자 분포(secondary electron distribution)를 측정하였고 다이아몬드의 (111) 표면이 NEA 성질을 갖는다는 것을 보여 주었다. 후에 Geis<sup>38)</sup>는 SiO<sub>2</sub>에 코팅된 다이아몬드 (111)과 (100) 면의 성질을 조사하였다. IIb형 천연 다이아몬드에 C-V(Capacitance-Voltage)측정을 하여서 전도대역의 최저준위가 (111) 표면에 대하여 진공 준위보다 0.7 eV위에 존재하고 (100) 표면에 대하여는 진공준위보다 2.3 eV아래에 존재하는 것을 발견하였다. Eimori<sup>39)</sup>는 p+Si기판과 Mo 기판 위에 보론 도핑된 다결정 다이아몬드 박막의 표면을 UPS(Ultraviolet Photoelectron Spectroscopy)를 이용하여 조사하였고 전도대역 최저 준위가 진공 준위보다 0.3 eV위에 존재하는 것을 발견하였다. 다이아몬드의 (111) 표면에 결합되어 있는 수소가 NEA의 안정을 위해서 필요하다는 것을 발견하였다. 수소가 열에 의하여 제거되었을 때 다이아몬드 표면의 성질이 변하였고<sup>40, 41)</sup> 표면이 재구성되어서 전도대역의 최저준위가 진공 준위보다 아래로 감소하였다<sup>42)</sup>. NEA를 기초로한 이론과 반대로 Huang<sup>43)</sup>은 다이아몬드로부터 전계 방출의 모델링하였고 터널링 mechanism을 제안하였다.

전계 방출은 단결정 다이아몬드, 다결정 다이아몬드, DLC(Diamond-Like Carbon) 및 다결정 다이아몬드가 코팅된 W 에미터를 이용하여 제작된 p-n 접합 cold cathode에서 발견되었다. Geis<sup>44)</sup>는 모든 다이아몬드 캐소드가 mesa형 다이오드로부터 제작된 p-n접합으로부터 제작될 수 있다는 것을 보여주었다. n형은 Prins<sup>45, 46)</sup>에 의하여 개발된

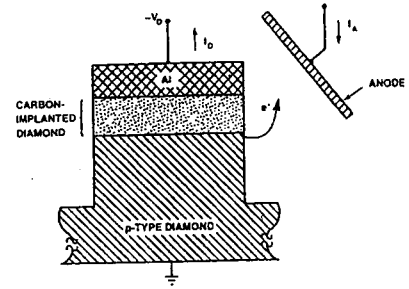


그림 10. Band diagrams showing (a) positive electron affinity and (b) negative electron affinity conditions in relation to the bandgap energy and work function.

기술을 이용하여 탄소원자를 이온 주입함으로써 형성될 수 있다. 이온 손상(ion damage)에 의하여 생긴 결함 센터(defect center)가 재료에 n형 성질을 주는 것으로 알려져 있다. cold cathode 구조가 그림 10에 보여져 있다. 다이오드는 60  $\mu\text{m}$   $\times$  60  $\mu\text{m}$  크기의 Al 전극을 가지고 있다. 그림 11에 I-V 특성이 보여져 있다. Al-p형 다이아몬드 쇼트키 다이오드의 I-V 특성은 Al/p-n 접합 디바이스와 비교하여 상당히 다른 I-V 특성을 보여 주었다.

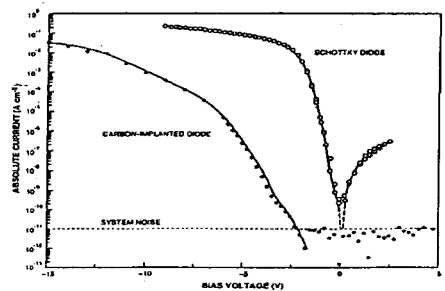


그림 11. Diode current as a function of applied for (o) a carbon implanted junction and (●) Schottky diode. Both diode were formed on similarly doped type IIb(111) oriented diamonds.

일반적으로 다이아몬드는 NEA 특성을 갖고 있기 때문에 다이아몬드 박막을 코팅하여 제작한



FED의 저전압 구동에 유리한 것으로 생각되어 왔으나 다이오드 구조로 만들어져 왔기 때문에 저전압의 이점을 부각시킬 수 없었다. 최근에 Kang<sup>47)</sup>에 의하여 개발된 자기 정렬 공정을 통해 에미터에 가깝게 게이트 전극을 형성하는 방법이 연구되고 있으며 측정 결과도 보고되고 있다. 그림 12에 게이트 전극을 갖춘 p형 다이아몬드 에미터의 구조 및 방출 특성을 보여주고 있다.

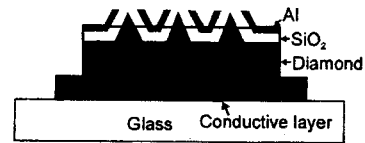
#### 4. SAW 디바이스

다이아몬드는 낮은 열팽창계수, 최고의 경도(hardness), 최고의 열전도도와 높은 Young's modulus를 갖고 있다. 그러므로 다이아몬드를 음향(acoustics)에 응용하기에 적합하다. 이미 다이아몬드 다이어프램을 스피커에 이용하고 있다<sup>48)</sup>. 스피커용 다이어프램은 hot-filament법을 이용하여 제조되었다. 이러한 free-standing 다이아몬드 구조는 상업적으로 이용되고 있고 전통적인 다이어프램보다 우수한 성능을 보여주고 있다. SAW(Surface Acoustic Wave)를 이용하는 디바이스는 지연선(delay line), 필터, 공진기(resonator), 멀티플렉서(multiplexer), 안테나 듀플렉서(duplexer), 펄스 압축용 chirp 필터, 발진기(oscillator) 및 주파수 합성기 등 많은 분야에 이르고 있다<sup>49-51)</sup>. 또한 SAW 디바이스는 표면 근처에 높은 음향에너지 밀도를 갖고 있기 때문에 표면 근처의 물리적 특성 변화에 매우 민감하므로 가스 센서, 압력 센서, 온도 센서 및 흐름(flow) 센서 등에 이용할 수 있다<sup>52-54)</sup>. SAW 디바이스는 실리콘 공정을 이용하면 매우 간단하게 제조할 수 있다.

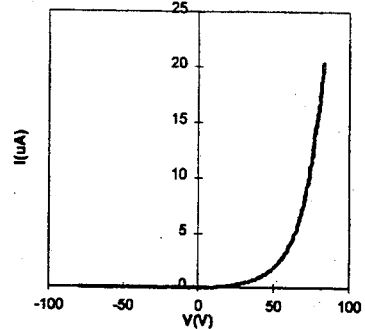
통신시스템이 발전됨에 따라서 더 높은 주파수를 다루는 시스템에 대한 필요성이 증가하고 있다. 그러나 전통적인 SAW 디바이스에서는 SAW 전파 속도  $V_{saw}$ 에 의하여 주파수가 제한되고 있다.  $AlPO_4$ ,  $LiNbO_3$ ,  $LiTaO_3$  및  $SiO_2$ 와 같은 압전물질의 전형적인 SAW 전파속도는 3000~4000 m/s이다<sup>49, 50, 55)</sup>. 더 높은 SAW 전파속도는 표 2에 정리되어 있는 대로  $ZnO/AlN/glass$ <sup>56)</sup>와  $ZnO$ /다이아몬드 구조<sup>57)</sup> 같은 다중층 복합체에 의하여 얻어질 수 있다. 더 높은 전파속도를 갖는 재료를 이용하면 온도 안정성을 높일 수 있고 주파수대를 GHz로 높일 수 있다<sup>50, 57)</sup>.

SAW 디바이스는 IDT(Inter-Digitated Transducer)용 금속 전극과 파동 생성과 전파를 위한 압전 물질로 이루어져 있다. 압전 현상은

$LiNbO_3$  같은 결정에서의 탄성 변형(elastic deformation)과 전기 분극(electric polarization)사이의 결합(coupling)에 의한 것이다. SAW는 압전 물질의 표면에 대하여 전파하는 압전 마이크로파(piezoelectric microwave)이다<sup>50)</sup>. SAW 재료를 선택하는 중요한 기준은 압전 크리스탈의 방향성, 높은 압전 결합 계수( $k^2$ ), 높은 SAW 전파 속도, 낮은 FTC(Frequency Temperature Coefficient), 제작의 용이성 등이다. 대부분의 경우에 결정의 방향이 SAW 전파 성질을 결정한다.  $LiNbO_3$ 와  $LiTaO_3$ 가 좋은 압전 계수를 가지고 있지만 온도에 너무 민감하다. 수정(quartz)은 일차 FTC를 갖고 있지만 상대적으로 낮은 압전 결합 계수를 가지고 있다. 여러 재료들에 대한 비교가 표 2에 보여져 있다.



(a)



(b)

그림 12. (a) Cross-sectional view of the self-align gated p-type emitter tip with low  $sp^2$  content (b) I-V plot of the self-align gated low  $sp^2$  content diamond tips

SAW 밴드 패스 (band pass) 필터는 입력 IDT와 출력 IDT를 가지고 있다. 금속 박막 전극

이 압전 재료의 표면에 증착되어 있다. 인접 전극 (adjacent electrode) 사이에 시변 (time-varying) 전계가 인가되면 입력전압 신호를 표면 탄성파(surface acoustic wave)로 변환해주고 필터된 신호가 출력 IDT를 통하여 출력되게 된다. 그림 13은 SAW 밴드 패스 필터를 보여주고 있다<sup>49)</sup>. 필터의 중심 주파수는 IDT사이의 거리의 함수로 나타나게 된다. 표면 탄성파의 파장이  $\lambda_0$ 일 때, IDT 사이의 거리가  $\lambda_0/4$ 로 나타나게 된다. 중심 주파수는 다음 식으로 표현된다.

$$f_0 = \frac{V_{saw}}{\lambda_0/4} \quad (3)$$

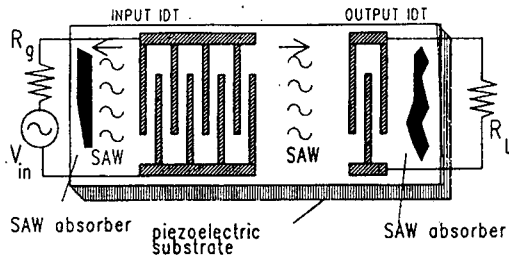


그림 13. Schematic diagram of a surface acoustic wave filter. The absorbers are often used to suppress spurious surface acoustic wave transmissions.

그림 14는 다이아몬드와 LiNbO<sub>3</sub>기판을 이용하는 SAW 필터의 중심주파수와 IDT 사이의 거리를 보여주고 있다. LiNbO<sub>3</sub>기판을 이용할 경우에 2.5 GHz의 중심주파수를 얻기 위해서는 IDT 사이의 거리가 0.4  $\mu\text{m}$ 가되어야 한다. 그러나 다이아몬드를 기판으로 이용할 경우에는 IDT사이의 거리가 1  $\mu\text{m}$ 보다 크게 된다. 서브 마이크론급의 IDT를 만들기 위해서는 매우 비싼 사진 식각 장치가 필요하게 된다. SAW 디바이스의 상한(upper limit) 주파수는 SAW 속도에 의하여 결정된다.

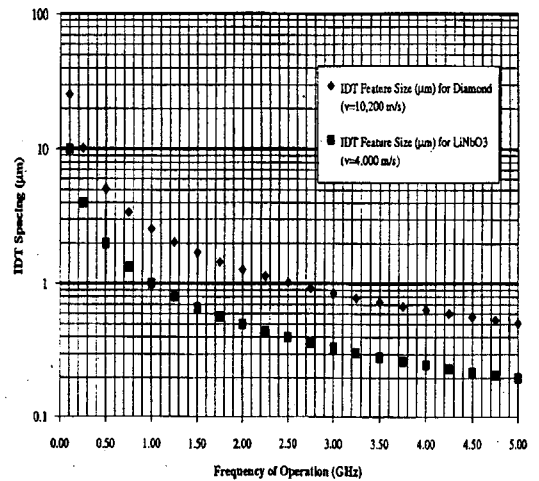


그림 14. Comparison of interdigitated transducer spacing for diamond and LiNbO<sub>3</sub> SAW devices.

## 표 2. Comparison of properties of surface acoustic wave materials.

Material	v (m/s)	k <sup>2</sup> (%)	FTC (ppm/K)	$\epsilon_{LF}/\epsilon_0$
Quartz-ST	3493.9	0.17	~0	4.56
LiNbO <sub>3</sub>	4003.6	5.57	-72	55.19
LiTaO <sub>3</sub>	3423.8	1.52	-49	48.25
GaAs	<2841	<0.06	-35	13.1
AlPO <sub>4</sub>	3060.6	0.86	~0	6.04
ZnO/glass	2600	1-3	-28	8.55-ZnO 3.75-glass
ZnO/AlN/glass	5840	4.37	-21	8.55-ZnO 9.6-AlN
ZnO/diamond/Si	10,200	1-4.8	-28	8.55-ZnO 5.7-diamond

다이아몬드는 표 2에 보여져 있는 대로 초고주파 SAW 디바이스를 위한 이상적인 재료이다. 그러나 다이아몬드는 압전 특성을 가지고 있지 않다. 그러므로, SAW 디바이스를 만들 때 압전 물질과 같이 사용해야 한다. 다이아몬드는 가장 큰 음향속도를 가지고 있다. 다이아몬드를 기판으로 이용하였을 경우에 longitudinal wave의 속도는 18000 m/s이고 shear wave의 속도는 12000 m/s이고 표면 탄성파는 11000 m/s이다. LiNbO<sub>3</sub>기판을 이용하였을 때보다 SAW 속도는 3 배이상 크다. 다이아몬드를 기판으로 이용한 디바이스의 IDT 사이의 거리가 더 크기 때문에 Al과 같은 금속의 이동 (migration) 효과가 최소화된다.

첫 번째 다이아몬드를 이용한 SAW 디바이스는 1989년 Yamanouchi에 의하여 보고되었다<sup>57)</sup>. 여러 가지 전파 모드를 해석하고 두께 효과를 분석하기 위하여 AlN/다이아몬드 및 ZnO/다이아몬드 구조에 대한 수치해석을 하였다. AlN/다이아몬드 구조는 큰 결합계수와 12000 m/s 보다 더 높은 SAW 속도를 보여주었다. ZnO/다이아몬드 구조에 대한 실험 결과가 보고되었다. 이 구조에서 다이아몬드는 hot filament 법에 의하여 실리콘 기판 위에 증착되었고, ZnO는 스퍼터링법에 의하여 증착되었다. IDT는 최대 속도 7000 m/s를 보여주는 구조를 사용하였다.

이후에 Shikata<sup>55)</sup>와 Nakahata<sup>58)</sup>등이 다결정 다이아몬드를 이용하여서 높은 주파수의 밴드 패스 필터를 제작하였다. 실리콘 기판 위에 hot filament법을 이용하여 40 μm 두께의 다결정 다이아몬드를 성장시킨 후에 표면을 기계적으로 폴리쉬한 후에 1000Å 두께의 Al막은 진공 증착기를 이용하여 증착하였고 사진식각법을 이용하여 IDT 패턴을 제작하였다. rf 마그네트론 스퍼터를 이용하여 1~10 μm 두께의 ZnO 박막을 증착하였다. ZnO는 대부분의 기판에 대하여 c축 방향성을 가지고 있기 때문에 좋은 압전효과를 보여 준다<sup>58)</sup>. ZnO 박막의 저항율은 10<sup>6</sup> Ω·cm를 보여 주었다. 그림 15는 SAW 디바이스의 구조를 보여주고 있다. 위상 속도는 10200m/s 이었고 결합계수는 1~4.8% 이었다. Shikata는 1.07 GHz의 중심 주파수와 25 dB insertion loss를 얻었고 Nakahata는 1.27 GHz의 중심 주파수와 -28 ppm/K의 FTC를 얻었다. ZnO/다이아몬드/Si SAW 필터의 밴드 패스 특성은 그림 15에 보여져 있다.

1998년 Chalker는 AlN/다이아몬드 및 GaN/다이아몬드 구조의 SAW 디바이스를 보고하였다

59). 다이아몬드 위에 AlN와 GaN층을 CBE (Chemical Beam Epitaxy)법에 의하여 증착하였고 IDT는 nitride 표면 위에 증착하였다.

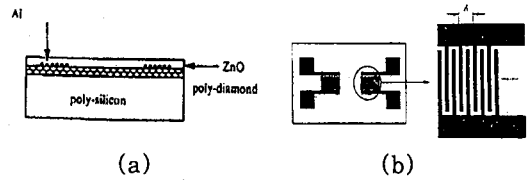


그림 15. Schematic diagrams of (a) ZnO/diamond/Si surface acoustic wave filter crosssection and (b) interdigitated electrode layout.

## 5. 결 론

다이아몬드를 이용한 트랜지스터, 전자 방출기, 및 SAW 소자를 중심으로한 전자 디바이스에 관하여 기존의 연구 결과를 중심으로 살펴 보았다. 다이아몬드가 가지고 있는 기계적, 전기적 특성 때문에 다이아몬드가 앞으로 특정한 조건에서 우수한 전자디바이스로 사용될 수 있음을 보여 주었다.

현재까지 연구 결과에 의하면 다이아몬드를 이용한 트랜지스터는 고온에서 좋은 특성을 보여주고 있다. 그러나 다이아몬드를 이용한 집적 회로를 얻기 위해서는 다이아몬드 단결정의 성장이 이루어져야 고성능의 능동 소자를 얻을 수 있을 것으로 보인다.

다이아몬드를 이용한 센서는 다이아몬드의 고온 특성, 화학적 안정성 및 기계적 특성 등으로 인하여 특정 환경에서 요구되는 센서의 연구가 활발하게 진행되고 있다.

다이아몬드의 NEA 성질 때문에 다이아몬드를 이용한 FED는 좋은 성능을 보여주고 있다. 또한 다이아몬드를 이용한 SAW 디바이스는 높은 중심 주파수를 갖는 것으로 보고되었다.

이러한 디바이스들은 다른 재료들에 비교하여 다이아몬드만의 우수한 특성을 이용한 것으로 앞으로 많은 연구가 이루어져야 하고 발전 가능성이 큰 것으로 사료된다.

## 참 고 문 헌

- [1] F. C. Champion, Electronic Properties of

- Diamond, Butterworths London (1963).
- [2] J. E. Field, *The Properties of Diamond*, Academic Press, New York (1979).
- [3] E. A. Burgemeister, "Thermal conductivity of natural diamond between 300 and 450K", *Physica B*, 93, 165 (1978).
- [4] D. Chisnson, in *Workshop on High Temperature Electronic (Mentalization and Packaging)*, June 6-8, 1989, A-46, F. V. Thome, D. King, and C. W. Severt, eds., Sandia National Laboratories, Albuquerque, NM (1991).
- [5] S. M. Sze, *Semiconductor Devices Physics and Technology*, John Wiley and Sons, New York, p. 20 (1985).
- [6] R. R. Grzybowski, in *Workshop on High Temperature Electronic (Mentalization and Packaging)*, June 6-8, 1989, A-19, F. V. Thome, D. King, and C. W. Severt, eds., Sandia National Laboratories, Albuquerque, NM (1991).
- [7] E. O. Johnson, "Physical limitations on frequency and power parameters of transistors", *RCA Rev.*, 26, 163 (1963).
- [8] D. K. Ferry, "Highfield transport in wide-bandgap semiconductors", *Phys. Rev. B*, 12, 2361 (1975).
- [9] A. V. Bogdanov, I. M. Vikulin and T. V. Bogdanova, "Investigation of microplasma breakdown at a contact between a metal and semiconducting diamond", *Sov. Phys. Semicond.*, 16, 720 (1982).
- [10] R. F. Davis, Z. Sitar, B. E. Williams, H. S. Kong, H. J. Kim, J. W. Palmour, J. A. Edmond, J. Ryu, J. T. Glassand, C. H. Carter Jr., "Critical evaluation of the status of the areas for future research regarding the wide band gap semiconductors diamond, gallium nitride and silicon carbide", *Materials Science and Engineering*, B1, 77 (1988).
- [11] M. N. Yoder, "Semiconducting diamond technology", *Naval Research Reviews*, 27 (1988).
- [12] S. M. Sze, *Semiconductor Devices Physics and Technology*, New York : John Wiley & Sons (1985) p. 103.
- [13] L. Reggiani, S. Bosi, C. Canali and F. Nava, "Hole-drift velocity in natural diamond," *Phys. Rev. B*, 23(6), 3050 (1981).
- [14] R. W. Keyes, "Physical limits in digital electronics", *Proc. of the IEEE*, 63, 740 (1975).
- [15] J. F. Prins, "Bipolar transistor action in ion implanted diamond", *Appl. Phys. Letters*, 41, 950 (1982).
- [16] J. F. Prins, "Electronic device in diamond by means of ion beam amorphized layers". *Ultrahard Material Applications technology*(P. Danieled), 2, 15 (1983).
- [17] Y. T Zeng, T. H. Lin, J. L. Davidson, and L. S. Lan, *Proc. Seventh Biennial University/Government/Industry Microelectronics Symposium IEEE, Rochester, NY, (1987).*
- [18] M. W. Geis, D. D. Rathman, D. J. Murphy, and W. T. Lindley, High temperature point contact transistor and Schottky diodes formed on synthetic boron doped diamond", *IEEE Electron Device Letters*, 8, 341 (1987).
- [19] M. W. Geis, N. N. Efremow, and D. D. Rathman, "Summary abstract : device applications of diamonds", *J. Vac. Sci. Technol. A*, 6, (1953).
- [20] N. N. Efremow, M. W. Geis, D. C. Flanders, G. A. Lincoln, and P. Economou, "Ionbeam-assisted etching of diamond", *J. Vac. Sci. Technol. B*, 3 (1), 416 (1985).
- [21] W. Tsai, M. Delfino, D. Hodul, M. Riazat, L. Y. Ching, G. Reynolds, and C. B. Cooper III, "Diamond MESFET using ultrashallow RTP boron doping", *IEEE Electron Device Lett*, 12, 157, (1991).
- [22] C. R. Zeisse, C. A. Hewett, R. Nguyen, J. R. Zediler, and R. G. Wilson. "An ion-implanted diamond metal-insulator-semiconductor field-effect transistor" *IEEE Electron Device Lett.*, 12, 602 (1991).
- [23] G. Sh. Gildenlat, A. Grot, C. R. A. Wronski, A. R. Badzian, T. Bazian and

- R. Messior "Electrical properties of homopitaxial diamond films", Proc Fall 1989 MRS Meeting, Boston MA 162 297 (1989).
- [24] N. Fujimori, T. Imai, H. Shiomi, and Y. Nishibayashi, "Epitaxial growth of diamond and diamond devices", Proc. Fall 1989 MRS Meeting, Boston, MA 162, 23 (1989).
- [25] H. Shiomi, Y. Nishbayshi and N. Fujimori, "Characterization of boron-doped diamond epitaxial films and applications for high voltage Schottky diodes and MESFETs" Proc. second International Conference on the New Diamond Science and Technology, Washington, DC, Sept. 23-27, 975, (1990).
- [26] G. Sh. Gildenblat, S. A. Grot, C. W. Hatifield and A. B. Badzian "High temperature thin film diamond field-effect transistor fabricated using a selective growthmethod", IEEE Electron Device Letters, 12, 37 (1991).
- [27] S. A. Grot, G. Sh. Gildenblat, and A. R. Badzian, "Recessed gate diamond MIS-FET fabrication using ECR plasma etching", IEEE Electron Device Letters, 13, 462 (1992).
- [28] D. L. Dreifus, A. J. Tessmer, J. S. Homes, C-T. Kao, D. M. Malta, L. S. Plano and R. Stoner, "Diamond field-effect transistors", presented at the 1994 MRS Sping Meeting, San francisco, CA, April 4-8 (1994).
- [29] K. Nishimura, R. Kato, S. Miyuchi, and K. Kobashi, japan New Diamond Forum, the Fifth Diamond Symposium, Dec, 5-6, 1991, Tsukuba, japan, p, 34 (1991).
- [30] A. J. Tessmer, L. S. Plano, and D. L. Dreifus, "Polycrystalline diamond field-effect transistors", Diamond and Related Material, 1, 89 (1992).
- [31] A. J. Tessmer, L. S. Plano, and D. L. Dreifus, "High-temperature operation of polycrystalline diamond field-effect transistor", IEEE Electron Device Letters, 14, 66 (1993).
- [32] K. Tsugawa, K. Kitatani and Hawarada "High-performance diamond surface channel FETs and their operation mechanism", presented at Diamond 1998, Greece, p. 17. 2, September 13-18 (1998).
- [33] J. K. Cochran, K. J. Lee, and D. N. Hill, J. Electrochem. Soc. 137, 3206 (1988).
- [34] G. Landstrass, and R. Meyer, Display Tech Appl. 8, 37 (1987).
- [35] R. Greene, H. Gray, and G. Campisi, G. IEDM Tech. Dig. 172. (1985).
- [36] R. U. Martinelli and D. G. Fishier, "The application of semiconductors with negative electron emission devices", Proc. of IEEE 62 (10), 1339-1360.
- [37] F. J. Himpfel, J. A. Knapp, J. A. van Vechten and D. E. Eastman. "Quantum photoyield of diamond (111)-A stable negative-affinity emmitter", Phys. Rev. B 20(2), 624-627 (1979).
- [38] M. W. Geis, J. A. Gregory and B. B. Pate, "Capacitance-voltage measurements on metal-SiO<sub>2</sub> diamond structures fabricated with (100)-oriented and (111)-oriented substrates", IEEE Trans. Elect. Dev. 38 (3), 619-626 (1991).
- [39] N. Eimori, K. Maehashi, A. Hatta, T. Ito and A. Hiraki, "Photoemission studies of CVD films", The Third International Symposium on Diamond Mateials, (eds. J. P. Dismukes, K. V. Ravi, K. E. Spear, B. Lux and N. Setaka) The Electrochemical Society, Honolulu, Hawaii, USA 934-939 (1993).
- [40] H. Nakahata T. Imai and Fujimori, "Change of resistance of diamond surface by reaction with hydrogen and Oxygen" in Second International Symposium on Diamond Materials (eds. A. J. Purdes), The Electrochemical Society, Washington, DC, 487-493 (1991).
- [41] M. I. Landstrass and K, V. Ravi, "Resistance of chemical vapor deposited diamond films", Phys. Lett. 55(10), 975-977 (1989).
- [42] B. B. Pate, "The diamond surface :

- atomic and electronic structure", Surf. Sci. 165, 973 (1986).
- [43] Z. H. Hung, P. H. Cutler, N. M. Miskovsky and T. E. Sullivan, "Calculation of electron field emission from diamond surfaces", Appl. Phys. Lett. 27 (16), 1459-1461 (1991).
- [44] M. Geis, N. Efremow, J. Woodhouse, M. Mcaleese, M. Marchywka, D. Socker and J. Hochedez, "Diamond cold cathode", IEEE Elect. Dev. Let. 50. M. Feldmann and J. Henaff, Surface Acoustic Waves for Signal Processing, Artech House, Boston, Massachusetts, 409 (1989).
- [47] W. P. Kang, A. Wisistsora-at, J. L. Davidson, D. V. Kerns, Q. Li, J. F. Xu and C. K. Kim, "The effects of  $sp^2$  content and surface treatment on the field emission of micropatterned pyramidal diamond tips", Journal of Vacuum Science and Technology B, Vol 16, No. 2, pp. 684-688 (1998).
- [48] T. Obata and S. Morimoto, "Free-standing diamond films-plates, tubes, and curved diaphragms", Diamond Optics II, (eds. A. Feldman) SPICE, San Diego, CA, 208-216 (1989).
- [49] C. K. Campbell, "Applications of Surface Acoustic and Shallow Bulk Acoustic Wave Devices", Proc. Of IEEE 77 (10), 1453-1484 (1989).
- [50] M. Feldmann and J. Henaff, Surface Acoustic Waves for Signal Processing, Artech with (1000)-oriented and (111)-oriented substrate, IEEE Trans. Elect. Dev. 38(3), 619-626 (1991).
- [51] K. Yamanouchi, J. Ogata, N. Mihota, and S. Kato, "Unidirectional dispersive transducers and applications to efficient elastic convolvers" International Ultrasonics Symposium 251 (1991).
- [52] R. T. Howe and R. S. Muller, "Polycrystalline silicon micromechanical beams", J Electrochem. Soc. 1420 (1983).
- [53] R. T. Howe and R. S. Muller, "Resonant-microbridge vapor sensor", IEEE Trans. Elect. Dev. ED-33 (4), 499-506 (1986).
- [54] L. Mingfang and L. Haiguo, "SAW temperature and humidity sensors with high resolution", Sensors and Actuators B 12 53-56 (1993).
- [55] S. Shikata, H. Nakahata, A. Hachigo and N. Fujimoti, "High frequency band-pass filter using polycrystalline diamond", Dia. and Rel. Mat. 2 1197-1202 (1993).
- [56] T. Shiosak Y. Mikamura, F. Takeda and A. Kawabata, "High-coupling and high velocity SAW using ZnO and AlN on a glass substrate", IEEE Trans. on Ultrason UFFC-33. (3). 324-330 (1986).
- [57] K. Yamanouchi, N. Sakurai and T. Saitoh, "SAW propagation characteristics and fabrication technology of piezoelectric thin film/diamond structure", Ultrasonics Symposium.
- [58] H. Nakhata, K. Higaki, A. Hachigo, S. Shikata, N. Fujimori, Y. Takahashi, R. Kajihara, N. Sakairi and Y. Yamamoto, "High-frequency surface acoustic wave filter using ZnO/diamond/Si structure", 2nd International Conference on the Applications of Diamond Film and Related Materials, (eds. M. Yoshikawa, M. Murakawa, Y. Tzeng and W. A. Yarbrough) MYU, Tokyo, Japan, 361-364 (1993).
- [59] P. R. Chalker and T. B. Joyce, "Aluminum nitride/diamond and gallium nitride/diamond SAW devices", presented at Diamond 1998, p. 7A. 4, Greece, September 13-18 (1998).